

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2006-0045614
H04N 5/335 (2006.01) (43) 공개일자 2006년05월17일

(21) 출원번호 10-2005-0030273
(22) 출원일자 2005년04월12일

(30) 우선권주장 JP-P-2004-00118337 2004년04월13일 일본(JP)

(71) 출원인 마츠시타 덴끼 산교 가부시키가이샤
 일본 오오사카후 가도마시 오오아자 가도마 1006

(72) 발명자 마스야마 마사유키
 일본국 교토후 나가오카쿄시 구가이 2-5-20
 마츠나가 요시유키
 일본국 가나가와켄 가마쿠라시 오우기가야초 2-13-15
 무라카미 마사시
 일본국 교토후 소우라쿠군 세이카쵸 세이카다이 2-10-103

(74) 대리인 김영철

심사청구 : 없음

(54) 강한 입사광에 의한 영상 어두워짐을 방지하기 위한 촬상시스템

요약

촬상 디바이스는 리셋전압과 판독전압을 생성하기 위한 다수의 단위 셀들이 배열된 촬상유닛(1); 각 단위 셀에서, 리셋전압과 판독전압간의 차이에 대응하는 차동전압을 생성하기 위한 잡음제거유닛(6); 및 개별적으로, 판독전압과 차이전압을 신호처리장치로 출력하기 위한 출력유닛들(5, 7)을 포함한다. 신호처리장치는 각각의 판독전압들이 설정 범위내에 있는지 여부를 판정하기 위한 판정유닛(8); 및 단위 셀들의 판독전압들이 설정 범위내에 있는 것으로 판정되는 단위 셀들에서, 상기 단위 셀들의 휘도정보로서 대응하는 차동전압들을 출력하고, 단위 셀들의 판독전압들이 설정 범위내에 있지 않은 것으로 판정되는 단위 셀들에서, 상기 단위 셀들의 휘도정보로서 높은 휘도를 표시하는 설정전압을 출력하는 시스템 출력유닛(9)을 포함한다.

대표도

도 1

색인어

휘도정보, 영상 어두워짐, 촬상장치, 반도체 촬상 디바이스

명세서

도면의 간단한 설명

도 1은 본 발명의 제 1 실시예에 따른 활상장치의 대략적인 구조를 도시하는 도면;

도 2는 제 1 실시예에 따른 반도체 활상 디바이스의 회로를 도시하는 개략도;

도 3은 제 1 실시예의 활상장치에서 각각의 제어펄스들의 타이밍 예시도;

도 4는 제 1 실시예의 활상장치에서 각각의 제어펄스들의 다른 타이밍 예시도;

도 5는 각 화소에서 판정 유닛(8)과 시스템 출력유닛(9)에 의해 수행되는 신호처리과정을 도시하는 도면;

도 6a는 리셋시 제 1 신호 출력선의 전압 특성을 도시하는 도면;

도 6b는 판독시 제 1 신호 출력선의 전압 특성을 도시하는 도면;

도 6c는 영상 흐려짐을 위한 수단이 제공되지 않은 종래 활상장치의 출력전압특성을 도시하는 도면;

도 6d는 본 발명에 따른 제 1 실시예의 활상장치에서 출력전압특성을 도시하는 도면;

도 7은 본 발명의 제 2 실시예에 따른 활상장치의 대략적인 구조를 도시하는 도면;

도 8은 선택 유닛(10)의 상세한 구조를 도시하는 도면;

도 9는 판정 유닛(8), 선택 유닛(10), 및 시스템 출력유닛(11)에 의해 수행되는 신호처리과정을 도시하는 도면;

도 10은 본 발명의 제 1 변형예에 따른 활상장치의 대략적인 구조를 도시하는 도면;

도 11은 본 발명의 제 1 변형예에 따른 다른 활상장치의 대략적인 구조를 도시하는 도면;

도 12는 제 2 변형예에 따른 반도체 활상장치의 회로를 도시하는 개략도;

도 13은 제 2 변형예의 활상장치에서 각각의 제어펄스들의 타이밍 예시도;

도 14는 화소 회로의 변형예를 도시하는 도면; 및

도 15는 제 3 변형예의 활상장치에서 각각의 제어펄스들의 타이밍 예시도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 입사광에 대해 각각 광전변환을 수행하는 다수의 단위 셀(unit cell)들이 반도체 기판상에서 1차원 또는 2차원 배열로 배치되는 활상시스템에 관한 것으로, 특히 강한 입사광으로 인해 영상이 어두워지는 현상을 방지하는 기술에 관한 것이다.

발명이 이루고자 하는 기술적 과제

최근에, 활상장치를 이용하는 활상시스템들이 보편적으로 사용되고 있고, 이런 활상시스템들의 대표적인 예로 홈비디오 카메라와 디지털 스틸 카메라(digital still camera)가 있다.

이런 활상시스템들중 일부는 활상장치로서 증폭형 영상센서를 구비한다.

비록 증폭형 영상센서가 예컨대 낮은 잡음비와 같은 뛰어난 특성을 가지지만, 강한 입사광에 의해 영상들이 어두워진다는 문제점을 가진다.

일본특허공개공보 제 2000-287131호(특허참조 1)에서, 증폭형 영상센서인 CMOS 영상센서의 개요, 전술한 바와 같은 문제점, 및 각 화소 센서에 대해서 리셋 출력전압에 기초한 강한 입사광을 검출하고 리셋시의 전압을 다른 전압으로 대체하는 CMOS 영상센서가 개시되어 있다. 여기서 특허참조 1에는 CMOS 영상센서가 전술한 문제점을 방지할 수 있다고 기재되어 있다.

특허참조 1에서, 리셋시의 출력전압의 변화는 영상 어두워짐을 초래하는 화소 센서들을 검출하는 인덱스(index)로서 이용된다. 하지만, 리셋시의 출력전압의 변화는 영상 어두워짐을 초래하는 바로 그 원인이며, 상기 전압변화의 양이 작을지라도 휘도 정보에 직접적인 영향을 미친다.

그렇지만, 변화량이 임의의 크기에 도달하지 않으면 리셋시의 출력전압의 변화는 검출될 수 없다. 따라서, 리셋시의 출력전압의 변화에 의해 초래되는 부작용을 완전하게 제거하는 것은 곤란하다.

또한, 강한 입사광의 결과로서 리셋시의 출력전압의 변화는 특징상 갑작스럽고 정확하게 검출하는 것이 어렵다. 결론적으로, 영상 어두워짐을 방지하는 것은 용이하지 않은 일이다.

예를 들어, 특허참조 1에 개시된 CMOS 영상센서에 의해 촬영되는 피사체가 충분히 밝은 중앙부분과 그 외측으로 점진적으로 어두워지는 주변부분을 가진다면, 촬영된 영상에서 충분히 밝은 중앙부분이 어두워지는 것을 방지할 수 있다. 하지만, 주변부분에서, 어두워짐이 방지된 영역의 경계에 근접한 부분은 밝아야 하지만 더 어두워진다. 피사체의 휘도 분포에 따라서, 링형태의 어두워진 부분이 나타날 수 있다.

발명의 구성 및 작용

본 발명은 종래 수단보다 더욱 신뢰할만한 구조로 강한 입사광에 기인한 영상 어두워짐의 문제점을 해결할 수 있고, 리셋시의 전압 변화에 의해 초래된 부작용을 확실하게 배제할 수 있는 활상시스템, 활상장치, 신호처리장치, 신호처리방법, 및 신호처리 프로그램을 제공하는 것을 목적으로 한다.

전술한 목적들을 달성하기 위해서, 본 발명의 활상 시스템은 후속단계에서 이용되는 장치의 수광량에 대응하는 휘도정보를 출력하기 위한 활상 디바이스와 신호처리장치를 포함한다. 활상 디바이스는 다수의 단위 셀들이 1차원 또는 2차원 배열로 배치되고, 다수의 단위 셀들의 각각은 단일 화소에 대응하는 광전 변환부 및 수광량에 대응하는 광전 변환부로부터의 출력전압에 따른 판독 전압 뿐만 아니라 초기화시의 광전 변환부로부터의 출력전압에 따른 리셋 전압을 생성시키고 출력할 수 있는 출력 유닛을 포함하는 활상유닛; 다수의 단위 셀들의 각각에서 리셋전압과 판독전압간의 차이에 해당하는 차이전압을 생성시킬 수 있는 차동전압 생성유닛; 및 다수의 단위 셀들의 각각에서 판독전압과 차이전압을 신호처리장치로 출력할 수 있는 디바이스 출력유닛을 포함한다. 신호처리장치는 다수의 단위 셀로부터 다수의 단위 셀들에 대해 디바이스 출력유닛에 의해 출력된 판독전압들이 개별적으로 설정 범위내에 있는지 여부의 판정에 기초하여 보정 대상들로서 두개 이상의 단위 셀들을 지정할 수 있는 지정유닛; 및 지정된 단위 셀들중의 셀이 아닌 임의의 단위 셀에서 이 임의의 단위 셀에 대응하는 휘도정보로서 단위 셀의 차동전압을 출력할 수 있고, 지정된 단위 셀들중 임의의 단위 셀에서 이 임의의 단위 셀에 대응하는 휘도정보로서 높은 휘도를 나타내는 설정 전압을 출력할 수 있는 시스템 출력 유닛을 포함한다.

전술한 목적들을 달성하기 위해서, 본 발명의 활상 디바이스는 다수의 단위 셀들이 1차원 또는 2차원 배열로 배치되고, 다수의 단위 셀들의 각각은 단일 화소에 대응하는 광전 변환부 및 수광량에 대응하는 광전 변환부로부터의 출력전압에 따른 판독 전압 뿐만 아니라 초기화시의 광전 변환부로부터의 출력전압에 따른 리셋 전압을 생성시키고 출력할 수 있는 출력 유닛을 포함하는 활상유닛; 다수의 단위 셀들의 각각에서 리셋전압과 판독전압간의 차이에 해당하는 차동전압을 생성시킬 수 있는 차동전압 생성유닛; 및 다수의 단위 셀들의 각각에서 판독전압과 차동전압을 출력할 수 있는 디바이스 출력유닛을 포함한다.

전술한 목적들을 달성하기 위해서, 본 발명의 신호처리장치는 활상 디바이스로부터 다수의 단위 셀들 각각의 리셋전압과 차동전압을 수신하고, 이 리셋전압과 차동전압을 처리한다. 리셋전압은 초기화시의 광전 변환부로부터의 출력전압에 대응하고, 차동전압은 리셋 전압과 수광량에 대응하는 광전 변환부로부터의 출력전압에 따른 판독 전압간의 차이에 대응한다.

신호처리장치는 다수의 단위 셀들에 대해 활상 디바이스로부터 출력된 판독전압들이 개별적으로 설정 범위내에 있는지 여부의 판정에 기초하여 보정 대상들로서, 다수의 단위 셀들중에 두개 이상의 단위 셀들을 지정할 수 있는 지정유닛; 및 지정된 단위 셀들중의 셀이 아닌 임의의 단위 셀에서 이 임의의 단위 셀에 대응하는 휘도정보로서 단위 셀의 차동전압을 출력할 수 있고, 표시된 단위 셀들중의 임의의 단위 셀에서 이 임의의 단위 셀에 대응하는 휘도정보로서 높은 휘도를 나타내는 설정 전압을 출력할 수 있는 시스템 출력 유닛을 포함한다.

전술한 목적들을 달성하기 위해서, 본 발명의 신호처리방법은 활상 디바이스로부터 다수의 단위 셀들 각각의 리셋 전압과 차동 전압을 수신하는 단계와 이 리셋 전압과 차동 전압을 처리하는 단계를 포함한다. 리셋전압은 초기화시의 광전 변환부로부터의 출력전압에 대응하고, 차동전압은 리셋 전압과 수광량에 대응하는 광전 변환부로부터의 출력전압에 따른 판독 전압간의 차이에 대응한다. 신호처리방법은 다수의 단위 셀들에 대해 활상 디바이스로부터 출력된 판독전압들이 개별적으로 설정 범위내에 있는지 여부의 판정에 기초하여 보정 대상들로서, 다수의 단위 셀들중에 두개 이상의 단위 셀들을 지정하는 단계(a); 및 지정된 단위 셀들중의 셀이 아닌 임의의 단위 셀에서 이 임의의 단위 셀에 대응하는 휘도정보로서 단위 셀의 차동 전압을 출력하고, 지정된 단위 셀들중 임의의 단위 셀에서 이 임의의 단위 셀에 대응하는 휘도정보로서 높은 휘도를 나타내는 설정 전압을 출력하는 단계(b)를 포함한다.

전술한 목적들을 달성하기 위해서, 본 발명의 신호처리 프로그램은 활상 디바이스로부터 다수의 단위 셀들 각각의 리셋전압과 차동 전압을 수신하고, 이 리셋전압과 차동 전압을 처리하기 위한 신호처리장치에 이용된다. 리셋전압은 초기화시의 광전 변환부로부터의 출력전압에 대응하고, 차동전압은 리셋 전압과 수광량에 대응하는 광전 변환부로부터의 출력전압에 따른 판독 전압간의 차이에 대응한다. 신호처리 프로그램은 컴퓨터에서 다수의 단위 셀들에 대해 활상 디바이스로부터 출력된 판독전압들이 개별적으로 설정 범위내에 있는지 여부의 판정에 기초하여 보정 대상들로서, 다수의 단위 셀들중 두개 이상의 단위 셀들을 지정하는 단계(a); 및 지정된 단위 셀들중의 셀이 아닌 임의의 단위 셀에서 이 임의의 단위 셀에 대응하는 휘도정보로서 단위 셀의 차동 전압을 출력하고, 지정된 단위 셀들중의 임의의 단위 셀에서 이 임의의 단위 셀에 대응하는 휘도정보로서 높은 휘도를 나타내는 설정 전압을 출력하는 단계(b)를 실행하게 한다.

이와 함께, 영상 어두워짐을 초래하는 전위를 가지는 출력전압들은 각각 높은 휘도를 나타내는 전압으로 대체되며, 이 전압은 영상 어두워짐을 초래하는 화소 센서들을 검출하기 위한 인덱스로서 판독시 전압들(즉, 판독 전압)을 이용한다. 따라서, 전술한 구성들은 영상 어두워짐 등을 초래하는 리셋시의 출력 전압들의 변화를 생성시키는 입사광보다 상당히 낮은 강도를 가지는 입사광까지도 처리하는 충분한 방법을 제공한다.

따라서, 전술한 구성들은 종래의 수단보다 더욱 신뢰할만한 구조로 강한 입사광에 기인한 영상 어두워짐의 문제점을 해결할 수 있고, 리셋시의 전압 변화에 의해 초래된 부작용을 확실하게 배제할 수 있다.

활상 시스템에서, 지정유닛은 판정하는 판정유닛; 및 설정 범위내에 있지 않은 것으로 판정되는 판독전압을 가지는 단위 셀들중, 디바이스 출력 유닛에 의해 출력된 차동 전압에 근거하여 보정 대상들로서 둘 이상의 단위 셀들을 선택하는 선택 유닛을 포함할 수 있다.

신호처리장치에서, 지정유닛은 판정하는 판정유닛; 및 설정 범위내에 있지 않은 것으로 판정되는 판독전압을 가지는 단위 셀들중, 활상 디바이스에 의해 출력된 차동전압에 기초한 보정 대상들로서 두개 이상의 단위 셀들을 선택할 수 있는 선택 유닛을 포함할 수 있다.

신호처리방법에서, 단계(a)는 판정하는 서브-단계(sub-step)(c); 및 설정 범위내에 있지 않은 것으로 판정되는 판독전압을 가지는 단위 셀들중, 디바이스 출력 유닛에 의해 출력된 차동 전압에 기초한 보정 대상들로서 두개 이상의 단위 셀들을 선택하는 서브-단계(d)를 포함할 수 있다.

신호처리 프로그램에서, 단계(a)는 판정하는 서브-단계(c); 및 설정 범위내에 있지 않은 것으로 판정되는 판독전압을 가지는 단위 셀들중, 다수의 단위 셀들에서 디바이스 출력 유닛에 의해 출력된 차동 전압에 기초한 보정 대상들로서 두개 이상의 단위 셀들을 선택하는 서브-단계(d)를 포함할 수 있다.

이와 함께, 영상 어두워짐을 초래하는 화소 센서들을 검출하기 위한 인덱스로서 판독시 전압을 사용하는 것에 덧붙여서 차동전압들을 합산하여, 영상 어두워짐을 초래할 것으로 추측되는 블록들의 출력전압들은 각각 높은 휘도를 나타내는 전압으로 대체된다. 본 출원서에서 "블록들"이란 용어는 개별적으로 불연속적인 영역들을 기술하기 위해 사용되고, 각각의 불연속적인 영역들은 영상에서의 어두워짐을 초래하는 공간적으로 연속적인 화소들로 구성된다는 점에 주의하자. 따라서, 전술한 구성들은 영상 어두워짐 등을 초래하는 리셋시의 출력 전압들의 변화를 생성시키는 입사광보다 상당히 낮은 강도를 가지는 입사광까지도 처리하는 충분한 방법을 제공한다.

따라서, 전술한 구성들은 종래의 수단보다 더욱 신뢰할만한 구조로 강한 입사광에 기인한 영상 어두워짐의 문제점을 해결할 수 있고, 리셋시의 전압 변화에 의해 초래되는 부작용을 확실하게 배제할 수 있다.

활상 시스템에서, 선택 유닛은 배열상의 하나 이상의 부분들을 추출(extract)하고, 보정 대상들로서 이 부분들의 단위 셀들을 선택할 수 있다. 이 부분들은 설정 범위내에 있지 않은 것으로 판정되는 판독전압을 가지는 각각의 단위 셀들이 공간적으로 연속적인 영역들내에 존재한다. 각 부분들은 포화전압(saturation voltage)인 차동전압들을 가지는 하나 이상의 단위 셀들을 포함하는 근접한 단위 셀들을 가질 뿐만 아니라 포화전압이 아닌 차동전압들을 가지는 공간적으로 연속된 단위 셀들로 구성된다.

신호처리장치에서, 선택 유닛은 배열상의 하나 이상의 부분들을 추출하고, 보정 대상들로서 이 부분들의 단위 셀들을 선택할 수 있다. 이 부분들은 설정 범위내에 있지 않은 것으로 판정되는 판독전압을 가지는 각각의 단위 셀들이 공간적으로 연속적인 영역들내에 존재한다. 각 부분들은 포화전압인 차동전압들을 가지는 하나 이상의 단위 셀들을 포함하는 근접한 단위 셀들을 가질 뿐만 아니라 포화전압이 아닌 차동전압들을 가지는 공간적으로 연속된 단위 셀들로 구성된다.

신호처리방법에서, 서브-단계(d)는 배열상의 하나 이상의 부분들을 추출하고, 보정 대상들로서 이 부분들의 단위 셀들을 선택할 수 있다. 이 부분들은 설정 범위내에 있지 않은 것으로 판정되는 판독전압을 가지는 각각의 단위 셀들이 공간적으로 연속적인 영역들내에 존재한다. 각 부분들은 포화전압인 차동전압들을 가지는 하나 이상의 단위 셀들을 포함하는 근접한 단위 셀들을 가질 뿐만 아니라 포화전압이 아닌 차동전압들을 가지는 공간적으로 연속된 단위 셀들로 구성된다.

신호처리 프로그램에서, 서브-단계(d)는 배열상의 하나 이상의 부분들을 추출하고, 보정 대상들로서 이 부분들의 단위 셀들을 선택할 수 있다. 이 부분들은 설정 범위내에 있지 않은 것으로 판정되는 판독전압을 가지는 각각의 단위 셀들이 공간적으로 연속적인 영역들내에 존재한다. 각 부분들은 포화전압인 차동전압들을 가지는 하나 이상의 단위 셀들을 포함하는 근접한 단위 셀들을 가질 뿐만 아니라 포화전압이 아닌 차동전압들을 가지는 공간적으로 연속된 단위 셀들로 구성된다.

이와 함께, 전술한 구성들은 차동전압들이 보정-후보(correction-candidate) 블록들에 인접하는 단위 셀들에 대응하는 차동전압들이 포화전압인 경우에만 보정을 위한 보정 대상들로서 후보 블록들내의 단위 셀들을 선택하여 보정을 수행하도록 하여한다.

활상시스템에서, 디바이스 출력유닛은 다수의 단위 셀들에 의해 생성된 판독전압들을 신호처리장치로 출력할 수 있는 판독전압 출력유닛; 및 다수의 단위 셀들에서 차동전압 생성유닛에 의해 생성된 차동전압을 신호처리장치로 출력할 수 있는 차동전압 출력유닛을 포함할 수 있다. 판독전압 출력유닛과 차동전압 출력유닛은 활상 유닛을 중심으로 서로 대칭적으로 위치한다.

전술한 구성은 광 중심과 활상 시스템의 칩 중심간의 부정합(misalignment)을 감소시킨다.

활상 시스템에서, 차동전압 생성유닛은 다수의 단위 셀들에 의해 생성된 판독전압과 리셋전압을 출력하기 위한 제1 출력라인; 후속 단계에서 휘도정보를 장치로 출력하기 위한 제2 출력라인; 제1 출력라인과 제2 출력라인사이에서 직렬연결된 클램프 용량(clamp capacity); 제2 출력라인과 설정의 전압단자간에 직렬연결된 샘플링 용량(sampling capacity); 및 제2 출력라인과 기준전압단자사이에서 직렬연결된 클램프 트랜지스터(clamp transistor)를 포함할 수 있다. 활상유닛은 판독전압들로서 클램프 용량에 보유된 전압들을 제1 출력라인을 거쳐 디바이스 출력유닛으로 전송하고, 차동전압 생성유닛은 다수의 단위 셀들에서 생성된 차동전압들로서 샘플링 용량에 보유된 전압들을 제2 출력라인을 거쳐 디바이스 출력유닛으로 전송한다.

전술한 구성은 활상시스템이 판독전압들과 차동전압들을 각각의 용량들에 보유하고 이런 전압들을 각각의 출력라인들을 거쳐 디바이스 출력유닛으로 전송하도록 하여한다.

활상시스템에서, 활상유닛은 다수의 단위 셀중 하나와 제1 출력라인사이에 직렬연결되고 이 단위 셀을 선택하기 위해 이용되는 각각의 선택 트랜지스터들; 제1 출력라인에 부하를 가할 수 있고 출력전압을 판독하기 위해 이용되는 부하회로; 및 제1 출력라인과 부하회로간에 직렬연결된 부하용 트랜지스터를 포함할 수 있다. 활상 시스템은 선택 트랜지스터들을 턴오프하여 다수의 단위 셀들을 비전도 상태로 설정하기 전에 부하회로를 차단하는 것에 의해 부하용 트랜지스터를 턴오프(turn off)하여 다수의 단위 셀들에 의해 생성된 판독전압을 제1 출력라인에 보유할 수 있는 제어유닛을 더 포함할 수 있다.

이와 함께, 부하회로는 판독전압을 판독하기에 앞서서 차단되고, 따라서 활상 시스템은 낮은 전력소모를 실현할 수 있다.

활상시스템에서, 차동전압 생성유닛은 제 1 출력라인과 클램프 용량사이에 위치하는 샘플링 트랜지스터를 더 포함할 수 있다. 디바이스 출력유닛은 샘플링 트랜지스터와 클램프 용량간에 연결된 입력단자를 가지며, 차동전압 생성유닛에 의해 출력된 판독전압을 증폭하여 신호처리장치로 출력할 수 있는 판독전압 출력유닛을 포함할 수 있다.

이와 함께, 판독전압들을 판독하기 위해 비파괴성 독출(nondestructive readout)이 적용되고, 따라서 판독전압들이 차동전압들에 앞서서 판독될 수 있다.

본 발명은 판독전압에 근거하여 미리 판정과 처리를 요구하기 때문에, 차동전압들에 앞서서 판독전압들을 독출함으로써 판정과 처리를 위해 요구되는 시간이 단축될 수 있다.

본 발명의 이런 목적과 다른 목적들, 잇점들 및 특징들은 본 발명의 실시예를 나타내는 첨부도면들과 연관된 이하 기술로부터 명백해질 것이다.

비록 본 발명이 첨부도면들을 참조한 예시의 방식으로 상세하게 기재되지만, 이 기술분야의 당업자에게는 여러가지 변형들과 수정들은 명백하게 이해될 것이라는 점에 주목하자. 따라서, 이런 변형들과 수정들이 본 발명의 범주를 벗어나지 않는다면, 이런 변형들과 수정들은 본 발명의 범주에 포함되는 것으로 해석될 것이다.

1. 제 1 실시예

1.1 구조

도 1은 본 발명의 제 1 실시예에 따른 활상장치의 개략적인 구조를 도시하는 도면이다.

도 1에서 보여지는 바와 같이, 제 1 실시예의 활상장치는 활상유닛(1), 부하회로(2), 행선택 인코더(encoder)(3), 열선택 인코더(4), 판독전압 출력유닛(5), 잡음제거유닛(6), 차동전압 출력유닛(7), 판정유닛(8), 및 시스템 출력유닛(9)을 포함한다.

활상유닛(1)은 다수의 단위 셀들이 1차원 또는 2차원의 배열로 배치된 활상영역이다. 여기서, 3행 3열의 2차원 배열로 배치된 9개의 화소들로 구성된 활상유닛(1)의 예시를 이용하여 제 1 실시예의 구조가 기술된다. 하지만, 활상유닛(1)을 구성하는 화소들의 실제 개수는 1차원 배열의 경우에서는 수천개이고, 2차원 배열의 경우에서는 수십만 내지 수백만개이다.

동일한 회로가 제공되고 각 열의 화소들과 연결되는 부하회로(2)는 출력전압들을 판독하도록 열별로 활상유닛(1)의 화소들에게 부하를 가한다.

행선택 인코더(3)는 화소들의 각 행에 대해서 "RESET", "READ", 및 "LSEL"로 지정되는 세 개의 제어라인들을 가지며, 행별로 활상유닛(1)의 화소들상에서 리셋팅(초기화), 판독(독출: readout), 및 라인-선택(행선택)의 제어를 수행한다.

열선택 인코더(4)는 제어라인들을 가지고, 열들을 순차적으로 선택하며, 그리고 판독전압 출력유닛(5), 잡음제거유닛(6), 및 차동전압 출력유닛(7)을 제어한다.

판독전압 출력유닛(5)은 열선택 인코더(4)의 제어하에 활상유닛(1)으로부터 열방향으로 판독전압들을 순차적으로 출력한다.

동일한 회로가 제공되고 각 열의 화소들과 연결되는 잡음제거유닛(6)은 열선택 인코더(4)의 제어하에서 리셋전압과 판독전압간의 차이에 해당하는 차동전압을 생성한다.

차동전압 출력유닛(7)은 열선택 인코더(4)의 제어하에서 잡음제거유닛(6)에 의해 생성된 차동전압을 순차적으로 출력한다.

판정유닛(8)은 판독전압 출력유닛(5)으로부터 출력된 각 판독전압이 설정 범위내에 있는지를 판정한다.

시스템 출력유닛(9)은 후속 단계에서 각 단위 셀에 관한 휘도정보를 장치로 출력한다. 여기서, 차동전압 출력유닛(7)으로부터 출력되는 차동전압들중, 판정유닛(8)에 의해 그 판독전압이 기 설정된 범위내에 있는 것으로 판정된 각 단위 셀에 대해서, 이 단위 셀에 대응하는 차동전압이 대응하는 단위 셀의 휘도정보로서 출력된다. 한편, 판정유닛(8)에 의해 그 판독전압이 기 설정된 범위내에 있지 않은 것으로 각 단위 셀에 대해서, 높은 휘도를 나타내는 기 설정된 전압이 이 단위 셀의 휘도정보로서 출력된다.

여기서, 활상유닛(1), 부하회로(2), 행선택 인코더(3), 열선택 인코더(4), 판독전압 출력유닛(5), 잡음제거유닛(6), 및 차동전압 출력유닛(7)은 반도체 활상 디바이스 회로에 의해 실행된다. 판정유닛(8)과 시스템 출력유닛(9)은 일반 범용 컴퓨터로 구성된 신호처리장치와 전용의 응용 프로그램에 의해 실행된다.

도 2는 제 1 실시예에 따른 반도체 활상 디바이스의 회로를 도시하는 개략도이다.

도 2에서 보여지는 바와 같이, 제 1 실시예에 따른 반도체 활상 디바이스의 회로는 부하회로(100), 화소회로(110), 및 신호처리회로(120)로 구성된다.

도 1에서 보여지는 부하회로(2)에서의 다수의 회로들중 하나의 대표적인 예시로서 도시된 부하회로(100)는 제 1 신호 출력라인과 접지사이에 연결된 부하용 트랜지스터(101)를 포함한다. 부하전압(LG)은 부하회로(100)에 공급된다.

도 1에서 보여지는 활상 유닛(1)에서의 단위 셀들중 하나의 대표적인 예시로서 도시된 화소회로(110)는 초기화의 전압을 증폭하여 획득된 리셋전압과 판독시의 전압을 증폭하여 획득된 판독전압을 제 1 신호 출력라인으로 출력하는데 특징이 있다. 화소회로(110)는 입사광에 대한 광전변환을 수행하고 전하를 출력하기 위한 광다이오드(111); 전하를 저장하고 저장된 전하에 대응하는 전압을 지시하기 위한 콘덴서(112); 콘덴서(112)에 의해 지시된 전압을 초기 전압(여기서는, VDD)으로 리셋팅하기 위한 리셋 트랜지스터(113); 광다이오드(111)에 의해 출력된 전하를 콘덴서(112)에 공급하기 위한 판독 트랜지스터(114); 콘덴서(112)에 의해 지시된 전압을 따르도록 변화하는 전압을 출력하기 위한 증폭용 트랜지스터(115); 및 행선택 인코더(3)로부터 라인-선택 신호를 수신한 경우 증폭용 트랜지스터(115)의 출력을 제 1 신호 출력라인으로 출력하기 위한 라인-선택 트랜지스터(116)를 포함한다.

신호처리회로(120)는 판독전압 출력유닛(5), 잡음제거유닛(6), 및 차동전압 출력유닛(7)중에서 각 열들의 화소들에 각각 할당된 회로들중 하나의 대표적인 예시로서 도시된다. 신호처리회로(120)는 해당하는 단위 셀에 의해 출력된 판독전압과 리셋전압간의 차이를 나타내는 휘도정보를 제 2 신호 출력라인으로 출력하고 리셋전압을 제 3 신호 출력라인으로 출력하는데 특징이 있다. 신호처리회로(120)는 제 1 신호 출력라인과 제 2 신호 출력라인 사이에 서로 직렬연결된 클램프 용량(121)과 샘플링 트랜지스터(122); 클램프 용량(121)과 샘플링 트랜지스터(122)에 연결된 신호라인과 기준전압단자(VDD) 사이에 직렬연결된 클램프 트랜지스터(123); 제 2 신호 출력라인과 접지사이에서 직렬연결된 샘플링 용량(124); 및 제 1 신호 출력라인과 제 2 신호 출력라인 사이에 직렬연결된 판독전압 선택 트랜지스터(125)를 포함한다.

여기서, 기 설정된 타이밍에 개별적으로 화소회로(110)로 공급되는 제어펄스들은 리셋펄스들(초기화신호: RESET), 판독펄스들(독출펄스들: READ), 및 라인-선택펄스들(행선택신호: LSEL)이 있다. 한편, 기 설정된 타이밍에 개별적으로 신호처리회로(120)로 공급되는 제어펄스들은 샘플링 펄스들(SP), 클램프 펄스들(CP), 및 판독전압 선택펄스들(RCSEL)이 있다. 이와 함께, 각 형태의 이런 제어펄스들에 대응하는 트랜지스터들은 적절하게 개폐(오프 및 온)된다.

도 3은 제 1 실시예의 활상장치에서 각각의 제어펄스들의 타이밍 예시도를 보여주는 도면이다.

도 3에서 보여지는 타이밍에서 각각의 제어펄스들을 공급하는 것은 다음의 일련의 과정을 허용한다. 라인-선택 트랜지스터(116)가 닫혀진 상태(온-상태)에서 샘플링 트랜지스터(122)와 클램프 트랜지스터(123)는 닫혀진 것으로 설정(온-상태로 설정)된다. 그러므로, 제 2 신호 출력라인이 기준전압(도 3의 "a")으로 설정됨과 동시에 제 1 신호 출력라인은 리셋전압을 출력하게 된다. 기준전압과 리셋전압의 차이에 상응하는 전압이 클램프 용량(121)에 보유된다(도 3의 "b"). 이후에, 클램프 트랜지스터(123)는 오픈되고(오프상태로 설정), 반면에 판독 트랜지스터(114)는 닫혀짐(온상태로 설정)으로써, 제 1 신호 출력라인이 판독전압(도 3의 "c")을 출력하게 한다. 제 2 출력라인의 전압은 기준전압(도 3의 "d")으로부터 리셋전압과 판독전압간의 차이에 상응하는 전압으로 변화하고, 그 차이의 전압이 휘도정보로서 출력된다. 이어서, 샘플링 트랜지스터(122)가 오픈된(오프-상태로 설정) 후, 판독전압 선택 트랜지스터(125)는 닫혀진다(온-상태로 설정). 그러므로, 제 3 신호 출력라인은 판독전압(도 3의 "e")을 출력하게 된다.

도 4는 제 1 실시예의 활상장치에서 각각의 제어펄스들의 다른 타이밍 예시도를 보여주는 도면이다.

부하용 트랜지스터(101)가 도 3에서 보여지는 예시에서는 항상 닫혀져 있는 반면에, 도 4의 예시는 부하회로 구동펄스들을 부하용 트랜지스터(101)로 공급하고, 판독전압을 클램프 용량(121)에 저장하며, 그리고 판독전압을 출력하기 전에 부하회로가 구동하는 것을 멈추게 하여 낮은 전력소모를 실현한다.

도 4에서 보여지는 타이밍에서 각각의 제어펄스를 공급하는 것은 다음의 일련의 과정들을 허용한다. 부하용 트랜지스터(101)는 닫힌 것으로 설정되고(온-상태로 설정), 이때 라인-선택 트랜지스터(116)도 역시 닫힌상태(온-상태)에서 샘플링 트랜지스터(122)와 클램프 트랜지스터(123)는 닫힌 것(온-상태)으로 설정된다. 따라서, 제 2 신호 출력라인이 기준전압(도 4에서 "a")으로 설정된 상태에서 제 1 신호 출력라인은 리셋전압을 출력하게 된다. 기준전압과 리셋전압의 차이에 상응하는 전압이 클램프 용량(121)에 보유된다(도 4에서 "b"). 이후에, 클램프 트랜지스터(123)는 오픈되고(오프상태로 설정) 판독 트랜지스터(114)가 닫혀지면(온상태로 설정), 제 1 신호 출력라인이 판독전압(도 4의 "c")을 출력하게 한다. 제 2 출력라인의 전압은 기준전압(도 4의 "d")으로부터 리셋전압과 판독전압간의 차이에 상응하는 전압으로 변화하고, 그 차이의 전압이 휘도정보로서 출력된다. 이어서, 저장된 휘도정보를 가지는 클램프 용량(121)과 샘플링 용량(124)의 연결은 샘플링 트랜지스터(122)를 오픈함으로써(오프상태로 설정) 차단된다. 부하용 트랜지스터(101)가 오픈된(오프상태로 설정) 후, 라인-선택 트랜지스터(116)가 오픈되면(오프상태로 설정), 제 1 신호 출력라인은 부동상태(floating state)로 설정된다. 제 1 신호 출력라인이 이런 상태로 남겨지는 반면에 클램프 트랜지스터(123)는 닫혀진다(온-상태로 설정). 기준전압이 클램프 용량(121)에 공급된 후, 판독전압 선택 트랜지스터(125)는 닫혀진다(온-상태로 설정). 그러므로, 제 3 신호 출력라인은 판독전압(도 4의 "e")을 출력한다.

1.2 동작

도 5는 각 화소에서 판정유닛(8)과 시스템 출력유닛(9)에 의해 수행되는 신호처리과정을 도시한다.

이하 도 5를 이용하여 각 화소에 관한 신호처리과정을 기술한다.

- (1) 시스템 출력 유닛(9)은 차동전압 출력유닛(7)으로부터 대상화소의 차동전압을 수신하고 이 차동전압을 일시적으로 보유한다(단계(S1)).
- (2) 판정유닛(8)은 판독전압 출력유닛(5)으로부터 대상화소의 판독전압을 수신한다(단계(S2)).
- (3) 판정유닛(8)은 수신된 판독전압이 기설정된 범위내에 있는지 여부를 판정한다(단계(S3)).
- (4) 판정유닛(8)에 의해 판독전압이 기설정된 범위내에 있는 것으로 판정되면, 시스템 출력유닛(9)은 대상화소의 휘도정보로서 일시적으로 보유한 차동전압을 출력한다(단계(S4)).
- (5) 판정유닛(8)에 의해 판독전압이 기설정된 범위내에 있는 것으로 판정되면, 시스템 출력유닛(9)은 대상화소의 휘도정보로서 높은 휘도를 표시하는 기설정된 전압을 출력한다(단계(S5)).

1.3 요약

도 6a는 리셋시 제 1 신호 출력라인의 전압 특성을 도시한다.

도 6b는 판독시 제 1 신호 출력라인의 전압 특성을 도시한다.

도 6c는 영상 어두워짐에 대한 대책이 제공되지 않은 종래 활상장치의 출력전압특성을 도시한다. 도 6c는 "마이너스(도 6a - 도 6b)"(즉, 리셋시의 제 1 신호 출력라인의 전압값에서 판독시의 제 1 신호 출력라인의 전압값을 빼고, 그 결과치에 네거티브 부호를 붙임)에 대응된다는 점에 주의하자.

도 6d는 본 발명에 따른 제 1 실시예의 활상장치에서의 출력전압특성을 도시한다. 판독전압이 기설정된 전압을 초과하면, 높은 휘도를 표시하는 전압이 대신 출력되고, 따라서 영상에 결코 어두워지지 않는다.

도 6a 내지 도 6d에서, 종축은 입사광의 강도이고(오른쪽으로 높아짐), 횡축은 전압이다(도 6a와 도 6b에서는 상방으로 플러스(+); 도 6c와 도 6d에서는 상방으로 마이너스(-)).

전술한 바와 같이, 본 발명의 제 1 실시예는 도 6b에서 보여지는 판독시의 전압에 주안점을 두고, 판독시의 전압이 증폭회로가 포화될 정도에 도달한 것으로 판정되는 경우 영상 어두워짐을 초래하는 전위를 가진 출력전압을 높은 휘도를 표시하는 전압으로 대체한다. 따라서, 영상 어두워짐을 초래하는 입사광보다 상당히 낮은 강도를 가지는 입사광까지도 처리하는 충분한 대책을 적용하여, 제 1 실시예는 종래의 수단보다 더욱 신뢰할만한 구조로 강한 입사광에 기인한 영상 어두워짐의 문제점을 해결할 수 있고, 리셋시의 전압 변화에 의해 초래된 부작용을 확실하게 배제할 수 있다.

2. 제 2 실시예

2.1 구조

도 7은 본 발명의 제 2 실시예에 따른 활상장치의 대략적인 구조를 도시한다.

도 7에서 보여지는 바와 같이, 제 2 실시예의 활상장치는 활상유닛(1), 부하회로(2), 행-선택 인코더(3), 열-선택 인코더(4), 판독전압 출력유닛(5), 잡음제거유닛(6), 차동전압 출력유닛(7), 판정유닛(8), 선택유닛(10), 및 시스템 출력유닛(11)을 포함한다.

제 1 실시예에서와 동일한 구성요소들에 대해서는 동일한 참조부호들을 사용하고 이들에 대한 기술은 생략한다는 점에 주의하자.

선택유닛(10)은 차동전압 출력유닛(7)으로부터 출력되는 차동전압들에 기초하여, 판정유닛(8)에 의해 단위 셀들의 판독전압이 기 설정된 범위내에 있지 않은 것으로 판정되는 단위 셀들중 보정대상이 되는 단위 셀들을 선택한다.

도 8은 선택 유닛(10)의 상세한 구조를 도시한다.

도 8에서 보여지는 바와 같이, 선택 유닛(10)은 단위 셀 추출유닛(12), 블록구분유닛(13), 블록 추출유닛(14), 및 단위 셀 선택유닛(15)을 포함한다.

단위 셀 추출유닛(12)은 판정유닛(8)에 의해 단위 셀들의 판독전압이 기 설정된 범위내에 있지 않은 것으로 판정되는 단위 셀들중, 단위 셀들의 차동전압들이 포화전압이 아닌 단위 셀들을 추출한다.

블록구분유닛(13)은 단위 셀 추출유닛(12)에 의해 추출된 단위 셀들을 블록들에서 구분하고, 각각의 블록들은 공간적으로 배열상의 연속적인 화소들로 구성된다.

블록 추출유닛(14)은 블록구분유닛(13)에 의해 구분된 블록들중, 각각의 블록들에 인접한 단위 셀들의 일부 또는 전부가 포화전압이 되는 차동전압을 가지는 블록들을 추출한다.

단위 셀 선택유닛(15)은 블록 추출유닛(14)에 의해 추출된 블록들내의 단위 셀들을 보정대상들로서 선택한다.

시스템 출력유닛(11)은 후속단계에서 각 단위 셀에 대한 휘도정보를 장치로 출력한다. 여기서, 단위 셀 선택유닛(15)에 의해 선택되지 않은 각각의 단위 셀들을 보정대상으로서 간주하면, 차동전압 출력유닛(7)으로부터 출력된 차동전압들중 이 단위 셀에 대응하는 차동전압이 이 단위 셀에 대한 휘도정보로서 출력된다. 한편, 단위 셀 선택유닛(15)에 의해 선택된 각각의 단위 셀을 보정대상으로 간주하면, 높은 휘도를 지시하는 기 설정된 전압이 이 단위 셀에 관한 휘도정보로서 출력된다.

여기서, 활상유닛(1), 부하회로(2), 행-선택 인코더(3), 열-선택 인코더(4), 판독전압 출력유닛(5), 잡음제거유닛(6), 및 차동전압 출력유닛(7)은 반도체 활상 디바이스의 회로에 의해 실행된다. 판정유닛(8), 선택유닛(10), 및 시스템 출력유닛(11)은 일반 범용 컴퓨터로 구성된 신호처리장치와 전용 프로그램에 의해 실행된다.

2.2 동작

도 9는 판정유닛(8), 선택 유닛(10), 및 시스템 출력유닛(11)에 의해 수행되는 신호처리과정을 도시한다.

이하 도 9를 이용하여 신호처리과정을 기술한다.

(1) 시스템 출력 유닛(11)은 차동전압 출력유닛(7)으로부터 대상 단위 셀의 차동전압을 수신하고 이 차동전압을 배열상의 대상 단위 셀의 위치정보에 대응하여 보유한다(단계(S11)).

(2) 판정유닛(8)은 판독전압 출력유닛(5)으로부터 대상 단위 셀의 판독전압을 수신한다(단계(S12)).

(3) 판정유닛(8)은 수신된 판독전압이 기설정된 범위내에 있는지 여부를 판정한다(단계(S13)). 판독전압이 기설정된 범위내에 있는 것으로 판정되면, 블록 번호는 대상 단위 셀의 위치정보로 부가되지 않는다.

(4) 판정유닛(8)에 의해 판독전압이 기설정된 범위내에 있지 않은 것으로 판정되면, 단위 셀 추출유닛(12)은 대상 단위 셀에 대응하는 차동전압이 포화전압인지 여부를 판정한다(단계(S14)).

(5) 이 대응하는 차동전압이 포화전압이 아닌 것으로 판정되면, 블록구분유닛(13)은 대상 단위 셀의 위치정보와 이미 기억된 배열상의 다른 모든 단위 셀들의 위치정보를 비교하여, 배열상의 대상 단위 셀에 인접한 하나 이상의 단위 셀들이 이미 기억(store)되어 있는지 여부를 판정한다(단계(S15)).

(6) 대상 단위 셀에 인접한 다른 단위 셀이 기억되어 있지 않으면, 대상 단위 셀에는 대상 단위 셀의 위치정보로 부가된 새로운 블록 번호가 기억된다(단계(S16)).

(7) 대상 단위 셀에 인접한 하나 이상의 단위 셀들이 기억되어 있으면, 블록구분유닛(13)은 이런 단위 셀들에 부가된 블록 번호들이 모두 동일한지 여부를 판정한다(단계(S17)).

(8) 블록 번호들이 모두 동일하지 않다면, 블록구분유닛(13)은 동일한 블록 번호를 모두에게 새로 부여한다(단계(S18)).

(9) 블록구분유닛(13)은 인접한 단위 셀들에 부가된 동일한 블록 번호를 대상 단위 셀의 위치정보로 부여하고, 그 결과를 기억한다(단계(S19)).

(10) 전술한 과정은 모든 단위 셀들에서 반복된다(단계(S20)).

(11) 블록 추출유닛(14)은 대상블록에 인접한 전부 또는 일부의 단위 셀들의 차동전압이 포화전압을 포함하는지 여부를 판정한다(단계(S21)).

여기서는 대상블록에 인접한 전부가 아닌 일부의 단위 셀들이 판정되는 경우에 어떤 단위 셀이 판정 대상으로서 이용되는지를 결정하기 위한 방법의 일례시를 기술한다. 단위 셀들의 배열은 X-Y 좌표(X, Y)로 여기서는 기술된다. 판정되는 단위 셀의 X 좌표는 예를 들어, "대상블록의 모든 단위 셀들의 X 좌표들의 중앙값 또는 평균값"이다. 대상블록에서 이런 X 좌표를 가지는 단위 셀들중, 판정되는 단위 셀의 Y 좌표는 "Y축 최대치 + 1" 또는 "Y축 최소치 - 1"이다.

(12) 차동전압들이 포화전압인 것으로 판정되면, 단위 셀 선택 유닛(15)은 보정대상들로서 대상블록의 단위 셀들을 선택하고, 이런 단위 셀들의 위치정보를 기억한다(단계(S22)).

(13) 전술한 과정은 모든 블록에서 반복된다(단계(S23)).

(14) 시스템 출력유닛(11)은 후속단계에서 각 단위 셀에 관한 휘도정보를 장치로 출력한다. 여기서, 단위 셀 선택유닛(15)에 의해 선택되지 않은 각각의 단위 셀을 보정대상으로서 간주하면, 차동전압 출력유닛(7)으로부터 출력된 차동전압들중이 단위 셀에 대응하는 차동전압이 이 단위 셀에 관한 휘도정보로서 출력된다. 한편, 단위 셀 선택유닛(15)에 의해 선택된 각각의 단위 셀을 보정대상으로 간주하면, 높은 휘도를 나타내는 기설정된 전압이 이 단위 셀의 휘도정보로서 출력된다(단계(S24)).

2.3 요약

전술한 바와 같이, 본 발명의 제 2 실시예는 제 1 실시예에서와 같이 도 6b에서 보여지는 판독시의 전압에 주안점을 두고, 차동전압을 합산할 뿐만 아니라 판독시의 전압이 증폭회로가 포화될 정도로 도달한 것인지 여부를 판정하여 영상 어두워짐을 초래할 것으로 추측되는 블록들의 각각의 출력전압들을 높은 휘도를 나타내는 전압으로 대체한다. 따라서, 영상 어두

위 짐을 초래하는 입사광보다 상당히 낮은 강도를 가지는 입사광까지도 처리하는 충분한 수단을 적용하여, 제 2 실시예는 종래의 수단보다 더욱 신뢰할만한 구조로 강한 입사광에 기인한 영상 어두워짐의 문제점을 해결할 수 있고, 리셋시의 전압 변화에 의해 초래된 부작용을 확실하게 배제할 수 있다.

3. 제 1 변형예

CMOS 센서들과 같은 반도체 활상 디바이스에서, 잡음제거유닛은 일반적으로 활상유닛의 일측상에 구비되고, 따라서 광학중심이 칩중심과 어긋난다.

종래의 반도체 활상 디바이스와 비교한 바와 같이, 트랜지스터들과 같은 스위칭 디바이스들, 콘덴서들과 같은 용량 디바이스들, 증폭회로들 등은 본 발명의 반도체 활상 디바이스상에 부가되어 판독전압을 출력하게 된다.

이런 요소가 부가되면, 본 발명의 제 1 변형예는 차동전압 출력유닛으로 출력되는 판독전압을 위해 이용되는 부가 구성요소들을 활상유닛을 중심으로 대칭적으로 위치시켜 광학중심과 칩중심간의 어긋남을 줄이게 된다.

3.1 구조

도 10은 본 발명의 제 1 변형예에 따른 활상장치의 대략적인 구조를 도시한다.

도 10에서 보여지는 바와 같이, 제 1 변형예의 활상장치는 활상유닛(1), 부하회로(2), 행-선택 인코더(3), 제 1 열-선택 인코더(16), 제 2 열-선택 인코더(17), 판독전압 보유유닛(18), 판독전압 출력유닛(19), 잡음제거유닛(20), 차동전압 출력유닛(21), 판정유닛(8), 및 시스템 출력유닛(9)을 포함한다.

제 1 실시예에서와 동일한 구성요소들에 대해서는 동일한 참조부호들을 사용하고 이들에 대한 기술은 생략한다는 점에 주의하자.

제 1 열-선택 인코더(16)는 제어라인들을 가지고, 순차적으로 열들을 선택하며, 그리고 판독전압 보유유닛(18)과 판독전압 출력유닛(19)을 제어한다. 제 1 열-선택 인코더(16)는 활상유닛(1)을 중심으로 제 2 열-선택 인코더(17)에 대칭적으로 위치된다.

제 2 열-선택 인코더(17)는 제어라인들을 가지고, 순차적으로 열들을 선택하며, 그리고 잡음제거유닛(20)과 차동전압 출력유닛(21)을 제어한다. 제 2 열-선택 인코더(17)는 활상유닛(1)을 중심으로 제 1 열-선택 인코더(16)에 대칭적으로 위치된다.

판독전압 보유유닛(18)은 제 1 열-선택 인코더(16)의 제어하에 활상유닛(1)으로부터 판독전압들을 순차적으로 기억하고, 그 자체의 판독전압을 출력하거나 또는 출력하기 전에 이 판독전압들을 증폭한다. 판독전압 보유유닛(18)은 활상유닛(1)을 중심으로 잡음제거유닛(20)에 대칭적으로 위치된다.

판독전압 출력유닛(19)은 제 1 열-선택 인코더(16)의 제어하에 판독전압 보유유닛(18)에 의해 보유된 판독전압들을 순차적으로 출력한다. 판독전압 출력유닛(19)은 활상유닛(1)을 중심으로 차동전압 출력유닛(21)에 대칭적으로 위치된다.

동일한 회로가 구비되고 각 열의 화소들에 연결된 잡음제거유닛(20)은 제 2 열-선택 인코더(17)의 제어하에 각 단위 셀에 판해서 리셋전압과 판독전압의 차이에 대응하는 차동전압을 생성한다. 잡음제거유닛(20)은 활상유닛(1)을 중심으로 판독전압 보유유닛(18)에 대칭적으로 위치된다.

차동전압 출력유닛(21)은 제 2 열-선택 인코더(17)의 제어하에 잡음제거유닛(20)에 의해 생성된 차동전압들을 순차적으로 출력한다. 차동전압 출력유닛(21)은 활상유닛(1)을 중심으로 판독전압 출력유닛(19)에 대칭적으로 위치된다.

도 10은 제 1 실시예의 변형예이고, 제 2 실시예에 관한 유사한 변형예가 또한 이하 기술된다.

도 11은 본 발명의 제 1 변형예에 따른 다른 활상장치의 대략적인 구조를 도시한다.

도 11에서 보여지는 바와 같이, 제 1 변형예의 활상장치는 활상유닛(1), 부하회로(2), 행-선택 인코더(3), 제 1 열-선택 인코더(16), 제 2 열-선택 인코더(17), 판독전압 보유유닛(18), 판독전압 출력유닛(19), 잡음제거유닛(20), 차동전압 출력유닛(21), 판정유닛(8), 선택유닛(10), 및 시스템 출력유닛(11)을 포함한다.

제 2 실시예에서와 동일한 구성요소들에 대해서는 동일한 참조부호들을 사용하고 이들에 대한 기술은 생략한다는 점에 주의하자.

3.2 요약

전술한 바와 같이, 본 발명의 제 1 변형예는 활상유닛을 중심으로 대칭적으로 위치되고 차동전압 출력을 위해 이용되는 부가 구성요소들을 가지며, 따라서 광학중심과 칩중심간의 어긋남을 감소시키게 된다.

4. 제 2 변형예

4.1 구조

도 12는 제 2 변형예에 따른 반도체 활상장치의 회로를 도시하는 개략도이다.

도 12에서 보여지는 바와 같이, 제 2 변형예에 따른 반도체 활상장치의 회로는 부하회로(100), 화소회로(110), 및 신호처리회로(130)를 포함한다.

제 1 실시예에서와 동일한 구성요소들에 대해서는 동일한 참조부호들을 사용하고 이들에 대한 기술은 생략한다는 점에 주의하자.

신호처리회로(130)는 판독전압 출력유닛(5), 잡음제거유닛(6), 및 차동전압 출력유닛(7)내에서 각 열들의 화소들에 각각 할당된 회로들중 하나의 대표적인 예시로서 도시된다. 신호처리회로(130)는 각각의 단위 셀에 의해 출력된 판독전압과 리셋전압간의 차이를 나타내는 휘도정보를 제 4 신호 출력라인으로 출력하고, 리셋전압을 제 3 신호 출력라인으로 출력하여 특성화된다. 신호처리회로(130)는 제 1 신호 출력라인과 제 2 신호 출력라인 사이에 서로 직렬연결된 클램프 용량(132)과 샘플링 트랜지스터(131); 제 2 신호 출력라인과 접지 사이에 직렬연결된 샘플링 용량(133); 제 2 신호 출력라인과 기준전압단자(VDD) 사이에 직렬연결된 클램프 트랜지스터(134); 제 2 신호 출력라인과 제 4 신호 출력라인 사이에 직렬연결된 차동전압 선택 트랜지스터(135); 샘플링 트랜지스터(131)와 클램프 용량(132)에 연결되는 신호라인을 거쳐서 입력단이 구비되는 증폭회로(136); 및 증폭회로(136)의 출력단과 제 3 신호 출력라인 사이에 직렬연결된 판독전압 선택 트랜지스터(137)를 포함한다.

여기서, 기설정된 타이밍에서 개별적으로 화소회로(110)로 공급되는 제어펄스들은 리셋펄스들(초기화신호: RESET), 판독펄스들(독출 펄스들: READ), 및 라인-선택펄스들(행선택신호: LSEL)이 있다. 한편, 기설정된 타이밍에서 개별적으로 신호처리회로(130)로 공급되는 제어펄스들은 샘플링 펄스들(SP), 클램프 펄스들(CP), 차동전압 선택펄스들(SCSEL), 및 판독전압 선택펄스들(RCSEL)이 있다. 이와 함께, 각 형태의 이런 제어펄스들에 대응하는 트랜지스터들은 적절하게 개폐(오프 및 온)된다.

도 13은 제 2 변형예의 활상장치에서 각 형태의 제어펄스들의 타이밍 예시도를 도시한다.

도 13에서 보여지는 타이밍에서 각 형태의 제어펄스들을 공급하여 다음의 일련의 과정을 허용한다.

부하용 트랜지스터(101)가 닫혀진 것으로 설정(온-상태로 설정)되고, 라인-선택 트랜지스터(116)가 역시 닫혀진 것으로 설정된 상태(온-상태)에서 샘플링 트랜지스터(131)와 클램프 트랜지스터(134)가 닫혀진 것으로 설정(온-상태로 설정)된다. 그러므로, 제 2 신호 출력라인이 기준전압(도 13의 "a")으로 설정된 상태에서 제 1 신호 출력라인은 리셋전압을 출력하게 된다. 기준전압과 리셋전압의 차이에 상응하는 전압이 클램프 용량(132)에 보유된다(도 13의 "b"). 후속적으로, 클램프 트랜지스터(134)는 오픈되고(오프-상태로 설정) 판독 트랜지스터(114)는 닫혀짐(온-상태로 설정)으로써, 제 1 신호 출력라인이 판독전압(도 13의 "c")을 출력하게 된다. 제 2 출력라인의 전압은 기준전압(도 3의 "d")으로부터 리셋전압과 판독전압간의 차이에 상응하는 전압으로 변화된다. 이어서, 샘플링 트랜지스터(131)를 오픈(오프-상태로 설정)하여 제 1 신호 출력라인과 클램프 용량(132)간의 연결을 차단한다. 이후, 전력소모를 낮추도록 부하용 트랜지스터(101)와 라인-선택 트

랜지스터(116)는 오픈되고, 판독전압 선택 트랜지스터(137)는 오픈된다(오프-상태로 설정). 그러므로, 제 3 신호출력라인은 판독전압(도 13의 "e")을 출력하게 된다. 이후, 차동전압 선택 트랜지스터(135)를 오픈함으로써(오프-상태로 설정) 제 4 신호출력라인은 차동전압을 출력한다(도 13의 "f").

증폭회로(136)가 구비되기 때문에, 제 3 신호출력라인으로 출력되는 판독전압이 판독되는 경우 이 판독전압은 파괴되지 않는다는 점에 주의하자. 따라서, 판독전압이 판독되어도 차동전압은 변하지 않고, 그러므로 차동전압에 앞서서 판독전압이 판독될 수 있다.

4.2 요약

전술한 바와 같이, 본 발명의 제 2 변형예는 차동전압들에 앞서서 판독전압들을 판독할 수 있다.

전술한 본 발명의 실시예들이 사전에 판독전압들에 기초하여 판정하고 처리하는 것을 필요로 하기 때문에, 차동전압들에 앞서서 판독전압들을 판독함으로써 판정과 처리를 위해 필요한 시간이 단축될 수 있다.

5. 제 3 변형예

5.1 구조

도 14는 화소 회로의 변형예를 도시한다.

본 발명의 제 3 변형예에서, 도 2에 도시된 제 1 실시예의 화소회로(110)는 도 4에서 도시된 화소회로(140)로 대체된다.

도 4에 도시된 화소회로(140)는 초기화의 전압을 증폭하여 획득된 리셋전압과 판독시의 전압을 증폭하여 획득된 판독전압을 제 1 신호 출력라인으로 출력하는 것을 특징으로 한다. 화소회로(140)는 입사광에 대한 광전변환을 수행하여 전하를 생성시키고, 이 전하를 저장하며, 그리고 이 저장된 전하를 전압신호로서 출력하기 위한 광다이오드와 같은 감광 디바이스(light-sensitive device)(141); 감광 디바이스(141)에 저장된 전하를 흐르게 하고 감광 디바이스(141)의 전압을 초기전압(여기서는, VDD)으로 리셋팅하기 위한 리셋 트랜지스터(142); 감광 디바이스(141)에 저장된 전하량에 따라 전압을 생성시키도록 변화된 전압을 출력하기 위한 증폭용 트랜지스터(143); 및 행-선택 인코더(3)로부터 라인-선택 신호를 수신한 경우 증폭용 트랜지스터(143)의 출력을 제 1 신호 출력라인으로 출력하기 위한 라인-선택 트랜지스터(144)를 포함한다.

도 15는 제 3 변형예의 활상장치에서 각각의 제어펄스들의 타이밍 예시도를 도시한다.

도 15에서 보여지는 타이밍에서 각 형태의 제어펄스들을 공급하여 다음의 일련의 과정들을 허용한다. 라인-선택 트랜지스터(144)가 닫혀진 상태(온-상태)에 있는 동안에, 제 1 신호 출력라인은 감광 디바이스(141)에 저장된 전하에 대응하는 판독전압을 출력하게 된다(도 15의 "a ~ b"). 후속적으로, 리셋펄스가 제공(도 15의 "c")되어 제 1 신호 출력라인의 리셋전압을 출력하게 한다(도 15의 "d").

5.2 요약

전술한 바와 같이, 본 발명의 제 3 변형예는 판독 트랜지스터가 없이도 화소회로를 적용할 수 있다.

전술된 실시예들과 변형예들은 예시로서 MOS 증폭 트랜지스터들을 이용하여 기술된 점에 주의하자. 하지만, 본 발명은 CMD(Charge-Modulation Device), BASIS(Bipolar Imaging Device), SIT(Static Induction Transistor) 등과 같은 고정형 잡음제거회로들이 필요한 여러종류의 활상장치들에 적용될 수 있다.

발명의 효과

본 발명은 홈비디오 카메라들과 디지털 스크린 카메라들과 같은 활상시스템들에 적용될 수 있다. 본 발명은 각 단위 화소의 표면적이 감소될지라도 잔류신호전하들을 감소시키는 고체활상 디바이스들을 제공하고, 화질향상 및 이런 활상 시스템의 비용절감에 기여할 수 있다.

또한, 본 발명은 가정용 활상시스템들 뿐만 아니라 여러 종류의 활상시스템들에 적용될 수 있다.

(57) 청구의 범위

청구항 1.

수광량에 대응하는 휘도정보를 후속단계에서 이용되는 장치로 출력하기 위해, 콤상 디바이스와 신호처리장치를 포함하는 콤상 시스템에서,

상기 콤상 디바이스는

다수의 단위 셀들이 1차원 또는 2차원 배열로 배치되고, 상기 다수의 단위 셀들의 각각은 단일 화소에 대응하는 광전 변환부와, 수광량에 대응하는 광전 변환부로부터의 출력전압에 따른 판독 전압 뿐만 아니라 초기화시의 상기 광전 변환부로부터의 출력전압에 따른 리셋 전압을 생성하고 출력하는 출력 유닛을 포함하는 콤상유닛;

상기 다수의 단위 셀들의 각각에서, 상기 리셋전압과 상기 판독전압간의 차이에 해당하는 차동전압을 생성하는 차동전압 생성유닛; 및

상기 다수의 단위 셀들의 각각에서, 상기 판독전압과 상기 차동전압을 출력하는 디바이스 출력유닛을 포함하고,

상기 신호처리장치는

상기 다수의 단위 셀들에 대해 상기 디바이스 출력유닛에 의해 출력된 판독전압들이 개별적으로 기설정된 범위내에 있는지 여부의 판정에 기초하여 보정 대상들로서 상기 다수의 단위 셀들중 둘 이상의 단위 셀들을 지정하는 지정유닛; 및

상기 지정된 단위 셀들이 아닌 하나의 단위 셀에 대해서는, 이 단위 셀에 대응하는 휘도정보로서 이 단위 셀의 차동전압을 출력하고,

상기 지정된 단위 셀들중의 하나인 단위 셀에 대해서는, 이 단위 셀에 대응하는 휘도정보로서 높은 휘도를 나타내는 기설정된 전압을 출력하는 시스템 출력 유닛을 포함하는 것을 특징으로 하는 콤상 시스템.

청구항 2.

제 1 항에 있어서,

상기 지정유닛은

판정하는 판정유닛; 및

상기 기설정된 범위내에 있지 않은 것으로 판정된 판독전압을 가지는 단위 셀들중, 상기 다수의 단위 셀들에 대해 상기 디바이스 출력 유닛에 의해 출력된 차동전압에 근거하여 상기 보정 대상들로서 둘 이상의 단위 셀들을 선택하는 선택 유닛을 포함하는 것을 특징으로 하는 콤상 시스템.

청구항 3.

제 2 항에 있어서,

상기 선택 유닛은

상기 배열상의 하나 이상의 부분들을 추출하고 상기 부분들의 단위 셀들을 상기 보정대상들로 선택하며, 상기 부분들은 기설정된 범위내에 있지 않은 것으로 판정되는 상기 판독전압을 가지는 각각의 단위 셀들이 공간적으로 연속적인 영역들내

에 존재하며, 상기 각 부분들은 포화전압인 상기 차동전압들을 가지는 하나 이상의 단위 셀들을 포함하는 근접한 단위 셀들을 가질 뿐만 아니라 상기 포화전압이 아닌 차동전압들을 가지는 공간적으로 연속된 단위 셀들로 구성되는 것을 특징으로 하는 활상 시스템.

청구항 4.

제 1 항에 있어서,

상기 디바이스 출력 유닛은

상기 다수의 단위 셀들에 의해 생성된 판독전압들을 상기 신호처리장치로 출력하는 판독전압 출력유닛; 및

상기 다수의 단위 셀들에서 상기 차동전압 생성유닛에 의해 생성된 차동전압을 상기 신호처리장치로 출력하는 차동전압 출력유닛을 포함하고,

상기 판독전압 출력유닛과 상기 차동전압 출력유닛은 상기 활상 유닛을 중심으로 서로 대칭적으로 위치하는 것을 특징으로 하는 활상 시스템.

청구항 5.

제 1 항에 있어서,

상기 차동전압 생성유닛은

상기 다수의 단위 셀들에 의해 생성된 판독 전압과 리셋 전압을 출력하기 위한 제 1 출력라인;

후속 단계에서 상기 휘도정보를 상기 장치로 출력하기 위한 제 2 출력라인;

상기 제 1 출력라인과 상기 제 2 출력라인 사이에 직렬연결된 클램프 용량;

상기 제 2 출력라인과 기설정된 전압단자 사이에 직렬연결된 샘플링 용량; 및

상기 제 2 출력라인과 기준전압단자 사이에 직렬연결된 클램프 트랜지스터를 포함하고,

상기 활상 유닛은 상기 판독전압들로서 클램프 용량에 보유된 전압들을 상기 제 1 출력라인을 거쳐 상기 디바이스 출력 유닛으로 전송하며, 상기 차동전압 생성유닛은 상기 다수의 단위 셀들에서 생성된 차동전압들로서 상기 샘플링 용량에 보유된 전압들을 상기 제 2 출력라인을 거쳐 상기 디바이스 출력 유닛으로 전송하는 것을 특징으로 하는 활상 시스템.

청구항 6.

제 5 항에 있어서,

상기 활상유닛은

상기 다수의 단위 셀중 하나인 단위 셀과 상기 제 1 출력라인 사이에 직렬연결되고 상기 단위 셀을 선택하기 위해 이용되는 각각의 선택 트랜지스터들;

상기 제 1 출력라인에 부하를 인가하고, 상기 출력전압을 판독하기 위해 이용되는 부하회로; 및

상기 제 1 출력라인과 상기 부하회로 사이에 직렬연결된 부하용 트랜지스터를 포함하고,

상기 활상 시스템은 상기 선택 트랜지스터들을 턴오프하여 상기 다수의 단위 셀들을 비전도 상태로 설정하기에 앞서서 상기 부하 회로를 차단하여 상기 부하용 트랜지스터를 턴오프함으로써 상기 다수의 단위 셀들에 의해 생성된 판독전압을 상기 제 1 출력라인에 보유하는 제어유닛을 더 포함하는 것을 특징으로 하는 활상 시스템.

청구항 7.

제 5 항에 있어서,

상기 차동전압 생성유닛은

상기 제 1 출력라인과 상기 클램프 용량 사이에 위치하는 샘플링 트랜지스터를 더 포함하고, 상기 디바이스 출력유닛은 샘플링 트랜지스터와 클램프 용량 사이에 연결된 입력단자를 가지며, 상기 차동전압 생성유닛에 의해 출력된 상기 판독전압을 증폭하여 상기 신호처리장치로 출력하는 판독전압 출력유닛을 포함하는 것을 특징으로 하는 활상 시스템.

청구항 8.

다수의 단위 셀들이 1차원 또는 2차원 배열로 배치되고, 상기 다수의 단위 셀들의 각각은 단일 화소에 대응하는 광전 변환부와, 수광량에 대응하는 광전 변환부로부터의 출력전압에 따른 판독 전압 뿐만 아니라 초기화시의 상기 광전 변환부로부터의 출력전압에 따른 리셋 전압을 생성하고 출력하는 출력 유닛을 포함하는 활상유닛;

상기 다수의 단위 셀들 각각에서, 상기 리셋전압과 상기 판독전압간의 차이에 해당하는 차동전압을 생성하는 차동전압 생성유닛; 및

상기 다수의 단위 셀들 각각에서, 상기 판독전압과 상기 차동전압을 출력하는 디바이스 출력유닛을 포함하는 것을 특징으로 하는 활상 디바이스.

청구항 9.

활상 디바이스로부터 다수의 단위 셀들 각각의 리셋전압과 차동전압을 수신하고, 상기 리셋전압과 상기 차동전압을 처리하기 위한 신호처리장치로서,

상기 리셋전압은 초기화시의 광전 변환부로부터의 출력전압에 대응하고, 상기 차동전압은 상기 리셋 전압과 수광량에 대응하는 상기 광전 변환부로부터의 출력전압에 따른 판독 전압간의 차이에 대응하며,

상기 다수의 단위 셀들에 대해 상기 활상 디바이스로부터 출력된 판독전압들이 개별적으로 기설정된 범위내에 있는지 여부의 판정에 기초하여 보정 대상들로서, 상기 다수의 단위 셀들중 둘 이상의 단위 셀들을 지정하는 지정유닛; 및

상기 지정된 단위 셀들이 아닌 하나의 단위 셀에 대해서는 이 단위 셀에 대응하는 휘도정보로서 이 단위 셀의 차동전압을 출력하고,

상기 지정된 단위 셀들중의 하나인 단위 셀에 대해서는 이 단위 셀에 대응하는 휘도정보로서 높은 휘도를 나타내는 기설정된 전압을 출력하는 출력 유닛을 포함하는 것을 특징으로 하는 신호처리장치.

청구항 10.

제 9 항에 있어서,

상기 지정유닛은

판정을 하는 판정유닛; 및

상기 기설정된 범위내에 있지 않은 것으로 판정된 판독전압을 가지는 단위 셀들중, 상기 다수의 단위 셀들에 대해 상기 디바이스 출력 유닛에 의해 출력된 차동전압에 근거하여 상기 보정 대상들로서 둘 이상의 단위 셀들을 선택하는 선택 유닛을 포함하는 것을 특징으로 하는 신호처리장치.

청구항 11.

제 10 항에 있어서,

상기 선택 유닛은

상기 배열상의 하나 이상의 부분들을 추출하고 상기 부분들의 단위 셀들을 상기 보정대상들로 선택하며, 상기 부분들은 기설정된 범위내에 있지 않은 것으로 판정되는 상기 판독전압을 가지는 각각의 단위 셀들이 공간적으로 연속적인 영역들내에 존재하며, 상기 각 부분들은 포화전압인 상기 차동전압들을 가지는 하나 이상의 단위 셀들을 포함하는 근접한 단위 셀들을 가질 뿐만 아니라 상기 포화전압이 아닌 차동전압들을 가지는 공간적으로 연속된 단위 셀들로 구성되는 것을 특징으로 하는 신호처리장치.

청구항 12.

활상 디바이스로부터 다수의 단위 셀들 각각의 리셋 전압과 차동 전압을 수신하고 상기 리셋 전압과 상기 차동전압을 처리하기 위한 신호처리방법으로서,

상기 리셋전압은 초기화시의 광전 변환부로부터의 출력전압에 대응하고, 상기 차동전압은 상기 리셋 전압과 수광량에 대응하는 상기 광전 변환부로부터의 출력전압에 따른 판독 전압간의 차이에 대응하며,

상기 다수의 단위 셀들에 대해 상기 활상 디바이스로부터 출력된 판독전압들이 개별적으로 기설정된 범위내에 있는지 여부의 판정에 근거하여 보정 대상들로서, 상기 다수의 단위 셀들중에 둘 이상의 단위 셀들을 지정하는 단계(a); 및

상기 지정된 단위 셀들이 아닌 하나의 단위 셀에 대해서는, 이 단위 셀에 대응하는 휘도정보로서 이 단위 셀의 차동 전압을 출력하고,

상기 지정된 단위 셀들중의 하나인 단위 셀에 대해서는 이 단위 셀에 대응하는 휘도정보로서 높은 휘도를 나타내는 기설정된 전압을 출력하는 단계(b)를 포함하는 것을 특징으로 하는 신호처리방법.

청구항 13.

제 12 항에 있어서,

상기 단계(a)는

상기 판정을 하는 서브-단계(c); 및

상기 기설정된 범위내에 있지 않은 것으로 판정된 판독전압을 가지는 단위 셀들중, 상기 다수의 단위 셀들에 대해 상기 디바이스 출력 유닛에 의해 출력된 차동전압에 근거하여 상기 보정 대상들로서 둘 이상의 단위 셀들을 선택하는 서브-단계(d)를 포함하는 것을 특징으로 하는 신호처리방법.

청구항 14.

제 13 항에 있어서,

상기 서브-단계(d)는

상기 배열상의 하나 이상의 부분들을 추출하고 상기 부분들의 단위 셀들을 상기 보정대상들로 선택하며, 상기 부분들은 기 설정된 범위내에 있지 않은 것으로 판정되는 상기 판독전압들을 가지는 각각의 단위 셀들이 공간적으로 연속적인 영역들 내에 존재하며, 상기 부분들의 각각은 포화전압인 차동전압들을 가지는 하나 이상의 단위 셀들을 포함하는 근접한 단위 셀들을 가질 뿐만 아니라 상기 포화전압이 아닌 차동 전압들을 가지는 공간적으로 연속된 단위 셀들로 구성되는 것을 특징으로 하는 신호처리방법.

청구항 15.

활상 디바이스로부터 다수의 단위 셀들 각각의 리셋 전압과 차동 전압을 수신하고 상기 리셋 전압과 상기 차동 전압을 처리하기 위해 신호처리장치에 이용되는 신호처리 프로그램으로서,

상기 리셋전압은 초기화시의 광전 변환부로부터의 출력전압에 대응하고, 상기 차동전압은 상기 리셋 전압과 수광량에 대응하는 상기 광전 변환부로부터의 출력전압에 따른 판독 전압간의 차이에 대응하며,

상기 신호처리 프로그램은 상기 다수의 단위 셀들에 대해 상기 활상 디바이스로부터 출력된 판독전압들이 개별적으로 기 설정된 범위내에 있는지 여부의 판정에 근거하여 보정 대상들로서, 상기 다수의 단위 셀들중 둘 이상의 단위 셀들을 지정하는 단계(a); 및

상기 지정된 단위 셀들이 아닌 하나의 단위 셀에 대해서는, 이 단위 셀에 대응하는 휘도정보로서 이 단위 셀의 차동전압을 출력하고,

상기 지정된 단위 셀들중의 하나인 단위 셀에 대해서는, 이 단위 셀에 대응하는 휘도정보로서 높은 휘도를 나타내는 기 설정된 전압을 출력하는 단계(b)를 컴퓨터로 하여금 실행하도록 하는 것을 특징으로 하는 신호처리장치에 이용되는 신호처리 프로그램.

청구항 16.

제 15 항에 있어서,

상기 단계(a)는

상기 판정을 하는 서브-단계(c); 및

상기 기설정된 범위내에 있지 않은 것으로 판정된 판독전압을 가지는 단위 셀들중, 상기 다수의 단위 셀들에 대해 상기 디 바이스 출력 유닛에 의해 출력된 차동전압에 근거하여 상기 보정 대상들로서 둘 이상의 단위 셀들을 선택하는 서브-단계 (d)를 포함하는 것을 특징으로 하는 신호처리 프로그램.

청구항 17.

제 16 항에 있어서,

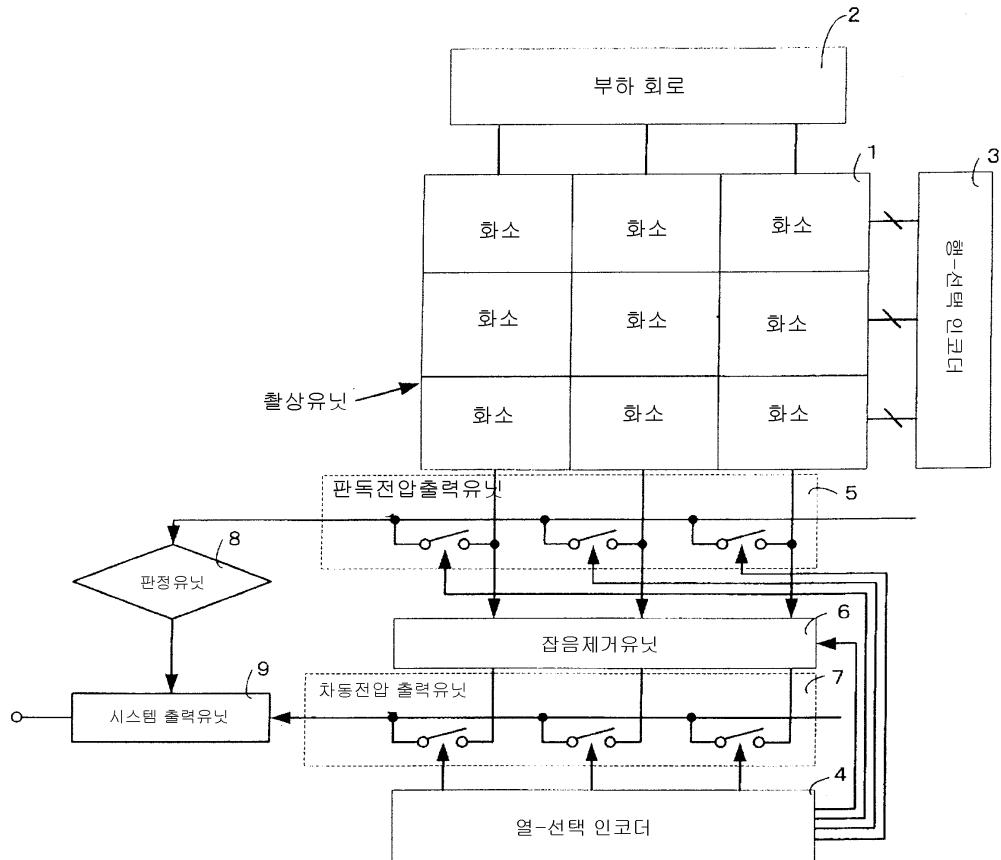
상기 서브-단계(d)는

상기 배열상의 하나 이상의 부분들을 추출하고 상기 부분들의 단위 셀들을 상기 보정대상들로 선택하며, 상기 부분들은 기 설정된 범위내에 있지 않은 것으로 판정되는 상기 판독전압들을 가지는 각각의 단위 셀들이 공간적으로 연속적인 영역들

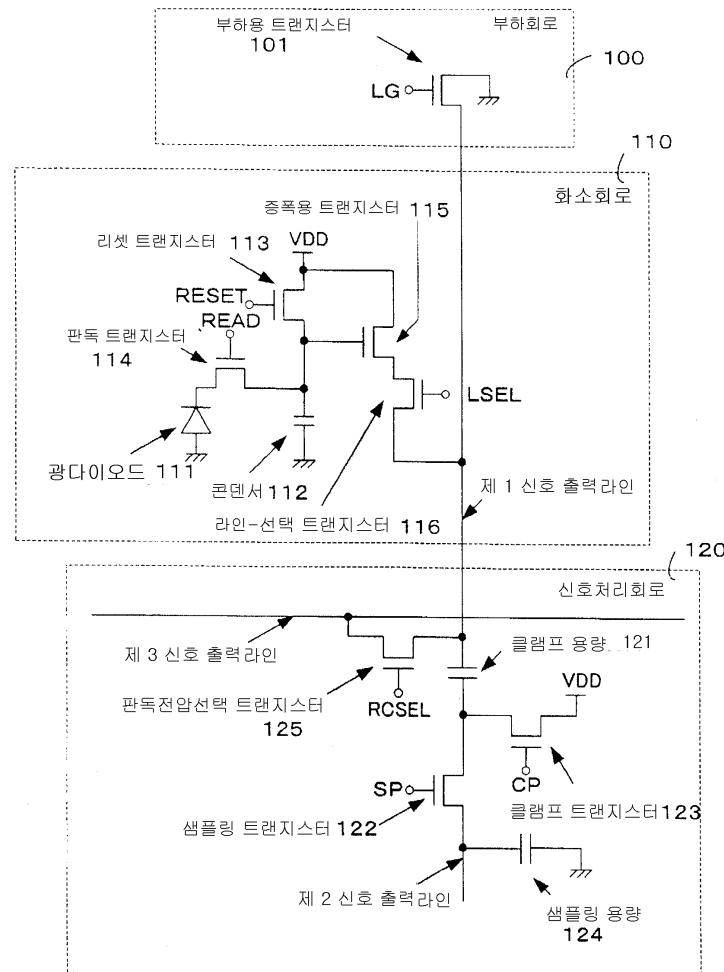
내에 존재하며, 상기 부분들의 각각은 포화전압인 상기 차동전압들을 가지는 하나 이상의 단위 셀들을 포함하는 근접한 단위 셀들을 가질 뿐만 아니라 상기 포화전압이 아닌 차동전압들을 가지는 공간적으로 연속된 단위 셀들로 구성되는 것을 특징으로 하는 신호처리 프로그램.

도면

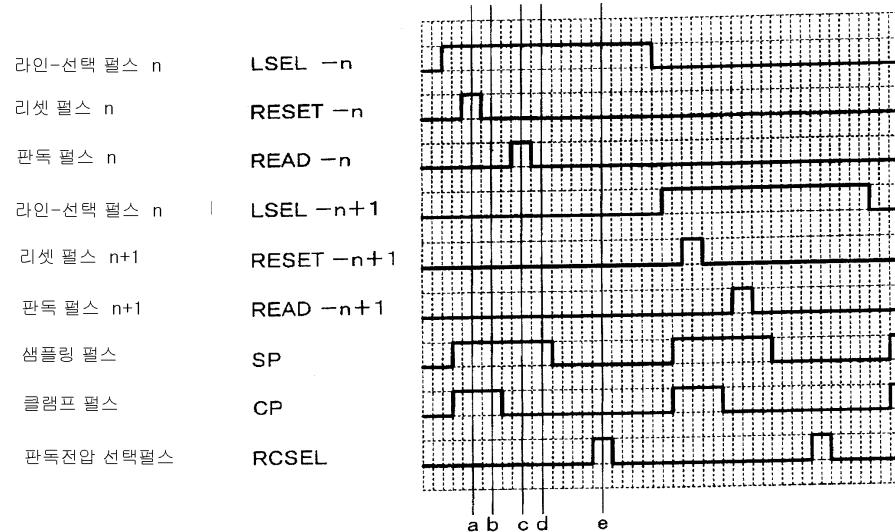
도면1



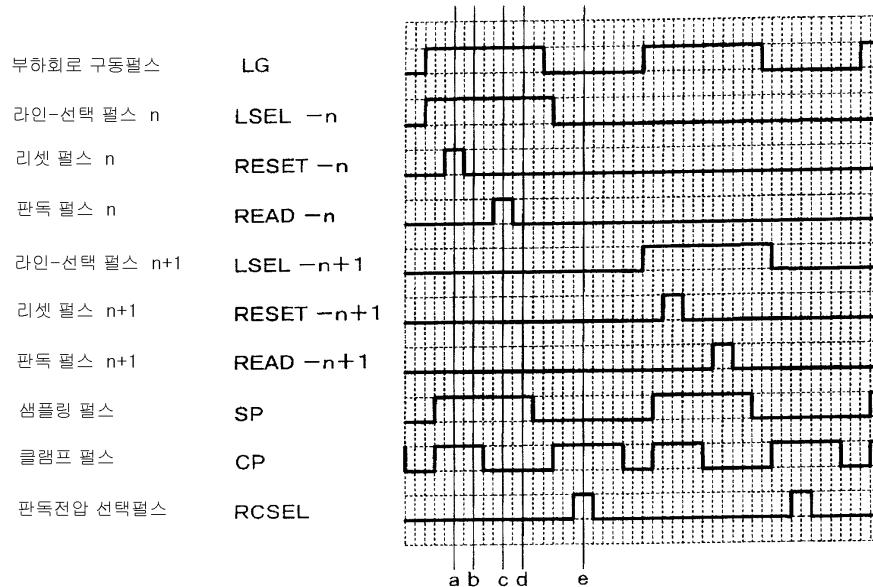
도면2



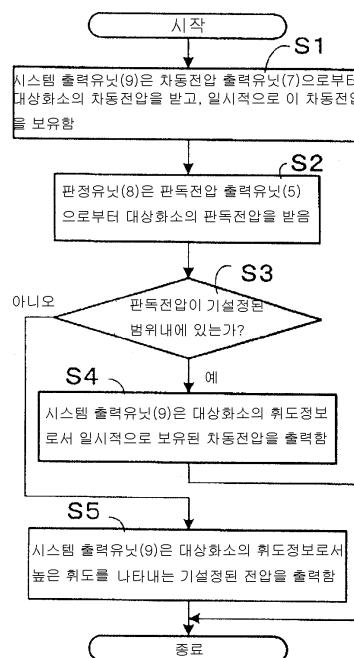
도면3



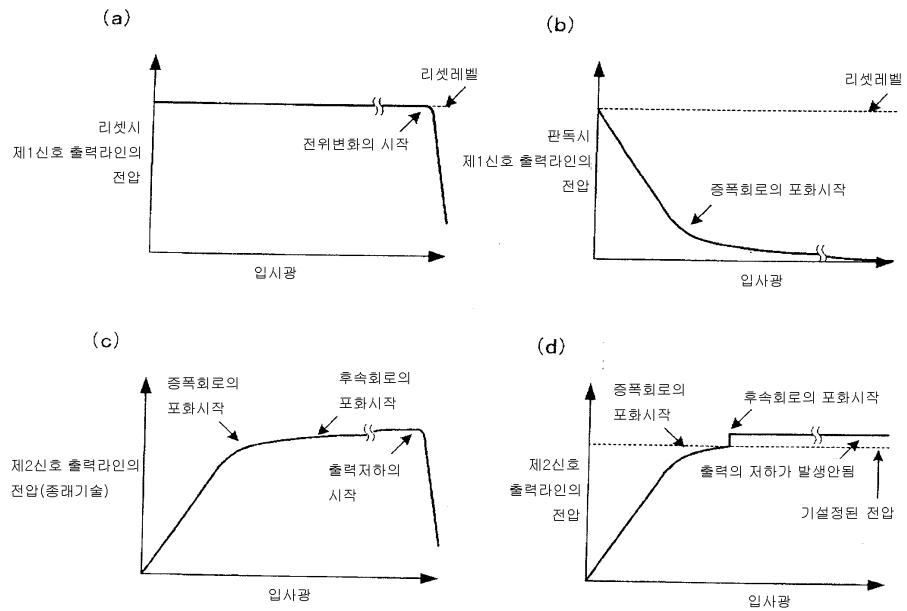
도면4



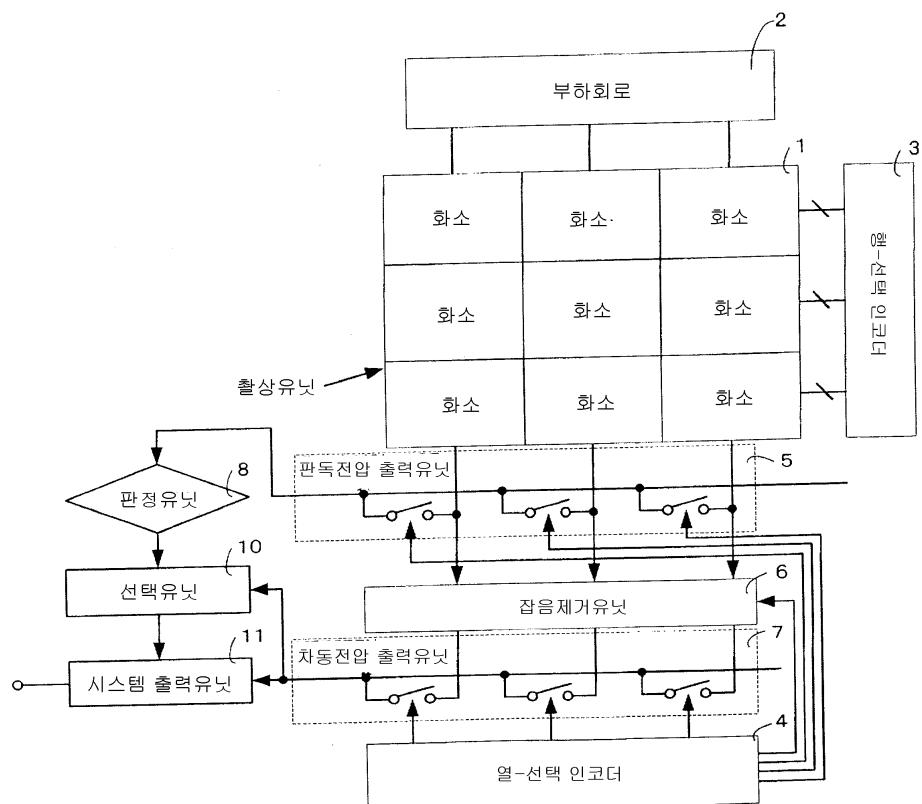
도면5



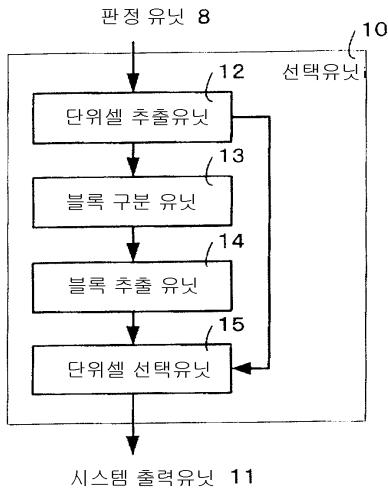
도면6



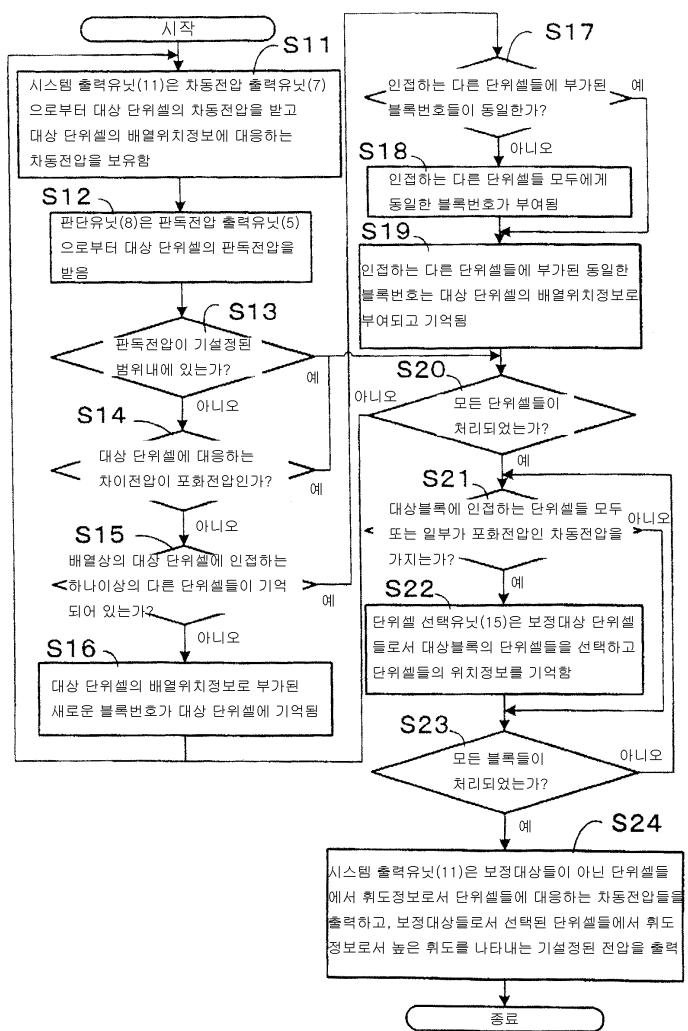
도면7



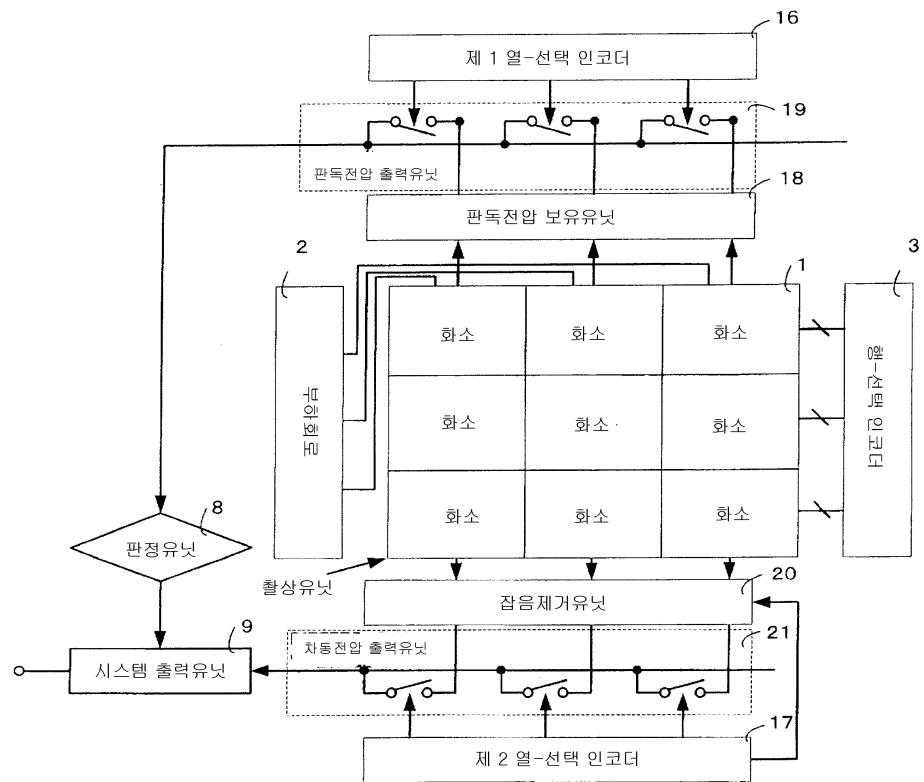
도면8



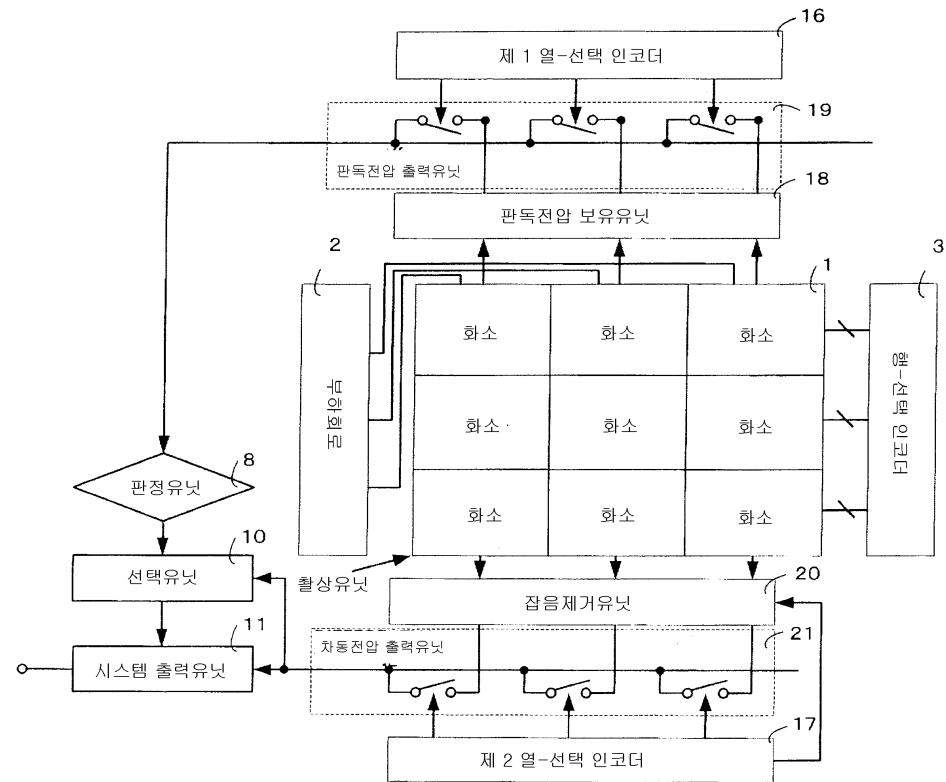
도면9



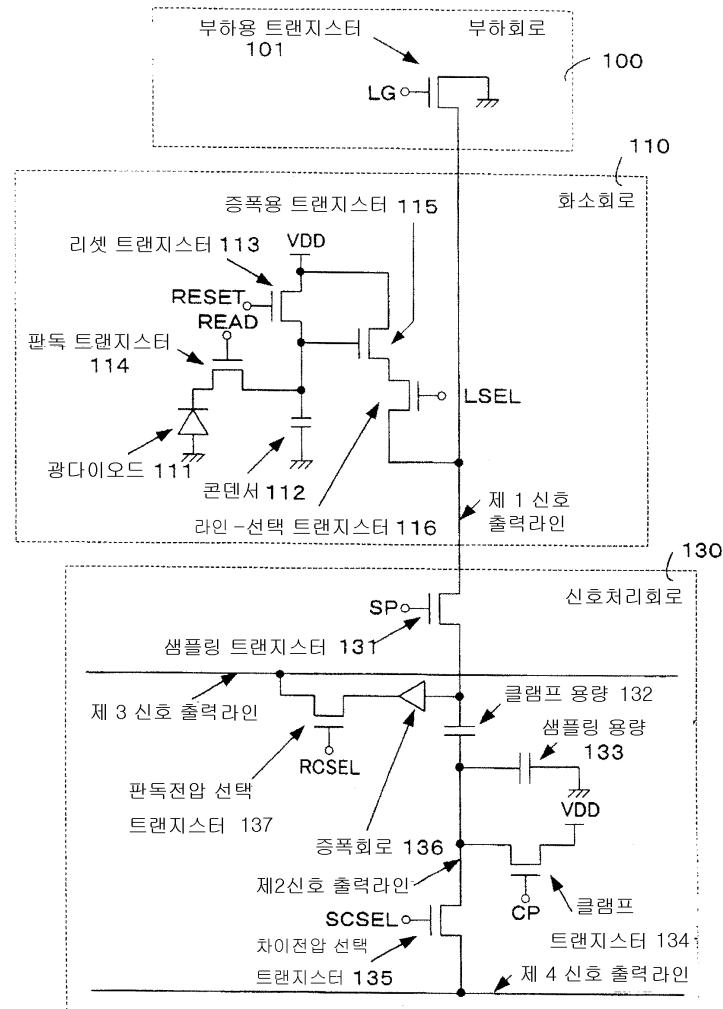
도면10



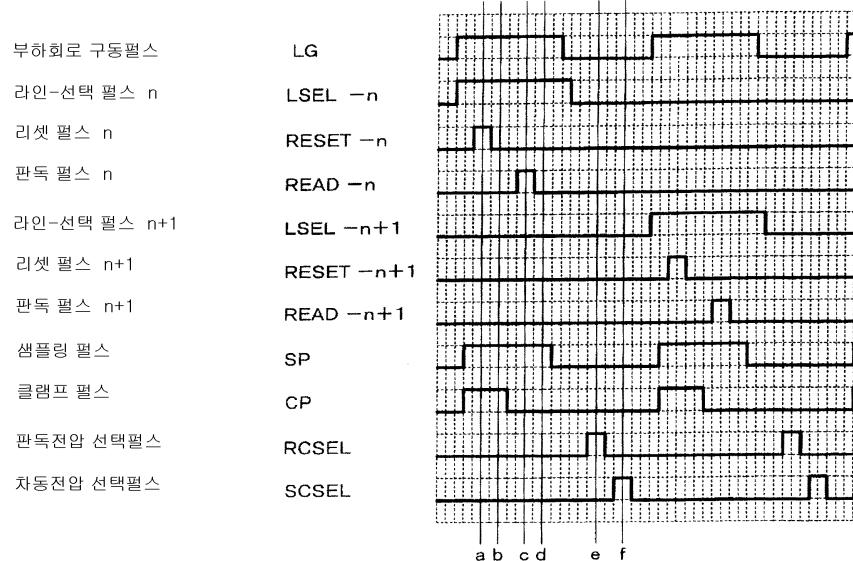
도면11



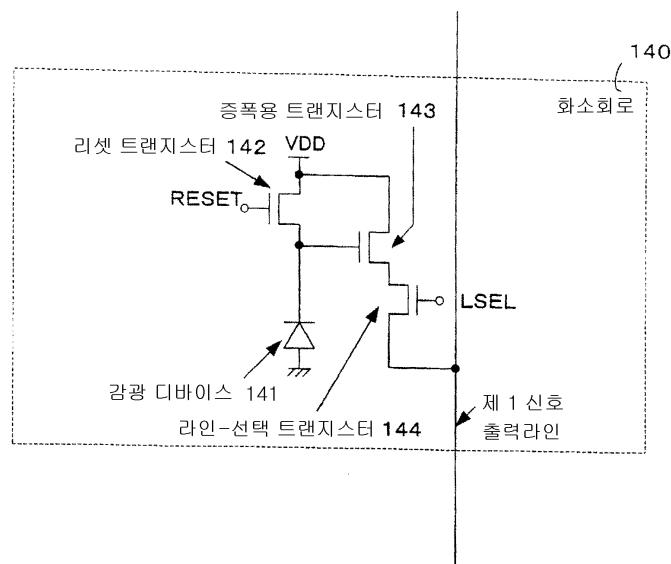
도면12



도면13



도면14



도면15

