



# [12] 发明专利申请公开说明书

[21]申请号 94116464.0

[51]Int.Cl<sup>6</sup>

H01L 21/98

[43]公开日 1995年9月20日

[22]申请日 94.9.28

[30]优先权

[32]93.9.28 [33]US[31]127,538

[71]申请人 国家淀粉及化学投资控股公司

地址 美国特拉华州

[72]发明人 J·赵

[74]专利代理机构 中国专利代理(香港)有限公司

代理人 卢新华 齐曾度

说明书页数:

附图页数:

[54]发明名称 一种敷施粘合剂于微电子芯片的方法

[57]摘要

本发明涉及制造适于装配到芯片引线框架上的半导体集成电路芯片的方法,包括下列步骤:(a)将数均分子量为5000到50000和厚度为0.1到5密耳的均匀粘合剂涂层涂敷到硅片表面,该硅片表面已画出微电子电路的细部图;(b)除掉选定部分的粘合剂,以便露出硅片表面上的焊点;(c)切割硅片以便形成各个半导体集成电路芯片;(d)将芯片电连接和粘接到引线框架上;(e)在聚合物密封胶中密封芯片和引线框架。

# 权利要求书

---

1. 一种制造半导体集成电路芯片的方法, 该半导体集成电路芯片适于装配到芯片上引线的引线框架上, 包括下列步骤:

(a) 将数均分子量为 5000 到 50000, 厚度为 0.1 密耳到 5 密耳的均匀粘合剂涂层涂敷到硅片表面上, 该硅片表面已画出微电子电路的细部图;

(b) 除掉选定部分的粘合剂, 以便露出片子表面上的焊点;

(c) 切割片子以便形成个别的半导体集成电路芯片;

(d) 将芯片电连接和粘连到引线框架上;

(e) 在聚合物密封胶中密封芯片和引线框架。

2. 根据权利要求 1 的方法, 其中粘合剂是旋涂到硅片上的。

3. 根据权利要求 1 的方法, 其中, 用聚酰胺基酸作为粘合剂, 然后经过处理转变成聚酰亚胺。

4. 根据权利要求 1 的方法, 其中, 通过光刻技术, 除掉粘合剂的选定部分。

5. 一种半导体集成电路芯片, 由下述各步骤组成的方法进行制造:

(a) 将数均分子量为 5000 到 50000 和厚度为 0.1-5 密耳的均匀粘合剂涂层涂敷到硅片的表面, 该硅片表面已画出微电子电路的细部图;

(b) 除掉选定的部分的粘合剂, 以便露出片子表面上的焊点;

(c) 切割片子以便形成个别的半导体集成电路芯片。

6. 一种密封的半导体组件, 由包括下述步骤的方法制造:

(a) 将数均分子量为 5000 到 50000 和厚度为 0.1 - 5 密耳的均匀粘合剂涂层涂敷到硅片的表面, 该硅片表面已画出微电子电路的细部图;

(b) 除掉选定部分的粘合剂, 以便露出片子表面上的焊点;

(c) 切割片子以便形成个别的半导体集成电路芯片;

(d) 将芯片电连接和粘连到引线框架上;

(e) 在聚合物密封胶中密封芯片和引线框架。

# 说明书

## 一种敷施粘合剂于微电子芯片的方法

本发明涉及一种制造半导体集成电路芯片的方法，该芯片适于把芯片上面的引线装配到引线框架上面，本发明还涉及用该方法制造的半导体芯片以及包含该芯片的密封的半导体组件。

用于微电子学方面的半导体集成电路芯片的制造先质是直径为大约2到8英寸的薄硅片。至少在此片的一个表面上详细设计集成电路图，被称为有源区表面，然后把该片切成许多单个的半导体芯片。半导体芯片对 $\alpha$ 粒子和环境污染杂质是很灵敏的，因为它们能引起存储误差或者腐蚀；因此，通常用聚合物的密封胶密封或者封装芯片并形成所谓的复合半导体组件。

为了把密封的芯片连到外部电路或者电源，把芯片胶合和电连接到伸出密封壳的金属导体引线上。由切割铜合金或者其它合适的合金框架产生的金属导体引线提供许多金属引线。利用象“芯片上的引线”或者“芯片上面的引线”(LOC)那样的现有技术中公知的通用技术，把引线框架配置在集成电路芯片的有源表面的上面。采用双面粘合剂的绝缘带连接芯片，该绝缘带一般由三层组成，第1粘合剂层用于与芯片相接触，中间的聚合物膜用作 $\alpha$ 阻挡层，第2粘合剂层用作与导线相连接。在另一种结构中，粘合剂可以是一单层膜。

为了进行电连接，用细引线，由设置在芯片有源区表面上的焊点把芯片用细线连接到金属导体上面。这种引线连接是指设置将芯片

机械地连接到引线框架上面的粘合剂带或者膜。粘合剂带不能覆盖焊点，但同时它必须尽可能地接近以便减少由焊点引到导体的引线连接的长度。减少连接的长度改善了密封芯片的电性能和可靠性。整个组合件的密封，通常被密封在环氧树脂或者塑料密封胶中，是在把芯片连到引线框以后进行的，于是，引线长度的缩短减少了断裂引线的机会。采用粘合剂膜或者粘合剂带，必须把它机械地设置在芯片的表面上面，结果，可能不利于半导体芯片的制造。

本发明通过淀积粘合剂把芯片连到直接通到硅片有源表面上的导线上，改进了现有技术中的半导体芯片制造方法，然后，在把硅片切成小芯片之前，利用光刻技术腐蚀掉部分粘合剂以便露出焊点。所施加的粘合剂之厚度应足以起  $\alpha$  阻挡层的作用和足以把芯片连到导线上。该方法消除了芯片上使用粘合剂带的必要性。结果形成很少的交界面，并能更精确地在靠近半导体芯片上的焊点处设置导线，因为为了把引线连接到芯片上而机械地设置粘合剂带不再是一个需要考虑的因素。

在另外一个实施例中，本发明涉及一种半导体集成电路芯片，它具有一个淀积在其有源表面上的聚酰亚胺的粘合剂层，其厚度为0.1到5密耳，其特征在于，聚酰亚胺作为  $\alpha$  的阻挡层和作为把芯片连到导线的粘合剂层。在又一个实施例中，本发明涉及一种密封的半导体芯片。

采用任何适用几密耳厚的均匀涂层的合适技术，首先把连接芯片到引线框架的粘合剂施加到硅片的有源表面上。适用的技术包括旋涂、滚涂、喷涂，优选的技术是旋涂，优选的厚度为1密耳。

在这种方法中可以采用任何符合连接芯片到引线架的热和粘合

要求的并通过选择性沉积或者选择性除掉的方式使其形成图案的粘合剂。适用的、在现有技术中熟知的粘合剂的例子包括环氧树脂、聚酰亚胺、丙烯酸类树脂、硅树脂；然而，由于考虑到性能、成本和离子纯度，优选的粘合剂是聚酰亚胺。聚酰亚胺是以其前体形式的聚酰胺基酸而被施加的，经过处理后者被转变成聚酰亚胺。适合的聚酰胺基酸在形式上是芳族的二酐和芳族二胺的缩聚产物。为此用途的聚酰胺基酸的组合物和其制造方法被详细地介绍在文献，例如，作为此处引用的参考文献的美国专利 US. 3, 179, 614 和 3, 179, 634 号中。

把需要的聚酰胺基酸溶解在合适的有机溶剂中使固体含量在 20 - 50% 的范围内和工作粘度在 100 到 30000 厘泊的范围内。用于特定的微电子学方面的聚酰胺基酸和溶剂的具体选择是由本领域的技术人员的经验确定的。无论选择哪种聚酰胺基酸，其优选的数均分子量为 5, 000 到 50, 000，此值大大地低于现有技术中通常使用的数均分子量，在保持工作粘度的前提下允许使用较高的固体含量。低分子量和高固态含量的联合使用，使有可能淀积厚的、从 0.1 密耳到 5.0 密耳的聚酰胺基酸膜。就敷施和粘合而言，优选的膜厚为 0.5 密耳到 1.5 密耳。这种厚度范围既能提供充分的芯片与引线框架的粘合，又能保护芯片不受污染。

就很多应用而言，在施加粘合剂之前，最好对片子施以粘合促进剂。如果使用粘合促进剂的话，要为所使用的粘合剂选择促进粘合的促进剂用量。这些材料和用量是现有技术中所公知的。用于聚酰胺基酸的适合的粘合促进剂是氨基硅烷。

然后将淀积有粘合剂的片子进行干燥以去掉溶剂和提供非粘性表面。干燥时间和温度取决于粘合剂层的厚度、溶剂和所使用配方的

成分。通常的干燥过程要求有一个短时间的低温的初始干燥阶段,例如,在大约 50°C 下进行 10~15 分钟的初始干燥,然后在大约 90°C 下干燥 30 分钟或更长的时间。对于大于 1 密耳厚度的厚膜情况,需要 90°C 或更高的温度下干燥 45 到 60 分钟。烘箱干燥优于热板干燥,不过,也在某些情况下热板干燥是可以使用的。

将粘合剂涂施在片子的整个表面上,然后必须除掉部分的粘合剂,以便露出用于把引线连到金属导体上的焊点。标准的光刻技术是除掉粘合剂的可取方法,虽然,按现有技术中的习惯,当粘合剂层是厚层的时候,不愿采用光刻技术。提出避免使用光刻技术的理由是基于这样的事实,粘合剂层愈厚,就愈难于达到受控地去除粘合剂。然而,可以认为,尽管厚膜不能形成象薄膜那样的精细图案,但是,就本申请而言,并不局限于使用精细图案。

光刻技术是本领域所公知的并且可被简单地描述如下。用旋涂法或其它方法,把光刻胶料涂覆到已淀积粘合剂的表面。用带有与芯片有源表面上焊点位置相一致的或正或负的图案的光刻板,通过把光刻板 and 焊点区空间对准而使表面被掩蔽。对于选定的光刻胶,在适当波长的光照下,通常为在紫外光的辐照下,将片子曝光、然后在对特定光刻胶适合的显影液中进行处理使光刻胶被显影。如果使用正性光刻胶料,经过紫外光辐照后曝光的光刻胶在显影液中比未曝光的光刻胶更容易溶解。优选正性光刻胶,因为它可以如此选择显影液以致于位于底层的粘合剂层也能在显影液中溶解,于是光刻胶和粘合剂层可以在同一步骤中被除掉以便露出焊点。

如本领域技术人员所了解那样,如果使用负性光刻胶,曝光材料变成比未曝光材料更难溶解。把掩模板设计成具有芯片电路的或正

或负的图案以与正性或负性光刻胶相叠合。

利用任何公知的合适的光刻胶剥离技术，除掉剩下的未曝光的光刻胶。在使光刻胶和聚酰胺基酸形成图案后，并在除掉剩余的光刻胶后，通过热处理剩下的聚酰胺基酸，就产生所需的聚酰亚胺。该处理步骤是在充分脱水的条件下进行的，并将聚酰胺基酸键转变成稳定的闭环的酰亚胺形式，通常在 200° 到 400°C 处理 0.20 到 16 小时。

在淀积粘合剂和形成图案后，把片子切成小芯片。在加热 (200 到 350°C) 和加压 (50 到 1000psi) 的条件下把涂胶的小芯片粘接到导电引线框架上，然后，用连线使其进行电连接。在模塑料中，例如，通过往塑密封该组件。在本领域中公知的合适模塑料是，例如，环氧树脂模塑料。根据本领域技术人员的经验，选择密封的模塑料和密封条件。

## 实施例

### 聚酰胺基酸的制备

BTDA/APB: 用 178.4g 1, 3 - 双 (3 - 氨基苯氧基) 苯在 600ml N - 甲基吡咯烷酮中在 45°C 下与 3, 3', 4, 4' - 二苯 (甲) 酮四羧基二酐 (198.2g) 缩聚 6 小时。把该产物在无尘环境通过标准 0.5 μ 聚四氟乙烯过滤器膜进行过滤，给出 25,000 厘泊的溶液。

SDA/APB: 用 148.8g 1, 3 - (3 - 氨基苯氧基) 苯和 2.2g 4 - 羟基苯胺在 N - 甲基吡咯烷酮中在 45°C 与双 - [1, 3 - 异苯并咪唑二酮) - 5, 5 - 硫代双 (4, 1 - 亚苯基氧) (261.0g) 进行缩聚 6 小时。在通过 0.5 μ 过滤器过滤后，产物被分离成 22,000 厘泊溶液。

低粘度的 BTDA/APB: 用 18ml 预先过滤的环戊酮稀释 BTDA/APB 聚酰胺基酸溶液 (100ml)，得到 13,000 厘泊溶液。

实施例 1: 把 BTDA/APB 聚酰胺基酸涂覆在直径为 6 英寸, 厚度为 11 密耳的硅片表面上, 该硅包含有源的 4 兆位 PRAM (动态随机存取存储器) 电路图案。利用标准的旋涂技术, 淀积大约  $70\mu$  的湿膜。把片子在强制空气的炉中在  $90^{\circ}\text{C}$  烘干 30 分钟, 得到半干的  $61\mu$  厚的膜。利用旋涂法, 涂覆 Hoechst - Celanese Az - 4620 正性光刻胶, 然后在热板上在  $90^{\circ}\text{C}$  干燥  $1 - 1/2$  分钟。使平行的高压汞光源通过标准玻璃光掩模板利用制造者掌握的条件 ( $25\text{ 毫瓦}/\text{cm}^2$ , 45 秒), 使最后获得的  $6\mu$  厚光刻胶膜进行曝光。设计和对准掩模以便照射位于有源电路图焊点上面的 4 密耳到 80 密耳的各种方形和矩形区。

把已曝光的片子放在  $25^{\circ}\text{C}$  的 Hoechst - Celanese Az327MIF 的显影液中并慢慢地搅动 30 秒钟。取出片子并且立刻用去离子水漂洗 15 秒钟。重复显影/漂洗循环 5 次。最后一次的水漂洗延长到 30 秒钟。先把片子在加压的氮气流中在室温下吹干, 然后放在强制空气的炉中在  $120^{\circ}\text{C}$  下放置 2 小时。从炉中取出片子后, 在上述的紫外线下照射 45 秒钟, 使整张片子曝光。通过把片子放在用水稀释的 Hoechst - Celanese Az 400K 显影液中, 除掉剩余的全部光刻胶。把显影液慢慢搅动 1 分钟, 然后取出片子并用去离子水漂洗 30 秒钟。用加压的氮气流去掉剩下的水, 并按下述条件在强制空气的炉中处理遗留的带图案膜:

室温  $\rightarrow$  以  $5^{\circ}\text{C}/\text{分钟}$  的速率升温到  $100^{\circ}\text{C}$ ,

保持 30 分钟,

$100^{\circ}\text{C} \rightarrow 180^{\circ}\text{C}$ , 以  $5^{\circ}\text{C}/\text{分钟}$  的速率升温,

保持 30 分钟,

180°C→300°C, 以 5°C/分钟的速率升温,

保持 120 分钟,

300°C→350°C, 以 5°C/分钟的速率升温,

保持 15 分钟,

350°C→室温, 以 -7°C/分钟的速率降温。

把涂粘合剂的片子切成 220 密耳×420 密耳的小片, 该小片具有已形成图案的 40 $\mu$  厚的粘合剂涂层。

通过在保持 290°C 的热板上简便地加热芯片和引线框架而把最后获得的小芯片粘附到合金 42“LOC 型”引线框架上。把预热的芯片以粘合剂面朝下的方式放置在引线框架上面, 并对其施加 3 公斤的压力持续 4 秒钟。从热板上取下整个的组件, 然后冷却到室温。

在此时进行的标准小芯片剪切粘合强度试验(80 密耳×80 密耳的样品)显示, 剪断力加到小芯片断裂时(10 - 15Kg), 但是粘合剂层没有被破坏。

首先利用标准引线连接技术把引线框架的指状条连接到小芯片焊点上, 然后将使整个组合件密封在环氧树脂基的模塑料中, 由此由组件制成标准的塑料封装。

实施例 2: 使用低粘度的 BTDA/APB 聚酰胺基酸溶液, 仿照进行实施例 1 的工艺过程。调整旋涂的条件以便在初步干燥后产生 14 $\mu$  厚的膜。在此实施例中, 仅进行二次显影/漂洗循环, 在处理, 最终的膜厚是 10 $\mu$ 。在 330°C 和 0.5Kg 压力条件下进行小芯片连接。进行小芯片剪切试验(80 密耳×80 密耳的样品), 在加到 10 - 15Kg 压力时, 小芯片断裂。

实施例 3: 在 6 英寸的半成品的没有形成电路的片子上, 使用

SDA/APB 聚酰胺基酸仿照进行实施例 1 的工艺过程。不进行引线连接和密封工艺步骤。在最后处理后, 经初步干燥的膜厚是  $47\mu$  和  $35\mu$ 。在 3Kg 压力和 220 到  $340^{\circ}\text{C}$  温度范围内进行小芯片的连接。表 1 显示最终获得的小芯片的断裂强度(80 密耳 $\times$ 80 密的样品)

表 1

| 连接温度<br>( $^{\circ}\text{C}$ ) | 小芯片断裂强度<br>(Kg) |
|--------------------------------|-----------------|
| 220                            | 0.0             |
| 230                            | 0.1             |
| 240                            | 0.1             |
| 250                            | 0.5             |
| 260                            | 1.8             |
| 270                            | 2.4             |
| 280                            | 5.0             |
| 290                            | 6.2             |
| 300                            | 7.8             |
| 320                            | 10(小芯片断裂)       |
| 340                            | 11(小芯片断裂)       |