(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2017-147340
(P2017-147340A)
(43)公開日　平成29年8月24日(2017.8.24)

(51)Int.Cl.		F I			テーマコード（参考）
H01L 25/07	(2006.01)	H01L	25/04	C	5H770
H01L 25/18	(2006.01)	H02M	7/48	Z	
H02M 7/48	(2007.01)	H02M	7/487		
H02M 7/487	(2007.01)				

審査請求 未請求　請求項の数 8　ＯＬ　（全 13 頁）

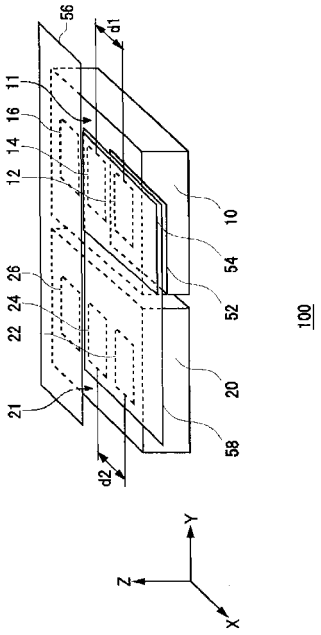
(21)出願番号　特願2016-28278(P2016-28278)
(22)出願日　平成28年2月17日(2016.2.17)

(71)出願人　000005234
富士電機株式会社
神奈川県川崎市川崎区田辺新田１番１号
(74)代理人　110000877
龍華国際特許業務法人
(72)発明者　田久保　拡
神奈川県川崎市川崎区田辺新田１番１号
富士電機株式会社内

Ｆターム(参考)　5H770 AA24 DA03 DA34 JA01X JA03X JA10X KA05W LA01W QA06 QA08 QA12 QA14 QA22

(54)【発明の名称】半導体装置

(57)【要約】
【課題】浮遊インダクタンスの増加を抑えるとともに、スナバコンデンサの取り付けを容易にする。
【解決手段】第１成型体と、第１成型体の外面に配置された直流正極端子および直流負極端子と、第１成型体内において、直流正極端子および直流負極端子の間に電気的に接続され、半導体素子を有するスイッチングアームを含む第１回路と、第２成型体と、第２成型体の外面に配置され、互いに電気的に接続された第１直流中点端子および第２直流中点端子と、第２成型体内において、第１直流中点端子および第２直流中点端子に電気的に接続され、半導体素子を有する双方向性スイッチングアームを含む第２回路とを備え、直流正極端子と直流負極端子との間隔は、第１直流中点端子と第２直流中点端子との間隔に略一致する半導体装置を提供する。
【選択図】図３



【特許請求の範囲】
【請求項１】
第１成型体と、
第１成型体の外面に配置された直流正極端子および直流負極端子と、
第１成型体内において、前記直流正極端子および前記直流負極端子の間に電気的に接続され、半導体素子を有するスイッチングアームを含む第１回路と、
第２成型体と、
第２成型体の外面に配置され、互いに電気的に接続された第１直流中点端子および第２直流中点端子と、
第２成型体内において、前記第１直流中点端子および前記第２直流中点端子に電気的に接続され、半導体素子を有する双方向性スイッチングアームを含む第２回路と
を備え、
前記直流正極端子と前記直流負極端子との間隔は、前記第１直流中点端子と前記第２直流中点端子との間隔に略一致する半導体装置。
【請求項２】
前記第１成型体の外面に配置された第１交流端子と、
前記第２成型体の外面に配置された第２交流端子と
を更に備え、
前記第１回路は、
前記第１交流端子と前記直流正極端子との間に設けられた上スイッチングアームと、
前記第１交流端子と前記直流負極端子との間に設けられた下スイッチングアームと
を有し、
前記双方向性スイッチングアームは、前記第１直流中点端子および前記第２直流中点端子の接続ノードと、前記第２交流端子との間に設けられる
請求項１に記載の半導体装置。
【請求項３】
前記直流正極端子、前記直流負極端子、および前記第１交流端子は、前記第１成型体の外面において第１方向に沿って配置され、
前記第１直流中点端子、前記第２直流中点端子、および前記第２交流端子は、前記第２成型体の外面において前記第１方向に沿って配置され、
前記直流正極端子と前記第１直流中点端子、前記直流負極端子と前記第２直流中点端子、前記第１交流端子と前記第２交流端子とは、それぞれ前記第１方向と直交する列上に配置されている
請求項２に記載の半導体装置。
【請求項４】
前記直流正極端子と前記第１直流中点端子とに接触するように正極側スナバコンデンサが第１成型体上および第２成型体上に載置され、
前記直流負極端子と前記第２直流中点端子とに接触するように負極側スナバコンデンサが第１成型体上および第２成型体上に載置される
請求項２または３に記載の半導体装置。
【請求項５】
前記第１交流端子と前記第２交流端子とに接触するように交流導電部が第１成型体および第２成型体上に延びている
請求項２から４の何れか1項に記載の半導体装置。
【請求項６】
前記双方向性スイッチングアームは、
半導体スイッチング素子とダイオードとが直列に接続された半導体スイッチ部を複数有し、
複数の前記半導体スイッチが互いに逆並列に接続されている
請求項２から５の何れか１項に記載の半導体装置。

【請求項７】
前記双方向性スイッチングアームは、
半導体スイッチング素子とダイオードとが逆並列に接続された半導体スイッチ部を複数有し、
複数の前記半導体スイッチ部が互いに逆直列に接続されている
請求項２から５の何れか１項に記載の半導体装置。
【請求項８】
前記双方向性スイッチングアームは、
逆耐圧を有する半導体スイッチング素子を有する
請求項２から５の何れか１項に記載の半導体装置。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、半導体装置に関する。
【０００２】
従来、電力変換装置に３レベルインバータ回路が広く利用されている（例えば、特許文献１参照）。３レベルインバータ回路を実装した半導体装置として、絶縁ゲート型バイポーラトランジスタ（ＩＧＢＴ：Ｉｎｓｕｌａｔｅｄ　Ｇａｔｅ　Ｂｉｐｏｌａｒ　Ｔｒａｎｓｉｓｔｏｒ）とフリーホイールダイオードとを逆並列に接続した４組の半導体スイッチング素子を１つの樹脂成型体に内蔵した３レベルＩＧＢＴモジュールが知られている（例えば、特許文献２参照）。
［先行技術文献］
［特許文献］
［特許文献１］　特許第５４４６５４１号公報
［特許文献２］　特開２０１２－５３０１号公報
【発明の概要】
【発明が解決しようとする課題】
【０００３】
しかし、３レベルインバータ回路および３レベルコンバータ回路などの３レベル回路を１つの成型体に収容する場合、成型体内での配線構造が複雑化する。一方、３レベル回路をいくつかの部分に分割して複数の成型体に収容することも考えられる。しかし、３レベル回路を複数の成型体に分けて収容すると、成型体間での配線が長くなるため浮遊インダクタンスが増加する。また、サージ電圧の吸収のためのスナバコンデンサを複数の成型体間にわたって接続する必要が生じるので、スナバコンデンサの取り付けが複雑になる。
【課題を解決するための手段】
【０００４】
本発明の態様においては、半導体装置は、第１成型体と、直流正極端子および直流負極端子と、第１回路と、第２成型体と、第１直流中点端子および第２直流中点端子と、第２回路とを備えてよい。直流正極端子および直流負極端子は、第１成型体の外面に配置されてよい。第１回路は、半導体素子を有するスイッチングアームを含んでよい。スイッチングアームは、第１成型体内において、直流正極端子および直流負極端子の間に電気的に接続されてよい。第１直流中点端子および第２直流中点端子は、第２成型体の外面に配置されてよい。第１直流中点端子および第２直流中点端子は、互いに電気的に接続されてよい。第２回路は、半導体素子を有する双方向性スイッチングアームを含んでよい。双方向性スイッチングアームは、第２成型体内において、第１直流中点端子および第２直流中点端子に電気的に接続されてよい。直流正極端子と直流負極端子との間隔は、第１直流中点端子と第２直流中点端子との間隔に略一致してよい。
【０００５】
半導体装置は、第１交流端子と第２交流端子とを更に備えてよい。第１交流端子は、第１成型体の外面に配置されてよい。第２交流端子は、第２成型体の外面に配置されてよい

。第１回路は、上スイッチングアームと、下スイッチングアームとを有してよい。上スイッチングアームは、第１交流端子と直流正極端子との間に設けられてよい。下スイッチングアームは、第１交流端子と直流負極端子との間に設けられてよい。双方向性スイッチングアームは、第１直流中点端子および第２直流中点端子の接続ノードと、第２交流端子との間に設けられてよい。

【０００６】

直流正極端子、直流負極端子、および第１交流端子は、第１成型体の外面において第１方向に沿って配置されてよい。第１直流中点端子、第２直流中点端子、および第２交流端子は、第２成型体の外面において第１方向に沿って配置されてよい。直流正極端子と第１直流中点端子とは、第１方向と直交する列上に配置されてよい。直流負極端子と第２直流中点端子とは、第１方向と直交する列上に配置されてよい。第１交流端子と第２交流端子とは、第１方向と直交する列上に配置されてよい。

【０００７】

直流正極端子と第１直流中点端子とに接触するように正極側スナバコンデンサが第１成型体上および第２成型体上に載置されてよい。直流負極端子と第２直流中点端子とに接触するように負極側スナバコンデンサが第１成型体上および第２成型体上に載置されてよい。

【０００８】

第１交流端子と第２交流端子とに接触するように交流導電部が第１成型体および第２成型体上に延びてよい。

【０００９】

双方向性スイッチングアームは、半導体スイッチング素子とダイオードとが直列に接続された半導体スイッチ部を複数有してよい。複数の半導体スイッチが互いに逆並列に接続されてよい。

【００１０】

双方向性スイッチングアームは、半導体スイッチング素子とダイオードとが逆並列に接続された半導体スイッチ部を複数有してよい。複数の半導体スイッチ部が互いに逆直列に接続されてよい。

【００１１】

双方向性スイッチングアームは、逆耐圧を有する半導体スイッチング素子を有してよい。

【００１２】

なお、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではない。また、これらの特徴群のサブコンビネーションもまた、発明となりうる。

【図面の簡単な説明】

【００１３】

【図１】比較例の半導体装置１０１における回路構成を示す図である。

【図２】第１実施形態の半導体装置１００における回路構成を示す図である。

【図３】第１実施形態の半導体装置１００の概略構成を示す斜視図である。

【図４】第１成型体１０および第２成型体２０を示す斜視図ある。

【図５】電極端子の位置関係の概略を示す図である。

【図６】図６は、第１実施形態の半導体装置１００に正極側スナバコンデンサ６２および負極側スナバコンデンサ６４を取り付けた状態を示す図である。

【図７】第２実施形態の半導体装置１００における双方向性スイッチングアーム１４０の回路構成を示す図である。

【図８】第３実施形態の半導体装置１００における双方向性スイッチングアーム１５０の回路構成を示す図である。

【発明を実施するための形態】

【００１４】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は特許請求の範

囲にかかる発明を限定するものではない。また、実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【００１５】

本明細書では、Ｘ軸、Ｙ軸およびＺ軸の直交座標軸を用いて技術的事項を説明する。直交座標軸は、構成要素の相対位置を特定するに過ぎず、特定の方向を限定するものではない。例えば、Ｚ軸は地面に対する高さ方向を限定して示すものではない。なお、＋Ｚ軸方向と－Ｚ軸方向とは互いに逆向きの方向である。正負を記載せず、Ｚ軸方向と記載した場合、＋Ｚ軸および－Ｚ軸に平行な方向を意味する。

【００１６】

図１は、比較例の半導体装置１０１における回路構成を示す図である。半導体装置１０１は、成型体１３０の外面に、直流正極端子１１２、直流負極端子１１４、交流端子１１６、および直流中点端子１１８を備える。

【００１７】

正極側直流電源７２の正極が正極側配線５２を介して直流正極端子１１２に電気的に接続される。負極側直流電源７４の負極が負極側配線５４を介して直流負極端子１１４に接続される。正極側直流電源７２の負極と負極側直流電源７４の正極との接続ノードが電気中点をなす。電気中点は、中点電極配線５８を介して直流中点端子１１８に接続される。正極側直流電源７２および負極側直流電源７４は、直流電源であり、例えば、電解コンデンサである。交流端子１１６には、交流出力線５６を介して負荷２００が接続される。

【００１８】

半導体装置１０１は、１つの成型体１３０内において、上スイッチングアーム３１、下スイッチングアーム３２、および双方向性スイッチングアーム４０を有する。上スイッチングアーム３１、下スイッチングアーム３２、および双方向性スイッチングアーム４０が接続されてＴ型３レベルインバータ回路が構成されている。

【００１９】

なお、本明細書において、正極側直流電源７２の正極と交流端子との間に電気的に接続されたスイッチ部分を上スイッチングアーム３１、負極側直流電源７４の負極と交流端子との間に電気的に接続されたスイッチ部分を下スイッチングアーム３２、正極側直流電源７２および負極側直流電源７４の中点と交流端子との間のスイッチを中間スイッチングアームと称する。正極側直流電源７２および負極側直流電源７４の中点と交流端子との間には、正および負の極性を持った電圧が印加される。したがって、中間スイッチングアームは、双方向性を有するスイッチングアーム、すなわち双方向性スイッチングアーム４０である必要がある。

【００２０】

図１の比較例では、上スイッチングアーム３１は、交流端子１１６と直流正極端子１１２との間に設けられる。下スイッチングアーム３２は、交流端子１１６と直流負極端子１１４との間に設けられる。双方向性スイッチングアーム４０は、直流中点端子１１８と交流端子１１６との間に設けられる。

【００２１】

上スイッチングアーム３１は、ＩＧＢＴ３３およびダイオード３４を半導体素子として含む。ＩＧＢＴ３３とダイオード３４とは、逆並列に接続される。具体的には、ＩＧＢＴ３３のコレクタとダイオード３４のカソードとが接続され、ＩＧＢＴ３３のエミッタとダイオード３４のアノードとが接続される。ＩＧＢＴ３３のコレクタが直流正極端子１１２に電気的に接続され、ＩＧＢＴ３３のエミッタが交流端子１１６に電気的に接続される。

【００２２】

下スイッチングアーム３２は、ＩＧＢＴ３５およびダイオード３６を半導体素子として含む。ＩＧＢＴ３５とダイオード３６とは、逆並列に接続される。ＩＧＢＴ３５のコレクタが交流端子１１６に電気的に接続され、ＩＧＢＴ３５のエミッタが直流負極端子１１４に電気的に接続される。

【００２３】

双方向性スイッチングアーム４０は、ＩＧＢＴ４３とダイオード４５とが直列に接続された半導体スイッチ部４７と、ＩＧＢＴ４４とダイオード４６とが直列に接続された半導体スイッチ部４８とを有してよい。半導体スイッチ部４７と半導体スイッチ部４８は、逆並列に接続されてよい。

【００２４】

具体的には、ダイオード４５のカソードとＩＧＢＴ４３のコレクタとが電気的に接続される。ダイオード４５のアノードが交流端子１１６に電気的に接続され、ＩＧＢＴ４３のエミッタが直流中点端子１１８に電気的に接続される。ダイオード４６のカソードとＩＧＢＴ４４のコレクタとが電気的に接続される。ダイオード４６のアノードが直流中点端子１１８に電気的に接続され、ＩＧＢＴ４４のエミッタが交流端子１１６に電気的に接続される。

【００２５】

成型体１３０の外側において、直流正極端子１１２と直流中点端子１１８との間には、正極側スナバコンデンサ６２が接続され、直流負極端子１１４と直流中点端子１１８との間には、負極側スナバコンデンサ６４が電気的に接続される。正極側スナバコンデンサ６２および負極側スナバコンデンサ６４は、サージ電圧を吸収する。

【００２６】

比較例の半導体装置１０１によれば、ＩＧＢＴ３３、ＩＧＢＴ３５、ＩＧＢＴ４３、およびＩＧＢＴ４４をスイッチングさせることによって、交流出力線５６を通じて負荷２００に正極電位（＋V_{DC}）、負極電位（－V_{DC}）、および中間の電位（＋V_{DC}／２、－V_{DC}／２）という３種類の電位を出力することができる。したがって、一般的な正極電位（＋V_{DC}）と負極電位（－V_{DC}）の２種類の電位を出力する２レベルインバータ回路に比べて出力できる電位の数が増えるので、電流の全高調波歪みが低くなるため、出力フィルタを簡素化できる。また、交流出力の電位変動幅が小さくなるのでノイズを小さくできる。

【００２７】

図２は、本発明の第１実施形態の半導体装置１００における回路構成を示す図である。図２は単相分の接続図である。３相出力の半導体装置１００の場合には、正極側直流電源７２と負極側直流電源７４との間に３対の回路を設けて３相交流を出力できるように構成してよい。第１実施形態の半導体装置１００は、電気的に見れば、図１に示される半導体装置１０１の回路構成と同様のＴ型３レベルインバータ回路である。したがって、上述した３レベル回路の利点を維持する。図１で述べた回路と同様の構成については、繰り返しの説明を省略するとともに、同じ符号を用いて説明する。

【００２８】

半導体装置１００は、第１成型体１０および第２成型体２０を有する。図２では、回路図上に点線で第１成型体１０および第２成型体２０を模式的に示している。第１成型体１０の外面には、直流正極端子１２、直流負極端子１４、および第１交流端子１６が配置される。第２成型体２０の外面には、第１直流中点端子２２、第２直流中点端子２４、および第２交流端子２６が配置される。

【００２９】

本例の半導体装置１００では、図１に示された比較例の回路構成における１つの交流端子１１６が、第１成型体１０上の第１交流端子１６と第２成型体２０上の第２交流端子２６という２つの端子に置き換わっている。また、図１に示した比較例の回路構成における１つの直流中点端子１１８が、第２成型体２０上の第１直流中点端子２２および第２直流中点端子２４という２つの端子に置き換わっている。

【００３０】

半導体装置１００は、第１成型体１０内に、第１回路３０を有する。第１回路３０は、上スイッチングアーム３１および下スイッチングアーム３２を含んでよい。上スイッチングアーム３１および下スイッチングアーム３２は、直流正極端子１２および直流負極端子１４の間に電気的に接続される。

【００３１】
具体的には、上スイッチングアーム３１は、第１交流端子１６と直流正極端子１２との間に電気的に接続され、下スイッチングアーム３２は、第１交流端子１６と直流負極端子１４との間に電気的に接続される。上スイッチングアーム３１は、ＩＧＢＴ３３とダイオード３４とを半導体素子として含んでよい。下スイッチングアーム３２は、ＩＧＢＴ３５とダイオード３６とを半導体素子として含んでよい。ＩＧＢＴ３３およびＩＧＢＴ３５は、半導体スイッチング素子である。
【００３２】
半導体装置１００は、第２成型体２０内に、第２回路として、双方向性スイッチングアーム４０を有する。双方向性スイッチングアーム４０の一端は、第１直流中点端子２２および第２直流中点端子２４に電気的に接続される。具体的には、双方向性スイッチングアーム４０は、第１直流中点端子２２および第２直流中点端子２４の接続ノード４２と、第２交流端子２６との間に設けられる。双方向性スイッチングアーム４０は、半導体素子として、ＩＧＢＴ４３、ＩＧＢＴ４４、ダイオード４５、およびダイオード４６を有する。ＩＧＢＴ４３およびＩＧＢＴ４４が半導体スイッチング素子である。
【００３３】
双方向性スイッチングアーム４０は、ＩＧＢＴ４３とダイオード４５とが直列に接続された半導体スイッチ部４７と、ＩＧＢＴ４４とダイオード４６とが直列に接続された半導体スイッチ部４８とを有してよい。半導体スイッチ部４７と半導体スイッチ部４８は、逆並列に接続して構成されてよい。上スイッチングアーム３１、下スイッチングアーム３２、および双方向性スイッチングアーム４０の構成自体は、図１に示される比較例の場合と同様であるので、詳しい説明を省略する。
【００３４】
正極側直流電源７２の正極が正極側配線５２を介して直流正極端子１２に接続され、正極側直流電源７２の負極が中点電極配線５８を介して第１直流中点端子２２に接続されてよい。負極側直流電源７４の負極が負極側配線５４を介して直流負極端子１１４に接続され、負極側直流電源７４の正極が第２直流中点端子２４に接続されてよい。
【００３５】
図３は、第１実施形態の半導体装置１００の概略構成を示す図である。半導体装置１００は、第１成型体１０および第２成型体２０を備える。第１成型体１０および第２成型体２０は、同一形状の成型体であってよい。この場合、第１成型体１０および第２成型体２０用に別々の成型用金型を用意する必要がない。第１成型体１０および第２成型体２０は、樹脂成型体であってよい。第１成型体１０および第２成型体２０は、樹脂ケースに樹脂を充填したものであってもよく、エポキシ樹脂などを用いてインサート成型されたパッケージであってもよい。
【００３６】
第１成型体１０の外面１１には、直流正極端子１２、直流負極端子１４、および第１交流端子１６が、第１方向としてのＸ軸方向に沿って配置される。第２成型体２０の外面２１には、第１直流中点端子２２、第２直流中点端子２４、および第２交流端子２６が、Ｘ軸方向に沿って配置される。第１成型体１０の外面１１と第２成型体２０の外面２１とは、同じＸＹ平面上に位置してよい。
【００３７】
第１成型体１０の外面１１および第２成型体２０の外面２１において、正極側配線５２が直流正極端子１２に接続され、負極側配線５４が直流負極端子１４に接続されてよい。中点電極配線５８は、第１直流中点端子２２および第２直流中点端子２４に接続されてよい。
【００３８】
正極側配線５２、負極側配線５４、および中点電極配線５８は、それぞれ板状の形状を有してよい。特に、正極側配線５２、負極側配線５４、および中点電極配線５８が金属の薄層として形成され、これら薄膜が薄い絶縁ラミネートフィルムで絶縁分離されつつ積層

されて一体的に成型されたラミネートブスバーを用いてよい。正極側配線５２、負極側配線５４、および中点電極配線５８を積層することによって、低インダクタンス化を実現できる。交流出力線５６は、板状の交流導電部として第１交流端子１６と第２交流端子２６とに接触するように第１成型体１０および第２成型体２０上に延びてよい。

【００３９】

図４は、第１成型体１０および第２成型体２０を示す斜視図ある。第１成型体１０および第２成型体２０は、共に、主要端子が３つであり、主要端子が３つである２レベル回路用の一般的な成型体と共通する。したがって、第１成型体１０および第２成型体２０として、２レベル回路用の成型体を転用することもできる。この場合、専用の成型体を用意する必要がなく、第１成型体１０および第２成型体２０を調達しやすくなる。

【００４０】

第１回路３０を内蔵した第１成型体１０は、第１のパワーモジュールとして機能する。第２回路を内蔵する第２成型体２０は、第２のパワーモジュールとして機能する。第１のパワーモジュールは、上スイッチングアーム３１および下スイッチングアーム３２用のパワーモジュールであり、第２のパワーモジュールは、双方向性スイッチングアーム４０用のパワーモジュールである。ここで、パワーモジュールとは、パワー半導体素子を複数搭載したパワー半導体デバイスを意味する。

【００４１】

図４に示されるとおり、第１成型体１０の外面１１には、複数の制御端子１８が設けられてよい。同様に、第２成型体２０の外面２１には、複数の制御端子２８が設けられてよい。制御端子１８および制御端子２８は、別途設けられる制御回路から出力される制御信号を上スイッチングアーム３１および下スイッチングアーム３２に印加するための端子である。制御信号は、駆動回路を経由して、ＩＧＢＴ３３のベースおよびＩＧＢＴ３５のベースに印加されてよい。なお、図３においては、制御端子１８および制御端子２８の表示は省略されている。

【００４２】

図４に示される第１成型体１０と第２成型体２０とが並置されて、図３に示される半導体装置１００が構成される。図３に示したとおり、直流正極端子１２と第１直流中点端子２２とが、Ｘ軸と直交する列上に配置されるように、第１成型体１０と第２成型体２０の位置決めがされてよい。同様に、直流負極端子１４と第２直流中点端子２４とが、Ｘ軸と直交する列上に配置されてよく、第１交流端子１６と第２交流端子２６とが、Ｘ軸と直交する列上に配置されてよい。

【００４３】

図５は、電極端子の位置関係の概略を示す図である。本明細書において、一の外部端子と他の外部端子とが、Ｘ軸と直交する列上に配置される場合には、一の外部端子と他の外部端子のＸ軸方向の中心位置が完全に一致する場合のみならず、一の端子と他の端子とでＸ軸方向における位置が重複する部分が存在する場合も含まれる。例えば、図５において、直流正極端子１２と第１直流中点端子２２とは、Ｘ軸方向における位置が重複する部分が存在するので、直流正極端子１２と第１直流中点端子２２とは、Ｘ軸と直交する列上に配置されているといえる。同様に、直流負極端子１４と第２直流中点端子２４とは、Ｘ軸と直交する列上に配置されている。

【００４４】

第１成型体１０上の直流正極端子１２と直流負極端子１４との間隔d_1は、第２成型体２０上の第１直流中点端子２２と第２直流中点端子２４との間隔d_2に略一致する。各間隔は、端子の中心間の距離で定義されてよい。また、間隔d_1が間隔d_2と略一致する場合は、間隔d_1が間隔d_2と完全に一致する場合に限られない。

【００４５】

本明細書において、「間隔d_1が間隔d_2と略一致する」とは、図５に示されるとおり、直流正極端子１２と第１直流中点端子２２とでＸ軸方向における位置が重複する部分が存在し、かつ、直流負極端子１４と第２直流中点端子２４とでＸ軸方向における位置が重

複する部分が存在する場合を意味する。直流正極端子１２、直流負極端子１４、第１直流中点端子２２、および第１直流中点端子２２のＸ方向の幅が、すべてＷである場合を仮定すれば、「間隔d_1が間隔d_2と略一致する」とは、間隔d_1と間隔d_2との差ｅが、２・Ｗ以下である場合を意味する。

【００４６】

図６は、第１実施形態の半導体装置１００に正極側スナバコンデンサ６２および負極側スナバコンデンサ６４を取り付けた状態を示す図である。直流正極端子１２と第１直流中点端子２２とに接触するように、正極側スナバコンデンサ６２は、第１成型体１０上および第２成型体２０上にまたがって載置されてよい。直流負極端子１４と第２直流中点端子２４とに接触するように、負極側スナバコンデンサ６４は、第１成型体１０上および第２成型体２０上にまたがって載置されてよい。正極側スナバコンデンサ６２および負極側スナバコンデンサ６４は、過電圧を防止する。

【００４７】

本件の半導体装置１００によれば、Ｔ型３レベルインバータにおいて上述のようなパワー半導体モジュールを構成することにより、インバータスタックの構造が簡素化される。本件の半導体装置１００によれば、直流中点端子として、第２成型体２０上における第１直流中点端子２２と第２直流中点端子２４という２つの外部端子を配置する。そして、第１成型体１０上の直流正極端子１２と直流負極端子１４との間隔d_1が、第２成型体２０上の第１直流中点端子２２と第２直流中点端子２４との間隔d_2に略一致するように外部端子を配列している。

【００４８】

したがって、正極側スナバコンデンサ６２および負極側スナバコンデンサ６４を第１成型体１０および第２成型体２０上に取り付ける場合に、正極側スナバコンデンサ６２と負極側スナバコンデンサ６４とが空間的に干渉しにくい。正極側スナバコンデンサ６２および負極側スナバコンデンサ６４を取り付けやすくなる。

【００４９】

また、本件の半導体装置１００によれば、間隔d_1が間隔d_2に略一致するとともに、直流正極端子１２と第１直流中点端子２２、直流負極端子１４と第２直流中点端子２４とが、それぞれＸ軸方向と直交する列上に配置されている。それゆえ、直流正極端子１２と第１直流中点端子２２との間の第１配線距離、および直流負極端子１４と第２直流中点端子２４との間の第２配線距離を短くでき、また、第１配線距離と第２配線距離との差異を減らすことができる。

【００５０】

第１配線距離および第２配線距離を短くすることによって、浮遊インダクタンスを抑制できる。したがって、スイッチング時に生じるサージ電圧の上昇を防止することができるとともに、スイッチング損失の増加を防止できる。また、第１配線距離と第２配線距離とを均等にすることができるので、上スイッチングアーム３１と下スイッチングアーム３２とで浮遊インダクタンスが均一化する。それゆえ、上スイッチングアーム３１と下スイッチングアーム３２のスイッチング動作がアンバランスとなることを防止できる。

【００５１】

図７は、第２実施形態の半導体装置における双方向性スイッチングアーム１４０の回路構成を示す図である。第２実施形態の半導体装置は、第１実施形態の半導体装置１００と比べて、双方向性スイッチングアーム１４０の回路構成以外は、同様である。したがって、他の構成について繰り返しの説明を省略するとともに、同様の部材については同じ符号を用いて説明する。

【００５２】

双方向性スイッチングアーム１４０は、ＩＧＢＴ１４３とダイオード１４４とが逆並列に接続された半導体スイッチ部１４７と、ＩＧＢＴ１４５とダイオード１４６とが逆並列に接続された半導体スイッチ部１４８とを有する。半導体スイッチ部１４７と半導体スイッチ部１４８とが、逆直列に接続される。

【００５３】
具体的には、ダイオード１４４のカソードとＩＧＢＴ１４３のコレクタとが電気的に接続される。ダイオード１４４のアノードとＩＧＢＴ１４３のエミッタとが電気的に接続される。ダイオード１４６のカソードとＩＧＢＴ１４５のコレクタとが電気的に接続される。ダイオード１４６のアノードとＩＧＢＴ１４５のエミッタとが電気的に接続される。そして、ＩＧＢＴ１４３のコレクタと、ＩＧＢＴ１４５のコレクタとが接続される。本例における半導体装置によっても、第１実施形態の半導体装置１００と同様の効果を奏することができる。
【００５４】
図８は、第３実施形態の半導体装置における双方向性スイッチングアーム１５０の回路構成を示す図である。第３実施形態の半導体装置は、第１実施形態の半導体装置１００と比べて、双方向性スイッチングアーム１５０の回路構成以外は、同様である。したがって、他の構成について繰り返しの説明を省略するとともに、同様の部材については同じ符号を用いて説明する。
【００５５】
双方向性スイッチングアーム１５０は、２つの逆阻止ＩＧＢＴ（ＲＢ－ＩＧＢＴ：Ｒｅｖｅｒｓｅ－Ｂｌｏｃｋｉｎｇ－ＩＧＢＴ)を有する。具体的には、双方向性スイッチングアーム１５０は、逆阻止ＩＧＢＴ１５２と逆阻止ＩＧＢＴ１５４とを有する。逆阻止ＩＧＢＴ１５２と逆阻止ＩＧＢＴ１５４とは、それぞれ逆耐圧を有する半導体スイッチング素子である。逆耐圧とは、コレクタ端子に対しエミッタ端子電圧を高くしたときの耐圧特性を意味する。一般的なトランジスタは、逆耐圧を有しないのに対し、逆阻止ＩＧＢＴ１５２および逆阻止ＩＧＢＴ１５４は、逆耐圧を有する。
【００５６】
逆阻止ＩＧＢＴ１５２と逆阻止ＩＧＢＴ１５４とは逆並列に接続される。具体的には、一方の逆阻止ＩＧＢＴ１５２のエミッタが他方の逆阻止ＩＧＢＴ１５４のコレクタに接続され、逆阻止ＩＧＢＴ１５２のコレクタが逆阻止ＩＧＢＴ１５４のエミッタに接続される。逆阻止ＩＧＢＴ１５２と逆阻止ＩＧＢＴ１５４を用いる場合には、別途にダイオードを接続する必要がない。本例における半導体装置によっても、第１実施形態の半導体装置１００と同様の効果を奏することができる。
【００５７】
第１実施形態から第３実施形態におけて、半導体スイッチング素子としてＩＧＢＴが含まれる場合を例に説明した。しかし、ＩＧＢＴに代えて、あるいはＩＧＢＴに加えて、パワーＭＯＳＦＥＴなど他のパワー半導体素子が含まれてもよい。半導体スイッチング素子として、炭化珪素（ＳｉＣ）およびＧａＮ（窒化ガリウム）などの化合物半導体を用いたワイドバンドギャップ半導体素子を用いてもよい。
【００５８】
また、第１成型体１０上の外部端子配列は、直流正極端子１２、直流負極端子１４、および第１交流端子１６の並び順の場合に限られず、例えば、直流負極端子１４、直流正極端子１２、および第１交流端子１６の並び順であってもよく、直流正極端子１２、第１交流端子１６、および直流負極端子１４の並び順であってもよい。第２成型体２０上の端子配列も、同様に、第１直流中点端子２２、第２直流中点端子２４、および第２交流端子２６の並び順に限られない。
【００５９】
また、半導体装置１００は、第１成型体１０、第２成型体２０、第１回路３０、双方向性スイッチングアームを複数有してよい。具体的には、第１回路３０を内蔵した第１成型体１０を複数個用意し複数の第１回路３０を並列に接続するとともに、双方向性スイッチングアームを内蔵した第２成型体２０を複数個用意して複数の双方向性スイッチングアームを並列に接続してもよい。この場合、大容量化を実現することができる。
【００６０】
以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態

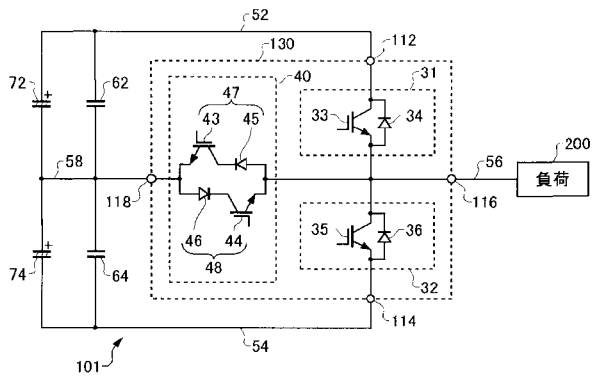
に記載の範囲には限定されない。上記実施の形態に、多様な変更又は改良を加えることが可能であることが当業者に明らかである。その様な変更又は改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

【符号の説明】

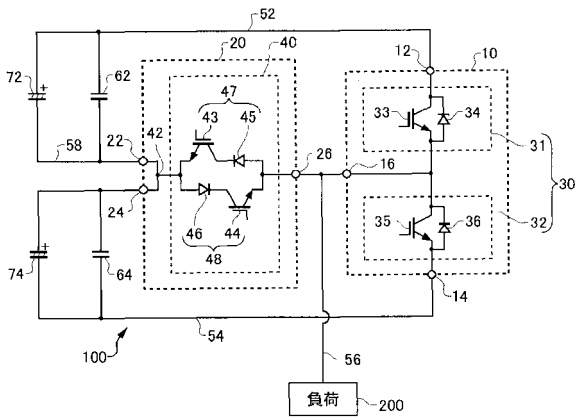
【００６１】

１０・・第１成型体、１１・・外面、１２・・直流正極端子、１４・・直流負極端子、１６・・第１交流端子、１８・・制御端子、２０・・第２成型体、２１・・外面、２２・・第１直流中点端子、２４・・第２直流中点端子、２６・・第２交流端子、２８・・制御端子、３０・・第１回路、３１・・上スイッチングアーム、３２・・下スイッチングアーム、３３・・ＩＧＢＴ、３４・・ダイオード、３５・・ＩＧＢＴ、３６・・ダイオード、４０・・双方向性スイッチングアーム、４２・・接続ノード、４３・・ＩＧＢＴ、４４・・ＩＧＢＴ、４５・・ダイオード、４６・・ダイオード、４７・・半導体スイッチ部、４８・・半導体スイッチ部、５２・・正極側配線、５４・・負極側配線、５６・・交流出力線、５８・・中点電極配線、６２・・正極側スナバコンデンサ、６４・・負極側スナバコンデンサ、７２・・正極側直流電源、７４・・負極側直流電源、１００・・半導体装置、１０１・・半導体装置、１１２・・直流正極端子、１１４・・直流負極端子、１１６・・交流端子、１１８・・直流中点端子、１３０・・成型体、１４０・・双方向性スイッチングアーム、１４３・・ＩＧＢＴ、１４４・・ダイオード、１４５・・ＩＧＢＴ、１４６・・ダイオード、１４７・・半導体スイッチ部、１４８・・半導体スイッチ部、１５０・・双方向性スイッチングアーム、１５２・・逆阻止ＩＧＢＴ、１５４・・逆阻止ＩＧＢＴ、２００・・負荷

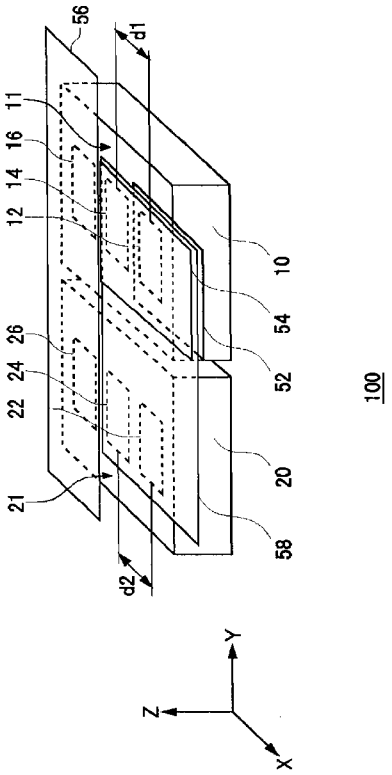
【図１】



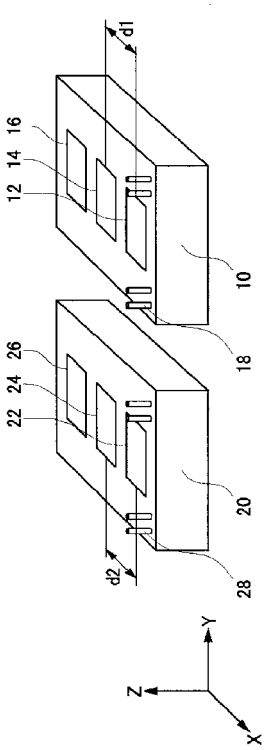
【図２】



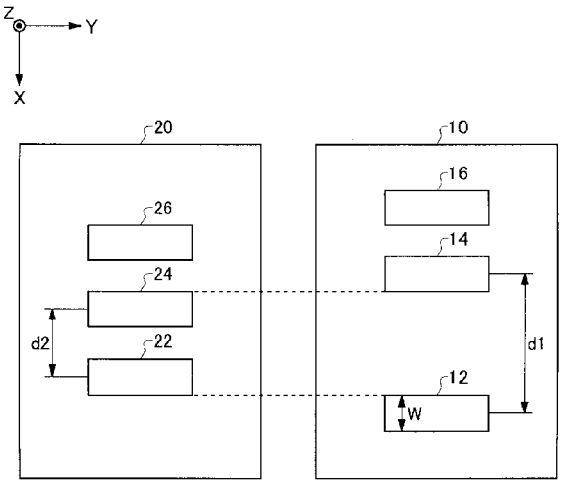
【図３】


56
d1
11
16
14
12
10
54
52
26
24
22
20
21
58
d2
100
Y
Z
X

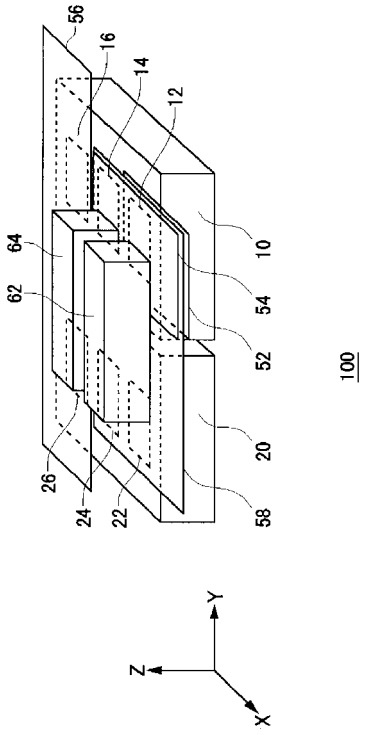
【図４】


d1
16
14
12
10
18
26
24
22
20
d2
28
Y
Z
X

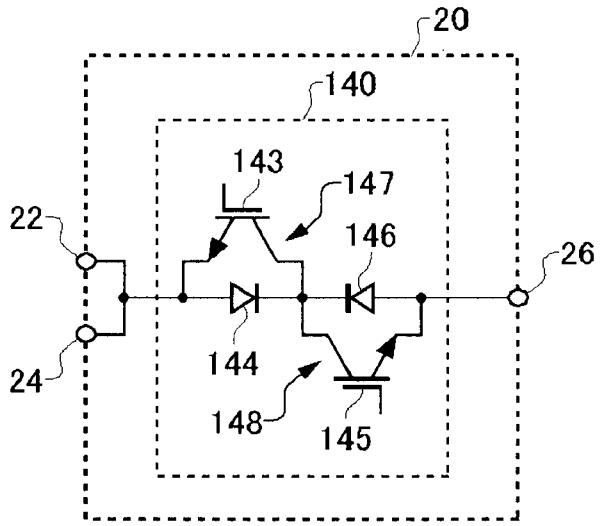
【図５】


Z
Y
X
20
10
16
26
14
24
d2
22
d1
12
W

【図６】


56
16
14
12
64
10
62
54
52
100
20
26
24
22
58
Y
Z
X

【図７】



【図８】

