



(12) 发明专利

(10) 授权公告号 CN 101005729 B

(45) 授权公告日 2011. 07. 27

(21) 申请号 200610064168. 4

(22) 申请日 2006. 12. 22

(30) 优先权数据

11/315641 2005. 12. 22 US

(73) 专利权人 通用电气公司

地址 美国纽约州

(72) 发明人 B·H·海德 D·G·维尔德斯

R·S·莱万多夫斯基

(74) 专利代理机构 中国专利代理(香港)有限公

司 72001

代理人 张雪梅 魏军

(51) Int. Cl.

H05K 1/00(2006. 01)

H05K 7/02(2006. 01)

A61B 8/00(2006. 01)

G01N 29/22(2006. 01)

H04R 1/00(2006. 01)

H01L 23/52(2006. 01)

H01L 23/538(2006. 01)

H01L 25/00(2006. 01)

(56) 对比文件

CN 1531467 A, 2004. 09. 22, 全文.

CN 1506658 A, 2004. 06. 23, 全文.

US 5311095 A, 1994. 05. 10, 全文.

US 6625854 B1, 2003. 09. 30, 全文.

审查员 田书凤

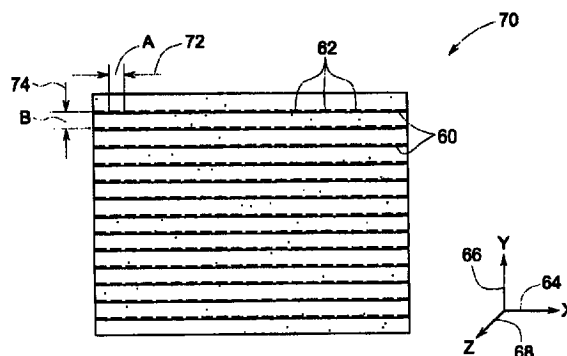
权利要求书 2 页 说明书 10 页 附图 5 页

(54) 发明名称

互连组件、转换器组件及形成方法、成像系统

(57) 摘要

本发明涉及一种互连组件。该组件包括互连结构(70),互连结构(70)包括以彼此隔开的关系设置的多个互连层(60),该多个互连层(60)的每一个包括位于其上的多个导电轨迹(62)。此外,该组件包括靠近互连结构(70)的再分布层(76),其中再分布层(76)用于使互连结构(70)耦合于转换器阵列上的该一个或多个转换器元件。



1. 一种互连组件,包括:

互连结构 (70),包括以彼此隔开的关系设置的多个互连层 (60),其中该多个互连层 (60) 中的每一个包括设置于其上的多个导电轨迹 (62),其中设置于多个互连层 (60) 中的每一个上的多个导电轨迹 (62) 的数目与互连结构 (70) 中的互连层 (60) 的数目成反比,使得通过增大多个互连层 (60) 中的每一个上的多个导电轨迹 (62) 的数目来减小互连结构 (70) 中的互连层 (60) 的数目;以及

再分布层 (76),设置在互连结构 (70) 和转换器阵列之间,再分布层具有顶侧和底侧,再分布层的顶侧和底侧各自具有设置在其上的多个耦合元件,其中再分布层 (76) 上的耦合元件被配置为用于使互连结构 (70) 操作耦合到转换器阵列中的多个转换器元件。

2. 如权利要求 1 所述的组件,其中再分布层 (76) 包括配置成便于将再分布层 (76) 的顶侧电耦合到再分布层 (76) 的底侧的多个通路。

3. 一种转换器组件,包括:

转换器阵列,包括以彼此隔开的关系排列的多个转换器元件;以及

互连结构 (70),包括以彼此隔开的关系设置的多个互连层 (60),其中该多个互连层 (60) 中的每一个包括设置于其上的多个导电轨迹 (62),且其中设置于该多个互连层 (60) 中的每一个上的该多个导电轨迹 (62) 的数目与互连结构 (70) 中的互连层 (60) 的数目成反比,使得通过增大多个互连层 (60) 中的每一个上的多个导电轨迹 (62) 的数目来减小互连结构 (70) 中的互连层 (60) 的数目;和

再分布层,设置在互连结构和转换器阵列之间,再分布层具有顶侧和底侧,再分布层的顶侧和底侧各自具有设置在其上的多个耦合元件,其中该再分布层上的耦合元件被配置为用于使该互连结构操作耦合到该转换器阵列中的该多个转换器元件。

4. 一种转换器组件,包括:

转换器阵列,包括以 $N \times M$ 栅格排列的多个转换器元件,其中 N 和 M 为整数;

互连结构 (70),包括以彼此隔开的关系设置的 K 个互连层 (60),其中 K 个互连层 (60) 中的每一个包括设置于其上的 L 个导电轨迹 (62),其中 K 小于 M , L 大于 N ,且其中 K 和 L 为整数并且 K 和 L 成反比;以及

再分布层 (76),设置在互连结构 (70) 和转换器阵列之间,其中再分布层 (76) 配置为使互连结构 (70) 操作耦合到转换器阵列中的多个转换器元件,该再分布层包括设置于其顶侧和底侧上的多个耦合元件,并且其中设置于再分布层底侧上的多个耦合元件以期望的图案排列,使得设置于再分布层底侧上的耦合元件的图案与互连结构的连接图案相匹配,并且设置于再分布层顶侧上的多个耦合元件以期望的图案排列,使得设置于再分布层顶侧上的耦合元件的图案与转换器阵列上的转换器元件的连接图案相匹配,从而通过设置于再分布层顶侧和底侧的耦合元件将设置于相邻行的转换器元件操作耦合到单个互连层上相应的导电轨迹。

5. 一种形成转换器组件的方法,该方法包括:

提供转换器阵列,该转换器阵列具有以彼此隔开的关系排列的多个转换器元件;

通过以彼此隔开的关系设置多个互连层来形成互连结构,其中该多个互连层中的每一个包括设置于其上的多个导电轨迹,且其中设置于该多个互连层中的每一个上的多个导电轨迹的数目与互连结构中的互连层的数目成反比,使得通过增大多个互连层 (60) 中的每

一个上的多个导电轨迹 (62) 的数目来减小互连结构 (70) 中的互连层 (60) 的数目；

在互连结构和转换器阵列之间设置再分布层,所述再分布层具有顶侧和底侧；

在再分布层的顶侧和底侧上设置多个耦合元件,其中再分布层上的耦合元件被配置成用于使互连结构操作耦合到转换器阵列中的多个转换器元件。

6. 如权利要求 5 所述的方法,其中设置再分布层包括在互连结构上直接设置再分布层。

7. 如权利要求 5 所述的方法,还包括在再分布层中设置多个通路,以使再分布层的顶侧电耦合到再分布层的底侧。

8. 一种成像系统 (10),包括：

采集子系统 (12),用于获取图像数据,其中采集子系统 (12) 包括配置用于形成感兴趣区图像的探针,其中该探针包括至少一个转换器组件,且其中该至少一个转换器组件中的每一个转换器组件包括：

转换器阵列,包括以 $N \times M$ 栅格排列的多个转换器元件,其中 N 和 M 为整数；

互连结构 (70),包括以彼此隔开的关系设置的 K 个互连层 (60),其中 K 个互连层 (60) 中的每一个包括设置于其上的 L 个导电轨迹 (62),其中 K 小于 M , L 大于 N ,且其中 K 和 L 为整数并且 K 和 L 成反比；

再分布层 (76),设置在互连结构 (70) 和转换器阵列之间,其中再分布层 (76) 被配置为使互连结构 (70) 操作耦合到转换器阵列中的多个转换器元件,所述再分布层包括设置于再分布层顶侧和底侧上的多个耦合元件,并且其中设置于再分布层底侧上的多个耦合元件以期望的图案排列,使得设置于再分布层底侧上的耦合元件的图案与互连结构的连接图案相匹配,并且设置于再分布层顶侧上的多个耦合元件以期望的图案排列,使得设置于再分布层顶侧上的耦合元件的图案与转换器阵列上的转换器元件的连接图案相匹配,从而通过设置于再分布层顶侧和底侧的耦合元件将设置于相邻行的转换器元件操作耦合到单个互连层上相应的导电轨迹；以及

处理子系统 (14),与采集子系统 (12) 可操作地关联,并被配置为处理通过采集子系统 (12) 采集的图像数据。

互连组件、转换器组件及形成方法、成像系统

技术领域

[0001] 本发明一般地涉及转换器,更特别地,涉及一种转换器组件。

背景技术

[0002] 转换器,例如声学转换器已经应用于医学成像,其中声学探针保持靠着患者,该探针发送并接收超声波,反过来便于患者的内部组织的成像。例如,转换器可用于对患者的心脏成像。

[0003] 转换器组件一般地包括转换器阵列,例如二维转换器阵列,具有以彼此隔开的关系设置的一个或多个转换器元件。此外,连接元件直接位于各个转换器元件下方。每个连接元件之间的间隔由相应转换器元件之间的间隔确定。

[0004] 转换器组件还包括具有多个互连层的互连结构,用于使连接元件电连接于外部装置,例如电缆组件或读出电子设备。典型地,互连结构通过堆叠多个互连层而形成,其中多个互连层中的每一个包括在其上形成图案的多个导电轨迹。导电轨迹用于使连接元件与相关电子设备相连,该连接元件与转换器阵列上的该一个或多个转换器元件中的每一个相关。此外,多个轨迹中的每一个之间的间隔在第一方向上与连接元件之间的间隔相匹配。类似地,多个互连层的每一个之间的间隔在第二方向上与转换器元件之间的间隔相匹配。因此,期望的互连层数目取决于第二方向上连接元件的数目,从而导致使用非常大量的互连层。典型的转换器使大约 40 至 100 的范围内的互连层数目的使用成为必要。这种互连层数目的增加导致互连复杂性的增大且不具有成本效率。

[0005] 以前考虑的解决方法组合多层柔性互连电路,以便于多个转换器元件连接到外部装置,例如读出电子设备或电缆组件。但是,这些多层电线电路引导平行于转换器元件平面的多重柔性层上的导体。不幸的是,这些互连电路昂贵且不能有效利用导管内的空间。此外,由于直接位于转换器元件下方且在声学上不适用的互连电路的存在,利用这种方法制造的转换器的声学性能会受损。

[0006] 因此需要一种转换器组件,其互连复杂性减小。特别地,对于转换器组件的设计存在显著的需要,即有利地降低转换器组件中的互连层数目。而且,期望发展一种简单且具有成本效率的制造转换器组件的方法,降低互连的复杂性。

发明内容

[0007] 按照本技术的一些方面,主要提供了一种互连组件。该组件包括互连结构,互连结构包括间隔设置的多个互连层,其中多个互连层中的每一个包括位于其上的多个导电轨迹。此外,该组件包括靠近互连结构设置的再分布层,其中再分布层用于使互连结构连接于转换器阵列上的一个或多个转换器元件。

[0008] 按照本技术的另一方面,提供了一种转换器组件。该组件包括转换器阵列,转换器阵列包括以彼此隔开的关系排列的一个或多个转换器元件。此外,该组件包括互连结构,互连结构包括以彼此隔开的关系设置的多个互连层,其中多个互连层中的每一个包括位于其

上的多个导电轨迹,且其中位于多个互连层中的每一个上的多个导电轨迹的数目与互连结构中互连层的数目成反比。

[0009] 按照本技术进一步的方面,包括一种转换器组件。该组件包括转换器阵列,转换器阵列包括以“ $N \times M$ ”栅格排列的一个或多个转换器元件,其中 N 和 M 为整数。此外,该组件包括互连结构,互连结构靠近转换器阵列布置,包括以彼此隔开的关系设置的“ K ”个互连层,其中“ K ”个互连层中的每一个包括位于其上的“ L ”个导电轨迹,其中“ K ”小于“ M ”,“ L ”大于“ N ”,且其中“ K ”和“ L ”为整数。此外,该组件包括靠近互连结构设置的再分布层,其中再分布层用于使互连结构连接于转换器阵列中的一个或多个元件。

[0010] 按照本技术的又一个方面,提供了一种形成转换器组件的方法。该方法包括提供一种转换器阵列,具有以彼此隔开的关系排列的一个或多个转换器元件。另外,该方法包括通过以彼此隔开的关系设置多个互连层形成互连结构,其中该多个互连层中的每一个包括位于其上的多个导电轨迹,且其中位于该多个互连层中的每一个上的多个导电轨迹的数目与互连结构中的互连层的数目成反比。该方法还包括在互连结构和转换器阵列之间设置再分布层,使转换器阵列耦合到互连结构。此外,该方法包括通过再分布层将互连结构耦合到转换器阵列。

[0011] 按照本技术进一步的方面,提供了一种系统。该系统包括配置用于获取图像数据的采集子系统,其中采集子系统包括用于成像感兴趣区的探针,其中该探针包括至少一个转换器组件,且其中该至少一个转换器组件包括转换器阵列,转换器阵列包括以“ $N \times M$ ”栅格排列的一个或多个转换器元件,其中 N 和 M 为整数,该系统还包括互连结构,互连结构靠近转换器阵列设置并包括以彼此隔开的关系设置的“ K ”个互连层,其中“ K ”个互连层中的每一个包括位于其上的“ L ”个导电轨迹,其中“ K ”小于“ M ”,“ L ”大于“ N ”,且其中“ K ”和“ L ”为整数,该系统还包括靠近互连结构设置的再分布层,其中再分布层用于使互连结构耦合到转换器阵列上的一个或多个元件。此外,该系统包括可操作地与采集子系统相关的处理子系统,用于处理通过采集子系统获取的图像数据。

附图说明

[0012] 当参照附图阅读以下的详细描述时,本发明的这些和其它特征、方面和优点将得以更好的理解,其中在全部附图中相同的符号表示相同的部件,其中:

[0013] 图 1 是按照本技术的某些方面,成像系统的方框图;

[0014] 图 2 是按照本技术的某些方面,在图 1 所示的系统中使用的转换器组件的立体图;

[0015] 图 3 是沿剖面线 3-3 的图 2 的互连结构的剖视图;

[0016] 图 4 是按照本技术的某些方面,再分布层的示范性实施例的顶视图;

[0017] 图 5 是沿剖面线 5-5 的图 4 的再分布层的剖面图;

[0018] 图 6 是按照本技术的某些方面,具有再分布层的转换器组件的示范性实施例的图;

[0019] 图 7 是按照本技术的某些方面,具有再分布层的转换器组件的替换示范性实施例的图;

[0020] 图 8 是按照本技术的某些方面,具有再分布层的转换器组件的又一个示范性实施

例的图；

[0021] 图 9 是按照本技术的某些方面,描述将转换器阵列上的转换器元件通过再分布层与互连结构互连的步骤的流程图。

具体实施方式

[0022] 如下面所详细描述,提供了一种具有降低的互连复杂性的转换器组件和制造该转换器组件的方法。期望发展一种转换器组件,有利地降低转换器组件中的互连结构的互连层数目。而且,期望发展一种简单且具有成本效率的制造转换器组件的方法,降低互连的复杂性。这里所讨论的技术解决了某些或所有这些问题。

[0023] 图 1 是超声系统 10 的实施例的方框图。应该注意到该图用于示意目的,没有按比例绘出。还应该注意到,尽管在超声成像系统的内容中描述了所述的实施例,其它类型的成像系统例如磁共振成像 (MRI) 系统、X 射线成像系统、核成像系统、正电子发射断层 (PET) 系统或其结合也可结合本技术被考虑。

[0024] 超声系统 10 包括采集子系统 12 和处理子系统 14。采集子系统 12 包括转换器组件 18、发送 / 接收开关电路 20、发送器 22、接收器 24 以及波束生成器 26。在某些实施例中,转换器组件 18 包括彼此隔开的关系设置的多个转换器元件 (未示出),以形成转换器阵列,例如二维转换器阵列。此外,转换器组件 18 包括互连结构 (未示出),配置为便于可操作地将转换器阵列耦合到外部装置 (未示出),例如但不限于电缆组件或相关电子设备。在所述实施例中,互连结构用于将转换器阵列耦合到 T/R 开关电路 20。

[0025] 处理子系统 14 包括控制处理器 28、解调器 30、成像模式处理器 32、扫描转换器 34 以及显示处理器 36。显示处理器 36 进一步与用于显示图像的显示监视器 38 耦合。用户接口 40 与控制处理器 28 和显示监视器 38 相互作用。控制处理器 28 还耦合到远程连接子系统 42,远程连接子系统 42 包括网络服务器 44 和远程连接接口 46。处理子系统 14 进一步与用于接收超声图像数据的数据存储库 48 耦合。数据存储库 48 与成像工作站 50 相互作用。

[0026] 上述部件可以是专用硬件元件,例如具有数字信号处理器的电路板,或者是在通用计算机或处理器例如商用现货供应个人计算机 (PC) 上运行的软件。各种部件按照本发明的各种实施例组合或分离。这样,本领域技术人员可以理解超声系统 10 通过实例被提供,且本技术绝对不受特定系统结构的限制。

[0027] 在采集子系统 12 中,转换器阵列 18 与患者或受检者 16 接触。转换器阵列耦合到发送 / 接收 (T/R) 开关电路 20。而且,T/R 开关电路 20 与发送器 22 的输出和接收器 24 的输入可操作地相关联。接收器 24 的输出是波束生成器 26 的输入。此外,波束生成器 26 进一步耦合到发送器 22 的输入和解调器 30 的输入。波束生成器 26 还可操作地连接于控制处理器 28,如图 1 所示。

[0028] 在处理子系统 14 中,解调器 30 的输出可操作地与成像模式处理器 32 的输入相关联。此外,控制处理器 28 与成像模式处理器 32、扫描转换器 34、显示处理器 36 接口。成像模式处理器 32 的输出耦合到扫描转换器 34 的输入。而且,扫描转换器 34 的输出可操作地耦合到显示处理器 36 的输入。显示处理器 36 的输出耦合到监视器 38。

[0029] 超声系统 10 将超声能量发送至受检者 16 并从受检者 16 接收、处理反向散射的超

声信号,以产生并显示图像。为了生成发送的超声能量束,控制处理器 28 向波束生成器 26 发送命令数据,以生成发送参数,以便以期望的转向角建立源自转换器阵列 18 表面的某个点的期望形状的波束。该发送参数从波束生成器 26 发送至发送器 22。发送器 22 使用发送参数,以适当地编码发送信号,该发送信号通过 T/R 开关电路 20 发送至转换器阵列 18。发送信号相互之间在某个电平和相位处被设定,并应用于转换器阵列 18 的各个转换器元件。发送信号激发转换器元件发射具有相同相位和电平关系的超声波。结果,当转换器阵列 18 利用例如超声凝胶 (gel) 在声学上耦合于受检者 16 时,发送的超声能量束沿着扫描线在受检者 16 中形成。该过程是公知的电子扫描。

[0030] 在一个实施例中,转换器阵列 18 为双路转换器。当超声波发送至受检者 16 时,超声波从受检者 16 的组织 and 血样反向散射。转换器阵列 18 根据返回组织的距离和在返回处相对于转换器阵列 18 表面的角度,在不同时间接收反向散射波。转换器元件将来自反向散射波的超声能量转换为电信号。

[0031] 然后电信号路由通过 T/R 开关电路 20 到达接收器 24。接收器 24 将接收的信号放大并数字化,并提供其它功能,例如增益补偿。对应于在不同时间被每个转换器元件接收的反向散射波的数字化接收信号保存反向散射波的幅度和相位信息。

[0032] 数字化信号被发送至波束生成器 26。控制处理器 28 将命令数据发送至波束生成器 26。波束生成器 26 使用命令数据形成接收束,该接收束源自转换器阵列 18 表面上的点,在典型对应于该点的转向角处和沿扫描线发送的前一超声束的转向角处进行。波束生成器 26 根据来自控制处理器 28 的命令数据的指令,通过执行时间延迟和聚焦,对适当的接收信号进行操作,从而在受检者 16 中对应于沿扫描线的采样量产生接收束信号。来自各种不同转换器元件的接收信号的相位、幅度和时序信息用于产生接收束信号。

[0033] 接收束信号被发送至处理子系统 14。解调器 30 解调接收束信号,以产生对应于沿扫描线的采样量的成对的 I 和 Q 解调数据值。解调通过将接收束信号的相位和幅度与参考频率比较而实现。I 和 Q 解调数据值保存接收信号的相位和幅度信息。

[0034] 解调数据被传输至成像模式处理器 32。成像模式处理器 32 利用参数估算技术以扫描序列格式从解调数据产生成像参数值。成像参数包括对应于不同可能的成像模式例如 B- 模式、色彩变化率 (velocity) 模式、光谱多普勒模式和组织变化率成像模式的参数。成像参数值被传送至扫描转换器 34。扫描转换器 34 通过执行从扫描序列格式到显示格式的变换来处理参数数据。该变换包括对参数数据执行内插操作,从而以显示格式产生显示像素数据。

[0035] 扫描转换像素数据被发送至显示处理器 36,以执行扫描转换像素数据的任意的最终空间或时间过滤,从而向扫描转换像素数据提供灰度或色彩,并将数字像素数据转换为模拟数据,在监视器 38 上显示。用户接口 40 耦合于控制处理器 28,从而基于监视器 38 上显示的数据,使用户与超声系统 10 接口。

[0036] 应该注意到,在某实施例中,转换器组件 18 位于探针中。该探针包括例如成像导管。

[0037] 现在参照图 2,表示了用于图 1 所示的系统 10 的转换器组件 52 的立体侧视图。典型地,转换器组件 52,例如声学转换器组件,如图 2 所示,包括一个或多个转换器元件 (未示出),一个或多个匹配层 (未示出) 和透镜 (未示出)。转换器元件以彼此隔开的关系排

列,例如但不限于位于层上的转换器元件阵列,其中每个转换器元件包括转换器正面 54 和转换器后面(未示出)。如本领域技术人员所知,转换器元件可利用材料例如但不限于锆钛酸铅(PZT)、聚二氟乙烯(PVDF)或复合PZT来制造。转换器组件 52 还包括一个或多个匹配层,与转换器元件阵列的正面 54 相邻,其中每个匹配层包括匹配层正面和匹配层后面。匹配层使可存在于高阻抗转换器元件和低阻抗受检者 16 之间的阻抗差的匹配(见图 1)。透镜与匹配层正面相邻,并提供受检者 16 和匹配层之间的界面。

[0038] 此外,转换器组件 52 包括后部结构 56,具有正面和后面,可利用具有高声学损失的合适的声学阻尼材料制造。后部结构 56 在声学上耦合于转换器组件阵列的后面,其中后部结构 56 使源自转换器元件阵列的后面的声学能量衰减。此外,后部结构 56 具有典型互连结构 58,其中互连结构 58 包括多个互连层。在目前预期的结构中,互连结构 58 包括在 Y 方向 66 上堆叠的多个互连层 60。此外,多个导电轨迹 62 位于该多个互连层 60 的每一个上。参考标号 64 和 68 分别代表 X 方向和 Z 方向。应该注意到术语互连结构和互连组件可替换使用。

[0039] 如上所述,期望增强转换器组件 52 的成像性能,同时减少互连层 60 的数目。更特别地,期望发展转换器组件,以有利地减少转换器组件中的互连层数目。因此,在目前预期的结构中,转换器组件包括典型的互连结构,具有减少的互连层数目和典型的再分布层。下面将更详细地描述具有互连结构和再分布层的示例的转换器组件。

[0040] 此外,转换器组件 52 还包括电屏蔽(未示出),使转换器元件与外部环境隔离。电屏蔽包括金属箔,其中金属箔利用金属例如但不限于铜、铝、黄铜或金来制造。

[0041] 参照图 3,表示了图 2 的互连结构 58 的剖面图 70。根据本技术的某些方面,表示了示例的互连组件 70,其有利地减少了转换器组件中的互连层数目。

[0042] 如前面所指出,多个转换器元件以彼此隔开的关系排列形成转换器阵列。例如,多个转换器元件按行和列排列,形成二维转换器阵列。可以注意到,该多个转换器元件以彼此隔开的关系排列形成具有预定形状的转换器阵列。在某些实施例中,预定形状的转换器阵列包括正方形、矩形、圆形、菱形、三角形、六边形、八边形或其组合。

[0043] 另外,应理解,多个转换器元件中的每一个具有各自的连接元件,该连接元件直接位于相应转换器元件下方。连接元件用于使转换器元件可操作地耦合于互连结构。而且,应该注意到,第一方向上的连接元件之间的间隔由在转换器阵列中按行设置的多个转换器元件中的每一个之间的间隔确定,而第二方向上的连接元件之间的间隔由在转换器阵列中按列设置的多个转换器元件中的每一个之间的间隔确定。在某些实施例中,第一方向为 X 方向 64,第二方向为 Y 方向 66。

[0044] 另外,转换器阵列上的转换器元件可耦合于互连结构,形成转换器组件。如前面所述,多个互连层以彼此隔开的关系设置,形成互连结构 70。在一个实施例中,多个互连层 60 在 Y 方向 66 上堆叠,形成互连结构 70。多个互连层 60 中的每一个包括在其上形成图案的多个导电轨迹 62,其中导电轨迹 62 用于使与转换器元件相关联的连接元件与外部装置例如电缆组件或读出电子设备相耦合。

[0045] 此外,在互连结构 70 中,应该注意到,互连层 60 上的多个导电轨迹 62 中的每一个之间的间隔用于与第一方向上按行设置的转换器元件中的每一个之间的间隔相匹配。类似地,互连结构 70 中的多个互连层 60 中的每一个之间的间隔用于与第二方向上按列设置的

转换器元件之间的间隔相匹配。结果,互连层 60 的期望数目取决于第二方向上的转换器元件的数目,从而导致使用非常大量的互连层 60,导致互连的复杂性增大且不具有成本效率。

[0046] 前面考虑的解决方法具有组合的多层柔性互连电路,其引导平行于转换器元件平面的多重柔性层上的导体,使多个转换器元件耦合于外部装置,例如电缆组件。不幸的是,这些互连电路昂贵且不能有效利用导管内的空间。此外,由于直接位于转换器元件下方且在声学上不适用的互连电路的存在,利用这种方法制造的转换器的声学性能会受损。

[0047] 根据本技术的某些方面,提供了典型的互连组件 70,其有利地防止了前面考虑的解决方法的缺点。应该注意到,互连结构 70 中的互连层 60 的数目以及相应的多个互连层 60 中的每一个上的导电轨迹 62 的数目由转换器阵列中的转换器元件的数目来确定。特别地,多个互连层 60 中的每一个上的导电轨迹 62 的数目取决于沿转换器阵列的行在第一方向上设置的转换器元件的数目。类似地,互连结构 70 中的互连层 60 的数目取决于沿转换器阵列的列在第二方向上设置的转换器元件的数目。

[0048] 结果,位于多个互连层 60 的每一个上的多个导电轨迹 62 的数目与互连结构 70 中的互连层 60 的数目成反比。按照本技术的示例方面,位于多个互连层 60 的每一个上的导电轨迹 62 的数目可被显著增大,从而增大了第一方向上的导电轨迹 62 的密度,同时互连层 60 的数目减小,互连层 60 的数目使多个转换器元件可操作地耦合于例如电缆组件。通过实施上述互连结构 70,通过使用数量减少的互连层 60,转换器阵列和互连结构 70 之间期望的耦合可有利地实现,从而导致互连的复杂性和成本减小。

[0049] 通过下面的描述可以更好地理解典型的互连结构 70。通过实例,二维转换器阵列包括位于 $N \times M$ 矩形栅格中的多个转换器元件。应该注意到, N 为整数,代表位于第一方向上的转换器阵列中的转换器元件的数目。类似地, M 为整数,代表位于第二方向上的转换器阵列中的转换器元件的数目。结果,产生二维阵列中的 $N \times M$ 转换器元件。在一个实施例中,第一方向为 X 方向 64,第二方向为 Y 方向 66。应该注意到,转换器阵列还可以呈圆形、三角形、六边形、八边形或其组合,如前面所述。

[0050] 因此,需要一种互连结构,能够便于可操作地耦合转换器阵列中的 $N \times M$ 转换器元件,同时有利地减小互连结构中的互连层的数目。换言之,期望发展一种具有 $N \times M$ 导电轨迹的互连结构,使转换器阵列上的 $N \times M$ 转换器元件耦合于例如电缆组件。继续参照图 3,多个互连层 60 中的每一个上的导电轨迹 62 的数目由第一方向上的转换器元件的数目 N 确定,如前所述。此外,互连结构 70 中的互连层 60 的数目取决于第二方向上的转换器元件的数目 M 。但是,期望减小互连结构 70 中的互连层 60 的数目,以使互连复杂性和成本减小。

[0051] 按照本技术的某些方面,多个互连层 60 中的每一个上的导电轨迹的数目增大,同时减小互连结构 70 中的互连层 60 的数目,其中互连层 60 用于使转换器元件耦合于外部装置,例如电缆组件或读出电子设备。在某些实施例中,互连结构 70 包括以彼此隔开的关系设置的 K 个互连层 60。此外, K 个互连层 60 的每一个包括位于其上的 L 个导电轨迹 62。应该注意到, K 和 L 为整数。如前所述, N 和 M 代表分别沿第一方向和第二方向排列的转换器阵列中的转换器元件的数目。按照本技术的典型方面, K 较小于 M , L 较大于 N 。

[0052] 因此,在某些实施例中,多个互连层 60 中的每一个上的导电轨迹 62 的密度以因子 F 增加。换言之,多个互连层 60 中的每一个上的导电轨迹 62 的数目增大导致多个互连层 60 中的每一个上的 $N \times F$ 导电轨迹。应该注意到, F 典型地为整数。随着多个互连层 60 中的

每一个上的导电轨迹 62 的密度的增大,从而互连结构 70 中的互连层 60 的数目以因子 F 减小,从而产生互连结构 70 中的 M/F 互连层。因此,互连结构 70 中的导电轨迹 62 的总数保持不变,如下面公式所示:

$$[0053] \quad (Nx F) x \left(\frac{M}{F} \right) = Nx M \quad (1)$$

[0054] 结果,第一方向上的多个互连层 60 中的每一个上的导电轨迹 62 中的每一个之间的间隔“A”72 以因子 F 减小,而第二方向上的导电轨迹 62 中的每一个之间的间隔“B”74 以因子 F 增加。但是,由于多个互连层 60 中的每一个上的导电轨迹 62 的密度以因子 F 增大,互连结构 70 中的互连层 60 的数目以因子 F 减小,互连结构 70 的连接图案被改变。如这里所使用,术语“连接图案”用于描述互连结构 70 中的多个导电轨迹 62 的排列。换言之,示例互连结构 70 的连接图案不再与转换器阵列的连接图案相匹配。因此期望使用中间装置,使具有数目减小的互连层 62 的互连结构 70 的修改连接图案可操作地和转换器阵列的连接图案耦合。

[0055] 图 4 表示再分布层的示范性实施例 76。按照本技术的某些方面,提供了示例的再分布层。再分布层 76 用于使互连结构例如具有数目减小的互连层的互连结构 70 (见图 3) 的修改连接图案可操作地耦合于转换器阵列的连接图案。此外,再分布层 76 具有顶侧和底侧。

[0056] 在图 4 中,表示了再分布层底侧的顶视图。在一个实施例中,再分布层 76 包括基板层 78。基板层 78 包括聚酯或聚酰亚胺。在某些实施例中,例如,聚酯可包括聚脂薄膜,聚酰亚胺可包括 kapton。此外,多个连接垫 82 位于基板层 78 的顶侧上。位于基板层 78 的顶侧上的多个连接垫 82 以期望的图案设置,以便连接垫 82 的图案与转换器阵列上的转换器元件的连接图案相匹配。换言之,多个连接垫 82 中的每一个之间的间隔 88 用于匹配转换器阵列上的多个转换器元件中的每一个之间的间隔。而且,如图 4 所示,再分布层 76 包括位于基板层 78 底侧上的多个连接元件 80。连接元件 80 被设置,以便多个连接元件 80 中的每一个具有位于其上的相应的连接垫 82。此外,多个连接元件 80 中的每一个用于使相应连接垫 82 可操作地连接于相应转换器元件。

[0057] 再分布层 76 包括在基板层 78 底侧上形成图案的多个耦合元件 80。这些耦合元件 80 以期望的图案排列,以便耦合元件 80 的图案匹配互连结构的连接图案。换言之,位于基板层 78 底侧上的耦合元件 80 中的每一个之间的间隔被设置,以匹配互连结构中的互连层上的导电轨迹中的每一个之间的间隔。此外,耦合元件中的每一个具有位于其上的相应的连接垫(未示出)。此外,通路以参考标号 84 表示。通路 84 用于使再分布层 76 的顶侧和底侧电耦合。图 5 表示沿剖面线 5-5 的图 4 的再分布层 76 的剖面侧视图 92。

[0058] 通过实施如上所述的再分布层,便于耦合转换器阵列中的转换器元件的互连结构中期望的互连层数目可有利地减小。例如,如图 4 所示,耦合元件 80 在基板层 78 的底侧上形成图案,以便该排列使具有三个转换器元件的转换器阵列的两个相邻行均耦合于单个的互连层。

[0059] 现在参照图 6,表示了具有再分布层的转换器组件的一部分的示范性实施例 94。在当前考虑的结构中,转换器组件 94 被表示为包括互连层 96 和转换器多个转换器元件连接与转换器元件相关联的结构。应该注意到,互连层 96 包括位于其上的密度增大的导电轨

迹 98。转换器组件 94 还包括具有位于再分布层底侧上的第一组耦合元件 104 和第二组连接元件 106 的示例的再分布层。如前所述,耦合元件 104、106 用于使导电轨迹 98 耦合于转换器阵列上的转换器元件。

[0060] 在所述实施例中,互连层 96 包括具有第一侧面和第二侧面的柔性互连层。此外,互连层 96 包括位于第一侧面上的多个导电轨迹 98。如前所述,单侧互连层 96 包括位于其上的较高密度的导电轨迹 98,有利地便于减小互连组件中的期望的互连层数目。而且,参考标号 100 代表位于二维转换器阵列的一行上,例如第一行上的多个转换器元件。此外,参考标号 102 代表位于转换器阵列的第二行上的多个转换器元件,其中例如第二行与第一行相邻。此外,在某些实施例中,互连层 96 位于转换器元件 100、102 的第一行和第二行之间,如图 6 所示。

[0061] 如图 6 所示,第一组耦合元件 104 用于使设置在单侧互连层 96 上的多个导电轨迹 98 可操作地耦合于转换器设置在转换器阵列第一行上的多个转换器元件 100。以类似的方式,第二组耦合元件 106 用于使设置在单侧互连层 96 上的多个导电轨迹 98 可操作地耦合于设置在转换器阵列第二行上的多个转换器元件 106。此外,参考标号 108 代表通路,该通路用于电耦合再分布层的顶侧和底侧。再分布层上的耦合元件 104、106 用于将多个转换器元件 100、102 中的每一个可操作地耦合于互连层 96 上的相应导电轨迹 98。

[0062] 结果,位于再分布层上的耦合元件 104、106 有利地用于将具有增大密度的导电轨迹 98 的互连层 96 可操作地耦合于设置在转换器组件的相邻行上的多个转换器元件,从而导致使用互连组件中数目减小的互连层。在所述实施例中,示例的再分布层用于使单个的互连层 96 耦合于转换器阵列上的两行中的转换器元件。通过实施如上所述的再分布层,转换器组件 94 中的互连可通过数目减小的互连层 96 实现,其中互连层 96 中的每一个在其上具有增大密度的导电轨迹 98。换言之,在所述转换器组件 94 的实施例中,互连层 96 的期望数目以 2 为因子减小,期望数目的互连层 96 使转换器元件 100、102 耦合于互连层 96 上的相应导电轨迹 98。此外,再分布层上的信号路径无须任何信号交叉即可实现。

[0063] 图 7 表示具有再分布层的转换器组件的一部分的替换示范性实施例 110。如图 6 所示,所示的转换器组件 110 的实施例被表示为包括互连层 112,互连层 112 具有位于互连层 112 底侧上的多个导电轨迹 114。此外,转换器组件 110 包括多个转换器元件和与转换器元件相关联的连接结构。转换器组件 112 还包括具有位于再分布层顶侧的第一组耦合元件 120 和位于再分布层底侧的第二组连接元件 122 的示例再分布层。

[0064] 而且,如图 6 所示,参考标号 116 代表位于二维转换器阵列的第一行上的多个转换器元件。此外,参考标号 118 代表位于二维转换器阵列的第二行上的多个转换器元件,其中例如第二行与第一行相邻设置。在一个实施例中,互连层 112 位于第一行和第二行转换器元件 116、118 之间,如图 7 所示。

[0065] 此外,如图 7 所示,位于再分布层顶侧的第一组耦合元件 120 用于可操作地将位于单个互连层 112 上的多个导电轨迹 114 耦合于位于转换器阵列的第一行上的多个转换器元件 116。以类似方式,位于再分布层底侧上的第二组耦合元件 122 用于可操作地将位于单个互连层 112 上的导电轨迹 114 耦合于位于转换器阵列的第二行上的多个转换器元件 118。此外,参考标号 124 代表使再分布层的顶侧和底侧电耦合的通路。再分布层上的耦合元件 120、122 用于可操作地将多个转换器元件 116、118 中的每一个耦合于互连层 112 上的各个

导电轨迹 114。此外,参考标号 126 代表位于再分布层底侧上的电线 (flex) 连接垫。电线连接垫 126 用于将耦合元件 104 (见图 6) 和转换器元件 100 (见图 6) 耦合于互连层 112 上的相应轨迹 114。如图 6 所示,在转换器组件 110 的示范性实施例中,期望数目的互连层使转换器元件耦合于互连层上的相应导电轨迹,互连层的期望数目有利地以 2 为因子减小。

[0066] 现在参照图 8,表示了转换器组件的示范性实施例 128,其中再分布层用于使单个的互连层 130 耦合于设置在转换器阵列的三行上的转换器元件。如前所述,互连层 130 包括位于底侧上的增大密度的导电轨迹 132。参考标号 134 代表位于转换器阵列的第一行上的多个转换器元件,参考标号 136 代表位于转换器阵列的第二行上的多个转换器元件。类似地,参考标号 138 代表位于转换器阵列的第三行上的多个转换器元件。在一个示范性实施例中,转换器元件的第一行、第二行和第三行彼此相邻设置。

[0067] 而且,再分布层包括位于其上的耦合元件的第一组 140、第二组 142 和第三组 144。在目前考虑的结构中,耦合元件 140 的第一组 140、第二组 142 和第三组 144 位于再分布层的底侧上。此外,在所述实施例中,耦合元件 140 的第一组用于使设置在转换器阵列的第一行上的转换器元件 134 中的每一个可操作地耦合于互连层 130 上的相应导电轨迹 132。类似地,设置在转换器阵列的第二行上的转换器元件 136 中的每一个通过耦合元件 142 的第二组可操作地耦合于相应的导电轨迹 132。以类似方式,耦合元件 144 的第三组用于使设置在第三行上的转换器元件 138 可操作地耦合于相应的导电轨迹 132。再分布层上的耦合元件 140、142、144 用于将多个转换器元件 134、136、138 中的每一个可操作地耦合于互连层 130 上的相应导电轨迹 132。参考标号 146 代表通路,该通路用于使再分布层的顶侧和底侧可操作地耦合。通过实施图 8 所示的转换器组件,单个的互连层 130 用于耦合位于转换器阵列的三个相邻行上的多个转换器元件。结果,在所述示范性实施例中,互连结构中的互连层的期望数目有利地以 3 为因子减小。

[0068] 实施如上所述的再分布层有利地允许互连结构重构。换言之,通过使多个互连层中的每一个的导电轨迹的密度增大,再分布层的使用使互连结构中互连层的数目减小,从而使用于例如使转换器元件耦合于电缆组件所需的互连层的数目减小。

[0069] 如上所述,位于再分布层顶侧和底侧的多个耦合元件用于将位于相邻行的转换器元件可操作地耦合于单个互连层上的相应导电轨迹。但是,再分布层中耦合元件的这种排列会导致再分布层的厚度不均匀。再分布层这种不均匀的厚度会在转换器组件的最终组件中减少触点粘结。按照本技术的某些方面,触点粘结可通过在再分布层中引入的一个或多个虚拟耦合元件得以改善。这些虚拟耦合元件有利地便于产生具有均匀厚度的再分布层。应该注意到,这些虚拟耦合元件不产生转换器元件和互连结构之间的电连接。

[0070] 还应该注意到,尽管具有图 6-8 所示的再分布层的转换器组件的实施例描述了转换器组件的实施例,其中互连层数目以 2 或 3 为因子减小,应理解,按照本技术的某些方面可以预想到互连层数目以其它值为因子减小。

[0071] 按照本发明的某些方面,在转换器组件的某些实施例中,再分布层可在互连结构上直接形成图案。另一选择是,在某些其它实施例中,再分布层可在转换器阵列上直接形成图案。

[0072] 图 9 是形成具有再分布层的转换器组件的示例逻辑 148 的流程图。按照本技术的典型方面,提供了形成具有再分布层转换器组件的方法。该方法从步骤 150 开始,其中多个

转换器元件以彼此隔开的关系排列,形成转换器阵列。例如,多个转换器元件按行和列排列,形成二维阵列。

[0073] 在步骤 152,形成示例的互连结构,该互连结构用于使转换器阵列的多个转换器元件耦合于外部装置,例如电缆组件。该互连结构通过以彼此隔开的关系设置多个互连层形成。在一个实施例中,堆叠多个互连层,以形成互连结构。如前所述,位于多个互连层的每一个上的多个导电轨迹的数目与互连结构中互连层的数目成反比。换言之,位于多个互连层的每一个上的导电轨迹的密度显著增大。结果,使多个转换器元件可操作地耦合于例如电缆组件的互连层的数目因此而减小转换器。

[0074] 如前所述,由于多个互连层中的每一个上的导电轨迹的增大密度和互连结构中的互连层数目的减小,互连结构的连接图案不再与转换器阵列的连接图案相匹配。因此,在步骤 154,用于使具有减小数目的互连层的互连结构的连接图案可操作地与转换器阵列的连接图案耦合的示例的再分布层可靠近互连结构设置。在一个实施例中,再分布层包括具有顶侧和底侧的基板层。该基板层包括聚酯或聚酰亚胺。在某些实施例中,例如,聚酯包括聚脂薄膜,聚酰亚胺包括 kapton。此外,多个耦合元件位于再分布层的顶侧或底侧上。位于再分布层底侧上的多个耦合元件以期望的图案排列在基板层上,以便耦合元件的图案与互连结构的连接图案相匹配。以类似方式,位于基板顶侧的耦合元件的图案与转换器阵列上的转换器元件的连接图案相匹配。

[0075] 接下来,在步骤 156 中,多个转换器元件通过再分布层上的耦合元件可操作地耦合于互连结构中的互连层中的每一个上的导电轨迹,形成示例的转换器组件。

[0076] 包括具有数目减小的互连层和再分布层的互连结构的转换器组件的不同实施例,和产生转换器组件的不同实施例的方法有利地使转换器组件的互连层的数目减小,从而使互连结构的复杂性降低。这种互连层数目的减小有利地导致低生产成本。此外,使用再分布层使转换器阵列耦合于互连结构,使得互连层的数目减小,从而极大地降低与组装转换器组件相关的复杂性。此外,上面所述的使用形成转换器组件的技术有助于建立具有成本效率的转换器,以用于成像系统。

[0077] 虽然仅仅本发明的某些特征已经在这里表示并描述,本领域技术人员会对其实施许多修改和变化。因此,可以理解所附的权利要求意图覆盖所有的这种落入本发明的真实精神范围内的修改和变化。

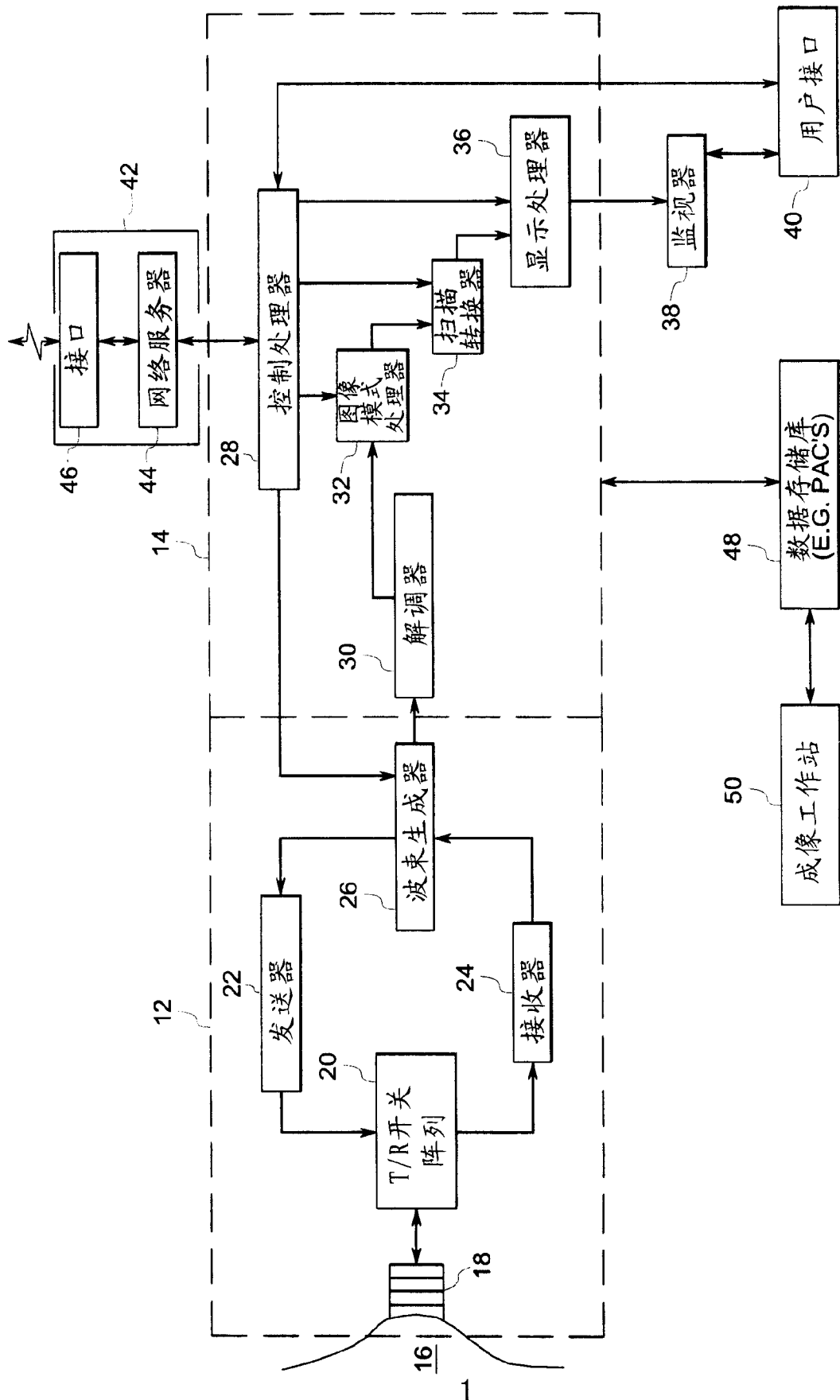


图 1

10

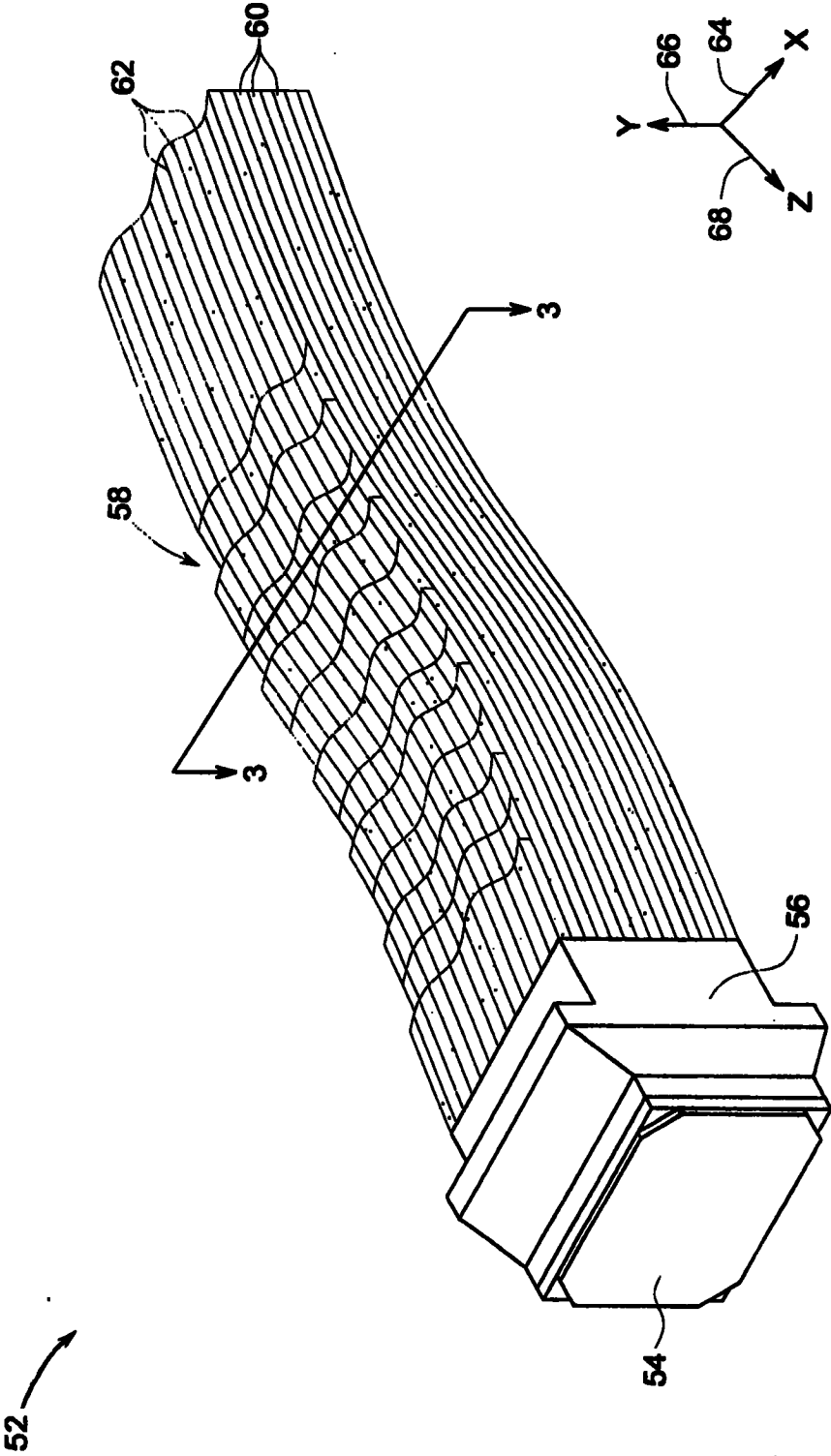


图 2

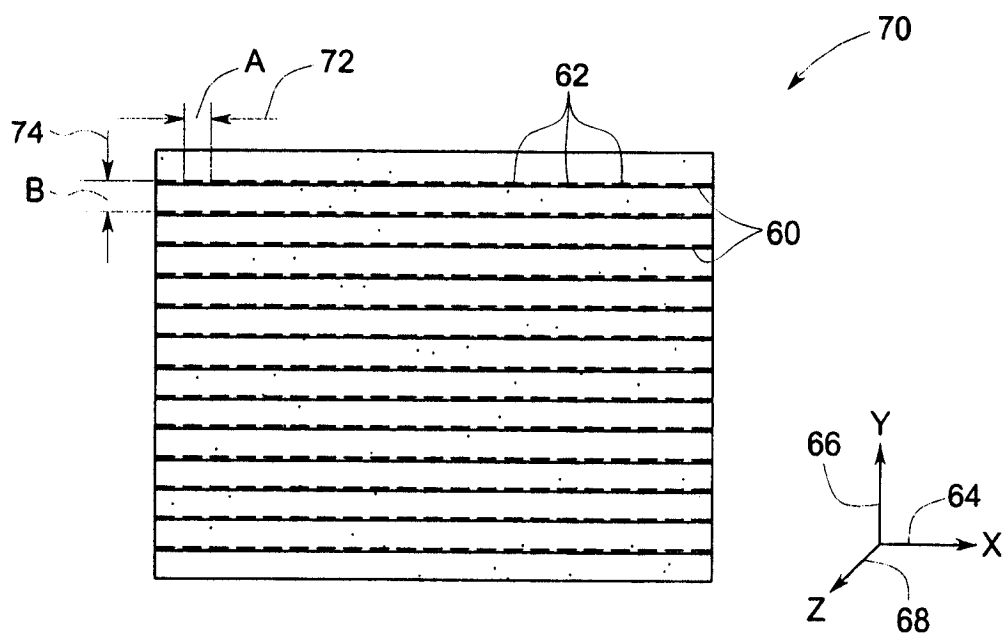


图 3

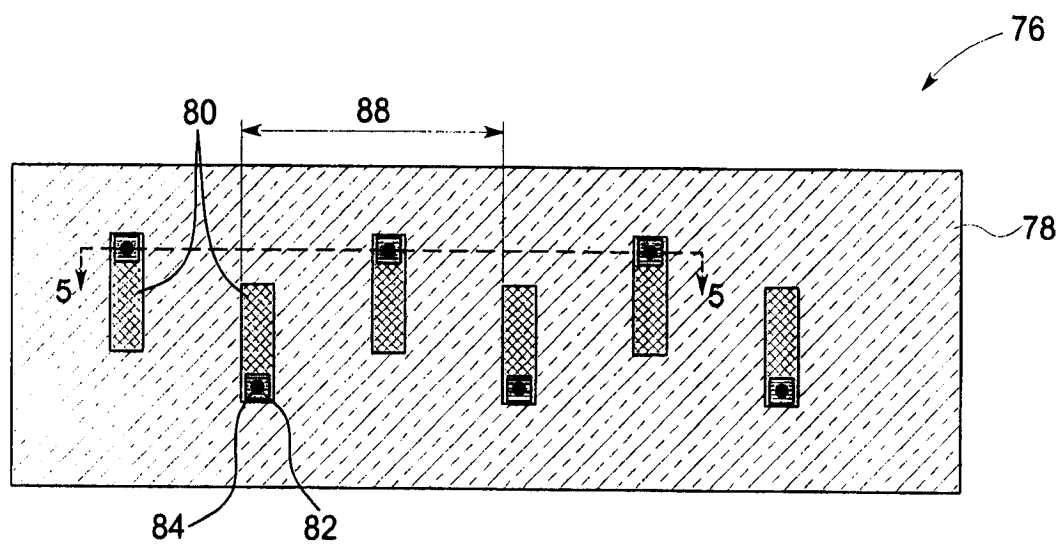


图 4

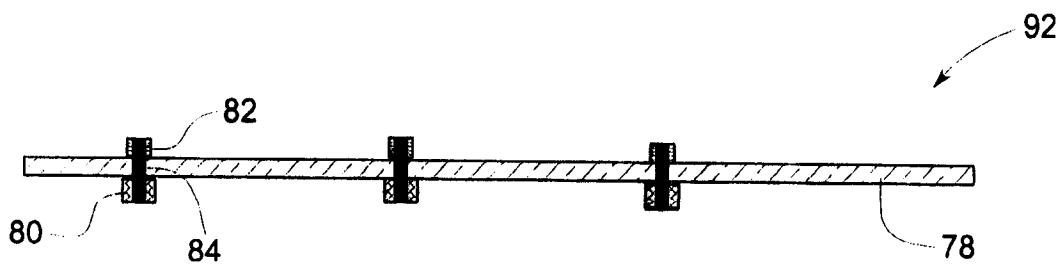


图 5

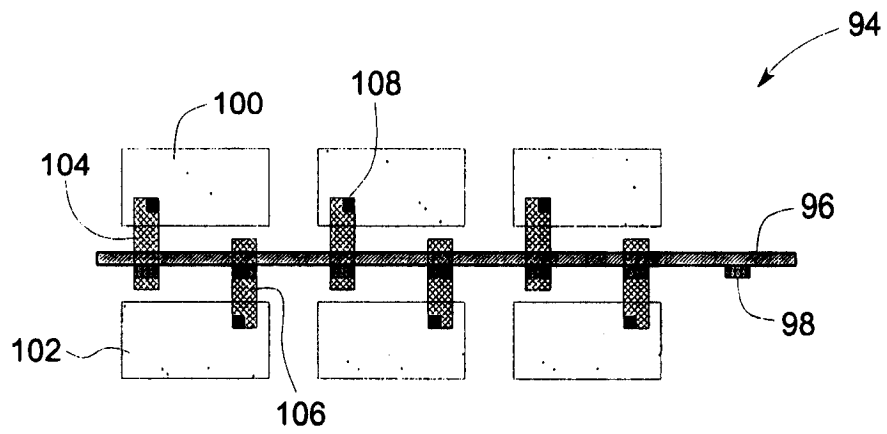


图 6

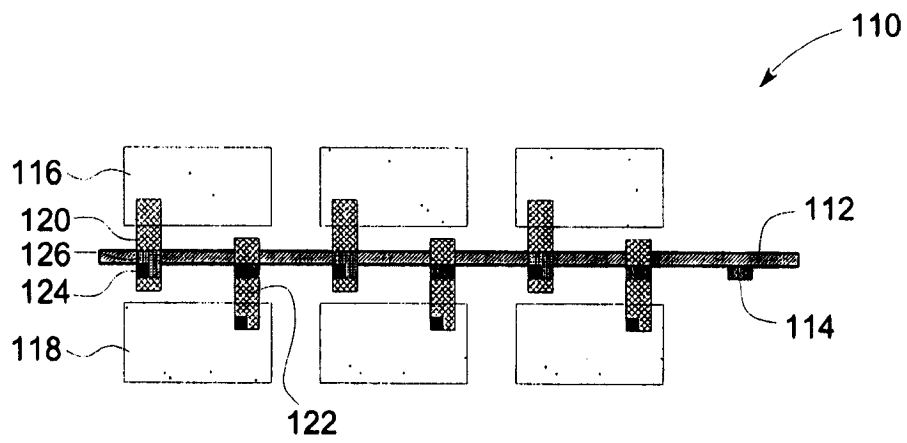


图 7

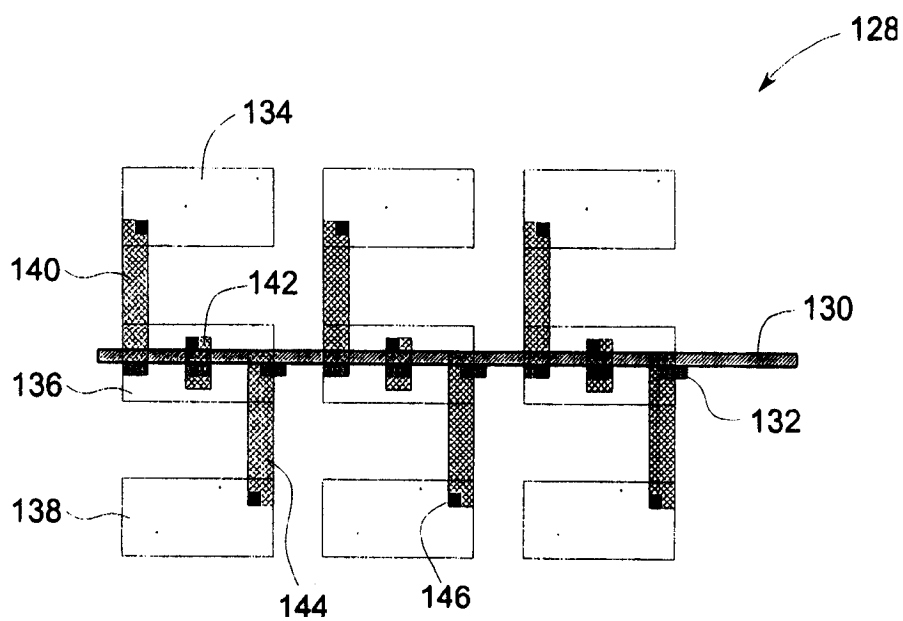


图 8

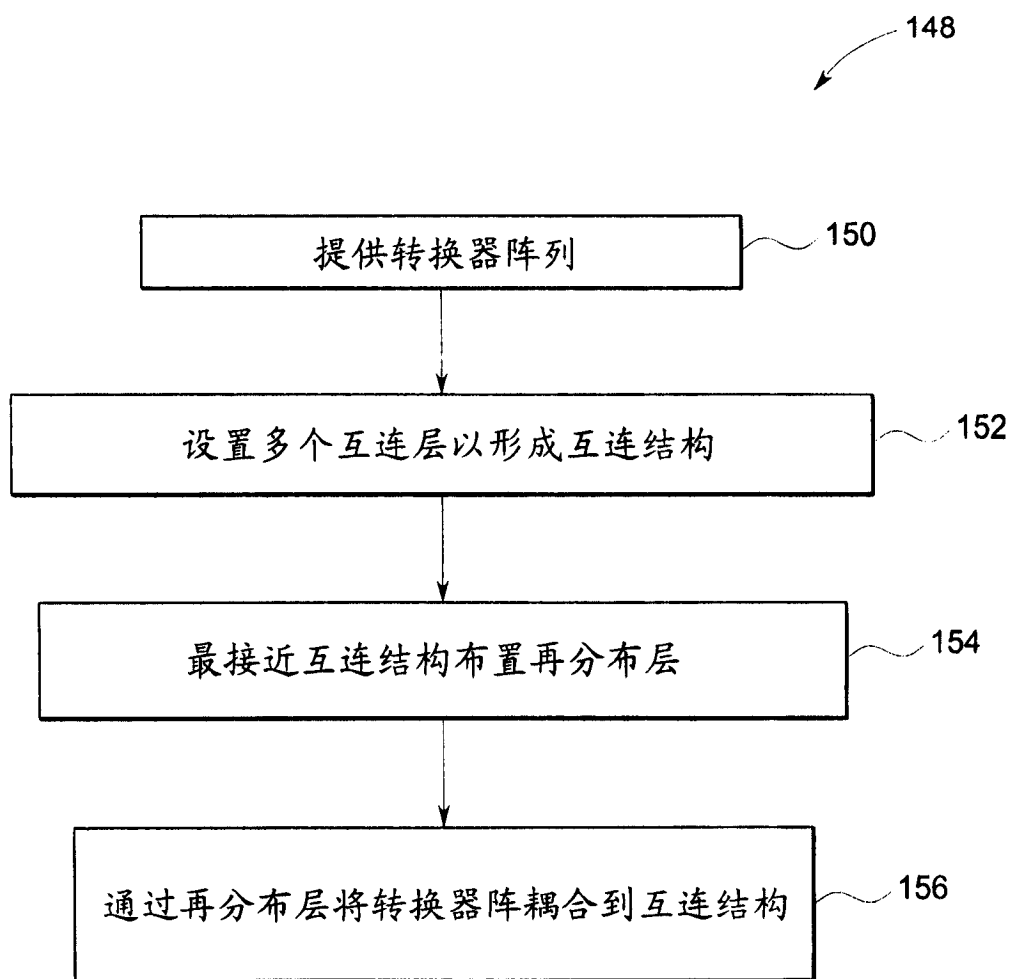


图 9