

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-25688

(P2010-25688A)

(43) 公開日 平成22年2月4日(2010.2.4)

(51) Int.Cl.		F I			テーマコード (参考)
GO 1 N 35/08	(2006.01)	GO 1 N	35/08	A	2 G O 5 8
CO 3 C 27/10	(2006.01)	CO 3 C	27/10	A	4 G O 6 1
GO 1 N 37/00	(2006.01)	GO 1 N	37/00	1 O 1	

審査請求 未請求 請求項の数 6 O L (全 21 頁)

(21) 出願番号	特願2008-185972 (P2008-185972)	(71) 出願人	000002897
(22) 出願日	平成20年7月17日 (2008.7.17)		大日本印刷株式会社
			東京都新宿区市谷加賀町一丁目1番1号
		(74) 代理人	100075812
			弁理士 吉武 賢次
		(74) 代理人	100091982
			弁理士 永井 浩之
		(74) 代理人	100096895
			弁理士 岡田 淳平
		(74) 代理人	100117787
			弁理士 勝沼 宏仁
		(74) 代理人	100141830
			弁理士 村田 卓久

最終頁に続く

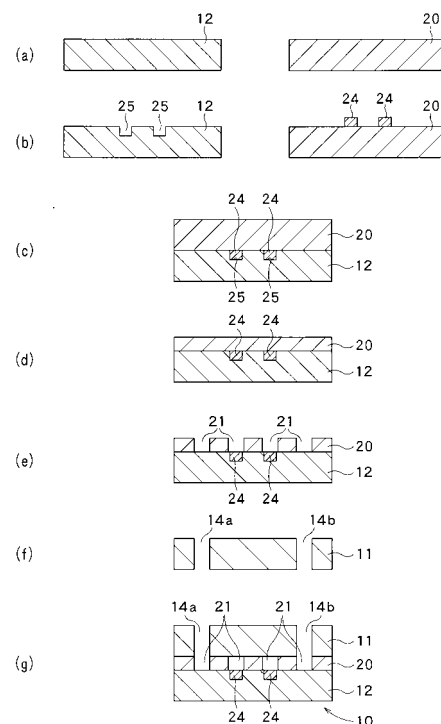
(54) 【発明の名称】 マイクロチップの製造方法

(57) 【要約】

【課題】透過光による観察が可能であるとともに加工不良を抑えることが可能な、電極を有するマイクロチップの製造方法を提供する。

【解決手段】貫通孔用ガラス基材11と、主ガラス基材12と、流路21を含むマイクロチップ10を製造する方法において、まず主ガラス基材12およびシリコン含有基材20を準備し、このうちシリコン含有基材20に電極24を設けるとともに、主ガラス基材12に凹部25を形成する。次に主ガラス基材12にシリコン含有基材20を接合し、シリコン含有基材20に設けられた電極24を主ガラス基材12の凹部25内に収容する。次に主ガラス基材12上のシリコン含有基材20に対して研磨を行って、シリコン含有基材20を所定厚に形成し、シリコン含有基材20にエッチングにより流路21を形成する。その後、シリコン含有基材20に貫通孔用ガラス基材11を接合する。

【選択図】図3



【特許請求の範囲】

【請求項 1】

第 1 ガラス基材と、第 2 ガラス基材と、第 1 ガラス基材および第 2 ガラス基材の間に介在され、流路を含むシリコン含有基材とを含むマイクロチップの製造方法において、

第 1 ガラス基材およびシリコン含有基材を準備する工程と、

シリコン含有基材および第 1 ガラス基材の一方に電極を設けるとともに、他方に前記電極に対応する凹部を形成する工程と、

第 1 ガラス基材にシリコン含有基材を接合して、電極をこの電極に対応する凹部内に収容する工程と、

第 1 ガラス基材上のシリコン含有基材に対して研磨を行って、シリコン含有基材を所定厚に形成する工程と、

所定厚のシリコン含有基材に対してエッチングにより流路を形成する工程と、

流路が形成されたシリコン含有基材に第 2 ガラス基材を接合する工程とを備えたことを特徴とするマイクロチップの製造方法。

10

【請求項 2】

第 1 ガラス基材と、第 2 ガラス基材と、第 1 ガラス基材および第 2 ガラス基材の間に介在され、流路を含むシリコン含有基材とを含むマイクロチップの製造方法において、

第 1 ガラス基材およびシリコン含有基材を準備する工程と、

シリコン含有基材および第 1 ガラス基材の一方に凹部を設けるとともに、当該凹部内に電極を収容する工程と、

20

第 1 ガラス基材にシリコン含有基材を接合する工程と、

第 1 ガラス基材上のシリコン含有基材に対して研磨を行って、シリコン含有基材を所定厚に形成する工程と、

所定厚のシリコン含有基材に対してエッチングにより流路を形成する工程と、

流路が形成されたシリコン含有基材に第 2 ガラス基材を接合する工程とを備えたことを特徴とするマイクロチップの製造方法。

【請求項 3】

第 2 ガラス基材は貫通孔用ガラス基材となっており、流路が形成されたシリコン含有基材に第 2 ガラス基材を接合する工程の前に、第 2 ガラス基材に予めシリコン含有基材の流路に連通する流入孔および流出孔となる貫通孔を設けておくことを特徴とする請求項 1 または 2 記載のマイクロチップの製造方法。

30

【請求項 4】

第 1 ガラス基材は貫通孔用ガラス基材となっており、第 1 ガラス基材にシリコン含有基材を接合する工程の前に、第 1 ガラス基材に予めシリコン含有基材の流路に連通する流入孔および流出孔となる貫通孔を設けておくことを特徴とする請求項 1 または 2 記載のマイクロチップの製造方法。

【請求項 5】

エッチングにより流路を形成する工程の前に、第 1 ガラス基材のうちシリコン含有基材が設けられた面と反対側の面に、少なくとも第 1 ガラス基材に設けられた貫通孔を覆う保護層を形成する工程が設けられ、

40

エッチングにより流路を形成する工程の後に、第 1 ガラス基材を覆う保護層を剥離する工程が設けられていることを特徴とする請求項 4 記載のマイクロチップの製造方法。

【請求項 6】

シリコン含有基材は、第 1 のシリコン層と、前記所定厚を有する第 2 のシリコン層と、第 1 のシリコン層および第 2 のシリコン層の間に介在された酸化シリコン層とからなり、

第 1 ガラス基材にシリコン含有基材を接合する工程において、シリコン含有基材のうち第 2 のシリコン層が第 1 ガラス基材に接合され、

シリコン含有基材を所定厚に形成する工程は、

シリコン含有基材のうち、第 1 のシリコン層を除去する工程と、

シリコン含有基材のうち、酸化シリコン層を除去するとともに、前記所定厚を有する第

50

2のシリコン層を残す工程とを有することを特徴とする請求項1乃至5のいずれか一項記載のマイクロチップの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、第1ガラス基材と、第2ガラス基材と、第1ガラス基材および第2ガラス基材の間に介在され、流路を含むシリコン含有基材とを備えるとともに、シリコン含有基材の流路内に電極を設けたマイクロチップの製造方法に関する。

【背景技術】

【0002】

近年、 μ -TAS (Micro Total Analysis System)やLab-on-a-chip、MEMS (Micro Electro Mechanical Systems)と呼ばれるマイクロチップを用いた細胞分析、化学反応、生化学反応、分離、分析等の研究が行われている。このようなマイクロチップは、数cm角の大きさのプレートを有し、このプレートに、合流や分岐のある μ mオーダーの流路および数種類の試料導入孔が形成されている。

【0003】

このようなマイクロチップは、その流路内に溶液を流すことにより、溶液の反応や分離、分析を行うシステムである。このようなシステムを用いることにより、試料の微量化、反応の効率化を図ることができるという利点を有することが知られており、注目を集めている。

【0004】

マイクロチップの材料としてはシリコン、ガラス、樹脂などが用いられている。このうち樹脂を材料として用いるマイクロチップは、母型を転写することにより複製型を作製し、該複製型に樹脂を塗布して硬化させた後、硬化させた樹脂を複製型から剥離することにより得ることができる。このような樹脂製のマイクロチップは、大量生産が容易であるという利点はあるが、耐熱性が低く、有機溶剤によって膨潤や腐食が生じ、あるいは流体圧や外圧によってマイクロチップの変形が起こってしまうという問題がある。

【0005】

一方、シリコン製のマイクロチップは、無機材料から構成されているので耐熱性が高く、有機溶剤による膨潤や腐食がなく、かつ流体圧や外圧によってマイクロチップが変形することがほとんどない。近年、MEMS技術を用いてウエハ内に複数のマイクロチップを製造することが可能となったため、シリコン製のマイクロチップは、生産性の面でも優れている。

【0006】

ところでマイクロチップには、透過光によって対象物を観察可能なものと、反射光によって対象物を観察可能なものとが存在する。このうち透過光によって対象物を観察可能なマイクロチップは、細胞のイメージと分光情報(細胞または分子からの蛍光)などの分子情報とに基づき、詳細に細胞やたんぱく質分子を解析できる点で有利である。

【0007】

透過光によって対象物を観察可能なマイクロチップとしては、例えば非特許文献1に記載されたものが挙げられる。この非特許文献1には、数 μ m~数百 μ mサイズの細胞または微小粒子を単一個レベルで流路内の所定位置にトラップし、個々の細胞または微小粒子の薬品耐性またはたんぱく質発現性等の挙動をスクリーニングするためのPDMS(ポリジメチルシロキサン)製マイクロチップが開示されている。このようなマイクロチップにおいて、流路は、流路内で細胞またはたんぱく質の詰まりが起こらないような高さを有する必要がある。

【0008】

また、透過光によって対象物を観察可能なマイクロチップとしては、一方のガラス基材(蓋材)と、シリコン基材(流路)と、他方のガラス(蓋材)とにより構成されたものが挙げられる。このような構成により、耐熱性が高く、有機溶剤による膨潤や腐食がなく、

10

20

30

40

50

あるいは流体圧や外圧によって変形することがほとんどないマイクロチップを提供することができる。

【特許文献 1】特許第 3 4 0 2 6 3 5 号公報

【非特許文献 1】Proceedings of the National Academy of Sciences, vol. 104, no.4, pp.1146-1151, 2007.

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら、細胞およびたんぱく質は、上述したように数 μm ~ 数百 μm 程度の大きさを有し、非常に小さいため、このような厚みに対応する薄いシリコン基材を加工することは非常に困難である。すなわち 300 μm 未満のシリコン基材は、薄すぎるため、加工時にシリコン基材が破損しないようにハンドリングすることが困難である。

10

【0010】

これに対して特許文献 1 には、ガラス基材 / シリコン基材 / ガラス基材という構造を有する微小流路素子の製造方法が開示されている。すなわち特許文献 1 において、まずシリコン基材の一面をエッチングすることにより有底の流路を形成し、次いでシリコン基材のエッチングした一面とガラス基材とを接合する。次に、シリコン基材のうちエッチングしていない側の他面を、流路が開孔するまでグラインダ等により研磨し、これによりシリコン基材に上下方向に連通する流路を形成する。その後シリコン基材の研磨面とガラス基材とを接合することにより、上述した構造を有する微小流路素子を得るようになっている。

20

【0011】

しかしながら、特許文献 1 において、シリコン基材に上下方向に連通する流路を形成する際、上述したように、シリコン基材の一面に有底の流路を形成し、その後シリコン基材の他面側を研磨してシリコン基材を薄くしている。このため、シリコン基材の他面のうち流路の開孔部分の周囲にバリや欠けが発生しやすい。例えば、シリコン基材の他面にバリが形成されている場合、シリコン基材とガラス基材とを陽極接合することができないため、シリコン基材の流路をガラス基材によって封止できないおそれがある。

【0012】

本発明は、このような点を考慮してなされたものであり、透過光による観察が可能であるとともに、シリコン含有基材の流路周囲にバリまたは欠けが発生することがなく、加工不良を抑えることが可能なマイクロチップの製造方法を提供することを目的とする。

30

【課題を解決するための手段】

【0013】

本発明は、第 1 ガラス基材と、第 2 ガラス基材と、第 1 ガラス基材および第 2 ガラス基材の間に介在され、流路を含むシリコン含有基材とを含むマイクロチップの製造方法において、第 1 ガラス基材およびシリコン含有基材を準備する工程と、シリコン含有基材および第 1 ガラス基材の一方に電極を設けるとともに、他方に前記電極に対応する凹部を形成する工程と、第 1 ガラス基材にシリコン含有基材を接合して、電極をこの電極に対応する凹部内に収容する工程と、第 1 ガラス基材上のシリコン含有基材に対して研磨を行って、シリコン含有基材を所定厚に形成する工程と、所定厚のシリコン含有基材に対してエッチングにより流路を形成する工程と、流路が形成されたシリコン含有基材に第 2 ガラス基材を接合する工程とを備えたことを特徴とするマイクロチップの製造方法である。

40

【0014】

本発明は、第 1 ガラス基材と、第 2 ガラス基材と、第 1 ガラス基材および第 2 ガラス基材の間に介在され、流路を含むシリコン含有基材とを含むマイクロチップの製造方法において、第 1 ガラス基材およびシリコン含有基材を準備する工程と、シリコン含有基材および第 1 ガラス基材の一方に凹部を設けるとともに、当該凹部内に電極を収容する工程と、第 1 ガラス基材にシリコン含有基材を接合する工程と、第 1 ガラス基材上のシリコン含有基材に対して研磨を行って、シリコン含有基材を所定厚に形成する工程と、所定厚のシリコン含有基材に対してエッチングにより流路を形成する工程と、流路が形成されたシリコ

50

ン含有基材に第２ガラス基材を接合する工程とを備えたことを特徴とするマイクロチップの製造方法である。

【００１５】

本発明は、第２ガラス基材は貫通孔用ガラス基材となっており、流路が形成されたシリコン含有基材に第２ガラス基材を接合する工程の前に、第２ガラス基材に予めシリコン含有基材の流路に連通する流入孔および流出孔となる貫通孔を設けておくことを特徴とするマイクロチップの製造方法である。

【００１６】

本発明は、第１ガラス基材は貫通孔用ガラス基材となっており、第１ガラス基材にシリコン含有基材を接合する工程の前に、第１ガラス基材に予めシリコン含有基材の流路に連

10

【００１７】

本発明は、エッチングにより流路を形成する工程の前に、第１ガラス基材のうちシリコン含有基材が設けられた面と反対側の面に、少なくとも第１ガラス基材に設けられた貫通孔を覆う保護層を形成する工程が設けられ、エッチングにより流路を形成する工程の後に、第１ガラス基材を覆う保護層を剥離する工程が設けられていることを特徴とするマイクロチップの製造方法である。

【００１８】

本発明は、シリコン含有基材は、第１のシリコン層と、前記所定厚を有する第２のシリコン層と、第１のシリコン層および第２のシリコン層の間に介在された酸化シリコン層とからなり、第１ガラス基材にシリコン含有基材を接合する工程において、シリコン含有基材のうち第２のシリコン層が第１ガラス基材に接合され、シリコン含有基材を所定厚に形成する工程は、シリコン含有基材のうち、第１のシリコン層を除去する工程と、シリコン含有基材のうち、酸化シリコン層を除去するとともに、前記所定厚を有する第２のシリコン層を残す工程とを有することを特徴とするマイクロチップの製造方法である。

20

【発明の効果】

【００１９】

以上のように本発明によれば、第１ガラス基材上のシリコン含有基材に対して研磨を行って、シリコン含有基材を所定厚に形成した後、シリコン含有基材に対してエッチングにより流路を形成するようになっている。したがって、流路が形成される前にシリコン含有基材を予め研磨しておくので、シリコン含有基材の流路が研磨されることがなく、流路の開孔部分周囲にバリや欠けが発生することがない。このことにより、マイクロチップの製造時における加工不良を減少することができる。

30

【発明を実施するための最良の形態】

【００２０】

第１の実施の形態

以下、図面を参照して本発明の第１の実施の形態について説明する。

図１は、本実施の形態によるマイクロチップの製造方法により製造されたマイクロチップを示す平面図であり、図２は、本実施の形態によるマイクロチップの製造方法により製造されたマイクロチップを示す断面図（図１のⅡ－Ⅱ線断面図）である。図３（ａ）～（ｇ）は、本実施の形態によるマイクロチップの製造方法を示す概略図であり、図１０は、ドライエッチング方法を用いてシリコン含有基材に流路を形成する工程の比較例を示す図である。

40

【００２１】

マイクロチップの構成

まず、図１および図２により本実施の形態によるマイクロチップの概要について説明する。

【００２２】

図１および図２に示すマイクロチップ（流路デバイス）１０は、内部に溶液を流すこと

50

により、溶液中に含まれる細胞または粒子等の対象物に対して、反応、分離、および／または分析を行うシステムであり、マイクロチップ 10 を厚さ方向に透過する透過光によって、溶液中の細胞または粒子等を観察できるように構成されている。図 2 に示すように、このマイクロチップ 10 は、貫通孔用ガラス基材 11 と、主ガラス基材 12 と、貫通孔用ガラス基材 11 および主ガラス基材 12 の間に介在され、流路 21 を含むシリコン含有基材 20 とを含んでいる。

【0023】

このうち貫通孔用ガラス基材 11 は、貫通孔用ガラス基材 11 の厚さ方向に貫通する貫通孔からなる流入孔 14a と、貫通孔用ガラス基材 11 の厚さ方向に貫通する貫通孔からなる流出孔 14b とを有している。このうち流入孔 14a は、細胞または粒子等の観察対象物を含む溶液をマイクロチップ 10 外方から流入させるものであり、後述するシリコン含有基材 20 の流路 21 の入口側に連通している。他方、流出孔 14b は、溶液を流路 21 からマイクロチップ 10 外方へ流出させるものであり、シリコン含有基材 20 の流路 21 の出口側に連通している。このような貫通孔用ガラス基材 11 としては、後述するように、例えばパイレックス（コーニング社の登録商標）ガラス等が挙げられる。

10

【0024】

また主ガラス基材 12 は、全体として平坦な板形状を有しており、上述した流入孔 14a および流出孔 14b を有していない点を除き、貫通孔用ガラス基材 11 と略同様に構成されている。主ガラス基材 12 は、貫通孔用ガラス基材 11 と同様に、例えばパイレックス（コーニング社の登録商標）ガラス等からなっている。

20

【0025】

他方、シリコン含有基材 20 は、シリコン（Si）から構成されるとともに、図 1 および図 2 に示すように流路 21 を有している。この流路 21 は、両端がそれぞれ貫通孔用ガラス基材 11 の流入孔 14a および流出孔 14b に連通するとともに、シリコン含有基材 20 の厚さ方向に貫通して形成されている。また流路 21 は、図 1 に示すように、蛇行する平面形状を有する主流路 22 と、主流路 22 から流出孔 14b 方向に向けて突出するとともに、マイクロチップ 10 を使用する際、内部に細胞または粒子等が収容される複数のトラップ 23 とを有している。なお主流路 22 の平面形状は、蛇行した形状に限らず、直線状、曲線状、螺旋状等の任意の形状を有してよい。

30

【0026】

さらに、流路 21 のうち各トラップ 23 内に、それぞれ例えばアルミニウム（Al）、白金（Pt）等の金属からなるとともに、例えば、 $0.01\mu\text{m} \sim 1\mu\text{m}$ 程度の厚みを有する電極 24 が配置されている。具体的には、各電極 24 は主ガラス基材 12 に形成された凹部 25 内にそれぞれ埋設されており、各電極 24 の表面と主ガラス基材 12 の上面とが互いに略同一面上に位置するとともに、各電極 24 の表面が流路 21 の各トラップ 23 内に露出している。この電極 24 は、各電極 24 に対してレーザー光を照射することにより、電極 24 を振動させて周囲にバブルを発生させ、これにより各トラップ 23 内に収容された細胞または粒子等を押出し流出孔 14b 側へ排出させる役割を果たす。あるいは、電極 24 は、各トラップ 23 内に収容された粒子を電気抵抗法により計測するために用いられても良い。

40

【0027】

なお、貫通孔用ガラス基材 11 とシリコン含有基材 20 との間、および主ガラス基材 12 とシリコン含有基材 20 との間のうち一方または両方に、例えば、二酸化珪素（ SiO_2 ）、窒化珪素（ Si_3N_4 ）などの膜からなる層を $0.1\mu\text{m} \sim 1\mu\text{m}$ 程度の厚さに設けてもよい。

【0028】

マイクロチップの製造方法

次に、図 3（a）～（g）により本実施の形態によるマイクロチップの製造方法について説明する。

【0029】

50

まず主ガラス基材 12 およびシリコン含有基材 20 を準備する (図 3 (a))。このうち主ガラス基材 12 は、厚みが $300\ \mu\text{m} \sim 700\ \mu\text{m}$ 程度の平坦な板状基材からなり、後述するようにシリコン含有基材 20 と陽極接合により接合するため、 Na イオンなどの可動イオンを含むガラスからなっている。このような材料としては、上述したように、例えばパイレックス (コーニング社の登録商標) 等が挙げられる。なお、主ガラス基材 12 のうちシリコン含有基材 20 に接する側の表面を予めプラズマ処理しておくことにより、親水性あるいは疎水性処理を行ってもよい。他方、シリコン含有基材 20 は、厚みが $600\ \mu\text{m}$ 程度の平坦な板状基材からなり、少なくとも主ガラス基材 12 と陽極接合する面は、鏡面研磨されている。

【0030】

10

次に、シリコン含有基材 20 の所定位置に複数の電極 24 を設ける (図 3 (b))。この場合、まずシリコン含有基材 20 の表面全体に、真空蒸着法またはスパッタリング法等により、例えばアルミニウム (Al)、白金 (Pt) 等の金属膜を形成する。次いで、このようにして形成された金属膜のうち、電極 24 として残す箇所以外の部分をエッチング等によって除去することにより、シリコン含有基材 20 上に電極 24 を形成する。

【0031】

他方、主ガラス基材 12 表面のうち電極 24 に対応する位置に、それぞれ凹部 25 を形成する。この場合、例えばサンドブラスト、炭酸ガスレーザー、ドリル等の方法により主ガラス基材 12 に凹部 25 を穿設する。

【0032】

20

次に、主ガラス基材 12 にシリコン含有基材 20 を陽極接合により接合する (図 3 (c))。この際、シリコン含有基材 20 に設けられた各電極 24 が、対応する主ガラス基材 12 の凹部 25 内にそれぞれ収容される。陽極接合とは、ガラスとシリコンとを重ねあわせ、ガラスおよびシリコンに対して熱と電圧を加えることにより密着接合する方法である。その原理は、加熱すると同時に、ガラス側を陰極、シリコン側を陽極として電圧を加えることによって、ガラス中の陽イオンを陰極側に強制的に拡散させ、ガラスとシリコンとの間に静電引力を発生させて密着を促すとともに、ガラスとシリコンを化学反応させて接合するものである。この場合、例えば $300 \sim 500$ の温度条件下で、 $300\text{V} \sim 500\text{V}$ 程度の電圧を主ガラス基材 12 とシリコン含有基材 20 との間に印加することにより、主ガラス基材 12 とシリコン含有基材 20 とが陽極接合される。

30

【0033】

なお、主ガラス基材 12 にシリコン含有基材 20 を接合する場合、陽極接合のほか、接着性樹脂を用いて主ガラス基材 12 とシリコン含有基材 20 とを接着してもよい。このような接着性樹脂としては、例えばベンゾシクロブテン樹脂を用いることができる。この場合、真空下において加重 3.5 kN 、温度 250 で 30 分間加熱圧着することにより主ガラス基材 12 とシリコン含有基材 20 とを接合することができる。このように接着性樹脂としてベンゾシクロブテン樹脂等の感光性樹脂を用いた場合、接着性樹脂による接着領域をフォトリソグラフィ法によりパターンニングすることができる。このため、パターンニングにより流路 21 底面あるいは電極 24 に接着剤が存在しないようにした状態で、主ガラス基材 12 とシリコン含有基材 20 とを接着することができる。したがって、接着性樹脂が測定に及ぼす影響を抑えることができる。

40

【0034】

あるいは、主ガラス基材 12 にシリコン含有基材 20 を接合する場合、共晶接合 (例えば、ガラス基材、シリコン基材にそれぞれ予め金属膜 (Au、Au-Sn) を設けておき、この金属膜同士を接触させて 400 程度の熱をかけて、合金化させて接合する方法) を用いることも可能である。

【0035】

次に、主ガラス基材 12 上のシリコン含有基材 20 に対して研磨を行って、シリコン含有基材 20 を所定厚に形成する (図 3 (d))。この場合、例えばグラインダ (研磨装置) を用いて、主ガラス基材 12 上のシリコン含有基材 20 を $10\ \mu\text{m} \sim 200\ \mu\text{m}$ の厚さ

50

(所定厚) まで研磨する。なお、このようにして研磨されたシリコン含有基材 2 0 の研磨面は、後で貫通孔用ガラス基材 1 1 と陽極接合するために鏡面研磨しておくことが好ましい。

【 0 0 3 6 】

次に、所定厚に研磨されたシリコン含有基材 2 0 に対して、エッチングにより流路 2 1 を形成する (図 3 (e))。この際、まずシリコン含有基材 2 0 上に、流路 2 1 に対応する開口を有するエッチングマスクを形成する。エッチングマスクは、レジスト、シリコン酸化膜、シリコン窒化膜、金属材料などの材料から適宜選択して用いることができる。次に、このエッチングマスクに覆われていない部分に対してエッチングを行い、流路 2 1 を形成する。この場合、エッチング方法としてはドライエッチング法を用いることが好ましい。このようなドライエッチング法として、例えば、R I E (Reactive Ion Etching) 法を用いることができ、シリコン基板の厚みが数十 μm 以上である場合には、D R I E (Deep Reactive Ion Etching) 法を用いることもできる。

10

【 0 0 3 7 】

続いて、貫通孔用ガラス基材 1 1 を準備する。貫通孔用ガラス基材 1 1 は、上述した主ガラス基材 1 2 と同様に、厚みが 3 0 0 μm ~ 7 0 0 μm 程度の平坦な板状基材からなっている。また貫通孔用ガラス基材 1 1 は、シリコン含有基材 2 0 と陽極接合により接合するため、N a イオンなどの可動イオンを含むガラスからなっている。このような材料としては、上述したように、例えばパイレックス (コーニング社の登録商標) 等が挙げられる。次に、貫通孔用ガラス基材 1 1 に対して、サンドブラスト、炭酸ガスレーザー、ドリル等の方法により穿孔を行う。これにより、貫通孔用ガラス基材 1 1 に、シリコン含有基材 2 0 の流路 2 1 に連通する流入孔 1 4 a および流出孔 1 4 b となる貫通孔をそれぞれ形成する (図 3 (f))。

20

【 0 0 3 8 】

その後、流路 2 1 が形成されたシリコン含有基材 2 0 と貫通孔用ガラス基材 1 1 とを陽極接合することにより、シリコン含有基材 2 0 に貫通孔用ガラス基材 1 1 を接合する (図 3 (g))。例えば、3 0 0 ~ 5 0 0 の温度条件下で、3 0 0 V ~ 5 0 0 V 程度の電圧をシリコン含有基材 2 0 および貫通孔用ガラス基材 1 1 に印加することにより、シリコン含有基材 2 0 と貫通孔用ガラス基材 1 1 とを互いに接合する。なお、この場合、貫通孔用ガラス基材 1 1 のうちシリコン含有基材 2 0 と接する側の表面を予めプラズマ処理しておくことにより、親水性あるいは疎水性処理しておいてもよい。なお、シリコン含有基材 2 0 と貫通孔用ガラス基材 1 1 とを互いに接合する場合、陽極接合のほか、接着性樹脂による接着または共晶接合による接合方法を用いてシリコン含有基材 2 0 と貫通孔用ガラス基材 1 1 とを接着してもよい。このような接着性樹脂としては、例えばベンゾシクロブテン樹脂を用いることができる。このようにして、図 1 および図 2 に示すマイクロチップ 1 0 が作製される。

30

【 0 0 3 9 】

このように本実施の形態によれば、主ガラス基材 1 2 上のシリコン含有基材 2 0 に対して研磨を行って、シリコン含有基材 2 0 を所定厚に形成した後 (図 3 (d))、シリコン含有基材 2 0 に対してエッチングにより流路 2 1 を形成するようになっている (図 3 (e))。すなわちシリコン含有基材 2 0 は、流路 2 1 が形成される前に予め研磨されているので、流路 2 1 が形成された後のシリコン含有基材 2 0 が研磨されることがなく、流路 2 1 の開孔部分周囲にバリや欠けが発生することがない。このことにより、マイクロチップ 1 0 の製造時における加工不良を減少することができる。

40

【 0 0 4 0 】

また本実施の形態によれば、シリコン含有基材 2 0 は、3 0 0 μm ~ 7 0 0 μm 程度の比較的厚い状態で搬送され、その後主ガラス基材 1 2 に接合されて、1 0 μm ~ 2 0 0 μm の所定厚まで研磨により薄く加工される。したがって、シリコン含有基材 2 0 は、1 0 μm ~ 2 0 0 μm 程度の薄い状態で搬送されることがなく、シリコン含有基材 2 0 に割れなどの欠陥が生じることがない。さらに、シリコン含有基材 2 0 を研磨することによりシ

50

リコン含有基材 20 を薄くした後で、シリコン含有基材 20 をエッチングして流路 21 を形成するので、エッチングに要する時間を短縮することができ、マイクロチップ 10 の生産性を向上させることができる。

【0041】

さらに本実施の形態によれば、シリコン含有基材 20 に電極 24 を設けるとともに、主ガラス基材 12 に前記電極 24 に対応する凹部 25 を形成し、主ガラス基材 12 にシリコン含有基材 20 を接合して、シリコン含有基材 20 に設けられた電極 24 を主ガラス基材 12 の凹部 25 内に収容する。これにより、所定厚のシリコン含有基材 20 に対してエッチングにより流路 21 を形成する際、電極 24 周辺において、主ガラス基材 12 とシリコン含有基材 20 との間に隙間が形成されることがない。

10

【0042】

他方、図 10 に示す比較例において、主ガラス基材 12 に凹部 25 が形成されていない状態で主ガラス基材 12 とシリコン含有基材 20 とを接合した場合を想定する。この場合、電極 24 がシリコン含有基材 20 表面から突出していることにより、電極 24 の周辺において、主ガラス基材 12 とシリコン含有基材 20 との間にわずかな隙間 S が形成される。仮に、この状態で、図 3 (e) に示す工程と同様にシリコン含有基材 20 に対してエッチングにより流路 21 を形成する場合、図 10 に示すように隙間 S 内にエッチング用ガス G が進入してしまう。この結果、電極 24 周辺のシリコン含有基材 20 が必要以上にエッチングされ、隙間 S に加え、電極 24 周辺に不必要な隙間 A が更に形成されてしまう。このような隙間 S および隙間 A が形成されることにより、マイクロチップ 10 の完成後、シリコン含有基材 20 の流路 21 が広がる。このように流路 21 が広がった場合、流路 21 の広がった部分に溶液が入り込んでしまい、溶液の測定等が正確に実行できないおそれがある。

20

【0043】

これに対して本実施の形態によれば、電極 24 周辺において、主ガラス基材 12 とシリコン含有基材 20 との間に上述したような隙間 S が形成されることがないので、隙間 S 内にエッチング用ガスが進入することにより、電極 24 周辺のシリコン含有基材 20 が必要以上にエッチングされることがない。またこのような隙間 S が形成されることにより、マイクロチップ 10 の完成後、シリコン含有基材 20 の流路 21 が広がってしまい、この広がった部分に溶液が入ってしまうこともない。

30

【0044】

なお、本実施の形態において、主ガラス基材 12 が第 1 ガラス基材となり、かつ貫通孔用ガラス基材 11 が第 2 ガラス基材となっている。

【0045】

第 2 の実施の形態

次に、本発明によるマイクロチップの製造方法の第 2 の実施の形態について図 1、図 4、および図 5 (a) ~ (g) を参照して説明する。このうち図 4 は、本実施の形態によるマイクロチップの製造方法により製造されたマイクロチップを示す断面図であり、図 5 (a) ~ (g) は、本実施の形態によるマイクロチップの製造方法を示す概略図である。図 1、図 4、および図 5 (a) ~ (g) に示す第 2 の実施の形態は、シリコン含有基材 20 に凹部 26 を設けるとともに、シリコン含有基材 20 の凹部 26 内に電極 24 を収容した点が異なるものであり、他の構成は上述した第 1 の実施の形態と略同一である。図 1、図 4、および図 5 (a) ~ (g) において、上述した第 1 の実施の形態と同一部分には同一の符号を付して詳細な説明は省略する。

40

【0046】

マイクロチップの構成

図 1 および図 4 に示すように、本実施の形態によるマイクロチップ (流路デバイス) 10 は、貫通孔用ガラス基材 11 と、主ガラス基材 12 と、貫通孔用ガラス基材 11 および主ガラス基材 12 の間に介在され、流路 21 を含むシリコン含有基材 20 とを含んでいる。

50

【 0 0 4 7 】

図 4 に示すように、流路 2 1 のうち各トラップ 2 3 内に、それぞれ例えばアルミニウム (A l) 、白金 (P t) 等の金属からなるとともに、例えば、 $0.01\mu\text{m} \sim 1\mu\text{m}$ 程度の厚みを有する電極 2 4 が配置されている。具体的には、各電極 2 4 は主ガラス基材 1 2 上面にそれぞれ配置されている。電極 2 4 が主ガラス基材 1 2 上に設けられている点を除き、本実施の形態によるマイクロチップ 1 0 の構成は、上述した第 1 の実施の形態によるマイクロチップ 1 0 の構成と同一であるので、詳細な説明は省略する。

【 0 0 4 8 】

マイクロチップの製造方法

次に、図 5 (a) ~ (g) により本実施の形態によるマイクロチップの製造方法の概略について説明する。

10

【 0 0 4 9 】

まず主ガラス基材 1 2 およびシリコン含有基材 2 0 を準備する (図 5 (a)) 。主ガラス基材 1 2 は、上述した図 3 (a) に示す工程と同様、厚みが $300\mu\text{m} \sim 700\mu\text{m}$ 程度の平坦な板状基材からなり、Na イオンなどの可動イオンを含むガラスからなっている。他方、シリコン含有基材 2 0 は、厚みが $600\mu\text{m}$ 程度の平坦な板状基材からなっている。

【 0 0 5 0 】

次に、シリコン含有基材 2 0 の所定位置に複数の凹部 2 6 を設けるとともに、シリコン含有基材 2 0 の各凹部 2 6 内にそれぞれ電極 2 4 を収容する (図 5 (b)) 。この場合、まずシリコン含有基材 2 0 にエッチング等により凹部 2 6 を形成し、次いで真空蒸着法またはスパッタリング法等により、例えばアルミニウム (A l) 、白金 (P t) 等の金属膜を成膜する。その後、ダマシンプロセス (化学機械研磨法) 等によって金属膜表面を平坦にすることにより、シリコン含有基材 2 0 の凹部 2 6 に埋設された電極 2 4 が得られる。

20

【 0 0 5 1 】

次に、主ガラス基材 1 2 にシリコン含有基材 2 0 を陽極接合により接合する (図 5 (c)) 。この場合、上述した図 3 (c) に示す工程と同様に、例えば $300 \sim 500$ の温度条件下で、 $300\text{V} \sim 500\text{V}$ 程度の電圧を主ガラス基材 1 2 とシリコン含有基材 2 0 との間に印加することにより、主ガラス基材 1 2 とシリコン含有基材 2 0 とを陽極接合する。なお、主ガラス基材 1 2 にシリコン含有基材 2 0 を接合する場合、陽極接合のほか、接着性樹脂による接着または共晶接合による接合方法を用いてもよい。

30

【 0 0 5 2 】

次に、主ガラス基材 1 2 上のシリコン含有基材 2 0 に対して研磨を行って、シリコン含有基材 2 0 を所定厚に形成する (図 5 (d)) 。この場合、上述した図 3 (d) に示す工程と同様に、例えばグラインダ (研磨装置) を用いて、主ガラス基材 1 2 上のシリコン含有基材 2 0 を $10\mu\text{m} \sim 200\mu\text{m}$ の厚さ (所定厚) まで研磨する。

【 0 0 5 3 】

次に、所定厚に研磨されたシリコン含有基材 2 0 に対して、エッチングにより流路 2 1 を形成する (図 5 (e)) 。この場合、上述した図 3 (e) に示す工程と同様に、まずシリコン含有基材 2 0 上に流路 2 1 に対応した開口を有するエッチングマスクを形成し、次に、このエッチングマスクに覆われていない部分に対してドライエッチングを行い、流路 2 1 を形成する。このようなドライエッチング法として、例えば、R I E (Reactive Ion Etching) 法を用いることができ、シリコン基板の厚みが数十 μm 以上である場合には、D R I E (Deep Reactive Ion Etching) 法を用いることもできる。

40

【 0 0 5 4 】

続いて、貫通孔用ガラス基材 1 1 を準備する。貫通孔用ガラス基材 1 1 は、上述した図 3 (f) に示す工程と同様、厚みが $300\mu\text{m} \sim 700\mu\text{m}$ 程度の平坦な板状基材からなり、Na イオンなどの可動イオンを含むガラスからなっている。次に、サンドブラスト、炭酸ガスレーザー、ドリル等の方法により、貫通孔用ガラス基材 1 1 に対して、シリコン含有基材 2 0 の流路 2 1 に連通する流入孔 1 4 a および流出孔 1 4 b となる貫通孔をそれ

50

ぞれ形成する（図 5（f））。

【0055】

その後、流路 21 が形成されたシリコン含有基材 20 と貫通孔用ガラス基材 11 とを陽極接合することにより、シリコン含有基材 20 に貫通孔用ガラス基材 11 を接合する（図 5（g））。この場合、上述した図 3（g）に示す工程と同様に、例えば、300 ～ 500 の温度条件下で、300V ～ 500V 程度の電圧をシリコン含有基材 20 および貫通孔用ガラス基材 11 に印加することにより、シリコン含有基材 20 と貫通孔用ガラス基材 11 とを互いに接合する。なお、シリコン含有基材 20 と貫通孔用ガラス基材 11 とを互いに接合する場合、陽極接合のほか、接着性樹脂による接着または共晶接合による接合方法を用いてシリコン含有基材 20 と貫通孔用ガラス基材 11 とを接着してもよい。このようにして、図 1 および図 4 に示すマイクロチップ 10 が作製される。

10

【0056】

このように本実施の形態によれば、主ガラス基材 12 上のシリコン含有基材 20 に対して研磨を行って、シリコン含有基材 20 を所定厚に形成した後（図 5（d））、シリコン含有基材 20 に対してエッチングにより流路 21 を形成するようになっている（図 5（e））。すなわちシリコン含有基材 20 は、流路 21 が形成される前に予め研磨されているので、流路 21 が形成された後のシリコン含有基材 20 が研磨されることがなく、流路 21 の開孔部分周囲にバリや欠けが発生することがない。このことにより、マイクロチップ 10 の製造時における加工不良を減少することができる。

20

【0057】

また本実施の形態によれば、シリコン含有基材 20 に凹部 26 を設けるとともに、シリコン含有基材 20 の凹部 26 内に電極 24 を収容し、その後主ガラス基材 12 にシリコン含有基材 20 を接合する。これにより、所定厚のシリコン含有基材 20 に対してエッチングにより流路 21 を形成する際、電極 24 周辺において、主ガラス基材 12 とシリコン含有基材 20 との間に隙間が形成されることがない。したがって、上述したようにシリコン含有基材 20 の流路 21 が必要以上に広がるおそれがない。

【0058】

なお、本実施の形態において、主ガラス基材 12 が第 1 ガラス基材となり、かつ貫通孔用ガラス基材 11 が第 2 ガラス基材となっている。

【0059】

30

第 3 の実施の形態

次に、本発明によるマイクロチップの製造方法の第 3 の実施の形態について図 1、図 2、図 6（a）～（g）、および図 7 を参照して説明する。このうち図 6（a）～（g）は、本実施の形態によるマイクロチップの製造方法を示す概略図であり、図 7 は、ドライエッチング方法を用いてシリコン含有基材に流路を形成する工程を説明する図である。図 1、図 2、図 6（a）～（g）、および図 7 に示す第 3 の実施の形態は、貫通孔用ガラス基材 11 および主ガラス基材 12 をシリコン含有基材 20 に接合する順番などが異なるものであり、他の構成は上述した第 1 の実施の形態と略同一である。図 1、図 2、図 6（a）～（g）、および図 7 において、上述した第 1 の実施の形態および第 2 の実施の形態と同一部分には同一の符号を付して詳細な説明は省略する。

40

【0060】

マイクロチップの構成

図 1 および図 2 に示すように、本実施の形態によるマイクロチップ（流路デバイス）10 は、貫通孔用ガラス基材 11 と、主ガラス基材 12 と、貫通孔用ガラス基材 11 および主ガラス基材 12 の間に介在され、流路 21 を含むシリコン含有基材 20 とを含んでいる。このマイクロチップ 10 の構成は、上述した第 1 の実施の形態によるマイクロチップ 10 の構成と同一であるので、詳細な説明は省略する。

【0061】

マイクロチップの製造方法

次に、図 6（a）～（g）および図 7 により本実施の形態によるマイクロチップの製造

50

方法の概略について説明する。

【0062】

まず貫通孔用ガラス基材11を準備する。貫通孔用ガラス基材11は、上述した図3(f)に示す工程と同様、厚みが300 μ m~700 μ m程度の平坦な板状基材からなり、Naイオンなどの可動イオンを含むガラスからなっている。次に、サンドブラスト、炭酸ガスレーザー、ドリル等の方法により、貫通孔用ガラス基材11に対して、シリコン含有基材20の流路21に連通する流入孔14aおよび流出孔14bとなる貫通孔をそれぞれ形成する(図6(a))。

【0063】

また上述した図3(a)に示す工程と同様に、厚みが600 μ m程度の平坦な板状基材からなるシリコン含有基材20を準備する(図6(a))。

10

【0064】

次に、シリコン含有基材20の所定位置に複数の電極24を設ける(図6(b))。この場合、まずシリコン含有基材20の表面全体に、真空蒸着法またはスパッタリング法等により、例えばアルミニウム(Al)、白金(Pt)等の金属膜を形成する。次いで、このようにして形成された金属膜のうち、電極24として残す箇所以外の部分をエッチング等によって除去することにより、シリコン含有基材20上に電極24を形成する。

【0065】

他方、主ガラス基材12表面のうち電極24に対応する位置に、それぞれ凹部25を形成する。この場合、例えばサンドブラスト、炭酸ガスレーザー、ドリル等の方法により主ガラス基材12に凹部25を穿設する。

20

【0066】

次に、このシリコン含有基材20を貫通孔用ガラス基材11に陽極接合により接合する(図6(c))。この場合、上述した図3(g)に示す工程と同様に、例えば300~500の温度条件下で、300V~500V程度の電圧を貫通孔用ガラス基材11とシリコン含有基材20との間に印加することにより、貫通孔用ガラス基材11とシリコン含有基材20とを陽極接合する。なお、貫通孔用ガラス基材11にシリコン含有基材20を接合する場合、陽極接合のほか、接着性樹脂による接着または共晶接合による接合方法による接着を用いてもよい。

【0067】

30

次に、貫通孔用ガラス基材11上のシリコン含有基材20に対して研磨を行って、シリコン含有基材20を所定厚に形成する(図6(d))。この場合、上述した図3(d)に示す工程と同様に、例えばグラインダ(研磨装置)を用いて、貫通孔用ガラス基材11上のシリコン含有基材20を10 μ m~200 μ mの厚さ(所定厚)まで研磨する。

【0068】

次に、貫通孔用ガラス基材11のうちシリコン含有基材20が設けられた面と反対側の面11aに、この面11a全体を覆う保護層15を形成する(図6(e))。この場合、図6(e)の左側の図に示すように、保護層15が、貫通孔用ガラス基材11の流入孔14aおよび流出孔14b内に充填されていなくても良く、図6(e)の右側の図に示すように、保護層15が、貫通孔用ガラス基材11の流入孔14aおよび流出孔14b内に充填されていても良い。また保護層15は、例えばUV剥離テープ、熱剥離テープ、有機レジスト等、後の工程で貫通孔用ガラス基材11から容易に除去できる材料が用いられる。なお、この保護層15の役割については後述する。

40

【0069】

続いて、所定厚に研磨されたシリコン含有基材20に対して、エッチングにより流路21を形成する(図6(f))。この場合、上述した図3(e)に示す工程と同様に、まずシリコン含有基材20上に流路21に対応した開口を有するエッチングマスクを形成し、次に、このエッチングマスクに覆われていない部分に対してドライエッチングを行い、流路21を形成する。このようなドライエッチング法として、例えば、RIE(Reactive Ion Etching)法を用いることができ、シリコン基板の厚みが数十 μ m以上である場合には

50

、D R I E (Deep Reactive Ion Etching) 法を用いることもできる。

【0070】

次に、貫通孔用ガラス基材11を覆う保護層15を剥離する。保護層15がUV剥離テープからなる場合、UV剥離テープに対して紫外線を照射することによりUV剥離テープからなる保護層15を剥離する。また保護層15が熱剥離テープからなる場合、熱剥離テープに対して熱を加えることにより熱剥離テープからなる保護層15を剥離する。あるいは、保護層15が有機レジストからなる場合、溶剤等により有機レジストからなる保護層15を溶解除去する。

【0071】

次いで、上述した図3(a)に示す工程と同様に、厚みが300 μ m~700 μ m程度の平坦な板状基材からなるとともに、Naイオンなどの可動イオンを含むガラスからなる主ガラス基材12を準備する。その後、上述した図3(c)に示す工程と同様に、流路21が形成されたシリコン含有基材20と主ガラス基材12とを陽極接合することにより、シリコン含有基材20に主ガラス基材12を接合する(図6(g))。なお、シリコン含有基材20と主ガラス基材12とを互いに接合する場合、陽極接合のほか、接着性樹脂による接着または共晶接合による接合方法を用いてシリコン含有基材20と主ガラス基材12とを接着してもよい。このようにして、図1および図2に示すマイクロチップ10が作製される。

【0072】

このように本実施の形態によれば、貫通孔用ガラス基材11上のシリコン含有基材20に対して研磨を行って、シリコン含有基材20を所定厚に形成した後(図6(d))、シリコン含有基材20に対してエッチングにより流路21を形成するようになっている(図6(f))。すなわちシリコン含有基材20は、流路21が形成される前に予め研磨されているので、流路21が形成された後のシリコン含有基材20が研磨されることがなく、流路21の開孔部分周囲にバリや欠けが発生することがない。このことにより、マイクロチップ10の製造時における加工不良を減少することができる。

【0073】

また本実施の形態によれば、シリコン含有基材20に電極24を設けるとともに、貫通孔用ガラス基材11に前記電極24に対応する凹部25を形成し、貫通孔用ガラス基材11にシリコン含有基材20を接合して、シリコン含有基材20に設けられた電極24を貫通孔用ガラス基材11の凹部25内に収容するので、所定厚のシリコン含有基材20に対してエッチングにより流路21を形成する際、電極24周辺において、貫通孔用ガラス基材11とシリコン含有基材20との間に隙間が形成されることがない。したがって、上述したようにシリコン含有基材20の流路21が必要以上に広がるおそれがない。

【0074】

次に、ドライエッチング法を用いてシリコン含有基材20に流路21を形成する工程(図6(f)参照)における、上述した保護層15の役割について、図7を用いて説明する。

【0075】

図7は、ドライエッチング法によりシリコン含有基材20に流路21を形成する工程を示している。図7において、ドライエッチング装置30のチャックプレート31上に、互いに接合された貫通孔用ガラス基材11、シリコン含有基材20、および保護層15が載置され、このうち保護層15がチャックプレート31側に位置するように配置されている。

【0076】

チャックプレート31には供給管32が連結され、図示しないチラーから、冷却されたヘリウム(He)が、供給管32を介してチャックプレート31表面に供給される。この冷却ヘリウムは、エッチングを行なう際のプラズマ熱の入射やエッチングに伴う反応熱の発生により、シリコン含有基材20表面に形成されたレジストの温度が耐熱温度以上に上昇し、劣化することを防止するためのものである。なおチャックプレート31表面には冷

10

20

30

40

50

却ヘリウム供給用の溝が刻設されており、この溝内に冷却ヘリウムを供給することにより、貫通孔用ガラス基材 1 1、シリコン含有基材 2 0、および保護層 1 5 を冷却してシリコン含有基材 2 0 表面のレジストの温度が上昇することを防止している。

【0077】

ところで図 7 において、仮に保護層 1 5 が設けられていないことを想定する。この場合、供給管 3 2 から供給され、チャックプレート 3 1 表面の溝内を伝達する冷却ヘリウムは、貫通孔用ガラス基材 1 1 の流入孔 1 4 a および流出孔 1 4 b と、シリコン含有基材 2 0 の流路 2 1 とを順次介してシリコン含有基材 2 0 上方へと流出してしまう（図 7 の点線矢印参照）。この場合、シリコン含有基材 2 0 の冷却効率が悪化し、シリコン含有基材 2 0 表面に形成されたレジストの温度が上昇して劣化するおそれがある。

10

【0078】

これに対して本実施の形態によれば、エッチングにより流路 2 1 を形成する工程の前に、貫通孔用ガラス基材 1 1 のうちシリコン含有基材 2 0 が設けられた面と反対側の面 1 1 a に、貫通孔用ガラス基材 1 1 の面 1 1 a 全体を覆う保護層 1 5 を形成している。このことにより、図 7 に示すドライエッチング工程において、貫通孔用ガラス基材 1 1 に供給された冷却ヘリウムが、貫通孔用ガラス基材 1 1 の流入孔 1 4 a および流出孔 1 4 b およびシリコン含有基材 2 0 のエッチングされた流路 2 1 を通じて外方へ逃げることもない。これにより、保護層 1 5 下面に沿って冷却ヘリウムを貫通孔用ガラス基材 1 1 の全体に均一に行き渡らせることができ（図 7 の実線矢印参照）、貫通孔用ガラス基材 1 1 およびシリコン含有基材 2 0 を効果的に冷却することができる。

20

【0079】

なお、本実施の形態において、貫通孔用ガラス基材 1 1 が第 1 ガラス基材となり、かつ主ガラス基材 1 2 が第 2 ガラス基材となっている。

【0080】

第 4 の実施の形態

次に、本発明によるマイクロチップの製造方法の第 4 の実施の形態について図 1、図 4、および図 8 (a) ~ (g) を参照して説明する。このうち図 8 (a) ~ (g) は、本実施の形態によるマイクロチップの製造方法を示す概略図である。図 1、図 4、および図 8 (a) ~ (g) に示す第 4 の実施の形態は、シリコン含有基材 2 0 に凹部 2 6 を設けるとともに、シリコン含有基材 2 0 の凹部 2 6 内に電極 2 4 を収容した点が異なるものであり、他の構成は上述した第 3 の実施の形態と略同一である。図 1、図 4、および図 8 (a) ~ (g) において、上述した第 1 の実施の形態乃至第 3 の実施の形態と同一部分には同一の符号を付して詳細な説明は省略する。

30

【0081】

マイクロチップの構成

図 1 および図 4 に示すように、本実施の形態によるマイクロチップ（流路デバイス）1 0 は、貫通孔用ガラス基材 1 1 と、主ガラス基材 1 2 と、貫通孔用ガラス基材 1 1 および主ガラス基材 1 2 の間に介在され、流路 2 1 を含むシリコン含有基材 2 0 とを含んでいる。このマイクロチップ 1 0 の構成は、上述した第 2 の実施の形態によるマイクロチップ 1 0 の構成と同一であるので、詳細な説明は省略する。

40

【0082】

マイクロチップの製造方法

次に、図 8 (a) ~ (g) により本実施の形態によるマイクロチップの製造方法の概略について説明する。

【0083】

まず貫通孔用ガラス基材 1 1 を準備する。貫通孔用ガラス基材 1 1 は、上述した図 6 (a) に示す工程と同様、厚みが 300 μm ~ 700 μm 程度の平坦な板状基材からなり、Na イオンなどの可動イオンを含むガラスからなっている。次に、サンドブラスト、炭酸ガスレーザー、ドリル等の方法により、貫通孔用ガラス基材 1 1 に対して、シリコン含有基材 2 0 の流路 2 1 に連通する流入孔 1 4 a および流出孔 1 4 b となる貫通孔をそれぞれ

50

形成する（図 8（a））。

【0084】

また上述した図 6（a）に示す工程と同様に、厚みが 600 μm 程度の平坦な板状基材からなるシリコン含有基材 20 を準備する（図 8（a））。

【0085】

次に、シリコン含有基材 20 の所定位置に複数の凹部 26 を設けるとともに、シリコン含有基材 20 の各凹部 26 内にそれぞれ電極 24 を収容する（図 8（b））。この場合、まずシリコン含有基材 20 にエッチング等により凹部 26 を形成し、次いで真空蒸着法またはスパッタリング法等により、例えばアルミニウム（Al）、白金（Pt）等の金属膜を成膜する。その後、ダマシンプロセス（化学機械研磨法）等によって金属膜表面を平坦

10

【0086】

次に、このシリコン含有基材 20 を貫通孔用ガラス基材 11 に陽極接合により接合する（図 8（c））。この場合、上述した図 6（c）に示す工程と同様に、例えば 300 ~ 500 の温度条件下で、300 V ~ 500 V 程度の電圧を貫通孔用ガラス基材 11 とシリコン含有基材 20 との間に印加することにより、貫通孔用ガラス基材 11 とシリコン含有基材 20 とを陽極接合する。なお、貫通孔用ガラス基材 11 にシリコン含有基材 20 を接合する場合、陽極接合のほか、接着性樹脂による接着または共晶接合による接合方法を用いてもよい。

【0087】

20

次に、貫通孔用ガラス基材 11 上のシリコン含有基材 20 に対して研磨を行って、シリコン含有基材 20 を所定厚に形成する（図 8（d））。この場合、上述した図 6（d）に示す工程と同様に、例えばグラインダ（研磨装置）を用いて、貫通孔用ガラス基材 11 上のシリコン含有基材 20 を 10 μm ~ 200 μm の厚さ（所定厚）まで研磨する。

【0088】

次に、貫通孔用ガラス基材 11 のうちシリコン含有基材 20 が設けられた面と反対側の面 11a に、この面 11a 全体を覆う保護層 15 を形成する（図 8（e））。この場合、図 8（e）の左側の図に示すように、保護層 15 が、貫通孔用ガラス基材 11 の流入孔 14a および流出孔 14b 内に充填されていなくても良く、図 8（e）の右側の図に示すように、保護層 15 が、貫通孔用ガラス基材 11 の流入孔 14a および流出孔 14b 内に充填されていても良い。また保護層 15 は、例えば UV 剥離テープ、熱剥離テープ、有機レジスト等、後の工程で貫通孔用ガラス基材 11 から容易に除去できる材料が用いられる。なお、この保護層 15 の役割については上述した。

30

【0089】

続いて、所定厚に研磨されたシリコン含有基材 20 に対して、エッチングにより流路 21 を形成する（図 8（f））。この場合、上述した図 6（f）に示す工程と同様に、まずシリコン含有基材 20 上に流路 21 に対応した開口を有するエッチングマスクを形成し、次に、このエッチングマスクに覆われていない部分に対してドライエッチングを行い、流路 21 を形成する。このようなドライエッチング法として、例えば、RIE（Reactive Ion Etching）法を用いることができ、シリコン基板の厚みが数十 μm 以上である場合には、DRIE（Deep Reactive Ion Etching）法を用いることもできる。

40

【0090】

次に、貫通孔用ガラス基材 11 を覆う保護層 15 を剥離する。保護層 15 が UV 剥離テープからなる場合、UV 剥離テープに対して紫外線を照射することにより UV 剥離テープからなる保護層 15 を剥離する。また保護層 15 が熱剥離テープからなる場合、熱剥離テープに対して熱を加えることにより熱剥離テープからなる保護層 15 を剥離する。あるいは、保護層 15 が有機レジストからなる場合、溶剤等により有機レジストからなる保護層 15 を溶解除去する。

【0091】

次いで、上述した図 6（g）に示す工程と同様に、厚みが 300 μm ~ 700 μm 程度

50

の平坦な板状基材からなるとともに、Naイオンなどの可動イオンを含むガラスからなる主ガラス基材12を準備する。その後、上述した図6(g)に示す工程と同様に、流路21が形成されたシリコン含有基材20と主ガラス基材12とを陽極接合することにより、シリコン含有基材20に主ガラス基材12を接合する(図8(g))。なお、シリコン含有基材20と主ガラス基材12とを互いに接合する場合、陽極接合のほか、接着性樹脂による接着または共晶接合による接合方法を用いてシリコン含有基材20と主ガラス基材12とを接着してもよい。このようにして、図1および図4に示すマイクロチップ10が作製される。

【0092】

このように本実施の形態によれば、貫通孔用ガラス基材11上のシリコン含有基材20に対して研磨を行って、シリコン含有基材20を所定厚に形成した後(図8(d))、シリコン含有基材20に対してエッチングにより流路21を形成するようになっている(図8(f))。すなわちシリコン含有基材20は、流路21が形成される前に予め研磨されているので、流路21が形成された後のシリコン含有基材20が研磨されることがなく、流路21の開孔部分周囲にバリや欠けが発生することがない。このことにより、マイクロチップ10の製造時における加工不良を減少することができる。

【0093】

また本実施の形態によれば、シリコン含有基材20に凹部26を設けるとともに、シリコン含有基材20の凹部26内に電極24を収容し、その後貫通孔用ガラス基材11にシリコン含有基材20を接合する。これにより、所定厚のシリコン含有基材20に対してエッチングにより流路21を形成する際、電極24周辺において、貫通孔用ガラス基材11とシリコン含有基材20との間に隙間が形成されることがない。したがって、上述したようにシリコン含有基材20の流路21が必要以上に広がるおそれがない。

【0094】

なお、本実施の形態において、貫通孔用ガラス基材11が第1ガラス基材となり、かつ主ガラス基材12が第2ガラス基材となっている。

【0095】

第5の実施の形態

次に、本発明によるマイクロチップの製造方法の第5の実施の形態について図9(a)~(c)を参照して説明する。図9(a)~(c)は、本実施の形態によるマイクロチップの製造方法を示す概略図である。図9(a)~(c)に示す第5の実施の形態は、シリコン含有基材20の構成、およびシリコン含有基材20を所定厚に形成する工程が異なるものであり、他の構成は上述した第1の実施の形態乃至第4の実施の形態と同一である。図9(a)~(c)において、上述した第1の実施の形態乃至第4の実施の形態と同一部分には同一の符号を付して詳細な説明は省略する。

【0096】

本実施の形態によるシリコン含有基材20は、SOI基板(Silicon On Insulator基板：シリコン/酸化シリコン/シリコンの多層基板)からなっている。すなわち図9(a)に示すように、シリコン含有基材20は、第1のシリコン層20A(支持層：シリコンの厚い層、補強板との見方もできる)と、第2のシリコン層20C(活性層：シリコンの薄い層)と、第1のシリコン層20Aおよび第2のシリコン層20Cの間に介在された酸化シリコン層20B(BOX層：シリコン酸化膜層、エッチングストップ層)とからなっている。

【0097】

このうち第2のシリコン層20Cは相対的に薄く構成され、マイクロチップ10として完成させたときのシリコン含有基材20の最終的な厚み(すなわち流路21の厚み)に相当する所定厚(例えば $2\mu\text{m} \sim 10\mu\text{m}$)を有している。これに対して、第1のシリコン層20Aは相対的に厚く構成されており、シリコン含有基材20を容易に搬送できる程度の厚み、例えば $300\mu\text{m} \sim 600\mu\text{m}$ の厚みを有している。他方、酸化シリコン層20Bは、例えば $0.1\mu\text{m} \sim 1\mu\text{m}$ の厚みを有している。

【0098】

本実施の形態において、シリコン含有基材20を所定厚に形成する工程（図3（d）、図5（d）、図6（d）、および図8（d）参照）において、まずシリコン含有基材20のうち、第1のシリコン層20Aをグラインダによる研磨またはエッチングにより除去する（図9（b））。この際、酸化シリコン層20Bの一部を併せて除去しても良い。次に、シリコン含有基材20のうち、（残りの）酸化シリコン層20Bをエッチング除去し、これにより所定厚を有する第2のシリコン層20Cのみを残す。なお酸化シリコン層20Bをエッチングにより除去する方法としては、例えば CF_4 ガス、 CHF_3 ガス等を用いるドライエッチング法、または弗酸等を用いるウェットエッチング法が挙げられる。

【0099】

これにより、とりわけシリコン含有基材20の所定厚が非常に薄く、グラインダによってその厚みをコントロールすることが難しい場合であっても、シリコン含有基材20を、第2のシリコン層20Cの厚さに対応する薄い厚さに形成することができ、シリコン含有基材20の厚さ精度を向上させることができる。他方、シリコン含有基材20を所定厚に形成する前、第1のシリコン層20Aによってシリコン含有基材20が厚く構成されているので、シリコン含有基材20に変形や歪みを生じさせることなく容易にハンドリングすることができる。

【0100】

なお図9（a）～（c）に示す本実施の形態による研磨方法は、図3（a）～（g）、図5（a）～（g）、図6（a）～（g）、および図8（a）～（g）に示すマイクロチップの製造方法のいずれにも用いることができる。

【0101】

このうち図3（a）～（g）および図5（a）～（g）に示すマイクロチップの製造方法に用いる場合、主ガラス基材12にシリコン含有基材20を接合する工程（図3（c）、図5（c））において、シリコン含有基材20のうち第2のシリコン層20Cを主ガラス基材12に接合しておき、その後、シリコン含有基材20のうち第1のシリコン層20Aおよび酸化シリコン層20Bを除去する（図9（b）（c））。また図5（a）～（g）に示すマイクロチップの製造方法において、凹部26は、シリコン含有基材20のうち第2のシリコン層20Cに形成する（図5（b））。

【0102】

他方、本実施の形態による研磨方法を図6（a）～（g）および図8（a）～（g）に示すマイクロチップの製造方法に用いる場合には、貫通孔用ガラス基材11にシリコン含有基材20を接合する工程（図6（c）、図8（c））において、シリコン含有基材20のうち第2のシリコン層20Cを貫通孔用ガラス基材11に接合しておき、その後、シリコン含有基材20のうち第1のシリコン層20Aおよび酸化シリコン層20Bを除去する（図9（b）（c））。また図8（a）～（g）に示すマイクロチップの製造方法において、凹部26は、シリコン含有基材20のうち第2のシリコン層20Cに形成する（図8（b））。

【0103】

変形例

なお、上述した第1の実施の形態乃至第5の実施の形態の各々において、シリコン含有基材20に電極24を設ける例を示してきた。しかしながら、これに限らず、電極24は、第1ガラス基材となる貫通孔用ガラス基材11または主ガラス基材12に設けられてもよい。例えば貫通孔用ガラス基材11（または主ガラス基材12）に電極24を設けるとともに、シリコン含有基材20に前記電極24に対応する凹部25を形成し、電極24が設けられた貫通孔用ガラス基材11（主ガラス基材12）とシリコン含有基材20とを接合して、電極24を凹部25内に収容しても良い。あるいは、貫通孔用ガラス基材11（または主ガラス基材12）に凹部26を設けるとともに、この凹部26に電極24を収容し、電極24が設けられた貫通孔用ガラス基材11（主ガラス基材12）とシリコン含有基材20とを接合しても良い。

10

20

30

40

50

【図面の簡単な説明】

【 0 1 0 4 】

【図 1】本発明によるマイクロチップの製造方法により製造されたマイクロチップを示す平面図。

【図 2】本発明の第 1 の実施の形態および第 3 の実施の形態によるマイクロチップの製造方法により製造されたマイクロチップを示す断面図。

【図 3】本発明の第 1 の実施の形態によるマイクロチップの製造方法を示す概略図。

【図 4】本発明の第 2 の実施の形態および第 4 の実施の形態によるマイクロチップの製造方法により製造されたマイクロチップを示す断面図。

【図 5】本発明の第 2 の実施の形態によるマイクロチップの製造方法を示す概略図。

10

【図 6】本発明の第 3 の実施の形態によるマイクロチップの製造方法を示す概略図。

【図 7】本発明の第 3 の実施の形態によるマイクロチップの製造方法において、ドライエッチング方法を用いてシリコン含有基材に流路を形成する工程を説明する図。

【図 8】本発明の第 4 の実施の形態によるマイクロチップの製造方法を示す概略図。

【図 9】本発明の第 5 の実施の形態によるマイクロチップの製造方法を示す概略図。

【図 10】ドライエッチング方法を用いてシリコン含有基材に流路を形成する工程の比較例を示す図。

【符号の説明】

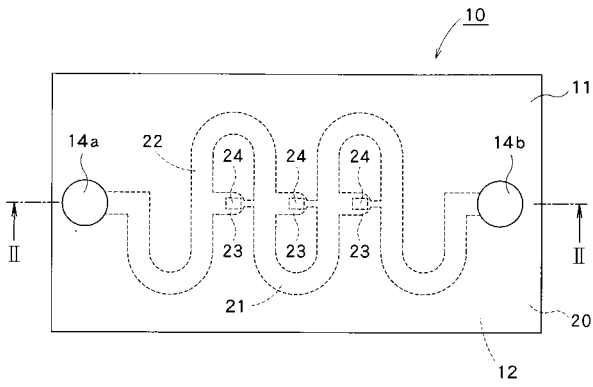
【 0 1 0 5 】

1 0	マイクロチップ
1 1	貫通孔用ガラス基材
1 2	主ガラス基材
1 4 a	流入孔
1 4 b	流出孔
1 5	保護層
2 0	シリコン含有基材
2 0 A	第 1 のシリコン層
2 0 B	酸化シリコン層
2 0 C	第 2 のシリコン層
2 1	流路
2 2	主流路
2 3	トラップ
2 4	電極
2 5	凹部
2 6	凹部

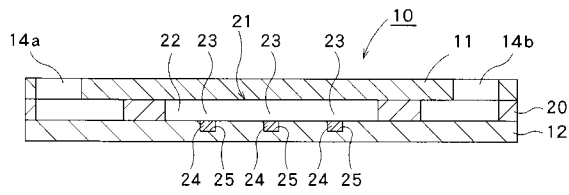
20

30

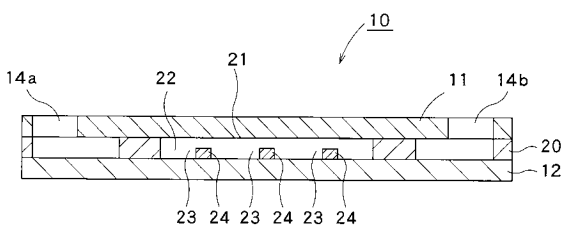
【図 1】



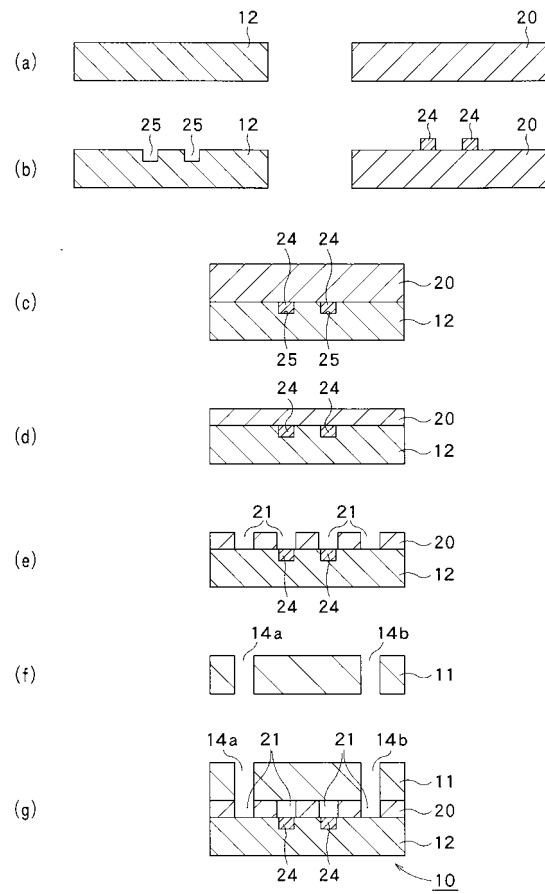
【図 2】



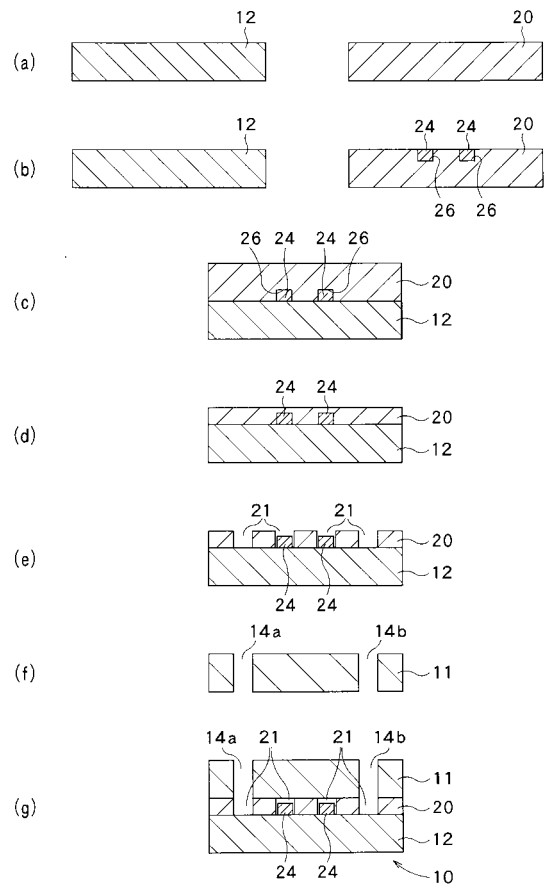
【図 4】



【図 3】



【図 5】



フロントページの続き

- (72)発明者 小 澤 裕
東京都新宿区市谷加賀町一丁目1番1号 大日本印刷株式会社内
- (72)発明者 大 東 良 一
東京都新宿区市谷加賀町一丁目1番1号 大日本印刷株式会社内
- (72)発明者 藤 本 興 治
東京都新宿区市谷加賀町一丁目1番1号 大日本印刷株式会社内
- (72)発明者 山 口 政 隆
東京都新宿区市谷加賀町一丁目1番1号 大日本印刷株式会社内
- Fターム(参考) 2G058 DA07
4G061 AA02 BA00 CA01 CB12 CD02 CD11