

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017 年 4 月 6 日(06.04.2017)



(10) 国際公開番号

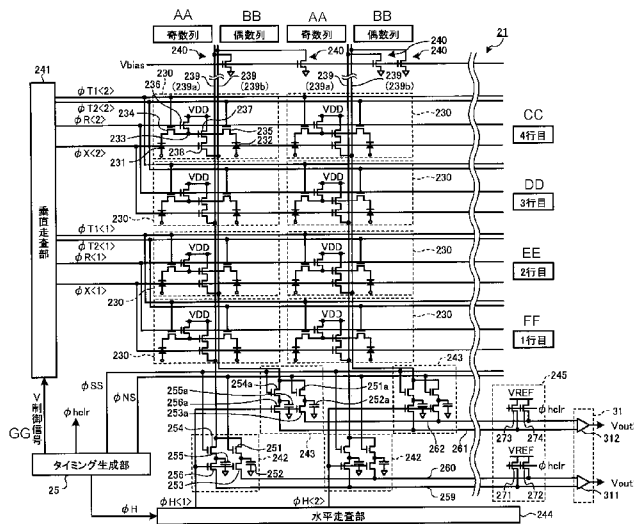
WO 2017/057776 A1

- (51) 国際特許分類:
H04N 5/3745 (2011.01) H04N 5/378 (2011.01)
A61B 1/04 (2006.01) H04N 7/18 (2006.01)
- (21) 国際出願番号: PCT/JP2016/079352
- (22) 国際出願日: 2016 年 10 月 3 日(03.10.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-196784 2015 年 10 月 2 日(02.10.2015) JP
- (71) 出願人: オリンパス株式会社(OLYMPUS CORPORATION) [JP/JP]; 〒1928507 東京都八王子市石川町 2 9 5 1 番地 Tokyo (JP).
- (72) 発明者: 赤羽 奈々(AKAHANE, Nana); 〒1928507 東京都八王子市石川町 2 9 5 1 番地 オリンパス株式会社内 Tokyo (JP). 足立 理(ADACHI, Satoru); 〒1928507 東京都八王子市石川町 2 9 5 1 番地 オリンパス株式会社内 Tokyo (JP). 田中 孝典(TANAKA, Takanori); 〒1928507 東京都八王子市石川町 2 9 5 1 番地 オリンパス株式会社内 Tokyo (JP).
- (74) 代理人: 特許業務法人酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関 3 丁目 8 番 1 号 虎の門三井ビルディング Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

[続葉有]

(54) Title: IMAGE-CAPTURING ELEMENT, ENDOSCOPE, AND ENDOSCOPE SYSTEM

(54) 発明の名称: 撮像素子、内視鏡および内視鏡システム



25 Timing generation unit
241 Vertical scanning unit
244 Horizontal scanning unit
AA Odd-number column
BB Even-number column
CC Fourth row
DD Third row
EE Second row
FF First row
GG V control signal

(57) Abstract: The present invention provides an image-capturing element, an endoscope, and an endoscope system with which it is possible to realize both downsizing and fast read-out. The image-capturing element is provided with: a plurality of unit pixels 230 for receiving light from the outside and generating an image-capture signal that corresponds to the received luminous energy, the unit pixels 230 being disposed in two-dimensional matrix form; a plurality of vertical transfer lines 239 for transferring the image-capture signal; a first output amplifier unit 311 and a second output amplifier unit 312 for outputting the image-capture signal transferred from each of the plurality of vertical transfer lines 239 to the outside, a number of first output amplifier units 311 and second output amplifier units 312 being provided in accordance with a prescribed number of pixels; and a timing generation unit 25 for driving pixels in a plurality of rows simultaneously and causing each of the plurality of image-capture signals outputted from the pixels in the plurality of rows to be outputted simultaneously by the first output amplifier unit 311 and second output amplifier unit 312.

(57) 要約:

[続葉有]

WO 2017/057776 A1



OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

小型化と高速読み出しとの両立を実現することが可能な撮像素子m内視鏡および内視鏡システムを提供する。撮像素子は、二次元マトリクス状に配置され、外部から光を受光し、受光量に応じた撮像信号を生成する複数の単位画素230と、撮像信号を転送する複数の垂直転送線239と、所定の画素数に対応する数だけ設けられ、複数の垂直転送線239の各々から転送された撮像信号を外部へ出力する第1出力アンプ部311、第2出力アンプ部312と、複数行の画素を同時に駆動させて、この複数行の画素から出力された複数の撮像信号の各々を第1出力アンプ部311、第2出力アンプ部312に同時に出力させるタイミング生成部25と、を備える。

明 細 書

発明の名称：撮像素子、内視鏡および内視鏡システム

技術分野

[0001] 本発明は、被写体を撮像して該被写体の画像データを生成する撮像素子、内視鏡および内視鏡システムに関する。

背景技術

[0002] 近年、CMOS (Complementary Metal Oxide Semiconductor) 撮像素子では、隣接する複数の画素を1つの垂直信号線によって共有させて画像信号を転送する技術が知られている（特許文献1参照）。この技術では、隣接する複数の画素を1つの垂直信号線によって共有させることによって、撮像素子の高画素化と小型化を実現している。

先行技術文献

特許文献

[0003] 特許文献1：国際公開第2007/108129号

発明の概要

発明が解決しようとする課題

[0004] ところで、内視鏡用途の撮像素子においては、チップサイズの小型化と高画素の撮像素子からの読み出しの高速化が求められている。しかしながら、上述した特許文献1の場合、水平方向2列、垂直方向2列の2×2配置の画素を1つの垂直信号線で共用しているため、各々の画素からの画像信号を順次読みださなければならず、撮像素子から画像信号を高速に読み出すことができないという問題点があった。

[0005] 本発明は、上記に鑑みてなされたものであって、小型化と高速読み出しとの両立を実現することが可能な撮像素子、内視鏡および内視鏡システムを提供することを目的とする。

課題を解決するための手段

[0006] 上述した課題を解決し、目的を達成するために、本発明に係る撮像素子は

、二次元マトリクス状に配置され、外部から光を受光し、受光量に応じた撮像信号を生成する複数の画素と、前記撮像信号を転送する複数の第1の転送線と、前記複数の第1の転送線の各々に設けられ、前記画素から出力された前記撮像信号を前記第1の転送線に転送する定電流源と、前記複数の第1の転送線から転送された前記撮像信号を外部へ出力する複数の出力部と、複数行の前記画素を同時に駆動させて、該複数行の画素から出力された複数の前記撮像信号の各々を前記複数の出力部から同時に外部へ出力させる制御部と、を備えたことを特徴とする。

[0007] また、本発明に係る撮像素子は、上記発明において、前記複数の第1の転送線の各々に設けられ、前記撮像信号のノイズ成分を除去するノイズ除去部と、前記ノイズ除去部を介して、前記第1の転送線から前記出力部へ前記撮像信号を転送する複数の第2の転送線と、をさらに備えたことを特徴とする。

[0008] また、本発明に係る撮像素子は、上記発明において、前記ノイズ除去部は、複数のサンプルホールド容量を有し、前記制御部は、前記複数のサンプルホールド容量に前記複数行の画素から出力された前記撮像信号を同時にサンプリングさせ、このサンプリングさせた前記撮像信号を前記複数の第2の転送線に同時に出力させることを特徴とする。

[0009] また、本発明に係る撮像素子は、上記発明において、前記ノイズ除去部は、クランプ容量と、リセット部と、を有し、前記制御部は、前記クランプ容量を介して前記複数行の画素から出力された前記撮像信号を前記複数の第2の転送線に同時に出力させることを特徴とする。

[0010] また、本発明に係る撮像素子は、上記発明において、前記複数の画素は、少なくとも行方向に前記第1の転送線を共有することを特徴とする。

[0011] また、本発明に係る撮像素子は、上記発明において、前記制御部は、前記複数の画素のうち、奇数列と偶数列とを交互に前記撮像信号を出力することを特徴とする。

[0012] また、本発明に係る内視鏡は、上記発明の撮像素子を、被検体内に挿入可

能な挿入部の先端側に備えたことを特徴とする。

[0013] また、本発明に係る内視鏡システムは、上記発明の内視鏡と、前記撮像信号を画像信号に変換する画像処理装置と、を備えることを特徴とする。

発明の効果

[0014] 本発明によれば、小型化と高速読み出しの両立を実現することができるという効果を奏する。

図面の簡単な説明

[0015] [図1]図1は、本発明の実施の形態1に係る内視鏡システムの全体構成を模式的に示す概略図である。

[図2]図2は、図1に示す内視鏡システムの要部の機能を示すブロック図である。

[図3]図3は、図2に示す第1チップの構成を示す回路図である。

[図4]図4は、本発明の実施の形態1に係る撮像部の駆動タイミングを示すタイミングチャートである。

[図5]図5は、本発明の実施の形態2に係る第1チップの構成を示す回路図である。

[図6]図6は、本発明の実施の形態2に係る撮像部の駆動タイミングを示すタイミングチャートである。

[図7]図7は、本発明の実施の形態3に係る第1チップの構成を示す回路図である。

[図8]図8は、本発明の実施の形態3に係る撮像部の駆動タイミングを示すタイミングチャートである。

[図9]図9は、本発明の実施の形態4に係る第1チップの構成を示す回路図である。

[図10]図10は、本発明の実施の形態4に係る撮像部の駆動タイミングを示すタイミングチャートである。

発明を実施するための形態

[0016] 以下、本発明を実施するための形態（以下、「実施の形態」という）とし

て、撮像素子を被検体に挿入される挿入部の先端に設けた内視鏡を備えた内視鏡システムについて説明する。また、この実施の形態により、本発明が限定されるものではない。さらに、図面の記載において、同一の部分には同一の符号を付して説明する。さらにまた、図面は、模式的なものであり、各部材の厚みと幅との関係、各部材の比率等は、現実と異なることに留意する必要がある。また、図面の相互間においても、互いの寸法や比率が異なる部分が含まれている。

[0017] (実施の形態1)

〔内視鏡システムの構成〕

図1は、本発明の実施の形態1に係る内視鏡システムの全体構成を模式的に示す概略図である。図1に示す内視鏡システム1は、内視鏡2と、伝送ケーブル3と、コネクタ部5と、プロセッサ6（処理装置）と、表示装置7と、光源装置8と、を備える。

[0018] 内視鏡2は、伝送ケーブル3の一部である挿入部100を被検体の体腔内に挿入することによって被検体の体内を撮像して撮像信号（画像データ）をプロセッサ6へ出力する。また、内視鏡2は、伝送ケーブル3の一端側であり、被検体の体腔内に挿入される挿入部100の先端101側に、体内画像の撮像を行う撮像部20（撮像装置）が設けられており、挿入部100の基端102側に、内視鏡2に対する各種操作を受け付ける操作部4が設けられている。撮像部20が撮像した画像の撮像信号は、例えば、数mの長さを有する伝送ケーブル3を通り、コネクタ部5に出力される。

[0019] 伝送ケーブル3は、内視鏡2とコネクタ部5とを接続するとともに、内視鏡2と光源装置8とを接続する。また、伝送ケーブル3は、撮像部20が生成した撮像信号をコネクタ部5へ伝搬する。伝送ケーブル3は、ケーブルや光ファイバ等を用いて構成される。

[0020] コネクタ部5は、内視鏡2、プロセッサ6および光源装置8に接続され、接続された内視鏡2が出力する撮像信号に所定の信号処理を施すとともに、アナログの撮像信号をデジタルの撮像信号に変換（A/D変換）してプロセ

ッサ6へ出力する。

[0021] プロセッサ6は、コネクタ部5から入力される撮像信号に所定の画像処理を施して表示装置7へ出力する。また、プロセッサ6は、内視鏡システム1全体を統括的に制御する。例えば、プロセッサ6は、光源装置8が出射する照明光を切り替えたり、内視鏡2の撮像モードを切り替えたりする制御を行う。

[0022] 表示装置7は、プロセッサ6が画像処理を施した撮像信号に対応する画像を表示する。また、表示装置7は、内視鏡システム1に関する各種情報を表示する。表示装置7は、液晶や有機EL (Electro Luminescence) 等の表示パネル等を用いて構成される。

[0023] 光源装置8は、コネクタ部5および伝送ケーブル3を経由して内視鏡2の挿入部100の先端101側から被写体へ向けて照明光を照射する。光源装置8は、白色光を発する白色LED (Light Emitting Diode) および白色光の波長帯域より狭い波長帯域を有する狭帯域光の特殊光を発するLED等を用いて構成される。光源装置8は、プロセッサ6の制御のもと、内視鏡2を介して白色光または狭帯域光を被写体に向けて照射する。

[0024] 図2は、内視鏡システム1の要部の機能を示すブロック図である。図2を参照して、内視鏡システム1の各部構成の詳細および内視鏡システム1内の電気信号の経路について説明する。

[0025] [内視鏡の構成]

まず、内視鏡2の構成について説明する。図2に示す内視鏡2は、撮像部20と、伝送ケーブル3と、コネクタ部5と、を備える。

[0026] 撮像部20は、第1チップ21 (撮像素子) と、第2チップ22と、を有する。また、撮像部20は、伝送ケーブル3を介して後述するコネクタ部5の電源電圧生成部55によって生成された電源電圧VDDをグランドGNDとともに受け取る。撮像部20に供給される電源電圧VDDとグランドGNDとの間には、電源安定用のコンデンサC1が設けられている。

[0027] 第1チップ21は、二次元マトリクス状に配置されており、外部から光を

受光し、受光量に応じた画像信号を生成して出力する複数の単位画素230が配置されてなる受光部23と、受光部23における複数の単位画素230の各々で光電変換された撮像信号を読み出す読み出し部24と、コネクタ部5から入力される基準クロック信号および同期信号に基づきタイミング信号を生成して読み出し部24に出力するタイミング生成部25と、を有する。なお、第1チップ21のより詳細な構成については後述する。

[0028] 第2チップ22は、第1チップ21における複数の単位画素230の各々から出力される撮像信号を増幅して伝送ケーブル3へ出力するバッファ27を有する。なお、第1チップ21と第2チップ22に配置される回路の組み合わせは適宜変更可能である。例えば、第1チップ21に配置されたタイミング生成部25を第2チップ22に配置してもよい。

[0029] コネクタ部5は、アナログ・フロント・エンド部51（以下、「AFE部51」という）と、A/D変換部52と、撮像信号処理部53と、駆動パルス生成部54と、電源電圧生成部55と、を有する。

[0030] AFE部51は、撮像部20から伝搬される撮像信号を受信し、抵抗等の受動素子を用いてインピーダンスマッチングを行った後、コンデンサを用いて交流成分を取り出し、分圧抵抗によって動作点を決定する。その後、AFE部51は、撮像信号（アナログ信号）を補正してA/D変換部52へ出力する。

[0031] A/D変換部52は、AFE部51から入力されたアナログの撮像信号をデジタルの撮像信号に変換して撮像信号処理部53へ出力する。

[0032] 撮像信号処理部53は、例えばFPGA（Field Programmable Gate Array）により構成され、A/D変換部52から入力されるデジタルの撮像信号に対して、ノイズ除去およびフォーマット変換処理等の処理を行ってプロセッサ6へ出力する。

[0033] 駆動パルス生成部54は、プロセッサ6から供給され、内視鏡2の各構成部の動作の基準となる基準クロック信号（例えば、27MHzのクロック信号）に基づいて、各フレームのスタート位置を表す同期信号を生成して、基

準クロック信号とともに、伝送ケーブル3を介して撮像部20のタイミング生成部25へ出力する。ここで、駆動パルス生成部54が生成する同期信号は、水平同期信号と垂直同期信号とを含む。

[0034] 電源電圧生成部55は、プロセッサ6から供給される電源から、第1チップ21と第2チップ22を駆動するのに必要な電源電圧を生成して第1チップ21および第2チップ22へ出力する。電源電圧生成部55は、レギュレーターなどを用いて第1チップ21と第2チップ22を駆動するのに必要な電源電圧を生成する。

[0035] [プロセッサの構成]

次に、プロセッサ6の構成について説明する。

プロセッサ6は、内視鏡システム1の全体を統括的に制御する制御装置である。プロセッサ6は、電源部61と、画像信号処理部62と、クロック生成部63と、記録部64と、入力部65と、プロセッサ制御部66と、を備える。

[0036] 電源部61は、電源電圧VDDを生成し、この生成した電源電圧VDDをグラウンド(GND)とともに、コネクタ部5の電源電圧生成部55へ供給する。

[0037] 画像信号処理部62は、撮像信号処理部53で信号処理が施されたデジタルの撮像信号に対して、同時化処理、ホワイトバランス(WB)調整処理、ゲイン調整処理、ガンマ補正処理、デジタルアナログ(D/A)変換処理、フォーマット変換処理等の画像処理を行って画像信号に変換し、この画像信号を表示装置7へ出力する。

[0038] クロック生成部63は、内視鏡システム1の各構成部の動作の基準となる基準クロック信号を生成し、この基準クロック信号を駆動パルス生成部54へ出力する。

[0039] 記録部64は、内視鏡システム1に関する各種情報や処理中のデータ等を記録する。記録部64は、FlashメモリやRAM(Random Access Memory)の記録媒体を用いて構成される。

[0040] 入力部 65 は、内視鏡システム 1 に関する各種操作の入力を受け付ける。

例えば、入力部 65 は、光源装置 8 が出射する照明光の種別を切り替える指示信号の入力を受け付ける。入力部 65 は、例えば十字スイッチやプッシュボタン等を用いて構成される。

[0041] プロセッサ制御部 66 は、内視鏡システム 1 を構成する各部を統括的に制御する。プロセッサ制御部 66 は、CPU (Central Processing Unit) 等を用いて構成される。プロセッサ制御部 66 は、入力部 65 から入力された指示信号に応じて、光源装置 8 が出射する照明光を切り替える。

[0042] [第 1 チップの構成]

次に、上述した第 1 チップ 21 の詳細な構成について説明する。図 3 は、図 2 に示す第 1 チップ 21 の構成を示す回路図である。図 3 に示すように、第 1 チップ 21 は、タイミング生成部 25 と、出力部 31 と、定電流源 240 と、垂直走査部 241 (行選択回路) と、第 1 サンプルホールド部 242 と、第 2 サンプルホールド部 243 と、水平走査部 244 (列選択回路) と、水平リセット部 245 と、を含む。

[0043] タイミング生成部 25 は、基準クロック信号および同期信号に基づいて、各種の駆動パルス (V 制御信号、 ϕ_{hclr} 、 ϕ_{SS} 、 ϕ_{NS} 、 ϕ_H) を生成し、後述する垂直走査部 241、第 1 サンプルホールド部 242、水平走査部 244 および水平リセット部 245 の各々へ出力する。タイミング生成部 25 は、垂直方向 (列方向) に隣接する複数行の単位画素 230 を同時に駆動させて、この複数行の単位画素 230 から出力された複数の撮像信号の各々を同時に外部へ出力させる。なお、本実施の形態 1 では、タイミング生成部 25 が制御部として機能する。

[0044] 定電流源 240 は、一端側がグランド GND に接続され、他端側が垂直転送線 239 に接続され、ゲートには基準電圧 Vbias が入力される信号線が接続される。

[0045] 垂直走査部 241 は、タイミング生成部 25 から入力される駆動パルス (ϕ_X 、 ϕ_R 、 ϕ_{T1} 、 ϕ_{T2} 等) に基づいて、受光部 23 の選択された行 <

M> (M = 1, 2, ..., m) に、行選択パルス $\phi X<M>$ 、駆動パルス $\phi R<M>$ 、駆動パルス $\phi T1<M>$ および駆動パルス $\phi T2<M>$ の各々に印加して、受光部 23 の各单位画素 230 を垂直転送線 239 に接続した定電流源 240 で駆動することによって、撮像信号および画素リセット時のノイズ信号を垂直転送線 239 (第1の転送線) で転送し、ノイズ信号および撮像信号の各々を第1サンプルホールド部 242 へ出力する。なお、本実施の形態1では、2つの単位画素 230 から撮像信号を共有して読み出す。

[0046] 第1サンプルホールド部 242 (サンプルホールド回路) は、奇数行の各单位画素 230 における画素リセット時のノイズ信号をサンプリングし、このサンプリングしたノイズ信号を出力部 31 へ出力する。さらに、第1サンプルホールド部 242 は、奇数行の各单位画素 230 で光電変換された撮像信号をサンプリングし、このサンプリングした撮像信号を出力部 31 へ出力する。第1サンプルホールド部 242 は、第1サンプリングスイッチ 251 と、第1サンプリング部 252 (キャパシタ) と、第1出力スイッチ 253 と、第2サンプリングスイッチ 254 と、第2サンプリング部 255 と、第2出力スイッチ 256 と、を有する。

[0047] 第1サンプリングスイッチ 251 は、一端側が垂直転送線 239 (239a) に接続され、他端側が第1出力スイッチ 253 の一端側に接続され、ゲートにはタイミング生成部 25 から駆動パルス ϕNS が入力される信号線が接続される。

[0048] 第1サンプリング部 252 は、一端側が第1サンプリングスイッチ 251 と第1出力スイッチ 253 との間に接続され、他端側がグランド GND に接続される。第1サンプリング部 252 は、単位画素 230 に行選択パルス $\phi X<M>$ および駆動パルス $\phi R<M>$ が印加された場合において、第1サンプリングスイッチ 251 のゲートに駆動パルス ϕNS が印加されたとき、単位画素 230 からのノイズ信号をサンプリングする (保持する)。

[0049] 第1出力スイッチ 253 は、一端側が第1サンプリングスイッチ 251 に接続され、他端側が第2水平転送線 260 に接続され、ゲートには水平走査

部 2 4 4 から列選択パルス $\phi H<M>$ が入力される。第 1 出力スイッチ 2 5 3 は、ゲートに列選択パルス $\phi H<M>$ が印加された場合、第 1 サンプリグ部 2 5 2 にサンプリグされたノイズ信号を第 2 水平転送線 2 6 0 へ転送する。

[0050] 第 2 サンプリグスイッチ 2 5 4 は、一端側が垂直転送線 2 3 9 (2 3 9 a) に接続され、他端側が第 2 出力スイッチ 2 5 6 の一端側に接続され、ゲートにはタイミグ生成部 2 5 から駆動パルス ϕSS が入力される信号線が接続される。

[0051] 第 2 サンプリグ部 2 5 5 は、一端側が第 2 サンプリグスイッチ 2 5 4 と第 2 出力スイッチ 2 5 6 との間に接続され、他端側がグランド GND に接続される。第 2 サンプリグ部 2 5 5 は、単位画素 2 3 0 に行選択パルス $\phi X<M>$ および駆動パルス $\phi T1<M>$ または駆動パルス $\phi T2<M>$ が印加された場合において、第 2 サンプリグスイッチ 2 5 4 のゲートに駆動パルス ϕSS が印加されたとき、単位画素 2 3 0 からの撮像信号をサンプリグする (保持する)。

[0052] 第 2 出力スイッチ 2 5 6 は、一端側が第 2 サンプリグスイッチ 2 5 4 に接続され、他端側が第 1 水平転送線 2 5 9 に接続され、ゲートには水平走査部 2 4 4 から列選択パルス $\phi H<M>$ が入力される。第 2 出力スイッチ 2 5 6 は、ゲートに列選択パルス $\phi H<M>$ が印加された場合、第 2 サンプリグ部 2 5 5 にサンプリグされた撮像信号を第 1 水平転送線 2 5 9 へ転送する。

[0053] 第 2 サンプルホールド部 2 4 3 (サンプルホールド回路) は、第 1 サンプルホールド部 2 4 2 と同様の構成を有し、偶数行の各単位画素 2 3 0 における画素リセット時のノイズ信号をサンプリグし、このサンプリグしたノイズ信号を出力部 3 1 へ出力する。さらに、第 2 サンプルホールド部 2 4 3 は、偶数行の各単位画素 2 3 0 で光電変換された撮像信号をサンプリグし、このサンプリグした撮像信号を出力部 3 1 へ出力する。第 2 サンプルホールド部 2 4 3 は、第 1 サンプリグスイッチ 2 5 1 a と、第 1 サンプリグ

グ部 2 5 2 a (キャパシタ) と、第 1 出力スイッチ 2 5 3 a と、第 2 サンプ
リングスイッチ 2 5 4 a と、第 2 サンプリング部 2 5 5 a と、第 2 出力スイ
ッチ 2 5 6 a と、を有する。

[0054] 第 1 サンプリングスイッチ 2 5 1 a は、一端側が垂直転送線 2 3 9 (2 3
9 b) に接続され、他端側が第 1 出力スイッチ 2 5 3 a の一端側に接続され
、ゲートにはタイミング生成部 2 5 から駆動パルス ϕ_{NS} が入力される信号
線が接続される。

[0055] 第 1 サンプリング部 2 5 2 a は、一端側が第 1 サンプリングスイッチ 2 5
1 a と第 1 出力スイッチ 2 5 3 a との間に接続され、他端側がグランド G N
D に接続される。第 1 サンプリング部 2 5 2 a は、単位画素 2 3 0 に行選択
パルス $\phi_{X<M>}$ および駆動パルス $\phi_{R<M>}$ が印加された場合において、
第 1 サンプリングスイッチ 2 5 1 a のゲートに駆動パルス ϕ_{NS} が印加され
たとき、単位画素 2 3 0 からのノイズ信号をサンプリングする (保持する)
。

[0056] 第 1 出力スイッチ 2 5 3 a は、一端側が第 1 サンプリングスイッチ 2 5 1
a に接続され、他端側が第 4 水平転送線 2 6 2 に接続され、ゲートには水平
走査部 2 4 4 から列選択パルス $\phi_{H<M>}$ が入力される。第 1 出力スイッチ
2 5 3 a は、ゲートに列選択パルス $\phi_{H<M>}$ が印加された場合、第 1 サン
プリング部 2 5 2 a にサンプリングされたノイズ信号を第 4 水平転送線 2 6
2 へ転送する。

[0057] 第 2 サンプリングスイッチ 2 5 4 a は、一端側が垂直転送線 2 3 9 (2 3
9 b) に接続され、他端側が第 2 出力スイッチ 2 5 6 a の一端側に接続され
、ゲートにはタイミング生成部 2 5 から駆動パルス ϕ_{SS} が入力される信号
線が接続される。

[0058] 第 2 サンプリング部 2 5 5 a は、一端側が第 2 サンプリングスイッチ 2 5
4 a と第 2 出力スイッチ 2 5 6 a との間に接続され、他端側がグランド G N
D に接続される。第 2 サンプリング部 2 5 5 a は、単位画素 2 3 0 に行選択
パルス $\phi_{X<M>}$ および駆動パルス $\phi_{T1<M>}$ または駆動パルス $\phi_{T2<$

M>が印加された場合において、第2サンプリングスイッチ254aのゲートに駆動パルス ϕ_{SS} が印加されたとき、単位画素230からの撮像信号をサンプリングする（保持する）。

[0059] 第2出力スイッチ256aは、一端側が第2サンプリングスイッチ254aに接続され、他端側が第3水平転送線261に接続され、ゲートには水平走査部244から列選択パルス $\phi_{H<M>}$ が入力される。第2出力スイッチ256aは、ゲートに列選択パルス $\phi_{H<M>}$ が印加された場合、第2サンプリング部255aにサンプリングされた撮像信号を第3水平転送線261へ転送する。

[0060] 水平走査部244は、タイミング生成部25から供給される駆動パルス（ ϕ_H ）に基づいて、受光部23の選択された列<M>（ $M=1, 2, 3, \dots, m$ ）に列選択パルス $\phi_{H<M>}$ を印加し、各単位画素230において画素リセット時における各単位画素230からのノイズ信号を、第1サンプルホールド部242を介して第1水平転送線259へ転送して出力するとともに、第2サンプルホールド部243を介して第3水平転送線261へ転送して出力する。また、水平走査部244は、タイミング生成部25から供給される駆動パルス（ ϕ_H ）に基づいて、受光部23の選択された列<M>に列選択パルス $\phi_{H<M>}$ を印加し、各単位画素230によって光電変換された撮像信号を、第1サンプルホールド部242を介して第2水平転送線260へ転送して出力するとともに、第2サンプルホールド部243を介して第4水平転送線262へ転送して出力する。なお、本実施の形態1では、垂直走査部241および水平走査部244が読み出し部24として機能する。

[0061] 第1チップ21の受光部23には、多数の単位画素230が二次元マトリクス状に配列される。各単位画素230は、光電変換素子231（フォトダイオード）および光電変換素子232と、電荷電圧変換部233と、転送トランジスタ234（第1の転送部）および転送トランジスタ235と、電荷電圧変換部リセット部236（トランジスタ）と、画素ソースフォロアトランジスタ237と、画素出力スイッチ238（信号出力部）と、を含む。な

お、本明細書では、1または複数の光電変換素子と、それぞれの光電変換素子から信号電荷を電荷電圧変換部233に転送するための転送トランジスタとを単位セルと呼ぶ。すなわち、単位セルには1または複数の光電変換素子と転送トランジスタの組が含まれ、各単位画素230には、1つの単位セルが含まれる。また、本実施の形態1では、単位画素230に2つの画素（光電変換素子231および光電変換素子232）を設け、1つの垂直転送線239（第1の転送線）を共用させているが、これに限定されることなく、例えば4つまたは8つの画素を1つの垂直転送線239によって共用させてもよい。

[0062] 光電変換素子231および光電変換素子232は、入射光をその光量に応じた信号電荷量に光電変換して蓄積する。光電変換素子231および光電変換素子232は、カソード側がそれぞれ転送トランジスタ234および転送トランジスタ235の一端側に接続され、アノード側がグランドGNDに接続される。電荷電圧変換部233は、浮遊拡散容量（FD）からなり、光電変換素子231および光電変換素子232で蓄積された電荷を電圧に変換する。

[0063] 転送トランジスタ234および転送トランジスタ235は、それぞれ光電変換素子231および光電変換素子232から電荷電圧変換部233に電荷を転送する。転送トランジスタ234および転送トランジスタ235のそれぞれのゲートには、駆動パルス $\phi T1<M>$ および $\phi T2<M>$ が供給される信号線が接続され、他端側には、電荷電圧変換部233が接続される。転送トランジスタ234および転送トランジスタ235は、垂直走査部241から信号線を介して駆動パルス $\phi T1$ および $\phi T2$ が供給されると、オン状態となり、光電変換素子231および光電変換素子232から電荷電圧変換部233に信号電荷を転送する。

[0064] 電荷電圧変換部リセット部236は、電荷電圧変換部233を所定電位にリセットする。電荷電圧変換部リセット部236は、一端側が電源電圧VDDに接続され、他端側が電荷電圧変換部233に接続され、ゲートには駆動

パルス $\phi R<M>$ が供給される信号線が接続される。電荷電圧変換部リセット部 236 は、垂直走査部 241 から信号線を介して駆動パルス $\phi R<M>$ が供給されると、オン状態となり、電荷電圧変換部 233 に蓄積された信号電荷を放出させ、電荷電圧変換部 233 を所定電位にリセットする。

[0065] 画素ソースフォロアトランジスタ 237 は、一端側が電源電圧 VDD に接続され、他端側が画素出力スイッチ 238 の一端側に接続され、ゲートには電荷電圧変換部 233 で電荷電圧変換された信号（画像信号またはリセット時の信号）が入力される。

[0066] 画素出力スイッチ 238 は、電荷電圧変換部 233 で電荷電圧変換された信号を垂直転送線 239 に出力する。画素出力スイッチ 238 は、他端側が垂直転送線 239 に接続され、ゲートには、行選択パルス $\phi X<M>$ が供給される信号線が接続される。画素出力スイッチ 238 は、画素出力スイッチ 238 のゲートに垂直走査部 241 から信号線を介して行選択パルス $\phi X<M>$ が供給されると、オン状態となり、画像信号またはリセット時の信号（ノイズ信号）を垂直転送線 239 に転送する。

[0067] 水平リセット部 245 は、タイミング生成部 25 から入力される駆動パルス $\phi hclr$ に基づいて、第 1 水平転送線 259、第 2 水平転送線 260、第 3 水平転送線 261 および第 4 水平転送線 262 の各々をリセットする。水平リセット部 245 は、第 1 水平リセットトランジスタ 271 と、第 2 水平リセットトランジスタ 272 と、第 3 水平リセットトランジスタ 273 と、第 4 水平リセットトランジスタ 274 と、を含む。

[0068] 第 1 水平リセットトランジスタ 271 は、一端側が基準電圧 $VREF$ に接続され、他端側が第 1 水平転送線 259 に接続され、ゲートにはタイミング生成部 25 から駆動パルス $\phi hclr$ が入力される信号線が接続される。第 1 水平リセットトランジスタ 271 は、タイミング生成部 25 から駆動パルス $\phi hclr$ が第 1 水平リセットトランジスタ 271 のゲートに入力されると、オン状態となり、第 1 水平転送線 259 をリセットする。

[0069] 第 2 水平リセットトランジスタ 272 は、一端側が基準電圧 $VREF$ に接

続され、他端側が第2水平転送線260に接続され、ゲートにはタイミング生成部25から駆動パルス ϕ_{hc1r} が入力される信号線が接続される。第2水平リセットトランジスタ272は、タイミング生成部25から駆動パルス ϕ_{hc1r} が第2水平リセットトランジスタ272のゲートに入力されると、オン状態となり、第2水平転送線260をリセットする。

[0070] 第3水平リセットトランジスタ273は、一端側が基準電圧VREFに接続され、他端側が第3水平転送線261に接続され、ゲートにはタイミング生成部25から駆動パルス ϕ_{hc1r} が入力される信号線が接続される。第3水平リセットトランジスタ273は、タイミング生成部25から駆動パルス ϕ_{hc1r} が第3水平リセットトランジスタ273のゲートに入力されると、オン状態となり、第3水平転送線261をリセットする。

[0071] 第4水平リセットトランジスタ274は、一端側が基準電圧VREFに接続され、他端側が第4水平転送線262に接続され、ゲートにはタイミング生成部25から駆動パルス ϕ_{hc1r} が入力される信号線が接続される。第4水平リセットトランジスタ274は、タイミング生成部25から駆動パルス ϕ_{hc1r} が第4水平リセットトランジスタ274のゲートに入力されると、オン状態となり、第4水平転送線262をリセットする。

[0072] 出力部31は、第1水平転送線259～第4水平転送線262の各々から転送されたノイズ信号および撮像信号の差をとることによって、ノイズを除去した撮像信号を外部へ出力する。出力部31は、第1出力アンプ部311と、第2出力アンプ部312と、を有する。

[0073] 第1出力アンプ部311は、差動アンプを用いて構成され、第1水平転送線259から転送された奇数列の撮像信号と第2水平転送線260から転送された奇数列のノイズ信号の差をとることによって、ノイズを除去した奇数列の撮像信号を外部へ出力する（Vout1）。

[0074] 第2出力アンプ部312は、差動アンプを用いて構成され、第3水平転送線261から転送された偶数列の撮像信号と第4水平転送線262から転送された偶数列のノイズ信号の差をとることによって、ノイズを除去した偶数

列の撮像信号を外部へ出力する（V o u t 2）。

[0075] 〔撮像部の動作〕

次に、撮像部20の駆動タイミングについて説明する。図4は、撮像部20の駆動タイミングを示すタイミングチャートである。図4において、最上段から順に、行選択パルス $\phi X<1>$ 、駆動パルス $\phi R<1>$ 、駆動パルス $\phi T1<1>$ 、駆動パルス $\phi T2<1>$ 、行選択パルス $\phi X<2>$ 、駆動パルス $\phi R<2>$ 、駆動パルス $\phi T1<2>$ 、駆動パルス $\phi T2<2>$ 、駆動パルス ϕNS 、駆動パルス ϕSS 、列選択パルス ϕH および駆動パルス $\phi hc1r$ のタイミングを示す。

[0076] 図4に示すように、まず、タイミング生成部25は、行選択パルス $\phi X<1>$ および駆動パルス $\phi R<1>$ をオン状態（High）とする。これにより、1行目および2行目の各々の電荷電圧変換部リセット部236は、オン状態となり、1行目および2行目の各々の電荷電圧変換部233に蓄積された信号電荷を放出させ、1行目および2行目の各々の電荷電圧変換部233を所定電位にリセットする。

[0077] 続いて、タイミング生成部25は、駆動パルス $\phi R<1>$ をオフ状態（Low）とし、駆動パルス ϕNS をオン状態（High）とし、垂直転送線239（239a）を介して1行目における電荷電圧変換部233から入力されたノイズ信号を第1サンプリング部252にサンプリングさせるとともに、垂直転送線239（239b）を介して2行目における電荷電圧変換部233から入力されたノイズ信号を第1サンプリング部252aにサンプリングさせる。

[0078] その後、タイミング生成部25は、駆動パルス ϕNS をオフ状態（Low）とする。これにより、第1サンプリング部252は、1行目におけるノイズ信号のサンプリングが完了する。さらに、第1サンプリング部252aは、2行目におけるノイズ信号のサンプリングが完了する。

[0079] 続いて、タイミング生成部25は、駆動パルス $\phi T1<1>$ をオン状態（High）とし、駆動パルス ϕSS をオン状態（High）とする。この場

合、1行目および2行目の各々の転送トランジスタ234は、ゲートにタイミング生成部25から駆動パルス $\phi T1<1>$ が入力されることによって、オン状態となり、1行目および2行目の各々の奇数列の光電変換素子231から電荷電圧変換部233に信号電荷を転送する。このとき、1行目の画素出力スイッチ238は、電荷電圧変換部233によって電荷電圧変換された撮像信号を画素ソースフォロアトランジスタ237から垂直転送線239（239a）に出力させるとともに、2行目の画素出力スイッチ238は、電荷電圧変換部233によって電荷電圧変換された撮像信号を画素ソースフォロアトランジスタ237から垂直転送線239（239b）に出力させる。さらに、第2サンプリング部255は、垂直転送線239（239a）から出力された1行目の奇数列における撮像信号をサンプリングするとともに、第2サンプリング部255aは、垂直転送線239（239b）から出力された2行目の奇数列における撮像信号をサンプリングする。

[0080] その後、タイミング生成部25は、駆動パルス ϕSS をオフ状態（Low）にした後、行選択パルス $\phi X<1>$ をオフ状態（Low）にするとともに、列選択パルス $\phi H<M>$ および駆動パルス $\phi hc1r$ を列毎にオンオフ動作を順次繰り返し行う。この場合、各第2サンプリング部255は、サンプリングした1行目における奇数列の撮像信号を第1水平転送線259へ転送して第1出力アンプ部311へ出力し、各第1サンプリング部252は、サンプリングした1行目における奇数列のノイズ信号を第2水平転送線260へ転送して第1出力アンプ部311へ出力する。第1出力アンプ部311は、1行目の奇数列における撮像信号とノイズ信号の差分を出力し、これにより、ノイズ除去された1行目の奇数列における撮像信号が出力される（Vout1）。

[0081] また、各第2サンプリング部255aは、サンプリングした2行目における奇数列の撮像信号を第3水平転送線261へ転送して第2出力アンプ部312へ出力し、各第1サンプリング部252aは、サンプリングした2行目における奇数列のノイズ信号を第4水平転送線262へ転送して第2出力ア

ンプ部 3 1 2 へ出力する。第 2 出力アンプ部 3 1 2 は、2 行目の奇数列における撮像信号とノイズ信号の差分を出力し、これにより、ノイズ除去された 2 行目の奇数列における撮像信号が出力される (V o u t 2)。

[0082] その後、タイミング生成部 2 5 は、行選択パルス $\phi X<1>$ および駆動パルス $\phi R<1>$ をオン状態 (H i g h) とする。これにより、1 行目および 2 行目の各々の電荷電圧変換部リセット部 2 3 6 は、オン状態となり、1 行目および 2 行目の各々の電荷電圧変換部 2 3 3 に蓄積された信号電荷を放出させ、電荷電圧変換部 2 3 3 を所定電位にリセットする。

[0083] 続いて、タイミング生成部 2 5 は、駆動パルス $\phi R<1>$ をオフ状態 (L o w) とし、駆動パルス $\phi N S$ をオン状態 (H i g h) とし、垂直転送線 2 3 9 (2 3 9 a) を介して 1 行目の電荷電圧変換部 2 3 3 から入力されたノイズ信号を第 1 サンプリグ部 2 5 2 にサンプリグさせるとともに、垂直転送線 2 3 9 (2 3 9 b) を介して 2 行目の電荷電圧変換部 2 3 3 から入力されたノイズ信号を第 1 サンプリグ部 2 5 2 a にサンプリグさせる。

[0084] その後、タイミング生成部 2 5 は、駆動パルス $\phi N S$ をオフ状態 (L o w) とする。これにより、第 1 サンプリグ部 2 5 2 は、1 行目のノイズ信号のサンプリグが完了する。さらに、第 1 サンプリグ部 2 5 2 a は、2 行目のノイズ信号のサンプリグが完了する。

[0085] 続いて、タイミング生成部 2 5 は、駆動パルス $\phi T 2<1>$ をオン状態 (H i g h) とし、駆動パルス $\phi S S$ をオン状態 (H i g h) とする。この場合、1 行目および 2 行目の各々の転送トランジスタ 2 3 5 は、ゲートにタイミング生成部 2 5 から駆動パルス $\phi T 2<1>$ が入力されることによって、オン状態となり、1 行目および 2 行目の各々の偶数列の光電変換素子 2 3 2 から電荷電圧変換部 2 3 3 に信号電荷を転送する。このとき、1 行目の画素出力スイッチ 2 3 8 は、電荷電圧変換部 2 3 3 によって電荷電圧変換された撮像信号を 1 行目の画素ソースフォロアトランジスタ 2 3 7 から垂直転送線 2 3 9 (2 3 9 a) に出力させるとともに、2 行目の画素出力スイッチ 2 3 8 は、電荷電圧変換部 2 3 3 によって電荷電圧変換された撮像信号を 2 行目

の画素ソースフォロアトランジスタ237から垂直転送線239（239b）に出力させる。さらに、第2サンプリング部255は、垂直転送線239（239a）から出力された撮像信号をサンプリングするとともに、第2サンプリング部255aは、垂直転送線239（239b）から出力された撮像信号をサンプリングする。

[0086] その後、タイミング生成部25は、駆動パルス ϕ_{SS} をオフ状態（Low）にした後、行選択パルス $\phi_{X<1>}$ をオフ状態（Low）にするとともに、列選択パルス $\phi_{H<M>}$ および駆動パルス ϕ_{hc1r} を列毎にオンオフ動作を順次繰り返し行う。この場合、各第2サンプリング部255は、サンプリングした1行目における偶数列の撮像信号を第1水平転送線259へ転送して第1出力アンプ部311へ出力し、各第1サンプリング部252は、サンプリングした1行目における偶数列のノイズ信号を第2水平転送線260へ転送して第1出力アンプ部311へ出力する。第1出力アンプ部311は、1行目の偶数列における撮像信号とノイズ信号の差分を出力し、これにより、ノイズ除去された1行目の偶数列における撮像信号が出力される（Vout1）。

[0087] また、各第2サンプリング部255aは、サンプリングした2行目の偶数列における撮像信号を第3水平転送線261へ転送して第2出力アンプ部312へ出力し、各第1サンプリング部252aは、サンプリングした2行目の偶数列におけるノイズ信号を第4水平転送線262へ転送して第2出力アンプ部312へ出力する。第2出力アンプ部312は、2行目の偶数列における撮像信号とノイズ信号の差分を出力し、これにより、ノイズ除去された2行目の偶数列における撮像信号が出力される（Vout2）。

[0088] 続いて、タイミング生成部25は、行選択パルス $\phi_{X<2>}$ および駆動パルス $\phi_{R<2>}$ をオン状態（High）とする。これにより、3行目および4行目の電荷電圧変換部リセット部236は、オン状態となり、3行目および4行目の各々の電荷電圧変換部233に蓄積された信号電荷を放出させ、3行目および4行目の各々の電荷電圧変換部233を所定電位にリセットす

る。

[0089] 続いて、タイミング生成部25は、駆動パルス $\phi R<2>$ をオフ状態(Low)とし、駆動パルス ϕNS をオン状態(High)とし、垂直転送線239(239a)を介して3行目における電荷電圧変換部233から入力されたノイズ信号を第1サンプリング部252にサンプリングさせるとともに、垂直転送線239(239b)を介して4行目における電荷電圧変換部233から入力されたノイズ信号を第1サンプリング部252aにサンプリングさせる。

[0090] その後、タイミング生成部25は、駆動パルス ϕNS をオフ状態(Low)とする。これにより、第1サンプリング部252は、3行目におけるノイズ信号のサンプリングが完了する。さらに、第1サンプリング部252aは、4行目におけるノイズ信号のサンプリングが完了する。

[0091] 続いて、タイミング生成部25は、駆動パルス $\phi T1<2>$ をオン状態(High)とし、駆動パルス ϕSS をオン状態(High)とする。この場合、3行目および4行目の各々の転送トランジスタ234は、ゲートにタイミング生成部25から駆動パルス $\phi T1<2>$ が入力されることによって、オン状態となり、3行目および4行目の各々の奇数列の光電変換素子231から電荷電圧変換部233に信号電荷を転送する。このとき、3行目の画素出力スイッチ238は、電荷電圧変換部233によって電荷電圧変換された撮像信号を画素ソースフォロアトランジスタ237から垂直転送線239(239a)に出力させるとともに、4行目の画素出力スイッチ238は、電荷電圧変換部233によって電荷電圧変換された撮像信号を画素ソースフォロアトランジスタ237から垂直転送線239(239b)に出力させる。さらに、第2サンプリング部255は、垂直転送線239(239a)から出力された撮像信号をサンプリングするとともに、第2サンプリング部255aは、垂直転送線239(239b)から出力された撮像信号をサンプリングする。

[0092] その後、タイミング生成部25は、駆動パルス ϕSS をオフ状態(Low)

）にした後、行選択パルス $\phi X<2>$ をオフ状態（Low）にするとともに、列選択パルス $\phi H<M>$ および駆動パルス $\phi h c l r$ を列毎にオンオフ動作を順次繰り返し行う。この場合、各第2サンプリング部255は、サンプリングした3行目における奇数列の撮像信号を第1水平転送線259へ転送して第1出力アンプ部311へ出力し、各第1サンプリング部252は、サンプリングした3行目におけるノイズ信号を第2水平転送線260へ転送して第1出力アンプ部311へ出力する。第1出力アンプ部311は、3行目の奇数列における撮像信号とノイズ信号の差分を出力し、これにより、ノイズ除去された3行目の奇数列における撮像信号が出力される（Vout1）。

[0093] また、各第2サンプリング部255aは、サンプリングした4行目の奇数列における撮像信号を第3水平転送線261へ転送して第2出力アンプ部312へ出力し、各第1サンプリング部252aは、サンプリングした4行目のノイズ信号を第4水平転送線262へ転送して第2出力アンプ部312へ出力する。第2出力アンプ部312は、4行目の奇数列における撮像信号とノイズ信号の差分を出力し、これにより、ノイズ除去された4行目の奇数列における撮像信号が出力される（Vout2）。

[0094] その後、タイミング生成部25は、行選択パルス $\phi X<2>$ および駆動パルス $\phi R<2>$ をオン状態（High）とする。これにより、3行目および4行目の各々の電荷電圧変換部リセット部236は、オン状態となり、3行目および4行目の各々の電荷電圧変換部233に蓄積された信号電荷を放出させ、電荷電圧変換部233を所定電位にリセットする。

[0095] 続いて、タイミング生成部25は、駆動パルス $\phi R<2>$ をオフ状態（Low）とし、駆動パルス ϕNS をオン状態（High）とし、垂直転送線239（239a）を介して3行目の電荷電圧変換部233から入力されたノイズ信号を第1サンプリング部252にサンプリングさせるとともに、垂直転送線239（239b）を介して4行目の電荷電圧変換部233から入力されたノイズ信号を第1サンプリング部252aにサンプリングさせる。

[0096] その後、タイミング生成部25は、駆動パルス ϕ_{NS} をオフ状態（Low）とする。これにより、第1サンプリング部252は、3行目のノイズ信号のサンプリングが完了する。さらに、第1サンプリング部252aは、4行目のノイズ信号のサンプリングが完了する。

[0097] 続いて、タイミング生成部25は、駆動パルス $\phi_{T2<2>}$ をオン状態（High）とし、駆動パルス ϕ_{SS} をオン状態（High）とする。この場合、3行目および4行目の各々の転送トランジスタ235は、ゲートにタイミング生成部25から駆動パルス $\phi_{T2<2>}$ が入力されることによって、オン状態となり、3行目および4行目の各々の偶数列の光電変換素子232から電荷電圧変換部233に信号電荷を転送する。このとき、3行目の画素出力スイッチ238は、電荷電圧変換部233によって電荷電圧変換された撮像信号を3行目の画素ソースフォロアトランジスタ237から垂直転送線239（239a）に出力させるとともに、4行目の画素出力スイッチ238は、電荷電圧変換部233によって電荷電圧変換された撮像信号を4行目の画素ソースフォロアトランジスタ237から垂直転送線239（239b）に出力させる。さらに、第2サンプリング部255は、垂直転送線239（239a）から出力された撮像信号をサンプリングするとともに、第2サンプリング部255aは、垂直転送線239（239b）から出力された撮像信号をサンプリングする。

[0098] その後、タイミング生成部25は、駆動パルス ϕ_{SS} をオフ状態（Low）にした後、行選択パルス $\phi_{X<2>}$ をオフ状態（Low）にするとともに、列選択パルス $\phi_{H<M>}$ および駆動パルス ϕ_{hc1r} を列毎にオンオフ動作を順次繰り返し行う。この場合、各第2サンプリング部255は、サンプリングした3行目における偶数列の撮像信号を第1水平転送線259へ転送して第1出力アンプ部311へ出力し、各第1サンプリング部252は、サンプリングした3行目における偶数列のノイズ信号を第2水平転送線260へ転送して第1出力アンプ部311へ出力する。第1出力アンプ部311は、3行目の偶数列における撮像信号とノイズ信号の差分を出力し、これによ

り、ノイズ除去された３行目の偶数列における撮像信号が出力される（V o u t 1）。

[0099] また、各第２サンプリング部２５５aは、サンプリングした４行目の偶数列における撮像信号を第３水平転送線２６１へ転送して第２出力アンプ部３１２へ出力し、各第１サンプリング部２５２aは、サンプリングした４行目の偶数列におけるノイズ信号を第４水平転送線２６２へ転送して第２出力アンプ部３１２へ出力する。第２出力アンプ部３１２は、４行目の偶数列における撮像信号とノイズ信号の差分を出力し、これにより、ノイズ除去された４行目の偶数列における撮像信号が出力される（V o u t 2）。

[0100] このように、タイミング生成部２５は、垂直走査部２４１、第１サンプルホールド部２４２、第２サンプルホールド部２４３および水平走査部２４４、水平リセット部２４５の各々を制御することによって、互いに異なる２つの行に位置する複数の単位画素２３０の各々から撮像信号を奇数列と偶数列とで交互に同時（並列）に出力させる。

[0101] 以上説明した本発明の実施の形態１によれば、タイミング生成部２５が行方向（垂直方向）に隣接する複数行の画素を同時に駆動させて、この複数行の画素から出力された複数の撮像信号を第１出力アンプ部３１１、第２出力アンプ部３１２に同時（並列）に出力させることによって、各単位画素２３０から撮像信号を読み出す時間を半分とすることができるので、小型化と高速読み出しの両立を実現することができる。

[0102] また、本発明の実施の形態１によれば、タイミング生成部２５は、垂直走査部２４１、第１サンプルホールド部２４２、第２サンプルホールド部２４３および水平走査部２４４、水平リセット部２４５の各々を制御することによって、互いに異なる２つの行に位置する複数の単位画素２３０の各々から撮像信号を奇数列と偶数列とで交互に同時に出力させるので、より低速で撮像信号を出力することが可能となり、低消費電力および伝送帯域の節約を行うことができる。さらに、低消費電力で撮像部２０を駆動することができるので、内視鏡２の先端１０１が高温になることを防止することができる。

[0103] なお、本実施の形態１では、タイミング生成部２５、第１サンプルホールド部２４２、第２サンプルホールド部２４３、水平リセット部２４５および出力部３１を第１チップ２１上に設けていたが、これらの構成を第２チップ２２上に設けもよい。これにより、第１チップ２１のさらなる小型化を行うことができる。また、撮像部２０（撮像素子）の小型化を行うことができる。

[0104] （実施の形態２）

次に、本発明の実施の形態２について説明する。本実施の形態２に係る内視鏡システムは、第１チップの構成が異なる。具体的には、上述した実施の形態１に係る第１チップ２１は、各垂直転送線２３９にサンプルホールド部が設けられていたが、本実施の形態２では、各垂直転送線２３９にクランプホールド部を設けている。さらに、本実施の形態２では、水平リセット部に換えて、アンプ部およびサンプルホールド部の各々を各水平転送線に設けている。以下においては、本実施の形態２に係る第１チップの構成を説明後、本実施の形態２に係る撮像部の動作について説明する。なお、上述した実施の形態１に係る内視鏡システム１と同一の構成には同一の符号を付して説明を省略する。

[0105] 〔第１チップの構成〕

図５は、本発明の実施の形態２に係る第１チップの構成を示す回路図である。図５に示す第１チップ２１ａは、上述した実施の形態１に係る第１チップ２１において、第１サンプルホールド部２４２、第２サンプルホールド部２４３および水平リセット部２４５に換えて、第１クランプホールド部２８０、第２クランプホールド部２８０ａ、アンプ部２９０およびサンプルホールド部３００を備える。

[0106] 第１クランプホールド部２８０は、奇数列の垂直転送線２３９（２３９ａ）に設けられる。第１クランプホールド部２８０は、各単位画素２３０における画素リセット時のノイズ信号をクランプした後、各単位画素２３０で光電変換された撮像信号を読み出すことによりノイズ除去を行い、このノイズ

除去した撮像信号をアンプ部 290 へ出力する。第 1 クランプホールド部 280 は、第 3 サンプリング部 281 と、クランプスイッチ 282 と、第 3 サンプリングスイッチ 283 と、第 4 サンプリング部 284 と、第 3 出力スイッチ 285 と、を有する。

[0107] 第 3 サンプリング部 281 は、一端側が垂直転送線 239 (239a) に接続され、他端側が第 3 サンプリングスイッチ 283 に接続される。第 3 サンプリング部 281 は、単位画素 230 に行選択パルス $\phi X<M>$ および駆動パルス $\phi R<M>$ が印加された際に、駆動パルス ϕCLP をオン状態からオフ状態に切り替えることによって、単位画素 230 からのノイズ信号をクランプし、その後、単位画素 230 に行選択パルス $\phi X<M>$ および駆動パルス $\phi T1<M>$ または駆動パルス $\phi T2<M>$ を印加することにより、単位画素 230 からの撮像信号のノイズ成分の除去を行う。

[0108] クランプスイッチ 282 は、一端側に基準電圧 $VREF$ が供給される信号線が接続され、他端側が第 3 サンプリング部 281 と第 3 サンプリングスイッチ 283 との間に接続され、ゲートには、タイミング生成部 25 から駆動パルス ϕCLP が供給される信号線が接続される。

[0109] 第 3 サンプリングスイッチ 283 は、一端側が第 3 サンプリング部 281 に接続され、他端側が第 3 出力スイッチ 285 の一端側に接続され、ゲートには、タイミング生成部 25 から駆動パルス $\phi SH1$ が供給される信号線が接続される。

[0110] 第 4 サンプリング部 284 は、一端側がグランド GND に接続され、他端側が第 3 サンプリングスイッチ 283 と第 3 出力スイッチ 285 との間に接続される。第 4 サンプリング部 284 は、クランプスイッチ 282 がオン状態となった場合、基準電圧 $VREF$ により所定の電位にリセットされる。

[0111] 第 3 出力スイッチ 285 は、一端側が第 3 サンプリングスイッチ 283 に接続され、他端側が第 1 水平転送線 259a に接続され、ゲートには水平走査部 244 から列選択パルス $\phi H<M>$ が供給される信号線が接続される。第 3 出力スイッチ 285 は、ゲートに列選択パルス $\phi H<M>$ が印加された

場合、第4 サンプリング部284にサンプリングされた奇数列のノイズ除去された撮像信号を第1 水平転送線259aに転送する。

[0112] 第2 クランプホールド部280aは、偶数列の垂直転送線239（239b）に設けられる。第2 クランプホールド部280aは、各单位画素230における画素リセット時のノイズ信号をクランプした後、各单位画素230で光電変換された撮像信号を読み出すことによりノイズ除去を行い、このノイズ除去した撮像信号をアンプ部290へ出力する。第2 クランプホールド部280aは、第3 サンプリング部281aと、クランプスイッチ282aと、第3 サンプリングスイッチ283aと、第4 サンプリング部284aと、第3 出力スイッチ285aと、を有する。

[0113] 第3 サンプリング部281aは、一端側が垂直転送線239（239b）に接続され、他端側が第3 サンプリングスイッチ283aに接続される。第3 サンプリング部281aは、単位画素230に行選択パルス $\phi X<M>$ および駆動パルス $\phi R<M>$ が印加された際に、駆動パルス ϕCLP をオン状態からオフ状態に切り替えることによって、単位画素230からのノイズ信号をクランプし、その後、単位画素230に行選択パルス $\phi X<M>$ および駆動パルス $\phi T1<M>$ または駆動パルス $\phi T2<M>$ を印加する事により、単位画素230からの撮像信号のノイズ成分の除去を行う。

[0114] クランプスイッチ282aは、一端側に基準電圧 $VREF$ が供給される信号線が接続され、他端側が第3 サンプリング部281aと第3 サンプリングスイッチ283aとの間に接続され、ゲートには、タイミング生成部25から駆動パルス ϕCLP が供給される信号線が接続される。

[0115] 第3 サンプリングスイッチ283aは、一端側が第3 サンプリング部281aに接続され、他端側が第3 出力スイッチ285aの一端側に接続され、ゲートには、タイミング生成部25から駆動パルス $\phi SH1$ が供給される信号線が接続される。

[0116] 第4 サンプリング部284aは、一端側がグランド GND に接続され、他端側が第3 サンプリングスイッチ283aと第3 出力スイッチ285aとの

間に接続される。第4サンプリング部284aは、クランプスイッチ282aがオン状態となった場合、基準電圧VREFにより所定の電位にリセットされる。

[0117] 第3出力スイッチ285aは、一端側が第3サンプリングスイッチ283aに接続され、他端側が第2水平転送線260aに接続され、ゲートには水平走査部244から列選択パルス $\phi H<M>$ が供給される信号線が接続される。第3出力スイッチ285aは、ゲートに列選択パルス $\phi H<M>$ が印加された場合、第4サンプリング部284aにサンプリングされた偶数列のノイズ除去された撮像信号を第2水平転送線260aに転送する。

[0118] アンプ部290は、第1水平転送線259aまたは第2水平転送線260aから入力されるノイズ除去された撮像信号を保持し、タイミング生成部25から入力される駆動パルス ϕAMP に基づいて、順次切り替えてノイズ除去された撮像信号をサンプルホールド部300へ出力する。アンプ部290は、第1アンプスイッチ291と、第1アンプ容量292と、第1オペアンプ293と、第2アンプスイッチ294と、第2アンプ容量295と、第2オペアンプ296と、を有する。

[0119] 第1アンプスイッチ291は、一端側が第1水平転送線259aに接続され、他端側がサンプルホールド部300に接続され、ゲートには、タイミング生成部25から駆動パルス ϕAMP が供給される信号線が接続される。

[0120] 第1アンプ容量292は、一端側が第1水平転送線259aと第1アンプスイッチ291との間に接続され、他端側が第1アンプスイッチ291とサンプルホールド部300との間に接続される。

[0121] 第1オペアンプ293は、入力側の+側端子に第1水平転送線259aが接続され、入力側の-側端子に基準電圧VREFが供給される信号線が接続され、出力側にサンプルホールド部300が接続される。また、第1オペアンプ293の出力は、第1アンプ容量292を介して第1オペアンプ293の入力側の+側端子に入力される。

[0122] 第2アンプスイッチ294は、一端側が第2水平転送線260aに接続さ

れ、他端側がサンプルホールド部 300 に接続され、ゲートには、タイミング生成部 25 から駆動パルス ϕ AMP が供給される信号線が接続される。

[0123] 第 2 アンプ容量 295 は、一端側が第 2 水平転送線 260 a と第 2 アンプスイッチ 294 との間に接続され、他端側が第 2 アンプスイッチ 294 とサンプルホールド部 300 との間に接続される。

[0124] 第 2 オペアンプ 296 は、入力側の + 側端子に第 2 水平転送線 260 a が接続され、入力側の - 側端子に基準電圧 V REF が供給される信号線が接続され、出力側にサンプルホールド部 300 が接続される。また、第 2 オペアンプ 296 の出力は、第 2 アンプ容量 295 を介して第 2 オペアンプ 296 の入力側の + 側端子に入力される。

[0125] このように構成されたアンプ部 290 は、第 4 サンプリング部 284 および第 4 サンプリング部 284 a に保持した撮像信号を、第 1 アンプ容量 292 および第 2 アンプ容量 295 と、第 4 サンプリング部 284 および第 4 サンプリング部 284 a と、第 3 サンプリング部 281 および第 3 サンプリング部 281 a の容量値の比で決定される利得で増倍して、サンプルホールド部 300 へ出力する。

[0126] サンプルホールド部 300 は、アンプ部 290 から入力された撮像信号を保持し、タイミング生成部 25 から入力される駆動パルス ϕ SH2 に基づいて、撮像信号を出力部 31 a へ出力する。

[0127] サンプルホールド部 300 は、第 4 サンプリングスイッチ 301 と、第 5 サンプリング部 302 と、第 5 サンプリングスイッチ 303 と、第 6 サンプリング部 304 と、を有する。

[0128] 第 4 サンプリングスイッチ 301 は、一端側が第 1 オペアンプ 293 に接続され、他端側が第 1 出力アンプ部 311 a に接続され、ゲートには、タイミング生成部 25 から駆動パルス ϕ SH2 が供給される信号線が接続される。

[0129] 第 5 サンプリング部 302 は、一端側がグランド GND に接続され、他端側が第 4 サンプリングスイッチ 301 と第 1 出力アンプ部 311 a との間に

接続される。

[0130] 第5サンプリングスイッチ303は、一端側が第2オペアンプ296に接続され、他端側が第2出力アンプ部312aに接続され、ゲートには、タイミング生成部25から駆動パルス $\phi SH2$ が供給される信号線が接続される。

[0131] 第6サンプリング部304は、一端側がグランドGNDに接続され、他端側が第5サンプリングスイッチ303と第2出力アンプ部312aとの間に接続される。

[0132] 出力部31aは、第1出力アンプ部311aと、第2出力アンプ部312aと、を有する。第1出力アンプ部311aは、第5サンプリング部302から出力された撮像信号を増幅して外部へ出力する(Vout1)。第2出力アンプ部312aは、第6サンプリング部304から出力された撮像信号を増幅して外部へ出力する(Vout2)。

[0133] [撮像部の動作]

次に、撮像部20の駆動タイミングについて説明する。図6は、撮像部20の駆動タイミングを示すタイミングチャートである。図6において、最上段から順に、行選択パルス $\phi X<1>$ 、駆動パルス $\phi R<1>$ 、駆動パルス $\phi T1<1>$ 、駆動パルス $\phi T2<1>$ 、行選択パルス $\phi X<2>$ 、駆動パルス $\phi R<2>$ 、駆動パルス $\phi T1<2>$ 、駆動パルス $\phi T2<2>$ 、駆動パルス ϕCLP 、駆動パルス $\phi SH1$ 、駆動パルス ϕAMP 、列選択パルス $\phi H<m>$ および駆動パルス $\phi SH2$ のタイミングを示す。

[0134] 図6に示すように、まず、タイミング生成部25は、駆動パルス ϕCLP をオン状態としたまま、行選択パルス $\phi X<1>$ および駆動パルス $\phi R<1>$ および駆動パルス $\phi SH1$ をオン状態(High)とする。これにより、1行目および2行目の各々の電荷電圧変換部リセット部236は、オン状態となり、1行目および2行目の各々の電荷電圧変換部233に蓄積された信号電荷を放出させ、1行目および2行目の各々の電荷電圧変換部233を所定電位にリセットする。

- [0135] 続いて、タイミング生成部25は、駆動パルス $\phi R<1>$ をオフ状態（Low）とし、垂直転送線239（239a）および第3サンプリング部281を介して1行目における電荷電圧変換部233から入力されたノイズ信号を第4サンプリング部284にクランプさせるとともに、垂直転送線239（239b）および第3サンプリング部281aを介して2行目における電荷電圧変換部233から入力されたノイズ信号を第4サンプリング部284aにクランプさせる。
- [0136] その後、タイミング生成部25は、駆動パルス ϕCLP をオフ状態（Low）とする。これにより、第4サンプリング部284は、1行目におけるノイズ信号のクランプが完了する。さらに、第4サンプリング部284aは、2行目におけるノイズ信号のクランプが完了する。
- [0137] 続いて、タイミング生成部25は、駆動パルス $\phi T1<1>$ をオン状態（High）とする。この場合、1行目および2行目の各々の転送トランジスタ234は、ゲートにタイミング生成部25から駆動パルス $\phi T1<1>$ が入力されることによって、オン状態となり、1行目および2行目の各々の奇数列の光電変換素子231から電荷電圧変換部233に信号電荷を転送する。このとき、1行目の画素出力スイッチ238は、電荷電圧変換部233によって電荷電圧変換された撮像信号を画素ソースフォロアトランジスタ237から垂直転送線239（239a）に出力させるとともに、2行目の画素出力スイッチ238は、電荷電圧変換部233によって電荷電圧変換された撮像信号を画素ソースフォロアトランジスタ237から垂直転送線239（239b）に出力させる。さらに、第3サンプリング部281は、垂直転送線239（239a）から出力された1行目の奇数列における撮像信号のノイズ除去を完了させるとともに、第3サンプリング部281aは、垂直転送線239（239b）から出力された2行目の奇数列における撮像信号のノイズ除去を完了させる。
- [0138] その後、タイミング生成部25は、駆動パルス $\phi SH1$ をオフ状態（Low）にした後、行選択パルス $\phi X<1>$ をオフ状態（Low）にし、駆動パ

ルス ϕ CLPをオン状態（High）とするとともに、駆動パルス ϕ AMP、列選択パルス ϕ H<M>および駆動パルス ϕ SH2を列毎にオンオフ動作を順次繰り返し行う。この場合、各第4サンプリング部284は、列選択パルス ϕ H<M>がオン状態のとき、サンプリングした1行目の奇数列における撮像信号を第1水平転送線259aへ転送して第1オペアンプ293へ出力する。第5サンプリング部302は、第4サンプリングスイッチ301のオンオフ動作に応じて、サンプリングした撮像信号を第1出力アンプ部311aへ出力する。第1出力アンプ部311aは、第5サンプリング部302から入力された1行目の奇数列における撮像信号を外部へ出力する（Vout1）。

[0139] また、各第4サンプリング部284aは、列選択パルス ϕ H<M>がオン状態のとき、サンプリングした2行目の奇数列における撮像信号を第2水平転送線260aへ転送して第2オペアンプ296へ出力する。第6サンプリング部304は、第5サンプリングスイッチ303のオンオフ動作に応じて、サンプリングした撮像信号を第2出力アンプ部312aへ出力する。第2出力アンプ部312aは、第6サンプリング部304から入力された2行目の奇数列における撮像信号を外部へ出力する（Vout2）。

[0140] 続いて、タイミング生成部25は、行選択パルス ϕ X<1>および駆動パルス ϕ R<1>および駆動パルス ϕ SH1をオン状態（High）とする。これにより、1行目および2行目の各々の電荷電圧変換部リセット部236は、オン状態となり、1行目および2行目の各々の電荷電圧変換部233に蓄積された信号電荷を放出させ、1行目および2行目の各々の電荷電圧変換部233を所定電位にリセットする。

[0141] その後、タイミング生成部25は、駆動パルス ϕ R<1>をオフ状態（Low）とし、垂直転送線239（239a）および第3サンプリング部281を介して1行目における電荷電圧変換部233から入力されたノイズ信号を第4サンプリング部284にクランプさせるとともに、垂直転送線239（239b）および第3サンプリング部281aを介して2行目における電

荷電圧変換部233から入力されたノイズ信号を第4サンプリング部284aにクランプさせる。

[0142] その後、タイミング生成部25は、駆動パルス ϕ_{CLP} をオフ状態（Low）とする。これにより、第4サンプリング部284は、1行目におけるノイズ信号のクランプが完成する。さらに、第4サンプリング部284aは、2行目におけるノイズ信号のクランプが完了する。

[0143] 続いて、タイミング生成部25は、駆動パルス $\phi_{T2<1>}$ をオン状態（High）とする。この場合、1行目および2行目の各々の転送トランジスタ235は、ゲートにタイミング生成部25から駆動パルス $\phi_{T2<1>}$ が入力されることによって、オン状態となり、1行目および2行目の各々の偶数列の光電変換素子232から電荷電圧変換部233に信号電荷を転送する。このとき、1行目の画素出力スイッチ238は、電荷電圧変換部233によって電荷電圧変換された撮像信号を画素ソースフォロアトランジスタ237から垂直転送線239（239a）に出力させるとともに、2行目の画素出力スイッチ238は、電荷電圧変換部233によって電荷電圧変換された撮像信号を画素ソースフォロアトランジスタ237から垂直転送線239（239b）に出力させる。さらに、第3サンプリング部281は、垂直転送線239（239a）から出力された1行目の偶数列における撮像信号のノイズ除去を完了させるとともに、第3サンプリング部281aは、垂直転送線239（239b）から出力された2行目の偶数列における撮像信号のノイズ除去を完了させる。

[0144] その後、タイミング生成部25は、駆動パルス ϕ_{SH1} をオフ状態（Low）にした後、行選択パルス $\phi_{X<1>}$ をオフ状態（Low）にし、駆動パルス ϕ_{CLP} をオン状態（High）とするとともに、駆動パルス ϕ_{AMP} 、列選択パルス $\phi_{H<M>}$ および駆動パルス ϕ_{SH2} を列毎にオンオフ動作を順次繰り返し行う。この場合、各第4サンプリング部284は、列選択パルス $\phi_{H<M>}$ がオン状態のとき、サンプリングした1行目の偶数列における撮像信号を第1水平転送線259aへ転送して第1オペアンプ293へ出

力する。第5サンプリング部302は、第4サンプリングスイッチ301のオンオフ動作に応じて、サンプリングした撮像信号を第1出力アンプ部311aへ出力する。第1出力アンプ部311aは、第5サンプリング部302から入力された1行目の偶数列における撮像信号を外部へ出力する（Vout1）。

[0145] また、各第4サンプリング部284aは、列選択パルス $\phi H<M>$ がオン状態のとき、サンプリングした2行目の偶数列における撮像信号を第2水平転送線260aへ転送して第2オペアンプ296へ出力する。第6サンプリング部304は、第5サンプリングスイッチ303のオンオフ動作に応じて、サンプリングした撮像信号を第2出力アンプ部312aへ出力する。第2出力アンプ部312aは、第6サンプリング部304から入力された2行目の偶数列における撮像信号を外部へ出力する（Vout2）。

[0146] 続いて、タイミング生成部25は、行選択パルス $\phi X<2>$ 、駆動パルス $\phi R<2>$ 、駆動パルス $\phi T1<2>$ 、駆動パルス $\phi T2<2>$ 、駆動パルス ϕCLP 、駆動パルス $\phi SH1$ 、駆動パルス ϕAMP 、列選択パルス ϕH および駆動パルス $\phi SH2$ のオンオフ動作を行う。これにより、3行目および4行目の奇数列の撮像信号を外部へ出力した後に、偶数列の撮像信号を外部へ出力する。

[0147] このように、タイミング生成部25は、垂直走査部241、第1クランプホールド部280、第2クランプホールド部280a、アンプ部290およびサンプルホールド部300の各々を制御することによって、互いに異なる2つの行に位置する複数の単位画素230の各々から撮像信号を奇数列と偶数列とで交互に同時に外部へ出力させる。

[0148] 以上説明した本発明の実施の形態2によれば、タイミング生成部25が行方向（垂直方向）に隣接する複数行の画素を同時に駆動させて、この複数行の画素から出力された複数の撮像信号を第1出力アンプ部311a、第2出力アンプ部312aに同時（並列）に出力させることによって、各単位画素230から撮像信号を読み出す時間を半分とすることができるので、小型化

と高速読み出し化の両立を実現することができる。

[0149] (実施の形態3)

次に、本発明の実施の形態3について説明する。本実施の形態3に係る内視鏡システムは、上述した実施の形態2と第1チップの構成が異なる。具体的には、本実施の形態3に係る第1チップは、クランプホールド回路からサンプルホールド回路を削除した。以下においては、本実施の形態3に係る第1チップの構成を説明後、本実施の形態3に係る撮像部の動作について説明する。なお、上述した実施の形態2に係る内視鏡システム1と同一の構成には同一の符号を付して説明を省略する。

[0150] [第1チップの構成]

図7は、本発明の実施の形態3に係る第1チップの構成を示す回路図である。図7に示す第1チップ21bは、上述した実施の形態2に係る第1チップ21において、第1クランプホールド部280および第2クランプホールド部280aに換えて、第1クランプホールド部280cおよび第2クランプホールド部280dを備える。

[0151] 第1クランプホールド部280cは、奇数列の垂直転送線239(239a)に設けられる。第1クランプホールド部280cは、各単位画素230で光電変換された撮像信号をサンプリングし、このサンプリングした撮像信号をアンプ部290へ出力する。第1クランプホールド部280cは、第3サンプリング部281と、クランプスイッチ282と、第3出力スイッチ285と、を有する。

[0152] 第2クランプホールド部280dは、偶数列の垂直転送線239(239b)に設けられる。第2クランプホールド部280dは、各単位画素230で光電変換された撮像信号をサンプリングし、このサンプリングした撮像信号をアンプ部290へ出力する。第2クランプホールド部280aは、第3サンプリング部281aと、クランプスイッチ282aと、第3出力スイッチ285aと、を有する。

[0153] [撮像部の動作]

次に、撮像部20の駆動タイミングについて説明する。図8は、撮像部20の駆動タイミングを示すタイミングチャートである。図8において、最上段から順に、行選択パルス $\phi X<1>$ 、駆動パルス $\phi R<1>$ 、駆動パルス $\phi T1<1>$ 、駆動パルス $\phi T2<1>$ 、行選択パルス $\phi X<2>$ 、駆動パルス $\phi R<2>$ 、駆動パルス $\phi T1<2>$ 、駆動パルス $\phi T2<2>$ 、駆動パルス ϕCLP 、駆動パルス ϕAMP 、列選択パルス ϕH および駆動パルス $\phi SH2$ のタイミングを示す。

[0154] 図8に示すように、まず、タイミング生成部25は、駆動パルス ϕCLP をオン状態としたまま、行選択パルス $\phi X<1>$ および駆動パルス $\phi R<1>$ をオン状態（High）とする。これにより、1行目および2行目の各々の電荷電圧変換部リセット部236は、オン状態となり、1行目および2行目の各々の電荷電圧変換部233に蓄積された信号電荷を放出させ、1行目および2行目の各々の電荷電圧変換部233を所定電位にリセットする。

[0155] 続いて、タイミング生成部25は、駆動パルス $\phi R<1>$ をオフ状態（Low）とし、垂直転送線239（239a）および第3サンプリング部281を介して1行目における電荷電圧変換部233から入力されたノイズ信号を第1クランプホールド部280cの内部ノード287にクランプさせるとともに、垂直転送線239（239b）および第3サンプリング部281aを介して2行目における電荷電圧変換部233から入力されたノイズ信号を第2クランプホールド部280dの内部ノード287aにクランプさせる。このとき、タイミング生成部25は、駆動パルス ϕAMP をオン状態（High）として、第1オペアンプ293の入出力を同電位にリセットしておく。

[0156] その後、タイミング生成部25は、駆動パルス ϕCLP をオフ状態（Low）とし、駆動パルス $\phi T1<1>$ をオン状態（High）とする。この場合、1行目および2行目の各々の転送トランジスタ234は、ゲートにタイミング生成部25から駆動パルス $\phi T1<1>$ が入力されることによって、オン状態となり、1行目および2行目の各々の奇数列の光電変換素子231

から電荷電圧変換部233に信号電荷を転送する。このとき、1行目の画素出力スイッチ238は、電荷電圧変換部233によって電荷電圧変換された撮像信号を画素ソースフォロアトランジスタ237から垂直転送線239（239a）に出力させるとともに、2行目の画素出力スイッチ238は、電荷電圧変換部233によって電荷電圧変換された撮像信号を画素ソースフォロアトランジスタ237から垂直転送線239（239b）に出力させる。さらに、第3サンプリング部281は、垂直転送線239（239a）から出力された1行目の奇数列における撮像信号をノイズ除去して第1クランプホールド部280cの内部ノード287にサンプリングするとともに、第3サンプリング部281aは、垂直転送線239（239b）から出力された2行目の奇数列における撮像信号をノイズ除去して第2クランプホールド部280dの内部ノード287aにサンプリングする。

[0157] その後、タイミング生成部25は、行選択パルス $\phi X<1>$ をオフ状態（Low）にし、駆動パルス ϕCLP をオン状態（High）とするとともに、駆動パルス ϕAMP 、列選択パルス $\phi H<M>$ および駆動パルス $\phi SH2$ を列毎にオンオフ動作を順次繰り返し行う。この場合、各第3サンプリング部281は、列選択パルス $\phi H<M>$ がオン状態のとき、サンプリングした1行目の奇数列における撮像信号を第1水平転送線259aへ転送して第1オペアンプ293へ出力する。第5サンプリング部302は、第4サンプリングスイッチ301のオンオフ動作に応じて、サンプリングした撮像信号を第1出力アンプ部311aへ出力する。第1出力アンプ部311aは、第5サンプリング部302から入力された1行目の奇数列における撮像信号を外部へ出力する（Vout1）。

[0158] また、各第3サンプリング部281aは、列選択パルス $\phi H<M>$ がオン状態のとき、サンプリングした2行目の奇数列における撮像信号を第2水平転送線260aへ転送して第2オペアンプ296へ出力する。第6サンプリング部304は、第5サンプリングスイッチ303のオンオフ動作に応じて、サンプリングした撮像信号を第2出力アンプ部312aへ出力する。第2

出力アンプ部 312a は、第 6 サンプリング部 304 から入力された 2 行目の奇数列における撮像信号を外部へ出力する (Vout2)。

[0159] 続いて、タイミング生成部 25 は、行選択パルス $\phi X<1>$ および駆動パルス $\phi R<1>$ をオン状態 (High) とする。これにより、1 行目および 2 行目の各々の電荷電圧変換部リセット部 236 は、オン状態となり、1 行目および 2 行目の各々の電荷電圧変換部 233 に蓄積された信号電荷を放出させ、1 行目および 2 行目の各々の電荷電圧変換部 233 を所定電位にリセットする。

[0160] その後、タイミング生成部 25 は、駆動パルス $\phi R<1>$ をオフ状態 (Low) とし、垂直転送線 239 (239a) および第 3 サンプリング部 281 を介して 1 行目における電荷電圧変換部 233 から入力されたノイズ信号を第 1 クランプホールド部 280c の内部ノード 287 にクランプさせるとともに、垂直転送線 239 (239b) および第 3 サンプリング部 281a を介して 2 行目における電荷電圧変換部 233 から入力されたノイズ信号を第 2 クランプホールド部 280d の内部ノード 287a にクランプさせる。このとき、タイミング生成部 25 は、駆動パルス ϕAMP をオン状態 (High) として、第 1 オペアンプ 293 の入出力を同電位にリセットしておく。

[0161] その後、タイミング生成部 25 は、駆動パルス ϕCLP をオフ状態 (Low) とし、垂直転送線 239 (239a) を介して 1 行目における電荷電圧変換部 233 から入力されたノイズ信号のクランプを完了する。垂直転送線 239 (239b) を介して 2 行目における電荷電圧変換部 233 から入力されたノイズ信号のクランプを完了する。

[0162] 続いて、タイミング生成部 25 は、駆動パルス $T2<1>$ をオン状態 (High) とする。この場合、1 行目および 2 行目の各々の転送トランジスタ 235 は、ゲートにタイミング生成部 25 から駆動パルス $\phi T2<1>$ が入力されることによって、オン状態となり、1 行目および 2 行目の各々の偶数列の光電変換素子 232 から電荷電圧変換部 233 に信号電荷を転送する。

このとき、1行目の画素出力スイッチ238は、電荷電圧変換部233によって電荷電圧変換された撮像信号を画素ソースフォロアトランジスタ237から垂直転送線239（239a）に出力させるとともに、2行目の画素出力スイッチ238は、電荷電圧変換部233によって電荷電圧変換された撮像信号を画素ソースフォロアトランジスタ237から垂直転送線239（239b）に出力させる。さらに、第3サンプリング部281は、垂直転送線239（239a）から出力された1行目の偶数列における撮像信号をノイズ除去して第1クランプホールド部280cの内部ノード287にサンプリングするとともに、第3サンプリング部281aは、垂直転送線239（239b）から出力された2行目の偶数列における撮像信号をノイズ除去して第2クランプホールド部280dの内部ノード287aにサンプリングする。

[0163] その後、タイミング生成部25は、行選択パルス $\phi X<1>$ をオフ状態（Low）にし、駆動パルス ϕCLP をオン状態（High）とするとともに、駆動パルス ϕAMP 、列選択パルス $\phi H<M>$ および駆動パルス $\phi SH2$ を列毎にオンオフ動作を順次繰り返し行う。この場合、各第3サンプリング部281は、列選択パルス $\phi H<M>$ がオン状態のとき、サンプリングした1行目の偶数列における撮像信号を第1水平転送線259aへ転送して第1オペアンプ293へ出力する。第5サンプリング部302は、第4サンプリングスイッチ301のオンオフ動作に応じて、サンプリングした撮像信号を第1出力アンプ部311aへ出力する。第1出力アンプ部311aは、第5サンプリング部302から入力された1行目の偶数列における撮像信号を外部へ出力する（Vout1）。

[0164] また、各第3サンプリング部281aは、列選択パルス $\phi H<M>$ がオン状態のとき、サンプリングした2行目の偶数列における撮像信号を第2水平転送線260aへ転送して第2オペアンプ296へ出力する。第6サンプリング部304は、第5サンプリングスイッチ303のオンオフ動作に応じて、サンプリングした撮像信号を第2出力アンプ部312aへ出力する。第2

出力アンプ部 312a は、第 6 サンプリング部 304 から入力された 2 行目の偶数列における撮像信号を外部へ出力する (Vout2)。

[0165] 続いて、タイミング生成部 25 は、行選択パルス $\phi X<2>$ 、駆動パルス $\phi R<2>$ 、駆動パルス $\phi T1<2>$ 、駆動パルス $\phi T2<2>$ 、駆動パルス ϕCLP 、駆動パルス ϕAMP 、列選択パルス ϕH および駆動パルス $\phi SH2$ のオンオフ動作を行う。これにより、3 行目および 4 行目の奇数列の撮像信号を外部へ出力した後に、偶数列の撮像信号を外部へ出力する。

[0166] このように、タイミング生成部 25 は、垂直走査部 241、第 1 クランプホールド部 280c、第 2 クランプホールド部 280d、アンプ部 290 およびサンプルホールド部 300 の各々を制御することによって、互いに異なる 2 つの行に位置する複数の単位画素 230 の各々から撮像信号を奇数列と偶数列とで交互に同時に外部へ出力させる。

[0167] 以上説明した本発明の実施の形態 3 によれば、タイミング生成部 25 が行方向 (垂直方向) に隣接する複数行の画素を同時に駆動させて、この複数行の画素から出力された複数の撮像信号を第 1 出力アンプ部 311a、第 2 出力アンプ部 312a に同時 (並列) に出力させることによって、各単位画素 230 から撮像信号を読み出す時間を半分とすることができるので、小型化と高速読み出し化の両立を実現することができる。

[0168] (実施の形態 4)

次に、本発明の実施の形態 4 について説明する。本実施の形態 4 に係る内視鏡システムは、上述した実施の形態 3 と第 1 チップの構成が異なる。具体的には、本実施の形態 3 に係る第 1 チップは、クランプホールド回路内に列アンプを設ける。以下においては、本実施の形態 4 に係る第 1 チップの構成を説明後、本実施の形態 4 に係る撮像部の動作について説明する。なお、上述した実施の形態 3 に係る内視鏡システム 1 と同一の構成には同一の符号を付して説明を省略する。

[0169] [第 1 チップの構成]

図 9 は、本発明の実施の形態 4 に係る第 1 チップの構成を示す回路図であ

る。図9に示す第1チップ21cは、上述した実施の形態3に係る第1チップ21bにおいて、第1クランプホールド部280cおよび第2クランプホールド部280dに換えて、第3クランプホールド部400および第4クランプホールド部410を備える。

[0170] 第3クランプホールド部400は、奇数列の垂直転送線239（239a）に設けられる。第3クランプホールド部400は、各単位画素230で光電変換された撮像信号をサンプリングし、このサンプリングした撮像信号を増幅してアンプ部290へ出力する。第3クランプホールド部400は、第3サンプリング部281と、クランプスイッチ282と、第3出力スイッチ285と、列アンプ286と、を有する。

[0171] 列アンプ286は、奇数列の垂直転送線239（239a）から転送された撮像信号を増幅してアンプ部290へ出力する。

[0172] 第4クランプホールド部410は、偶数列の垂直転送線239（239b）に設けられる。第4クランプホールド部410は、各単位画素230で光電変換された撮像信号をサンプリングし、このサンプリングした撮像信号を増幅してアンプ部290へ出力する。第4クランプホールド部410は、第3サンプリング部281aと、クランプスイッチ282aと、第3出力スイッチ285aと、列アンプ286aと、を有する。

[0173] 列アンプ286aは、偶数列の垂直転送線239（239b）から転送された撮像信号を増幅してアンプ部290へ出力する。

[0174] 〔撮像部の動作〕

次に、撮像部20の駆動タイミングについて説明する。図10は、撮像部20の駆動タイミングを示すタイミングチャートである。図10において、最上段から順に、行選択パルス $\phi X<1>$ 、駆動パルス $\phi R<1>$ 、駆動パルス $\phi T1<1>$ 、駆動パルス $\phi T2<1>$ 、行選択パルス $\phi X<2>$ 、駆動パルス $\phi R<2>$ 、駆動パルス $\phi T1<2>$ 、駆動パルス $\phi T2<2>$ 、駆動パルス ϕCLP 、駆動パルス ϕAMP 、列選択パルス ϕH および駆動パルス $\phi SH2$ のタイミングを示す。

[0175] 図10に示すように、タイミング生成部25は、上述した実施の形態3と同様の動作（図8を参照）を行う。具体的には、タイミング生成部25は、行選択パルス $\phi X<1>$ 、駆動パルス $\phi R<1>$ 、駆動パルス $\phi T1<1>$ 、駆動パルス $\phi T2<1>$ 、行選択パルス $\phi X<2>$ 、駆動パルス $\phi R<2>$ 、駆動パルス $\phi T1<2>$ 、駆動パルス $\phi T2<2>$ 、駆動パルス ϕCLP 、駆動パルス ϕAMP 、列選択パルス ϕH および駆動パルス $\phi SH2$ のオンオフ動作を切り替えながら、互いに異なる2つの行に位置する複数の単位画素230の各々から撮像信号を奇数列と偶数列とで交互に同時に外部へ出力させる。

[0176] 以上説明した本発明の実施の形態4によれば、タイミング生成部25が行方向（垂直方向）に隣接する複数行の画素を同時に駆動させて、この複数行の画素から出力された複数の撮像信号を第1出力アンプ部311a、第2出力アンプ部312aに同時（並列）に出力させることによって、各単位画素230から撮像信号を読み出す時間を半分とすることができるので、小型化と高速読み出し化の両立を実現することができる。

[0177] （その他の実施の形態）

また、本実施の形態では、被検体に挿入される内視鏡であったが、例えばカプセル型の内視鏡または被検体を撮像する撮像装置であっても適用することができる。

[0178] また、本実施の形態では、垂直転送線（第1の転送線）に共有させる単位画素の数が2であったが、これに限定されることなく、例えば共有画素が4画素または8画素であっても適用することができる。この場合、共有画素の数に合わせて、出力アンプの数を適宜設けてもよい。具体的に、1つの垂直転送線を4つの画素で共用させる場合、出力アンプの数を4つ設けられよい（出力チャンネルを4つ設置）。

[0179] なお、本明細書におけるタイミングチャートの説明では、「まず」、「その後」、「続いて」等の表現を用いてステップ間の処理の前後関係を明示していたが、本発明を実施するために必要な処理の順序は、それらの表現によ

って一意的に定められるわけではない。即ち、本明細書で記載したタイミングチャートにおける処理の順序は、矛盾のない範囲で変更することができる。

[0180] このように、本発明は、ここでは記載していない様々な実施の形態を含みうるものであり、請求の範囲によって特定される技術的思想の範囲内で種々の設計変更等を行うことが可能である。

符号の説明

- [0181]
- 1 内視鏡システム
 - 2 内視鏡
 - 3 伝送ケーブル
 - 4 操作部
 - 5 コネクタ部
 - 6 プロセッサ
 - 7 表示装置
 - 8 光源装置
 - 20 撮像部
 - 21, 21a～21c 第1チップ
 - 22 第2チップ
 - 23 受光部
 - 24 読み出し部
 - 25 タイミング生成部
 - 27 バッファ
 - 31, 31a 出力部
 - 51 AFE部
 - 52 A/D変換部
 - 53 撮像信号処理部
 - 54 駆動パルス生成部
 - 55 電源電圧生成部

- 6 1 電源部
- 6 2 画像信号処理部
- 6 3 クロック生成部
- 6 4 記録部
- 6 5 入力部
- 6 6 プロセッサ制御部
- 1 0 0 挿入部
- 1 0 1 先端
- 1 0 2 基端
- 2 3 0 単位画素
- 2 3 1, 2 3 2 光電変換素子
- 2 3 3 電荷電圧変換部
- 2 3 4, 2 3 5 転送トランジスタ
- 2 3 6 電荷電圧変換部リセット部
- 2 3 7 画素ソースフォロアトランジスタ
- 2 3 8 画素出力スイッチ
- 2 3 9, 2 3 9 a, 2 3 9 b 垂直転送線
- 2 4 0 定電流源
- 2 4 1 垂直走査部
- 2 4 2 第1サンプルホールド部
- 2 4 3 第2サンプルホールド部
- 2 4 4 水平走査部
- 2 4 5 水平リセット部
- 2 5 1, 2 5 1 a 第1サンプリングスイッチ
- 2 5 2, 2 5 2 a 第1サンプリング部
- 2 5 3, 2 5 3 a 第1出力スイッチ
- 2 5 4, 2 5 4 a 第2サンプリングスイッチ
- 2 5 5, 2 5 5 a 第2サンプリング部

256, 256a 第2出力スイッチ
259, 259a 第1水平転送線
260, 260a 第2水平転送線
261 第3水平転送線
262 第4水平転送線
271 第1水平リセットトランジスタ
272 第2水平リセットトランジスタ
273 第3水平リセットトランジスタ
274 第4水平リセットトランジスタ
280, 280c 第1クランプホールド部
280a, 280d 第2クランプホールド部
281, 281a 第3サンプリング部
282, 282a クランプスイッチ
283, 283a 第3サンプリングスイッチ
284, 284a 第4サンプリング部
285, 285a 第3出力スイッチ
286, 286a 列アンプ
287, 287a 内部ノード
290 アンプ部
291 第1アンプスイッチ
292 第1アンプ容量
293 第1オペアンプ
294 第2アンプスイッチ
295 第2アンプ容量
296 第2オペアンプ
300 サンプルホールド部
301 第4サンプリングスイッチ
302 第5サンプリング部

- 3 0 3 第5 サンプリングスイッチ
- 3 0 4 第6 サンプリング部
- 3 1 1, 3 1 1 a 第1 出力アンプ部
- 3 1 2, 3 1 2 a 第2 出力アンプ部
- 4 0 0 第3 クランプホールド部
- 4 1 0 第4 クランプホールド部
- C 1 コンデンサ

請求の範囲

- [請求項1] 二次元マトリクス状に配置され、外部から光を受光し、受光量に応じた撮像信号を生成する複数の画素と、
 前記撮像信号を転送する複数の第1の転送線と、
 前記複数の第1の転送線の各々に設けられ、前記画素から出力された前記撮像信号を前記第1の転送線に転送する定電流源と、
 前記複数の第1の転送線から転送された前記撮像信号を外部へ出力する複数の出力部と、
 複数の前記画素を同時に駆動させて、該複数の画素から出力された複数の前記撮像信号の各々を前記複数の出力部から同時に外部へ出力させる制御部と、
 を備えたことを特徴とする撮像素子。
- [請求項2] 前記複数の第1の転送線の各々に設けられ、前記撮像信号のノイズ成分を除去するノイズ除去部と、
 前記ノイズ除去部を介して、前記第1の転送線から前記出力部へ前記撮像信号を転送する複数の第2の転送線と、
 をさらに備えたことを特徴とする請求項1に記載の撮像素子。
- [請求項3] 前記ノイズ除去部は、複数のサンプルホールド容量を有し、
 前記制御部は、前記複数のサンプルホールド容量に前記複数の画素から出力された前記撮像信号を同時にサンプリングさせ、このサンプリングさせた前記撮像信号を前記複数の第2の転送線に同時に出力させることを特徴とする請求項2に記載の撮像素子。
- [請求項4] 前記ノイズ除去部は、
 クランプ容量と、
 リセット部と、
 を有し、
 前記制御部は、前記クランプ容量を介して前記複数の画素から出力された前記撮像信号を前記複数の第2の転送線に同時に出力させる

ことを特徴とする請求項 2 に記載の撮像素子。

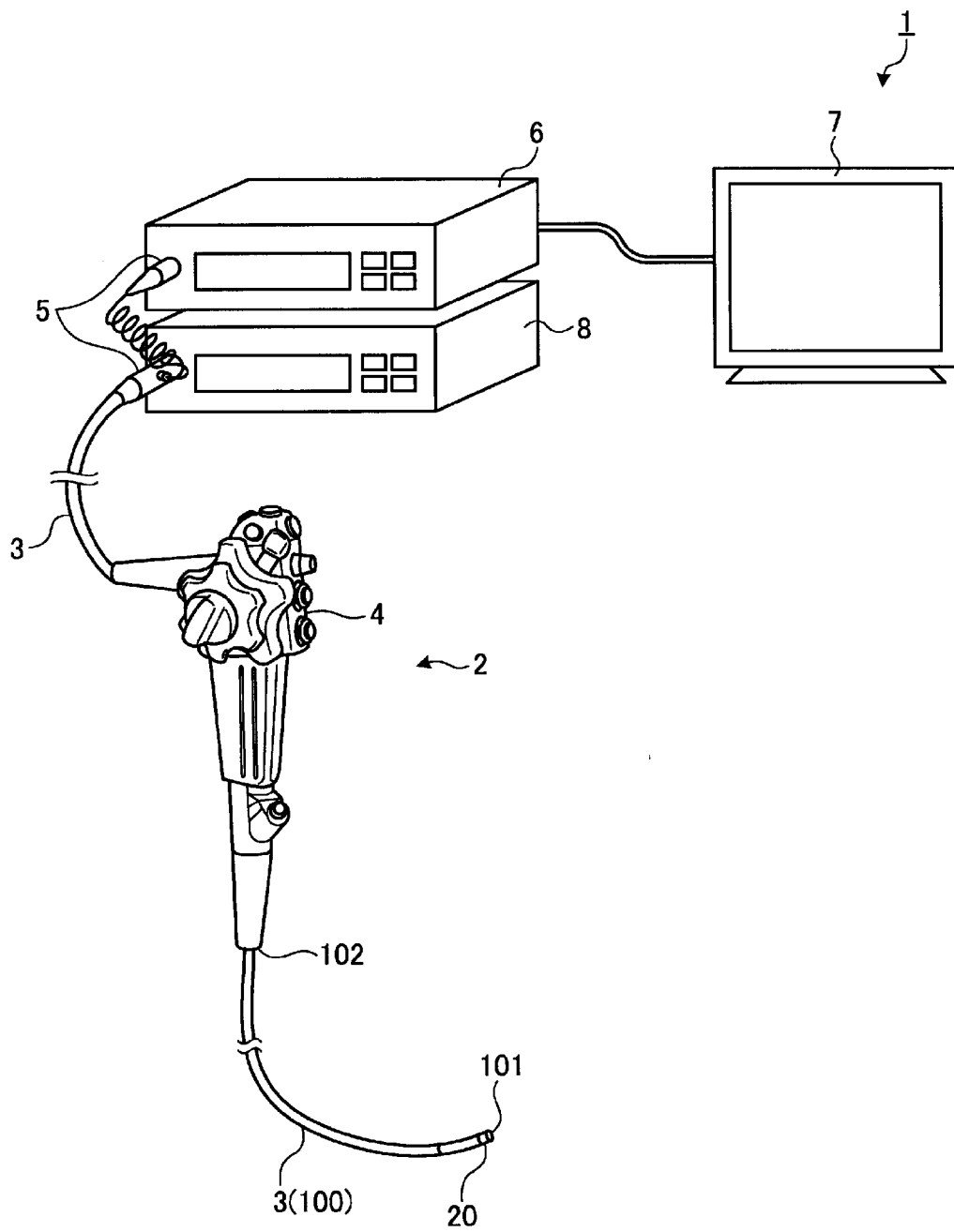
[請求項5] 前記複数の画素は、少なくとも行方向に前記第 1 の転送線を共有することを特徴とする請求項 1 ～ 4 のいずれか一つに記載の撮像素子。

[請求項6] 前記制御部は、前記複数の画素のうち、奇数列と偶数列とを交互に前記撮像信号を出力することを特徴とする請求項 5 に記載の撮像素子。

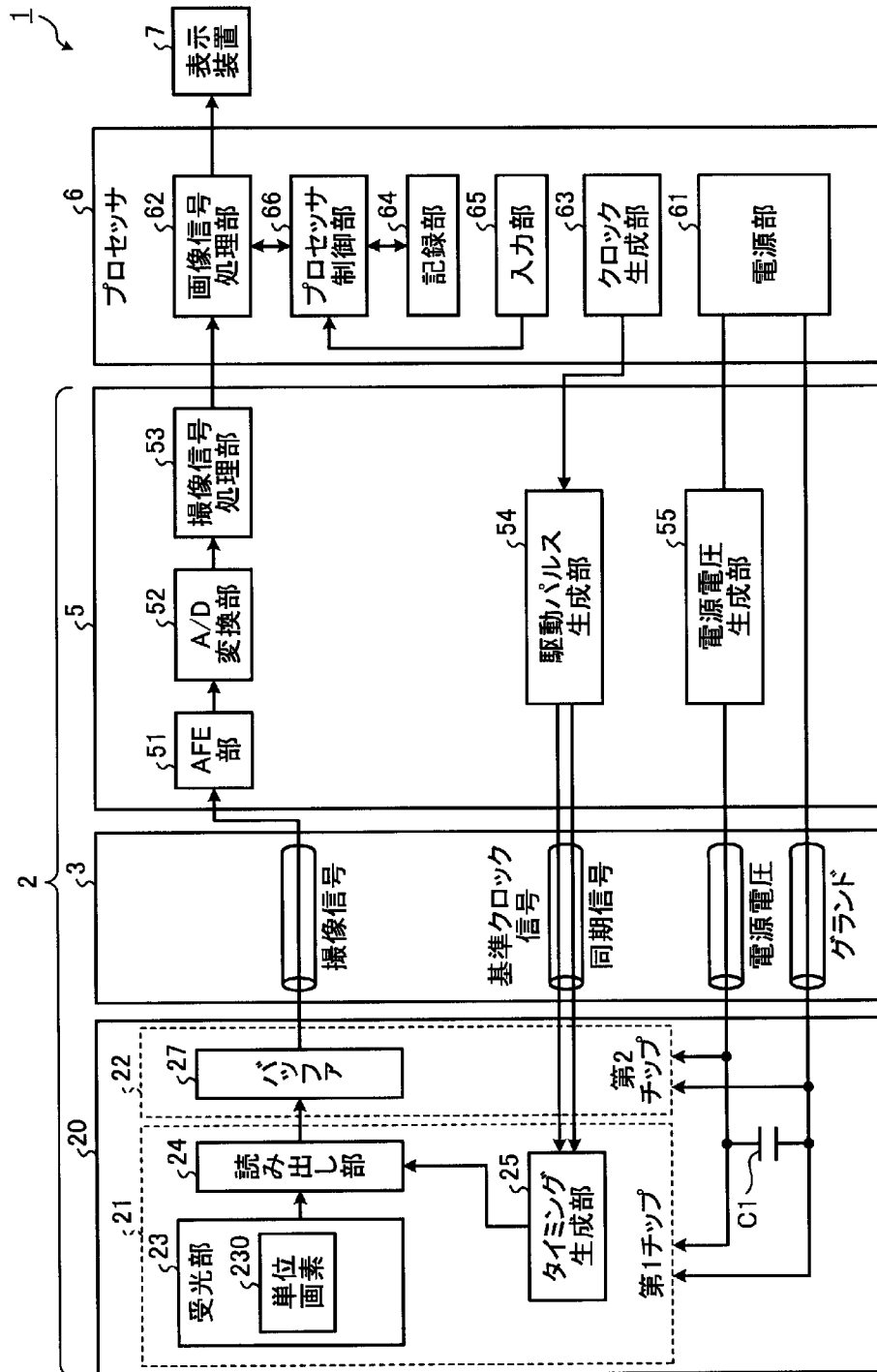
[請求項7] 請求項 1 ～ 6 のいずれか一つに記載の撮像素子を、被検体内に挿入可能な挿入部の先端側に備えたことを特徴とする内視鏡。

[請求項8] 請求項 7 に記載の内視鏡と、
前記撮像信号を画像信号に変換する画像処理装置と、
を備えることを特徴とする内視鏡システム。

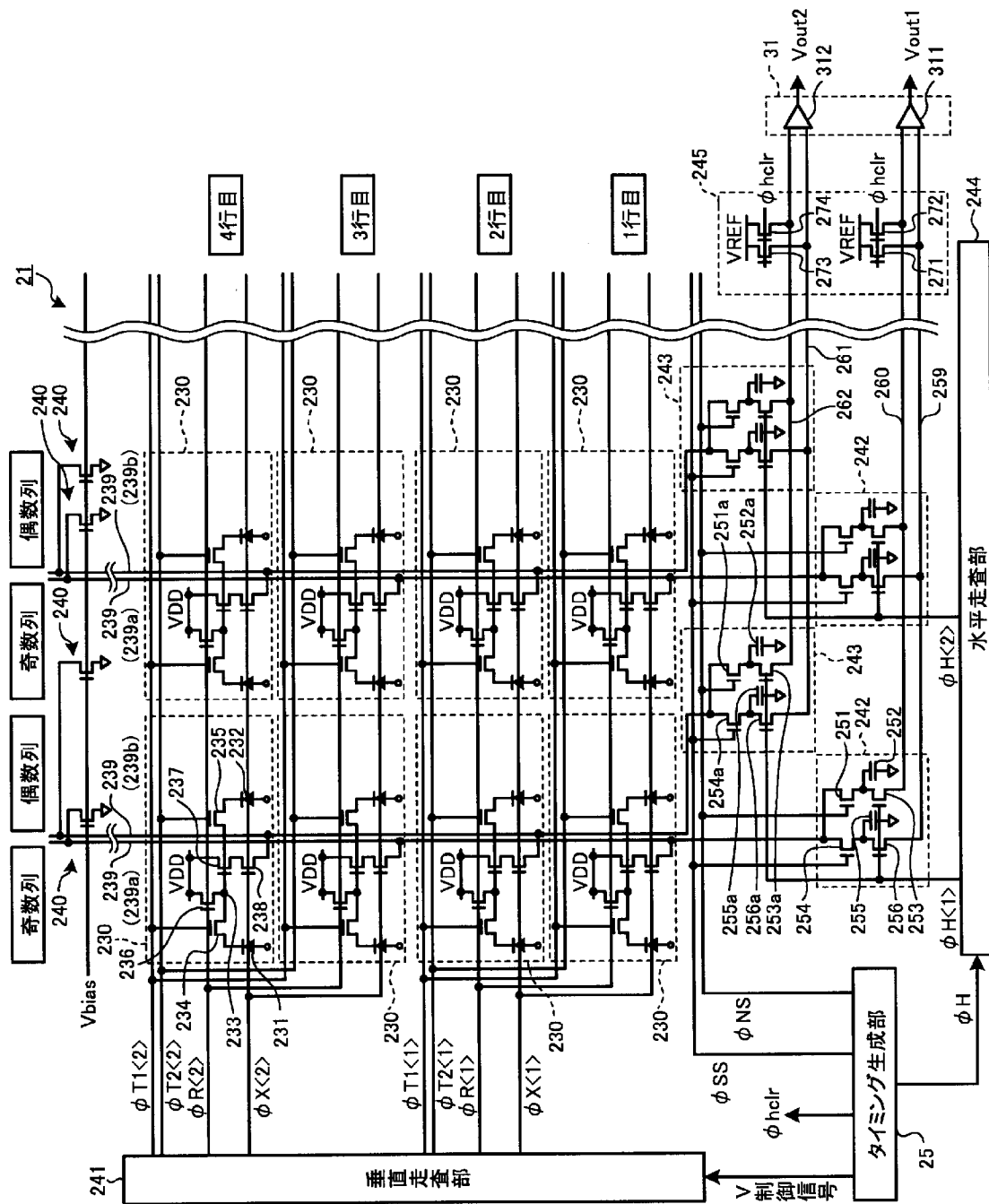
[図1]



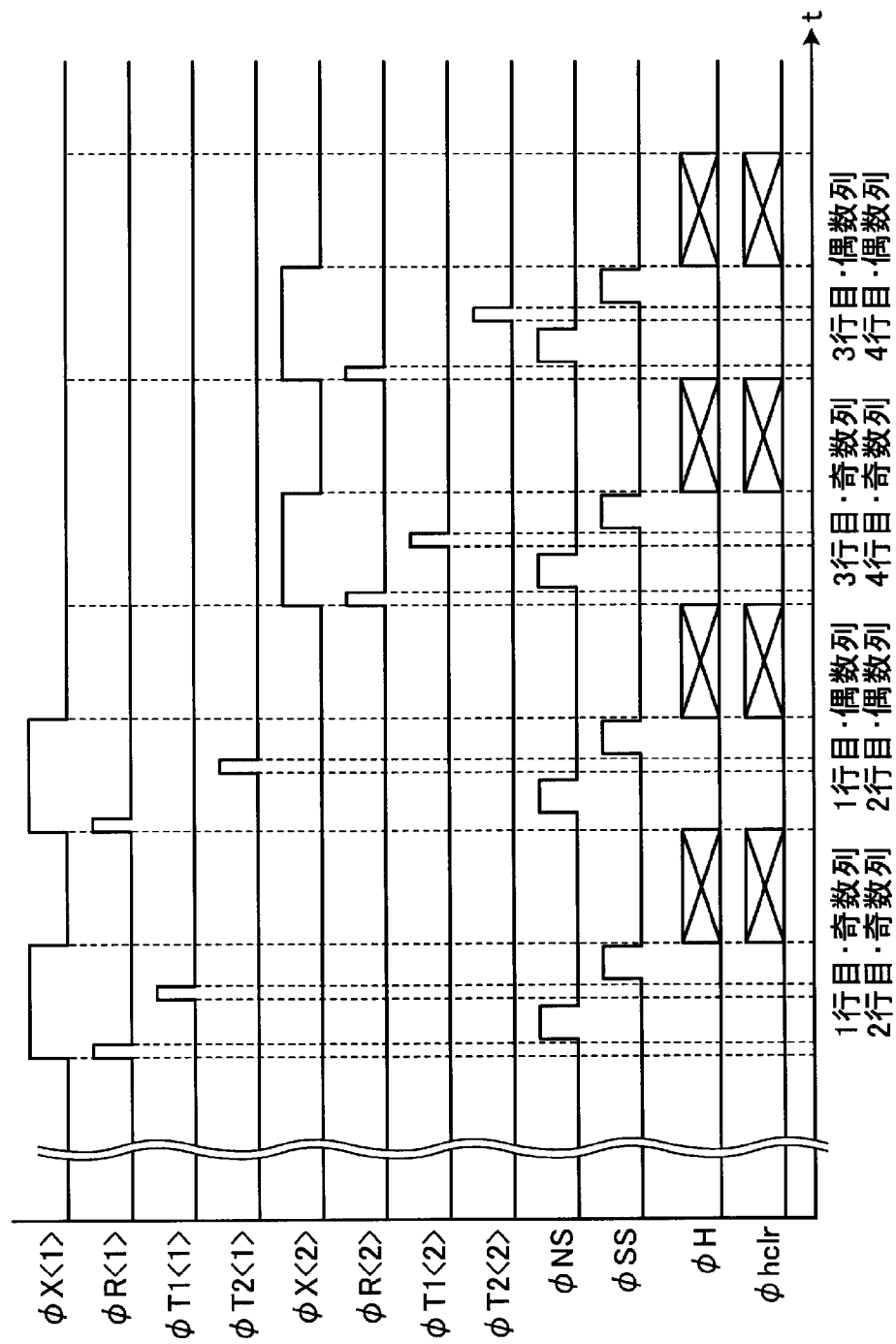
[図2]



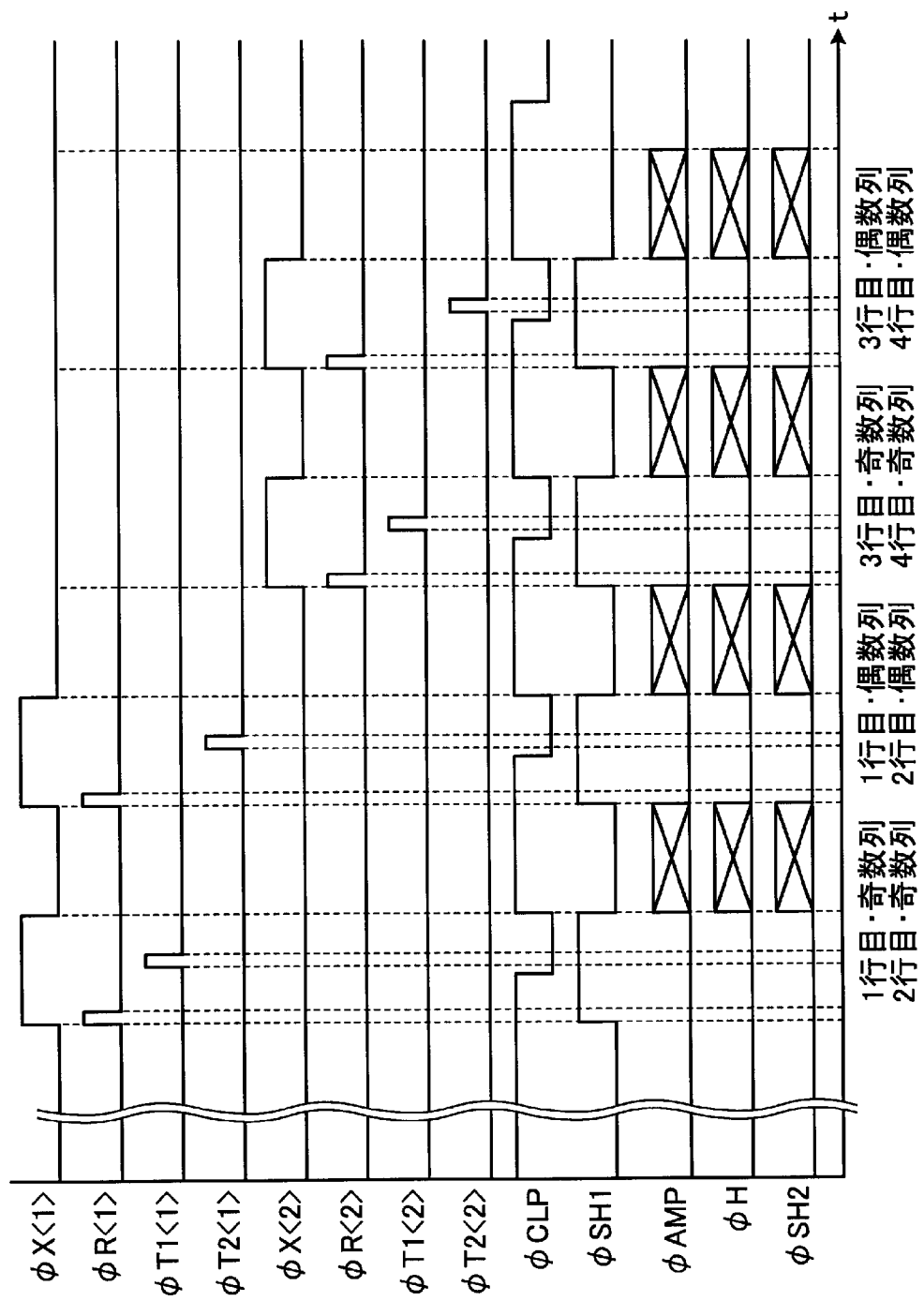
[図3]



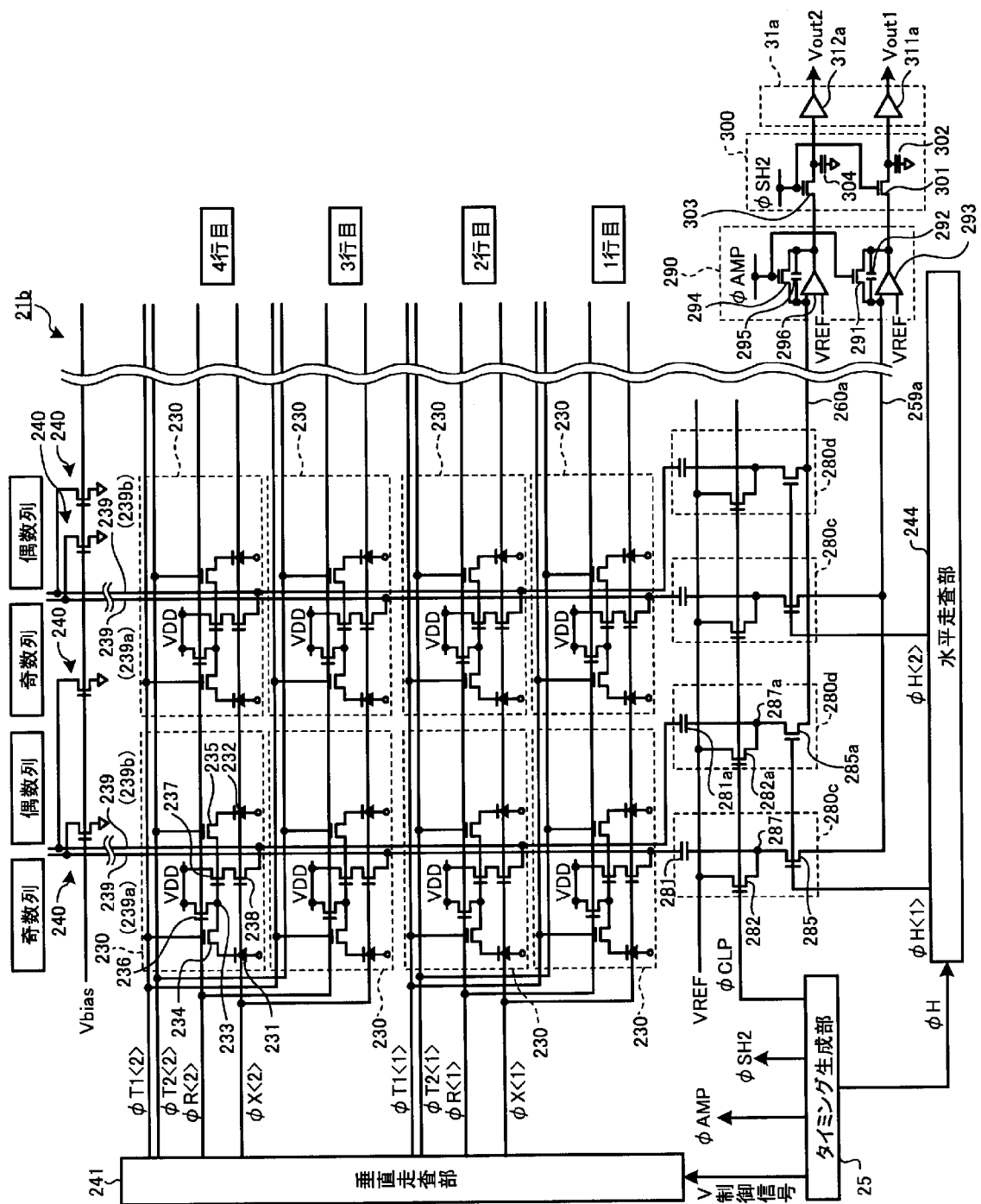
[図4]



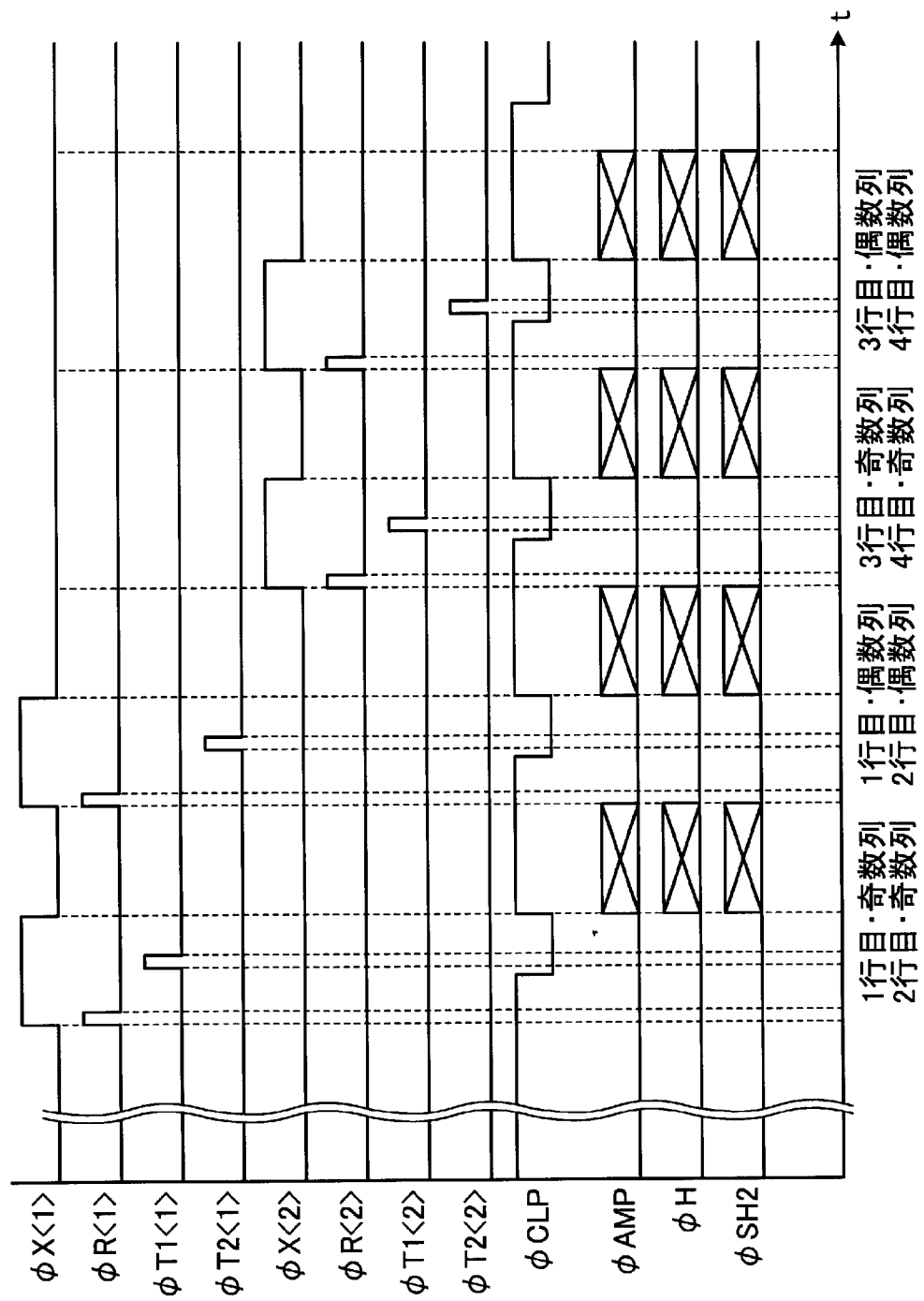
[図6]



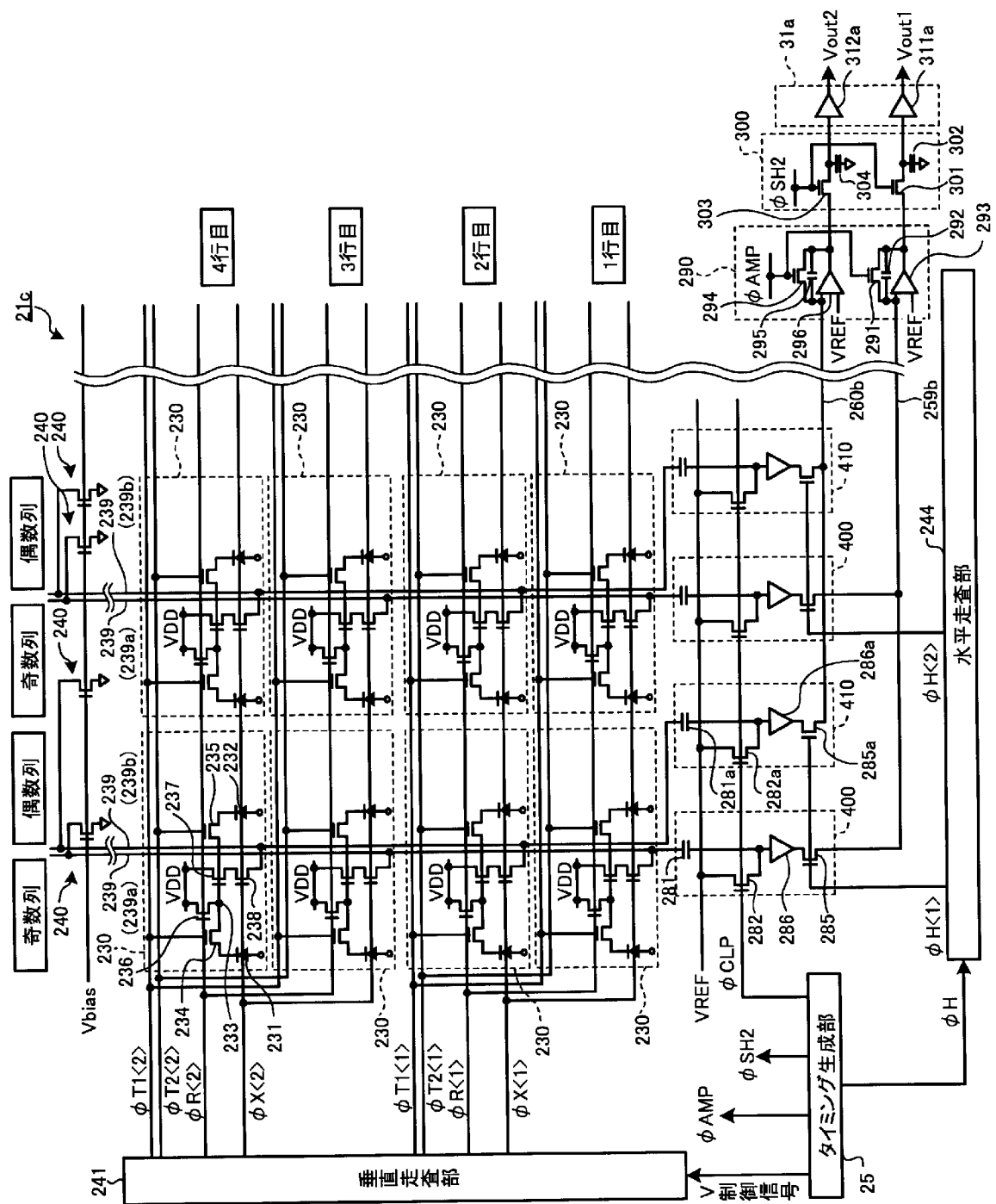
[図7]



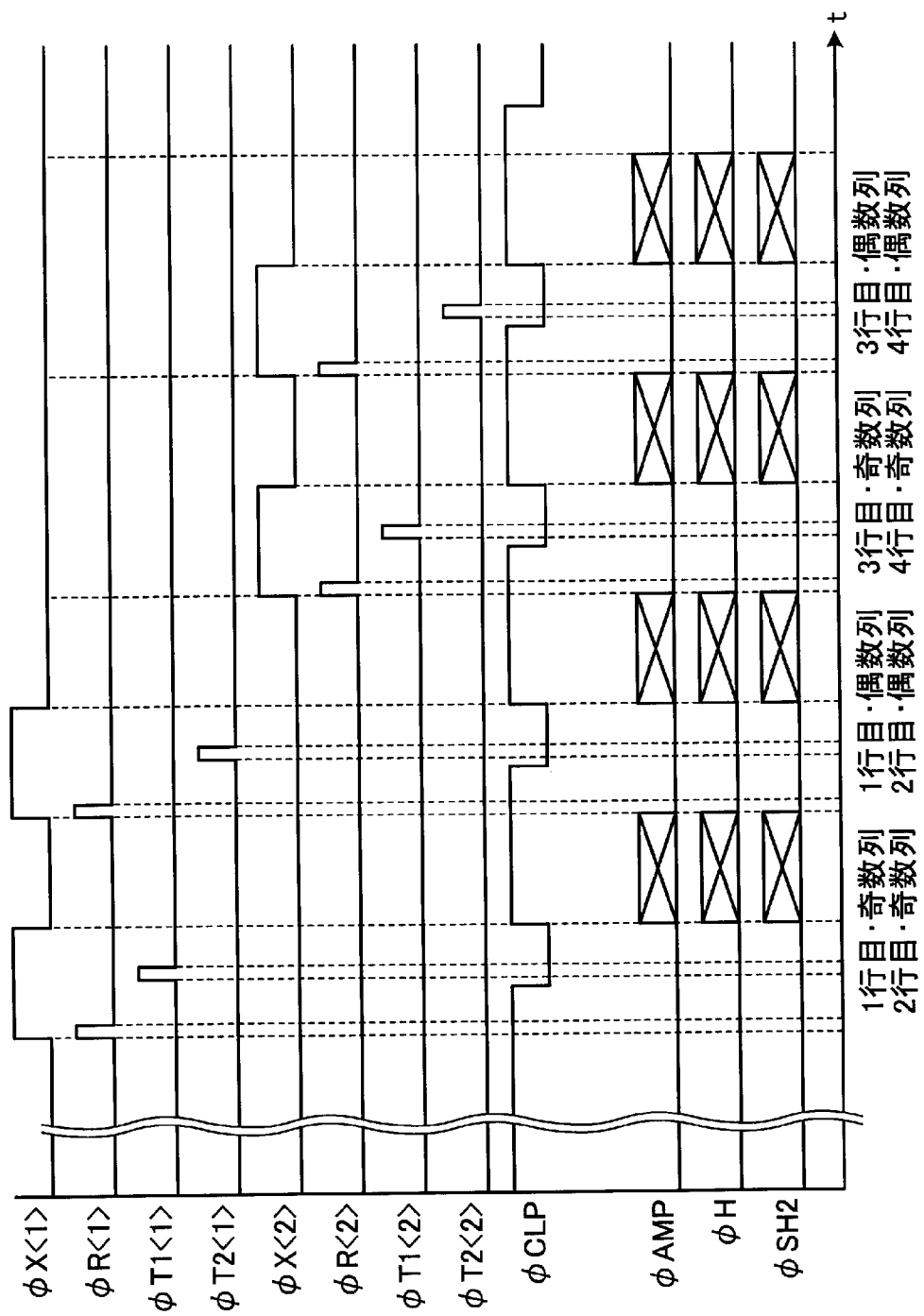
[図8]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/079352

A. CLASSIFICATION OF SUBJECT MATTER

H04N5/3745(2011.01)i, A61B1/04(2006.01)i, H04N5/378(2011.01)i, H04N7/18(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N5/3745, A61B1/04, H04N5/378, H04N7/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2012-151596 A (Olympus Corp.), 09 August 2012 (09.08.2012), paragraphs [0001] to [0090]; fig. 3 & US 2012/0182455 A1 paragraphs [0001] to [0111]; fig. 3	1, 2, 5, 6 3, 4, 7, 8
Y	JP 2013-118501 A (Olympus Corp.), 13 June 2013 (13.06.2013), paragraphs [0001] to [0145] & US 2013/0141618 A1 paragraphs [0001] to [0197]	3, 4, 7, 8
A	WO 2012/008229 A1 (Fujifilm Corp.), 19 January 2012 (19.01.2012), paragraphs [0001] to [0519] & US 2013/0140467 A1 paragraphs [0001] to [0579]	1-8

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
01 November 2016 (01.11.16)

Date of mailing of the international search report
08 November 2016 (08.11.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/079352

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2013-55500 A (Sony Corp.), 21 March 2013 (21.03.2013), paragraphs [0001] to [0139] & US 2013/0057744 A1 paragraphs [0001] to [0392]	1-8

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H04N5/3745(2011.01)i, A61B1/04(2006.01)i, H04N5/378(2011.01)i, H04N7/18(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H04N5/3745, A61B1/04, H04N5/378, H04N7/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2012-151596 A（オリンパス株式会社）2012.08.09, 段落 [0001]-[0090]、図3 & US 2012/0182455 A1, 段落[0001]-[0111]、 図3	1, 2, 5, 6 3, 4, 7, 8
Y	JP 2013-118501 A（オリンパス株式会社）2013.06.13, 段落 [0001]-[0145] & US 2013/0141618 A1, 段落[0001]-[0197]	3, 4, 7, 8
A	WO 2012/008229 A1（富士フイルム株式会社）2012.01.19, 段落 [0001]-[0519] & US 2013/0140467 A1, 段落[0001]-[0579]	1-8

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

01.11.2016

国際調査報告の発送日

08.11.2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

松永 隆志

5 V

4228

電話番号 03-3581-1101 内線 3571

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2013-55500 A (ソニー株式会社) 2013. 03. 21, 段落[0001]-[0139] & US 2013/0057744 A1, 段落[0001]-[0392]	1-8