



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년03월05일

(11) 등록번호 10-1499097

(24) 등록일자 2015년02월27일

(51) 국제특허분류(Int. Cl.)
 H04L 12/66 (2006.01) H04L 29/06 (2006.01)
 (21) 출원번호 10-2014-0180462
 (22) 출원일자 2014년12월15일
 심사청구일자 2014년12월15일
 (56) 선행기술조사문헌
 KR1020110113829 A
 KR1020110003209 A
 KR1020110113830 A
 KR1020120131960 A

(73) 특허권자
 (주)에이원정보기술
 전라남도 광양시 발섬5길 20, 3층(중동)
 (72) 발명자
 추상욱
 경상남도 창원시 마산합포구 자산서5길 22 (자산동)
 (74) 대리인
 최훈

전체 청구항 수 : 총 9 항

심사관 : 이동하

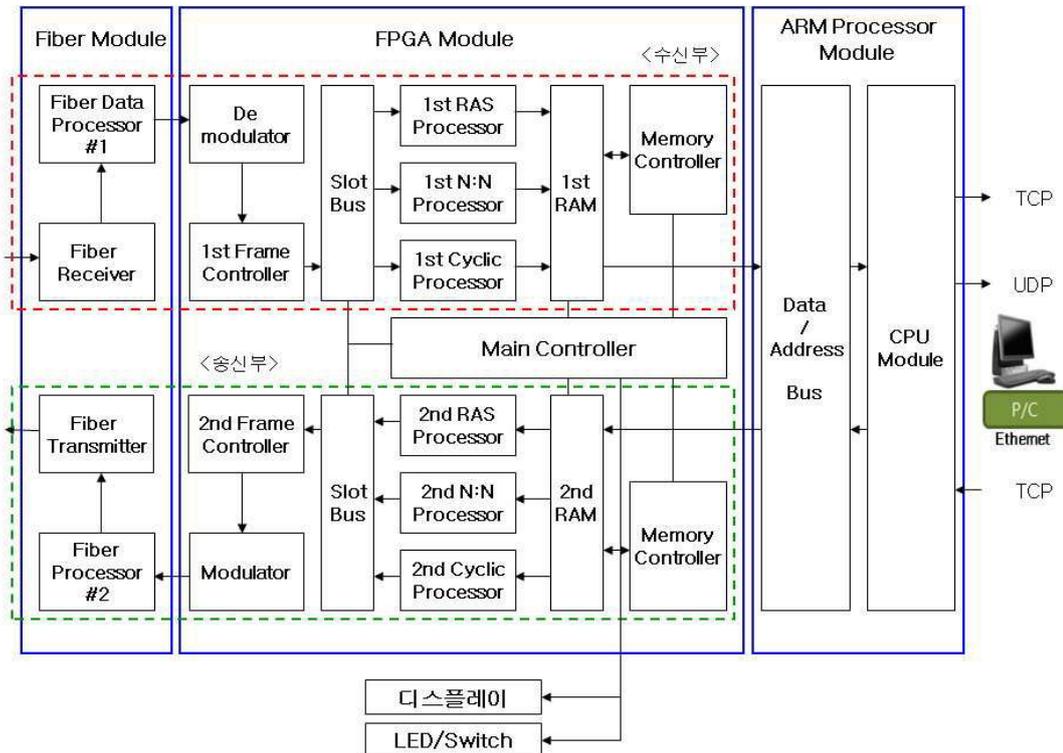
(54) 발명의 명칭 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템

(57) 요약

본 발명은 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 관한 것으로, 상기 MDWS-600S 전용통신망의 네트워크상에 접속된 스테이션들(Station's)에 대한 광통신데이터를 송·수신하기 위한 광통신 모듈(200)과; 상기 광통신 모듈에서 송·수신한 광통신데이터를 프레임 제어 처리한 후, 액티브 통신(RAS)과 회화

(뒷면에 계속)

대표도 - 도3



형(N:N) 통신 및 사이클릭(Cyclic) 통신 데이터 각각을 처리하기 위한 FPGA 모듈(300)과; 상기 MDWS-600S 전용 통신망과 신설 P/C 서버 간의 이더넷 통신(Ethernet communication, TCP/UDP)을 위한 ARM 프로세서 모듈(400)과; 상기 ARM 프로세서 모듈로부터 TCP/UDP 통신 데이터를 수신 받아 TCP 통신 데이터를 상기 MDWS-600S 전용통신망으로 전송하는 신설 P/C 서버(500)가 포함하며, 상기 MDWS-600S 전용통신망을 갖는 데이터 게이트웨이 시스템(100)의 중앙동기 장치(Station No. 0)와 상기 신설 P/C 서버 간의 게이트웨이(Gateway)가 이루어 지도록 구성함으로써, 기존의 전용통신망에 Ethernet 기반의 TCP, UDP 통신으로 용이하게 데이터를 송·수신할 수 있는 호환성으로 기존 장비를 대체할 수 있는 독특한 특징이 있다.

특허청구의 범위

청구항 1

MDWS-600S 전용통신망을 갖는 데이터 게이트웨이 시스템(Data Gateway System, 100)에 있어서,
 상기 시스템은, 상기 MDWS-600S 전용통신망의 네트워크상에 접속된 스테이션들(Station's)에 대한 광통신데이터를 송·수신하기 위한 광통신 모듈(Fiber Communication Module,200)과;
 상기 광통신 모듈에서 송·수신한 광통신데이터를 프레임 제어 처리한 후, 액티브 통신(RAS)과 회화형(N:N) 통신 및 사이클릭(Cyclic) 통신 데이터 각각을 처리하기 위한 FPGA 모듈(Field Programmable Gate Array Module,300)과;
 상기 MDWS-600S 전용통신망과 신설 P/C 서버 간의 이더넷 통신(Ethernet communication, TCP/UDP)을 위한 ARM 프로세서 모듈(Advanced RISC Machine Processor Module,400)과;
 상기 ARM 프로세서 모듈로부터 TCP/UDP 통신 데이터를 수신 받아 TCP 통신 데이터를 상기 MDWS-600S 전용통신망으로 전송하는 신설 P/C 서버(New Processor Computer Server,500)가 포함하며,
 상기 MDWS-600S 전용통신망을 갖는 데이터 게이트웨이 시스템(100)의 중앙동기 장치(Station No. 0)와 상기 신설 P/C 서버 간의 게이트웨이(Gateway)가 이루어지도록 하는 것을 특징으로 하는 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템.

청구항 2

제1 항에 있어서,
 상기 광통신 모듈(Fiber Communication Module,200)은, 상기 MDWS-600S 전용통신망 상의 광통신데이터(Fiber Communication Data)를 수신하기 위한 광수신기(Fiber Receiver,210)와,
 상기 광수신기로부터 수신된 광통신데이터를 복조기(Demodulator)로 전송 처리하기 위해 전기적 신호 및 데이터로 변환하는 제1 광 데이터 프로세서(Ferst Fiber Data Process,220)와,
 이더넷(Ethernet ,TCP/UDP) 통신 기능을 갖는 신설 P/C 서버(500)에서 처리된 데이터를 광 전송기로 출력 처리하기 위한 제2 광 데이터 프로세서(Second Fiber Data Processor,230)와,
 상기 제2 광 데이터 프로세서를 통해 전송된 데이터를 상기 MDWS-600S 전용통신망으로 전송하기 위한 광 전송기(Fiber Transmitter,240)가 구비되는 것을 특징으로 하는 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템.

청구항 3

제1 항에 있어서,
 상기 FPGA 모듈(Field Programmable Gate Array Module,300)은, 상기 MDWS-600S 전용통신망의 각 스테이션(Station)과 Active 통신상태가 가능하도록 신호 처리하는 RAS(Row Address Strobe) 프로세서와,
 상기 MDWS-600S 전용통신망의 각 스테이션(Station)과 상기 신설 P/C 서버(500)간에 데이터 통신을 하되, 이벤트 형태의 비정기적인 데이터를 처리하여 TCP(Transmission Control Protocol)로 송·수신하기 위한 회화형(N:N) 통신 프로세서(N:N Painting-type Communication Processor)와,
 상기 MDWS-600S 전용통신망의 각 스테이션(Station)과 상기 신설 P/C 서버(500)간에 데이터 통신을 하되, 일정한 시간 간격으로 균일한 데이터를 실시간으로 처리하여 UDP(User Datagram Protocol)로 송·수신하기 위한 사이클릭 통신 프로세서(Cyclic Communication Processor)에 의해,
 상기 MDWS-600S 전용통신망과 신설 P/C 서버(500)간에 게이트웨이(Gateway)가 이루어지는 것을 특징으로 하는

MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템.

청구항 4

제1 항에 있어서,

상기 FPGA 모듈(Field Programmable Gate Array Module,300)은, 상기 광통신 모듈(200)의 제1 광 데이터 프로세서에서 수신한 데이터를 복조하는 복조기(Demodulator,310)와

상기 복조기에서 복조된 동기 데이터의 각 프레임에 대한 가변 길이의 정보와 동기 문자(synchronizing character) 주소, 에러 정정 값에 대한 패킷 데이터(Packet Data)를 처리하기 위한 제1 프레임 제어기(First frame controller,320a)와

상기 제1 프레임 제어기에 의해 처리된 상기 MDWS-600S 전용통신망의 각 스테이션(STN) 별로 수신된 데이터를 액티브(Active) 상태로 신호 처리하기 위한 제1 RAS 프로세서(330a)와

상기 제1 프레임 제어기에 의해 처리된 상기 MDWS-600S 전용통신망의 각 스테이션(STN) 별로 수신된 데이터를 이벤트 형태의 비정기적인 통신을 하는 제1 회화형(N:N) 프로세서(First N:N conversation-processor,340a)와

상기 제1 프레임 제어 수신기에 의해 처리된 상기 MDWS-600S 전용통신망의 각 스테이션(STN) 별로 수신된 데이터를 주기적인 사이클을 갖고 통신하기 위한 제1 사이클릭 프로세서(First Cyclic processor,350a) 및

상기 제1 RAS, 제1 회화형(N:N), 제1 사이클릭 프로세서 별로 처리된 데이터를 저장하여 ARM(Advanced RISC Machine) 프로세서 모듈에서 리드(Read)/라이트(Write)하기 위한 제1 RAM(First Random Access Memory,360a)를 구비하는 FPGA 수신부(300a)와,

상기 FPGA 수신부의 제1 RAS, 제1 회화형(N:N), 제1 사이클릭 프로세서별 통신 데이터를 신설 P/C 서버에서 처리한 결과 및 지령을 MDWS-600S 전용통신망으로 전송하기 위한 데이터를 저장하는 제2 RAM(Second Random Access Memory,360b)과 상기 제2 RAM에 저장된 데이터를 통신 프로세서별로 처리하기 위한 제2 RAS 프로세서(330b), 제2 회화형(N:N) 프로세서(340b), 제2 사이클릭 프로세서(350b)와

상기 각각의 통신 프로세서(330b,340b,350b)에 대하여 에러 정정 신호를 포함하는 제2 프레임 제어기(320b)와 상기 제2 프레임 제어기에서 에러 정정된 데이터를 암호화하는 변조기(Modulator, 370)를 구비하는 FPGA 송신부(300b)와,

상기 FPGA 수신부(300a)와 FPGA 송신부(300b)를 제어하기 위한 메인 제어기(Main Controller, 300c)를 구비하여 상기 메인 제어기의 명령을 받아 시스템 외부의 디스플레이(380)와 LED 및 스위치(390)로 설정한 값을 리드(Read)/라이트(Write) 처리하는 것을 특징으로 하는 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템.

청구항 5

제1 항에 있어서,

상기 ARM 프로세서 모듈(400)은, 상기 MDWS-600S 전용통신망을 통해 상기 FPGA 모듈(300)에서 수신완료시 CPU 모듈로 인터럽트(Interrupt)를 발생시키고, 상기 ARM 프로세서 모듈의 스레드(Thread) 별로 상기 FPGA 모듈의 인터럽트를 수신 처리한 후,

데이터를 리드(Read)/라이트(Write)하여 신설 P/C 서버(500)로 TCP(Transmission Control Protocol)/UDP(User Datagram Protocol) 통식 방식에 의해 데이터 통신이 이루어지는 것을 특징으로 하는 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템.

청구항 6

제1 항에 있어서,

상기 ARM 프로세서 모듈(Advanced RISC Machine Module,400)은, 상기 FPGA 모듈(300) 내부의 제1/제2 RAM(360a,360b)에 접근하여 제1/제2 RAS 프로세서(330a,330b), 제1/제2 회화형(N:N) 프로세서(340a,340b), 제1/제2 사이클릭 프로세서(350a,350b)에 대한 데이터를 리드(Read)/라이트(Write)하는 데이터/어드레스 버스(410)와,

상기 제1 회화형(N:N) 프로세서(340a)의 데이터는 TCP(Transmission Control Protocol) 통신으로 송신 처리하고, 상기 제1 사이클릭 프로세서(350a)의 데이터는 UDP(User Datagram Protocol) 통신으로 송신 처리하며,

상기 이더넷(Ethernet,TCP/UDP) 통신 기능을 갖는 신설 P/C 서버(500)에서 처리된 데이터는 TCP(Transmission Control Protocol)로 전송 처리하는 CPU 모듈(420)이 구비되는 것을 특징으로 하는 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템.

청구항 7

제1 항에 있어서,

상기 신설 P/C 서버(500)에서 송신한 데이터는, TCP 통식방식에 의해 전송되며, 상기 ARM 프로세서 모듈에서 회화형(N:N) 통신인지, 사이클릭 통신인지 판별한 후 상기 MDWS-600S 전용통신망으로 송신 처리하여,

게이트웨이(Gateway)가 이루어지는 것을 특징으로 하는 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템.

청구항 8

제1 항에 있어서,

상기 ARM 프로세서 모듈(Advanced RISC Machine Module,400)은, 상기 신설 P/C 서버(500)로부터 TCP(Transmission Control Protocol)로 통신된 데이터인 경우 회화형(N:N)통신인지, 사이클릭 통신인지 판단하여 각각의 통신 프로세서에서 처리한 후,

FPGA 모듈 내부의 RAM에 쓰기(Write) 기능을 제어하는 것을 특징으로 하는 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템.

청구항 9

제1 항에 있어서,

상기 시스템은, 상기 MDWS 600S 전용통신망에 별도의 모니터링 시스템(600)이 설치되며, 상기 ARM 프로세서 모듈의 TCP/UDP로부터 N:N 회화형 통신 및 사이클릭 통신 데이터를 모니터링 P/C로 전송하고,

하위의 모니터링 프로그램에서는 상기 각 통신에 대한 연결 여부와, 에러상태, 송·수신 데이터의 내용을 모니터링 가능하도록 한 것을 특징으로 하는 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템.

명세서

기술분야

본 발명은 데이터 게이트웨이 시스템에 관한 것으로서, 특히 기존의 MDWS-600S(Mitsubishi-600S Data Way System) 전송망에서 SCC Station의 역할을 대체하며, PLC(Programable Logic Control) 등과 MDWS 전용 프로토콜을 통해 데이터를 송·수신하고, 신규 제어용 서버 시스템 및 HMI와는 TCP 프로토콜로 데이터를 송·수신함으로써, 노후화된 MELCO SCC(멜코 설비제어용 계산기)를 신형 서버 시스템으로 대체가 가능하도록 한 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 관한 것이다.

[0001]

배경 기술

- [0002] 일반적으로, 게이트웨이(Gateway)란 컴퓨터 네트워크에서 서로 다른 통신망, 프로토콜(protocol, 통신규약)을 사용하는 네트워크 간의 통신을 가능하게 하는 컴퓨터나 소프트웨어를 일컫는 용어로 서로 다른 구조를 가진 두 개의 통신 네트워크를 연결하는 장치를 말한다.
- [0003] 특히, 게이트웨이는 서로 다른 네트워크상의 통신 프로토콜을 적절히 변환해주는 역할을 하는 네트워크 포인트이다. 즉, 개방형 시스템 간의 상호 접속을 위한 OSI(Open Systems Interconnection) 참조 모델의 전체 계층을 인식하여 전송방식이 다른 통신망도 흡수하여 서로 다른 기종끼리도 접속을 가능하게 하는 특징이 있다.
- [0004] 이러한 특징으로, 일본 미쯔비시 전기(MITSUBISHI ELECTRIC)가 개발한 'MDWS-600S(MITSUBISHI-600S Data Way System)'를 살펴보면, 제어 시스템의 광 데이터 전송망을 통해 PLC 등과의 고속 데이터 통신을 위해 개발되었다.
- [0005] MDWS-600S/TCP Gateway System의 표준은, 기존 스테이션(Station)들의 통신 유니트(Unit)로 대체할 수 있으며, 신규 제어용 서버 시스템 및 HMI(Human Machine Interface)들과 TCP/IP(Transmission Control Protocol/Internet Protocol) 통신이 가능하여 두 네트워크 사이에서 게이트웨이 역할을 한다.
- [0006] 다시 말해서, MDWS-600S Protocol을 지원하는 신형 자동화용 소프트웨어로 모니터링 및 제어가 주된 목적인 신규 서버 및 HMI가 구현하고자 하는 기능들을 Maker 전용(폐쇄형 통신규약)의 제약을 받지 않고도 송·수신 기능을 구현할 수 있다는 것이다.
- [0007] MDWS-600S Protocol의 경우, 광 전송로가 루프 형태(Loop type)로 구성하고 있어, 네트워크상에 접속된 스테이션(STN:Station)간에 회화형(N:N) 통신과 사이클릭(Cyclic) 통신 방식으로 데이터를 송·수신한다. 회화형(N:N) 통신은, 이벤트 형태의 비정기적인 통신으로 최대 8개의 채널로 각 스테이션의 통신용 송·수신 메모리에 각각에 최대 1000 WORD와 헤더 정보, 상태, 명령용으로 40 WORD를 각각 사용한다. 또 상기 사이클릭 통신은, 중앙 동기 스테이션의 동기제어 명령에 의해 링크(Link) 측으로부터 입·출력 메모리에 접근하는 방식으로 통신을 수행한다. 동기제어 명령에는 출력 메모리의 데이터를 링크에 송출하는 읽기 명령(Read Command)과 링크 상의 데이터를 입력 메모리에 기록하는 쓰기 명령(Write Command)이 있고, 입·출력 메모리의 어느 주소에 접근하는가를 나타내는 어드레스(Address) 정보를 포함하며, 선두 어드레스를 순차적으로 갱신해서 최대 8k Word의 사이클릭 데이터를 전송한다.
- [0008] 또한, MDWS-600S는, 네트워크에 접속된 모든 스테이션을 제어하는 중앙동기 스테이션(STN No.0)에 있어, 각 스테이션 간에 통신에 필요한 전송 프레임(Frame)의 생성, 동기제어, 리모트 스테이션의 진단 및 데이터 링크 상태 감시와 전송로 장애 시 링크 재구성 등의 제어를 수행한다.
- [0009] 그리고, MDWS-600S는, 각 리모트 스테이션(STN No.1 ~ STN No.7)의 경우에는, 중앙동기 스테이션의 제어 아래 N:N 회화형 통신과 사이클릭 통신 방식에 의해 프로세서 데이터를 공유하는 역할을 한다(도 1 참조).
- [0010] 한편, 1985년에 가동된 POSCO 광양 제철소 특정 공장의 경우, 하드웨어(H/W)의 노후화로 인한 고장으로 조업정지가 빈번함은 물론, 초기 시점에 개발된 네트워크 제어 시스템 대비 상당 물량의 장비들이 투입되어 기능 개선이 이루어졌으나, 시스템 수행 능력의 부족과 응답성 저하를 초래하였을 뿐만 아니라, 설비공급사 전용 프로토콜(MDWS-600S Protocol)이외에는 호환성 문제로 어떠한 신기능 및 신기술의 적용이 곤란하여 네트워크 제어 시스템을 전반적으로 교체할 필요성이 대두되었다.
- [0011] 현재, POSCO 광양 제철소 일부 공장의 네트워크 제어 시스템은, 설비 순차제어를 담당하는 중앙 집중 방식의 ① PLC(Programmable Logic Controller)와, 각 파트별로 CPU를 여러 개 두어 한 파트가 다운되더라도 다른 파트는 운전이 가능하도록 하는 저속의 루프제어(Loop Control)를 담당하는 분산형 제어 시스템인 ②DCS(Distributed Control System)와, 수식 모델·공정의 총괄적 제어·정보관리 등을 담당하는 ③프로세스 컴퓨터(Process Computer)로 구성되어 있으나, 설비를 제어하는 PLC 및 DCS 군은 공급사 전용 프로토콜(예, MDWS, μ Σ Network 등)로 제한되고 있으며 그 상위 계층은 이더넷 기반 TCP/IP 통신으로 처리하고 있다.
- [0012] 그러나, 상기 네트워크 기반의 제어 시스템인 MDWS-600S는 냉연, 도금 공장에서 물리적으로 분산된 PLC(Programmable Logic Control)와 SCC(Supervisory Control Computer:설비제어용 계산기) 및 DRIO(Dataway Remote I/O)간에 프로세스 데이터를 공유하게 함으로써, 연속 자동 조업을 가능하게 하는 데이터 통로 역할이 주된 목적이므로, 공급사 전용 프로토콜(MDWS-600S)이 아닐 경우 H/W의 노후화 및 기존의 제어 네트워크 장비간의 호환성 문제로 인하여 SCC, PLC, DRIO간의 데이터 공유가 불가능하여 조업정지와 같은 장애가 여전히 발생될

가능성이 매우 높다.

- [0013] 따라서, 본 발명은 기존의 제어 네트워크 장비와 신규 제어 서버 PC(공급사 전용 프로토콜이 아닌 Processor Computer의 경우)간의 데이터 교환 기능을 용이하게 해주는 전혀 새로운 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템을 제안한다.

발명의 내용

해결하려는 과제

- [0014] 본 발명은 전술한 목적을 달성하기 위한 것으로, 보다 상세하게는 기존의 MDWS-600S와 송·수신되는 광통신 모듈과, 데이터 처리를 위한 FPGA 모듈 및 신설 P/C 서버와의 이더넷 통신을 위한 ARM 프로세서 모듈을 구성함으로써, 공급사 전용 프로토콜을 갖는 기존의 네트워크 제어 시스템과 신설되는 PC(Processor Computer) 서버와 통신 연계가 가능한 게이트웨이 기능을 수행하도록 한 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템을 제공한다.

과제의 해결 수단

- [0015] 전술한 목적을 달성하기 위한 본 발명의 바람직한 실시 예에 의하면, MDWS-600S 전용통신망을 갖는 데이터 게이트웨이 시스템(Data Gateway System, 100)에 있어서, 상기 시스템은, 상기 MDWS-600S 전용통신망의 네트워크상에 접속된 스테이션들(Station's)에 대한 광통신데이터를 송·수신하기 위한 광통신 모듈(Fiber Communication Module,200)과; 상기 광통신 모듈에서 송·수신한 광통신데이터를 프레임 제어 처리한 후, 액티브 통신(RAS)과 회화형(N:N) 통신 및 사이클릭(Cyclic) 통신 데이터 각각을 처리하기 위한 FPGA 모듈(Field Programmable Gate Array Module,300)과; 상기 MDWS-600S 전용통신망과 신설 P/C 서버 간의 이더넷 통신(Ethernet communication, TCP/UDP)을 위한 ARM 프로세서 모듈(Advanced RISC Machine Processor Module,400)과; 상기 ARM 프로세서 모듈로부터 TCP/UDP 통신 데이터를 수신 받아 TCP 통신 데이터를 상기 MDWS-600S 전용통신망으로 전송하는 신설 P/C 서버(New Processor Computer Server,500)가 포함하며, 상기 MDWS-600S 전용통신망을 갖는 데이터 게이트웨이 시스템(100)의 중앙동기 장치(Station No. 0)와 상기 신설 P/C 서버 간의 게이트웨이(Gateway)가 이루어지도록 하는 것을 특징으로 하는 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템을 제공한다.

- [0016] 본 발명의 다른 실시 예에 따르면, 상기 광통신 모듈(Fiber Communication Module,200)은, 상기 MDWS-600S 전용통신망 상의 광통신데이터(Fiber Communication Data)를 수신하기 위한 광수신기(Fiber Receiver,210)와, 상기 광수신기로부터 수신된 광통신데이터를 복조기(Demodulator)로 전송 처리하기 위해 전기적 신호 및 데이터로 변환하는 제1 광 데이터 프로세서(Ferst Fiber Data Process,220)와, 이더넷(Ethernet,TCP/UDP) 통신 기능을 갖는 신설 P/C 서버(500)에서 처리된 데이터를 광 전송기로 출력 처리하기 위한 제2 광 데이터 프로세서(Second Fiber Data Processor,230)와, 상기 제2 광 데이터 프로세서를 통해 전송된 데이터를 상기 MDWS-600S 전용통신망으로 전송하기 위한 광 전송기(Fiber Transmitter,240)가 구비되는 것을 특징으로 한다.

- [0017] 본 발명의 또 다른 실시 예에 따르면, 상기 FPGA 모듈(Field Programmable Gate Array Module,300)은, 상기 MDWS-600S 전용통신망의 각 스테이션(Station)과 Active 통신상태가 가능하도록 신호 처리하는 RAS(Row Address Strobe) 프로세서와, 상기 MDWS-600S 전용통신망의 각 스테이션(Station)과 상기 신설 P/C 서버(500)간에 데이터 통신을 하되, 이벤트 형태의 비정기적인 데이터를 처리하여 TCP(Transmission Control Protocol)로 송·수신하기 위한 회화형(N:N) 통신 프로세서(N:N Painting-type Communication Processor)와, 상기 MDWS-600S 전용통신망의 각 스테이션(Station)과 상기 신설 P/C 서버(500)간에 데이터 통신을 하되, 일정한 시간 간격으로 균일한 데이터를 실시간으로 처리하여 UDP(User Datagram Protocol)로 송·수신하기 위한 사이클릭 통신 프로세서(Cyclic Communication Processor)에 의해, 상기 MDWS-600S 전용통신망과 신설 P/C 서버(500)간에 게이트웨이(Gateway)가 이루어지는 것을 특징으로 한다.

- [0018] 본 발명의 또 다른 실시 예에 따르면, 상기 FPGA 모듈(Field Programmable Gate Array Module,300)은, 상기 광통신 모듈(200)의 제1 광 데이터 프로세서에서 수신한 데이터를 복조하는 복조기(Demodulator,310)와 상기 복조기에서 복조된 동기 데이터의 각 프레임에 대한 가변 길이의 정보와 동기 문자(synchronizing character) 주소, 에러 정정 값에 대한 패킷 데이터(Packet Data)를 처리하기 위한 제1 프레임 제어기(First frame

controller,320a)와 상기 제1 프레임 제어기에 의해 처리된 상기 MDWS-600S 전용통신망의 각 스테이션(STN) 별로 수신된 데이터를 액티브(Active) 상태로 신호 처리하기 위한 제1 RAS 프로세서(330a)와 상기 제1 프레임 제어기에 의해 처리된 상기 MDWS-600S 전용통신망의 각 스테이션(STN) 별로 수신된 데이터를 이벤트 형태의 비정기적인 통신을 하는 제1 회화형(N:N) 프로세서(First N:N conversation-processor,340a)와 상기 제1 프레임 제어 수신기에 의해 처리된 상기 MDWS-600S 전용통신망의 각 스테이션(STN) 별로 수신된 데이터를 주기적인 사이클을 갖고 통신하기 위한 제1 사이클릭 프로세서(First Cyclic processor,350a) 및 상기 제1 RAS, 제1 회화형(N:N), 제1 사이클릭 프로세서 별로 처리된 데이터를 저장하여 ARM(Advanced RISC Machine) 프로세서 모듈에서 리드(Read)/라이트(Write)하기 위한 제1 RAM(First Random Access Memory,360a)를 구비하는 FPGA 수신부(300a)와, 상기 FPGA 수신부의 제1 RAS, 제1 회화형(N:N), 제1 사이클릭 프로세서별 통신 데이터를 신설 P/C 서버에서 처리한 결과 및 지령을 MDWS-600S 전용통신망으로 전송하기 위한 데이터를 저장하는 제2 RAM(Second Random Access Memory,360b)과 상기 제2 RAM에 저장된 데이터를 통신 프로세서별로 처리하기 위한 제2 RAS 프로세서(330b), 제2 회화형(N:N) 프로세서(340b), 제2 사이클릭 프로세서(350b)와 상기 각각의 통신 프로세서(330b,340b,350b)에 대하여 에러 정정 신호를 포함하는 제2 프레임 제어기(320b)와 상기 제2 프레임 제어기에서 에러 정정된 데이터를 암호화하는 변조기(Modulator, 370)를 구비하는 FPGA 송신부(300b)와, 상기 FPGA 수신부(300a)와 FPGA 송신부(300b)를 제어하기 위한 메인 제어기(Main Controller, 300c)를 구비하여 상기 메인 제어기의 명령을 받아 시스템 외부의 디스플레이(380)와 LED 및 스위치(390)로 설정한 값을 리드(Read)/라이트(Write) 처리하는 것을 특징으로 한다.

[0019] 본 발명의 또 다른 실시 예에 따르면, 상기 ARM 프로세서 모듈(400)은, 상기 MDWS-600S 전용통신망을 통해 상기 FPGA 모듈(300)에서 수신완료시 CPU 모듈로 인터럽트(Interrupt)를 발생시키고, 상기 ARM 프로세서 모듈의 쓰레드(Thread) 별로 상기 FPGA 모듈의 인터럽트를 수신 처리한 후, 데이터를 리드(Read)/라이트(Write)하여 신설 P/C 서버(500)로 TCP(Transmission Control Protocol)/UDP(User Datagram Protocol) 통식 방식에 의해 데이터 통신이 이루어지는 것을 특징으로 한다.

[0020] 본 발명의 또 다른 실시 예에 따르면, 상기 ARM 프로세서 모듈(Advanced RISC Machine Module,400)은, 상기 FPGA 모듈(300) 내부의 제1/제2 RAM(360a,360b)에 접근하여 제1/제2 RAS 프로세서(330a,330b), 제1/제2 회화형(N:N) 프로세서(340a,340b), 제1/제2 사이클릭 프로세서(350a,350b)에 대한 데이터를 리드(Read)/라이트(Write)하는 데이터/어드레스 버스(410)와, 상기 제1 회화형(N:N) 프로세서(340a)의 데이터는 TCP(Transmission Control Protocol) 통신으로 송신 처리하고, 상기 제1 사이클릭 프로세서(350a)의 데이터는 UDP(User Datagram Protocol) 통신으로 송신 처리하며, 상기 이더넷(Ethernet,TCP/UDP) 통신 기능을 갖는 신설 P/C 서버(500)에서 처리된 데이터는 TCP(Transmission Control Protocol)로 전송 처리하는 CPU 모듈(420)이 구비되는 것을 특징으로 한다.

[0021] 본 발명의 또 다른 실시 예에 따르면, 상기 신설 P/C 서버(500)에서 송신한 데이터는, TCP 통식방식에 의해 전송되며, 상기 ARM 프로세서 모듈에서 회화형(N:N) 통신인지, 사이클릭 통신인지 판별한 후 상기 MDWS-600S 전용통신망으로 송신 처리하여, 게이트웨이(Gateway)가 이루어지는 것을 특징으로 한다.

[0022] 본 발명의 또 다른 실시 예에 따르면, 상기 ARM 프로세서 모듈(Advanced RISC Machine Module,400)은, 상기 신설 P/C 서버(500)로부터 TCP(Transmission Control Protocol)로 통신된 데이터인 경우 회화형(N:N)통신인지, 사이클릭 통신인지 판단하여 각각의 통신 프로세서에서 처리한 후, FPGA 모듈 내부의 RAM에 쓰기(Write) 기능을 제어하는 것을 특징으로 한다.

[0023] 본 발명의 또 다른 실시 예에 따르면, 상기 시스템은, 상기 MDWS- 600S 전용통신망에 별도의 모니터링 시스템(600)이 설치되며, 상기 ARM 프로세서 모듈의 TCP/UDP로부터 회화형(N:N) 통신 및 사이클릭 통신 데이터를 모니터링 P/C로 전송하고, 하위의 모니터링 프로그램에서는 상기 각 통신에 대한 연결 여부와, 에러상태, 송·수신 데이터의 내용을 모니터링 가능하도록 한 것을 특징으로 한다.

발명의 효과

[0024] 본 발명의 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템은 다음과 같은 효과가 있다.

[0025] (1)공급사 전용 프로토콜(예를 들어, MDWS-600S)을 갖는 기존의 네트워크 제어 시스템과 신설되는 PC(Processor Computer) 서버와의 통신 프로토콜의 상호 변환이 가능하기 때문에 이더넷 기반의 TCP/IP, UDT 통신으로 데이터

송·수신이 가능한 신규 서버 시스템으로 대처할 수 있다.

[0026] (2)기존의 네트워크 제어 시스템의 LED 상태 표시를 동일하게 구현하기 때문에 사용자가 제어 시스템의 운전 상태를 한 눈에 파악할 수 있는 효과가 있다.

도면의 간단한 설명

- [0027] 도 1은 종래 기술에 대한 MDWS-600S 전용통신망을 갖는 Data way System을 개략적으로 나타낸 도면
- 도 2는 본 발명의 바람직한 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 대한 전체 구성을 개략적으로 나타낸 도면
- 도 3은 본 발명의 바람직한 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 대한 전체 구성을 나타낸 블록도
- 도 4는 본 발명의 바람직한 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 대한 광통신 모듈을 나타낸 블록도
- 도 5는 본 발명의 바람직한 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 대한 FPGA 모듈을 나타낸 블록도
- 도 6은 본 발명의 바람직한 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 대한 ARM 프로세서 모듈을 나타낸 블록도
- 도 7은 본 발명의 바람직한 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 대한 CPU 모듈을 나타낸 블록도
- 도 8은 본 발명의 바람직한 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 대한 ARM 프로세서 모듈의 주요 쓰레드를 나타낸 플로우 차트
- 도 9는 본 발명의 바람직한 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 대한 NN Rev Thread 프로세서를 나타낸 플로우 차트
- 도 10은 본 발명의 바람직한 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 대한 NN msq Thread 프로세서를 나타낸 플로우 차트
- 도 11은 본 발명의 바람직한 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 대한 CY Data Thread 프로세서를 나타낸 플로우 차트
- 도 12는 본 발명의 바람직한 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 대한 MDWS Rev Thread 프로세서를 나타낸 플로우 차트
- 도 13은 본 발명의 바람직한 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 대한 MDWS msq Thread 프로세서를 나타낸 플로우 차트
- 도 14는 본 발명의 바람직한 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 대한 Mon Thread 프로세서를 나타낸 플로우 차트

발명을 실시하기 위한 구체적인 내용

[0028] 이하, 본 발명의 바람직한 실시 예를 첨부된 도면들을 참조하여 상세히 설명한다. 우선 각 도면의 구성요소들에 참조부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가지도록 하고 있음에 유의해야 하며 비록 종래기술과 동일한 부호가 표시되더라도 종래기술은 그 자체로 해석하여야 한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략한다.

[0029] 먼저 도 2 내지 도 7을 참조하여, 본 발명의 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템의 기술적 구성은 크게, 기존의 MDWD-600S(MITSUBISHI-600S Data Way System) 전용통신망을 갖는 데이터 게이트웨이 시스템(Data Gateway System, 100), 광통신 모듈(Fiber Module,200), FPGA 모듈((Field Programmable Gate Array Module,300), ARM 프로세서 모듈(Advanced RISC Machine Module,400), 신설

P/C 서버(New Processor Computer Server, 500) 및 모니터링 시스템(600)으로 구성된다.

- [0030] 도 1을 참조하여, 상기 기존의 MDWD-600S(MITSUBISHI-600S Data Way System) 전용통신망을 갖는 데이터 게이트웨이 시스템(Data Gateway System, 100)은, 냉연, 도금공장에 사용되는 미쯔비시사의 제어용 데이터 게이트웨이 시스템으로, 전송로가 광케이블 루프(Loop)형태로 구성하고 있으며, 네트워크상에 접속된 스테이션(Station)간에 회화형(N:N) 통신 및 사이클릭(CYCLIC) 통신 방식으로 데이터를 송·수신한다.
- [0031] 또한, 네트워크에 접속된 모든 스테이션을 제어하는 중앙동기 스테이션은 스테이션 간에 통신에 필요한 전송 프레임(Frame) 생성, 동기제어, 리모트 스테이션(Remote Station)의 진단 및 데이터 링크(Data-Link) 상태 감시와 전송로 장애 시 링크 재구성, 제어 등을 수행한다.
- [0032] 또한, 각 리모트 스테이션(Remote Station)은 중앙동기 스테이션의 제어하에 회화형(N:N) 통신 및 사이클릭(CYCLIC) 통신방식에 의해 프로세서 데이터를 공유하는 역할을 한다.
- [0033] 이러한 제어용 전용통신망(MDWS-600S)은 물리적으로 분산된 PLC(Programmable Logic Control), SCC(Supervisory Control Computer, 설비제어용 계산기), DR I/O(Dataway Remote I/O)간에 프로세스 데이터(Process Data)를 공유하게 함으로써, 연속 자동조업을 가능하게 하는 데이터(DATA) 통로이다.
- [0034] 이러한 전용통신망을 신설 P/C 서버와 연결할 경우 데이터웨이(DATA WAY)장애가 발생, 즉 호환성 결여로 인한 PLC, SCC, DR I/O간의 데이터 공유가 불가능하게 됨으로 조업정지와 직결된다고 할 수 있다.
- [0035] 따라서 도 2를 참조하면, 본 발명의 바람직한 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템은 기존의 MDWS-600S 전송망에서 SCC Station의 역할을 대체하며, PLC 등과 MDWS 전용 프로토콜(혹은 MDWS-600S 전용통신망)을 통해 데이터를 송·수신하고, 신설 P/C 서버(New Process Computer Server)와는 TCP 프로토콜로 데이터를 송·수신함으로써, 노후화된 MELCO SCC(멜코 설비제어용 계산기)를 신형 서버 시스템으로 대체가 가능하다.
- [0036] 도 3 및 도 4를 참조하여, 상기 광통신 모듈(Fiber Module, 200)은, 광케이블로 포설된 상기 MDWS-600S 전용통신망의 광 데이터를 입·출력하는 수단으로, 상기 MDWS-600S 전용통신망의 네트워크상에 접속된 각 스테이션(Station)에 대한 통신데이터를 송·수신하기 위한 수단이다.
- [0037] 본 발명의 다른 실시 예에 따르면, 상기 광통신 모듈(Fiber Module, 200)은, 상기 MDWS-600S 전용통신망 상의 광통신데이터(Fiber Communication Data)를 수신하기 위한 광수신기(Fiber Receiver, 210)를 구비한다. 또한, 상기 광수신기로부터 수신된 광통신데이터를 복조기(Demodulator)로 전송 처리하기 위해 전기적 신호 및 데이터로 변환하는 제1 광 데이터 프로세서(Ferst Fiber Data Process, 220)를 구비한다. 또한, 상기 MDWS-600S 전용통신망으로부터 수신 처리된 광통신데이터를 이더넷(Ethernet, TCP/UDP) 통신 기능을 갖는 신설 P/C 서버(500)에서 처리된 데이터를 광 전송기로 출력 처리하기 위한 제2 광 데이터 프로세서(Second Fiber Data Process, 230)와 상기 제2 광 데이터 프로세서를 통해 전송된 데이터를 상기 MDWS-600S 전용통신망으로 전송하기 위한 광 전송기(Fiber Transmitter, 240)가 구비된다.
- [0038] 도 2 및 도 5를 참조하여, 상기 FPGA 모듈(Field Programmable Gate Array Module, 300)은, 상기 광통신 모듈에서 송·수신한 데이터를 프레임 제어 처리하여 액티브 통신(RAS)과 회화형(N:N) 통신 및 사이클릭(Cyclic) 통신 데이터를 처리하기 위한 수단이다.
- [0039] 다시 말해서, 상기 광통신 모듈(200)에서 수신한 데이터를 복조하여 에러를 정정하는 프레임 제어와 각 통신 프로세서(RAS, N:N, Cyclic)로 데이터를 처리한 후, 내부 램(RAM, 360a)에 저장하여 ARM 프로세서 모듈(Advanced RISC Machine Processor Module, 400)에서 리드(Read)하고, 상기 기존의 MDWS-600S 전용통신망으로 데이터를 송신(혹은 전송)하기 위해 상기 내부 RAM에 접근하여 쓴 데이터를 상기 각 통신 프로세서에서 처리한 후 다시 프레임 제어하고 암호화하여 광 전송기를 통해 송신(혹은 전송) 처리하도록 한다.
- [0040] 또한, 상기 FPGA 모듈(Field Programmable Gate Array Module, 300)은, 상기 MDWS-600S 전용통신망의 각 스테이션(Station)과 신설 P/C 서버(500)간의 통신연계(혹은 Active 통신상태)가 가능하도록 신호 처리하는 데이터 프로세서를 갖는 RAS 프로세서(Reliable Available Security)를 구비한다.
- [0041] 여기서 상기 RAS 프로세서(Reliable Available Security)는, 루프 타입 회로망(Loop Type Circuit Network)을 갖는 상기 기존의 MDWS-600S 전용통신망을 총괄 제어하는 중앙동기 장치가 스탠바이(Standby) 상태인지를 판단하기 위해 활성화된 전류값을 통해 메시지를 전달하는 수단, 즉 각 스테이션(STN) 별로 통신이 Active한 상태인

지를 신호 처리한다.

- [0042] 다시 말해서, 회화형(N:N) 프로세서와 사이클릭(Cyclic) 프로세서의 통신 데이터의 분리 및 구동을 위한 메시지를 발생시켜 상기 MDWS-600S 전용통신망의 중앙동기 장치가 스탠바이(Standby) 상태인지를 알려주게 된다.
- [0043] 또한, 상기 FPGA 모듈(Field Programmable Gate Array Module,300)은, 상기 MDWS-600S 전용통신망인 루프 타입 회로(Loop Type Circuit)의 각 스테이션(Station,STN)과 상기 신설 P/C 서버(500)간에 데이터 통신을 하되, 이벤트 형태의 비정기적인 데이터를 처리하여 TCP(Transmission Control Protocol)로 송·수신하기 위한 회화형(N:N) 통신 프로세서(N:N Painting-type Communication Processor)를 구비한다.
- [0044] 상기 회화형(N:N) 통신 프로세서는, 회화형(N:N) 데이터 전송을 위한 데이터 프레임 생성 및 데이터 프레임 전송을 위해 기존의 MDWS-600S 전용통신망의 중앙동기 장치로부터 채널요청, 할당 검사, 타이밍 조절, RAM Read/Write제어, 오류에 대한 에러처리, 전송종료 처리 등을 수행한다.
- [0045] 그리고 상기 FPGA 모듈(Field Programmable Gate Array Module,300)은, 상기 MDWS-600S 전용통신망의 루프 타입 회로(Loop Type Circuit)의 각 스테이션(Station)과 상기 신설 P/C 서버(500)간에 데이터 통신을 하되, 일정한 시간 간격으로 균일한 데이터를 실시간으로 처리하여 UDP(User Datagram Protocol)로 송·수신하기 위한 사이클릭 통신 프로세서(Cyclic Communication Processor)에 의해 상기 MDWS-600S 전용통신망과 신설 P/C 서버(500)간에 게이트웨이(Gateway)가 이루어지는 것을 특징으로 한다.
- [0046] 도 5를 참조하면, 상기 사이클릭 통신 프로세서(350a, 350b)는, 각 스테이션이 쓰기 가능한 주소변지 검사, MASK처리, RAM Read/Write 제어 등의 기능을 수행한다.
- [0047] 한편, 도 5를 참조하면, 본 발명의 실시 예에 따른 상기 FPGA 모듈(Field Programmable Gate Array Module,300)의 세부 구성은, 상기 광통신 모듈(200)의 제1 광 데이터 프로세서에서 수신한 데이터를 복조하는 복조기(Demodulator,310)와, 상기 복조기에서 복조된 동기 데이터의 각 프레임에 대한 가변 길이의 정보와 동기 문자(synchronizing character) 주소, 오류(혹은 에러) 정정 값에 대한 패킷 데이터(Packet Data)를 처리하기 위한 제1 프레임 제어기(First frame controller,320a)와, 상기 제1 프레임 제어기에 의해 처리된 상기 MDWS-600S 전용통신망의 각 스테이션(STN) 별로 수신된 데이터를 액티브(Active) 상태로 신호 처리하기 위한 제1 RAS 프로세서(330a)와, 상기 제1 프레임 제어기에 의해 처리된 상기 MDWS-600S 전용통신망의 각 스테이션 별로 수신된 데이터를 이벤트 형태의 비정기적인 통신을 하는 제1 회화형 프로세서(First N:N conversation-processor,340a)와, 상기 제1 프레임 제어 수신기에 의해 처리된 상기 MDWS-600S 전용통신망의 각 스테이션(STN) 별로 수신된 데이터를 주기적인 사이클을 갖고 통신하기 위한 제1 사이클릭 프로세서(First Cyclic processor,350a) 및 상기 제1 RAS, 제1 회화형(N:N), 제1 사이클릭 프로세서 별로 처리된 데이터를 저장하여 ARM(Advanced RISC Machine) 프로세서 모듈에서 리드(Read)/라이트(Write)하기 위한 제1 RAM(First Random Access Memory,360a)를 구비하는 FPGA 수신부(300a)를 포함한다.
- [0048] 또한, 상기 FPGA 모듈(Field Programmable Gate Array Module,300)은, 신설 P/C 서버에서 게이트웨이(Gateway System)로 전송할 데이터를 저장하는 제2 RAM(Second Random Access Memory,360b)과, 상기 제2 RAM에 저장된 데이터를 통신 프로세서별로 처리하기 위한 제2 RAS 프로세서(330b), 제2 회화형 프로세서(340b), 제2 사이클릭 프로세서(350b)와, 상기 각각의 통신 프로세서(330b,340b,350b)에 대하여 오류 정정 신호를 포함하는 제2 프레임 제어기(320b)와, 상기 제2 프레임 제어기에서 오류 정정된 데이터를 암호화하는 변조기(Modulator, 370)를 구비하는 FPGA 송신부(300b)를 포함한다.
- [0049] 여기서, 상기 변조기(370)에서 암호화된 데이터는 광통신 모듈(200)의 제2 광 데이터 프로세서(230) 및 광 전송기(Fiber Transmitter,240)를 통해 MDWS-600S 전용통신망으로 전송 처리된다.
- [0050] 또한, 상기 FPGA 모듈(Field Programmable Gate Array Module,300)은, 상기 FPGA 수신부(300a)와 상기 FPGA 송신부(300b)를 제어하기 위한 메인 제어기(Main Controller, 300c)를 포함한다.
- [0051] 그리고 상기 FPGA 모듈(Field Programmable Gate Array Module,300)은, 상기 메인 제어기(300c)의 명령을 받아 시스템 외부의 디스플레이(380)와 LED 및 스위치(390)로 설정한 값을 리드(Read)/라이트(Write) 처리할 수 있도록 구성할 수 있다.
- [0052] 도 2 및 도 6을 참조하여, 상기 ARM 프로세서 모듈(Advanced RISC Machine Processor Module,400)은, 상기 MDWS-600S 전용통신망과 신설 P/C 서버 간의 이더넷 통신(Ethernet communication, TCP/UDP)을 위한 수단으로, 상기 FPGA 모듈 내부의 RAM에 접근하여 각 통신 데이터를 Read/Write하며, 회화형(N:N) 통신 데이터는 TCP통신

으로 송신하고, 사이클릭(Cyclic) 통신 데이터는 UDP 통신으로 송신 처리한다. 또한, 신설 P/C 서버(New Process Computer Server)로부터 TCP(Transmission Control Protocol)로 수신된 데이터는 회화형(N:N) 통신인지, 사이클릭 통신인지 판단하여 각각의 통신 프로세서(RAS, N:N, Cyclic Processor)에서 처리하여 FPGA 모듈 내부의 RAM에 쓰기(Write) 기능을 수행한다.

[0053] 또한, 본 발명의 실시 예에 따른 상기 ARM 프로세서 모듈(Advanced RISC Machine Module, 400)의 세부 구성은, 상기 FPGA 모듈(300) 내부의 제1/제2 RAM(360a, 360b)에 접근하여 제1/제2 RAS 프로세서(330a, 330b), 제1/제2 회화형(N:N) 프로세서(340a, 340b), 제1/제2 사이클릭 프로세서(350a, 350b)에 대한 데이터를 리드(Read)/라이트(Write)하는 데이터/어드레스 버스(410)와, 상기 제1 회화형(N:N) 프로세서(340a)의 데이터는 TCP(Transmission Control Protocol) 통신으로 송신 처리하고, 상기 제1 사이클릭 프로세서(350a)의 데이터는 UDP(User Datagram Protocol) 통신으로 송신 처리하며, 상기 이더넷(Ethernet, TCP/UDP) 통신 기능을 갖는 신설 P/C 서버(500)에서 처리된 데이터는 TCP(Transmission Control Protocol)로 전송 처리하는 CPU 모듈(420)이 구비될 수 있다.

[0054] 그리고 본 발명의 실시 예에 따른 상기 ARM 프로세서 모듈(400)은, 상기 신설 P/C 서버(500)로부터 TCP(Transmission Control Protocol)로 통신된 데이터인 경우 회화형(N:N) 통신인지, 사이클릭(Cyclic) 통신인지 판단하여 각각의 통신 프로세서에서 처리한 후, 상기 FPGA 모듈(300)의 내부 RAM에 쓰기(Write) 기능을 제어하는 것을 특징으로 한다.

[0055] 도 5 내지 도 7을 참조하여, 상기 CPU 모듈(420)에 대하여 더욱 상세하게 설명하면, 먼저 신설 P/C 서버(500)로 데이터를 송신할 경우, MDWS-600S 전용통신망을 통해 다른 스테이션(Station)간의 통신하는 과정에서 다른 스테이션으로부터 전송된 데이터는 회화형(N:N), 사이클릭(Cyclic) 통신 데이터가 존재하는데 이들 데이터를 받아 신설 P/C 서버로 통신을 하게 된다.

[0056] 다음은 신설 P/C 서버에서 데이터를 수신할 경우, MDWS-600S 전용통신망으로 다른 스테이션간의 통신 과정에서 스테이션이 다른 스테이션으로 회화형(N:N), 사이클릭(Cyclic) 통신 데이터를 전송하는 기능을 제공한다. 즉 N:N과 Cyclic Data를 신설 P/C 서버(500)로부터 받아 MDWS-600S 전용통신망을 통해 다른 Station으로 데이터를 전송하는 것이다.

[0057] 또한, 통신과정에서 회화형(N:N)은 이벤트 형태의 비정기적 데이터 전송이고 TCP 통신을 통해 전송하게 된다.

[0058] 그리고 회화형(N:N) 통신은 어드레스(Address), 마스크(mask), 데이터(Data)의 형태로 비정기적으로 요청이 있을 때, 상기 MDWS-600S 전용통신망에 데이터를 다른 스테이션으로 전송하는 과정에서 신설 P/C 서버로부터 TCP 통신을 통해 데이터를 전달 받게 된다.

[0059] 도 8을 참조하여, 본 발명의 실시 예에 따른 상기 ARM 프로세서 모듈(400)의 주요 통신 알고리즘(혹은 통신 프로그램)은, MDWS-600S 전용통신망을 통해 각 STN간 통신 수행 시에는 회화형(N:N) 통신과 사이클릭(Cyclic) 통신 데이터가 존재하는데, 회화형 통신은 이벤트 형태의 비정기적인 통신으로 TCP로 전송하고, 사이클릭 통신은 실시간으로 주기적인 통신으로 UDP로 전송한다.

[0060] 또한, MDWS-600S 전용통신망을 통해 FPGA 모듈에서 수신 완료 시에는 CPU 모듈로 인터럽트(Interrupt)를 발생시키고, ARM 프로세서 모듈의 주요 쓰레드(Thread) 별로 FPGA 모듈의 인터럽트를 수신 처리하여 데이터를 리드(Read)/라이트(Write)하게 된다.

[0061] 또한, 각 Thread(Processor)간 데이터 교환은 IPC(Inter Process Communication)방식 중 메시지 큐(Message Queue)를 사용하여 공유한다.

[0062] 또한, WTD(WatchDog)은 통신 오류로 인한 시스템 정지를 보완하기 위해 사용되며, 서버와 Healthy패킷을 30sec 주기로 송·수신하여 'keep Alive'로 유지하며, 일정 시간 동안 Healthy패킷 수신이 되지 않으면 ARM 프로세서 모듈을 재부팅하여 통신이 원활하게 이루어지도록 한다.

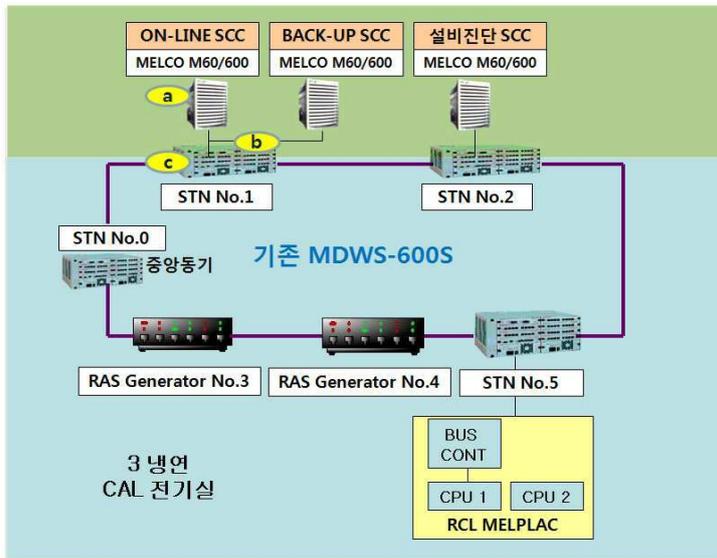
[0063] 그리고 주요 쓰레드(Main Thread)로는, Time Thread는 각 통신에 따른 송·수신 시간을 체크하는 프로세서, NN Rev Thread는 FPGA 모듈에서 데이터를 읽어오는 프로세서, NN msq Thread는 수신 받은 회화형(NN) 통신 데이터를 서버로 전송하는 프로세서, CY Data Thread는 FPGA 모듈에서 사이클릭(CY) 통신 데이터를 읽고 서버로 전송하는 프로세서, MDWS Rev Thread는 서버의 TCP 통신 데이터를 수신 받는 프로세서, MDWS msq Thread는 서버로부터 받은 데이터를 FPGA 모듈의 RAM 영역에 쓰는 프로세서, Mon Thread는 회화형(NN) 통신과 관련한 모니터링을 수행하는 프로세서로 구성 및 독립적으로 수행하게 된다. 이들 Thread Processor에 대해 더욱 상세하게 설명

하면 다음과 같다.

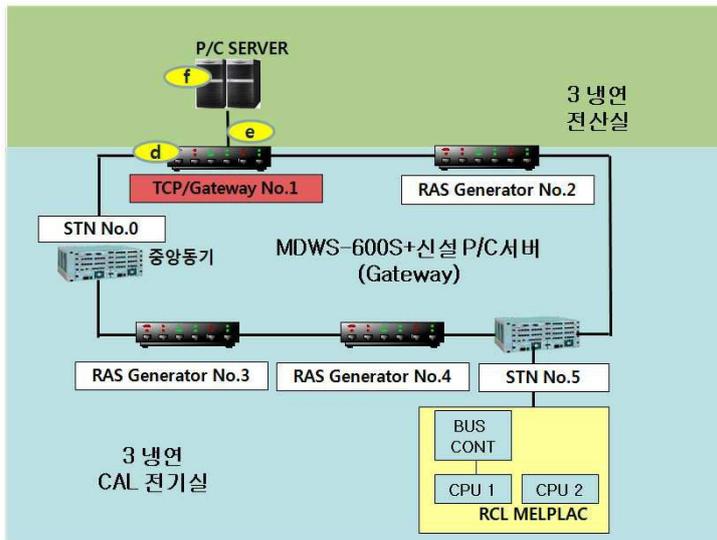
- [0064] 도 9를 참조하여, NN Rev Thread Processor는, FPGA Read로서 FPGA 모듈의 NN 통신 인터럽트 수신 시 FPGA 모듈 내의 NN통신 RAM영역에 접근하여 MDWS-600S 광통신을 통해 수신 받은 NN 통신 데이터를 읽어온다. 또한 인터럽트 카운터를 과거와 현재를 구분하여 FPGA 모듈의 RAM에 접근하여 읽고 이를 메시지 큐로 전송 처리하여, NN msq Thread에서 TCP 소켓으로 서버로 전송할 수 있도록 한다.
- [0065] 도 10을 참조하여, NN msq Thread Processor는, TCP로 송신(전송)하는 것으로, 메시지 큐에 저장된 NN 통신 데이터를 확인 후 TCP 소켓으로 서버에 전송하는 프로세서이다. 또한 TCP로 데이터를 전송한 후 리턴 값이 0이 아닌 경우 리턴 값의 종류에 따라 통신 에러 처리(TCP 소켓 연결 처리 등)후 재전송을 한다. 그리고 TCP로 데이터를 정상적으로 송신할 경우 결과를 디스플레이하게 된다.
- [0066] 도 11을 참조하여, CY(Cyclic) Data Thread Processor는, UDP로 송신(전송)하는 것으로, FPGA 모듈의 사이클릭(CY) 데이터 인터럽트 수신 시 FPGA 모듈 내의 CY 통신 RAM영역에 접근하여 MDWS-600S 광통신을 통해 수신 받은 사이클 데이터 읽어온다. 이때 주기적인 데이터인 CY는 100ms 마다 서버로 전송하기 위해 UDP 통신을 사용한다. 또한 아날로그 입출력 보드(옵션)을 사용할 경우 FPGA 모듈에서 읽어온 CY 데이터에 PLG 데이터를 실어 패킷을 준비하게 된다. 그리고 UDP로 CY 데이터 전송 후 에러 발생 시에는 통신 처리 후 다음에 오는 CY 데이터를 FPGA 모듈에서 수신하기 위해 FPGA CY IRQ를 처리한다.
- [0067] 도 12를 참조하여, MDWS Rev Thread Processor는, TCP로 데이터를 서버에 수신하기 위한 것으로, TCP 소켓을 통해 수신 받은 패킷 헤더의 Healthy 데이터로 서버와의 연결성을 테스트하는 지표로 사용되며, 이때 WDT의 'keep Alive'가 활성화되어 일정시간 이후 ARM 프로세서 모듈이 리셋되는 것을 방지한다. 그리고 TCP 소켓을 통해 수신 받은 패킷의 데이터 부분에서 NN 및 CY를 구분하여 데이터 타입을 결정하고, 메시지 큐에 전송하여 타 프로세서(MDWS msq Thread)에서 FPGA 모듈에 쓸 수 있도록 준비하게 된다.
- [0068] 도 13을 참조하여, MDWS msq Thread Processor는, MDWS Rev Thread에서 수신 받은 NN 통신 데이터와 CY 통신 데이터를 구분하여 FPGA 모듈 내부의 각 RAM영역에 데이터를 쓰는 프로세서이다.
- [0069] 도 14를 참조하여, Mon Thread Processor는, FPGA 모듈에서 SSTA(Send Station Address) 패킷과 인터럽트를 수신 받아 MON NN를 TCP 패킷에 할당하는 쓰레드로서, TCP 패킷 송신은 타 쓰레드에서 처리하도록 한다. 또한, NN 통신 패킷 중 하나인 SSTA는 전송 측의 Address를 체크하여 현재 수신 받은 통신의 전송 측을 확인하기 위해 체크한다. 그리고 MON NN IRQ CNT와 SSTA를 현재와 과거를 동일 시 하여 재수신시 비교할 수 있도록 초기화를 수행한다.
- [0070] 다시 도 5 내지 도 7을 참조하여, 상기 신설 P/C 서버(New Processor Computer Server,500)는, 상기 ARM 프로세서 모듈(400)로부터 TCP/UDP 통신 데이터를 수신 받아 TCP 통신 데이터를 상기 MDWS-600S 전용통신망으로 전송하는 수단으로, 상기 MDWS-600S 전용통신망을 갖는 데이터 게이트웨이 시스템(100)의 중앙동기 장치(Station No. 0)와 상기 신설 P/C 서버(500) 간의 게이트웨이(Gateway)가 이루어지도록 한다.
- [0071] 또한, 본 발명의 실시 예에 따른 상기 신설 P/C 서버(500)에서 송신한 데이터는, TCP 통신방식에 의해 전송되며, 상기 ARM 프로세서 모듈에서 회화형(N:N) 통신인지, 사이클릭(Cyclic) 통신인지 판별한 후 상기 MDWS-600S 전용통신망으로 송신 처리하여, 게이트웨이(Gateway)가 이루어지는 것을 특징으로 한다.
- [0072] 한편 본 발명의 실시 예에 따른 상기 모니터링 시스템(600)은, 상기 MDWS-600S 전용통신망에 별도의 모니터링 시스템(600)이 설치되며, 상기 ARM 프로세서 모듈의 TCP/UDP로부터 회화형(N:N) 통신 및 사이클릭(Cyclic) 통신 데이터를 모니터링 P/C로 전송하고, 하위의 모니터링 프로그램에서는 상기 각 통신에 대한 연결 여부와, 에러상태, 송·수신 데이터의 내용을 모니터링 가능하도록 구성되어진다.
- [0073] 이하, 도 2 내지 도 14를 참조하여, 본 발명의 실시 예에 따른 MDWS-600S 전용통신망과의 호환성을 갖는 데이터 게이트웨이 시스템에 대한 작용효과를 설명한다.
- [0074] 본 발명에 의하면, 기존의 MDWS-600S와 같은 전용통신망을 총괄 제어하는 중앙동기 장치에 의해 네트워크상에 접속된 각 스테이션(Station)에 대한 광통신데이터를 송·수신하는 광통신 모듈(200)과; 상기 광통신 모듈을 통해 에러를 정정하여 액티브 통신(RAS)과 회화형(N:N) 통신 및 사이클릭(Cyclic) 통신 데이터를 처리하기 위한 FPGA 모듈(300)과; 상기 MDWS-600S 전용통신망과 신설 P/C 서버 간의 이더넷 통신(TCP/UDP)을 위한 ARM 프로세서 모듈(400)과; 상기 ARM 프로세서 모듈로부터 TCP/UDP 통신 데이터를 수신 받아 TCP 통신 데이터를 상기 MDWS-600S 전용통신망으로 전송하는 신설 P/C 서버(New Processor Computer Server,500)를 통해, N:N, Cyclic

도면

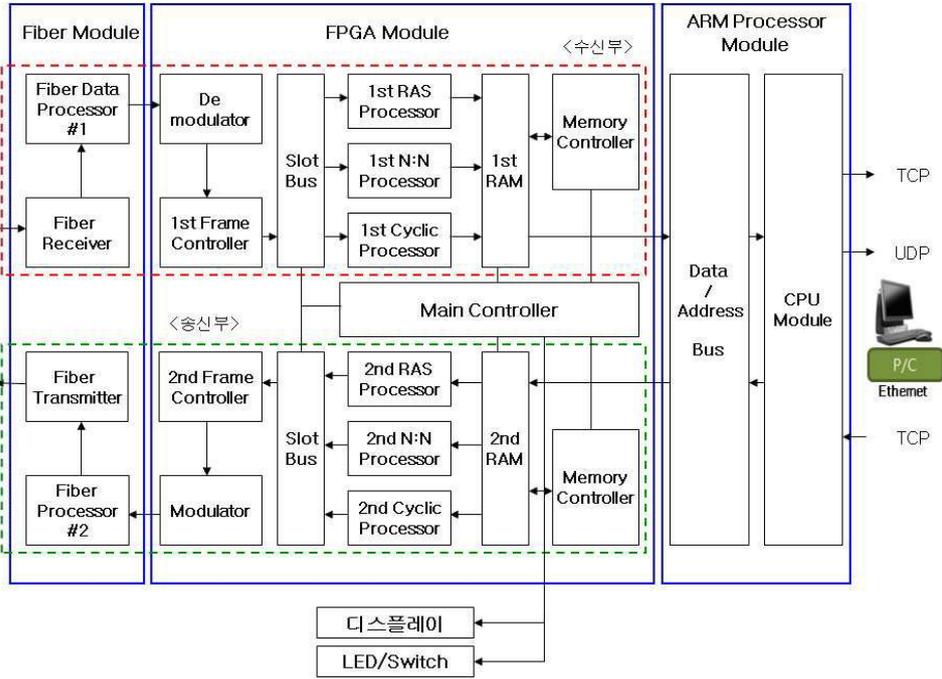
도면1



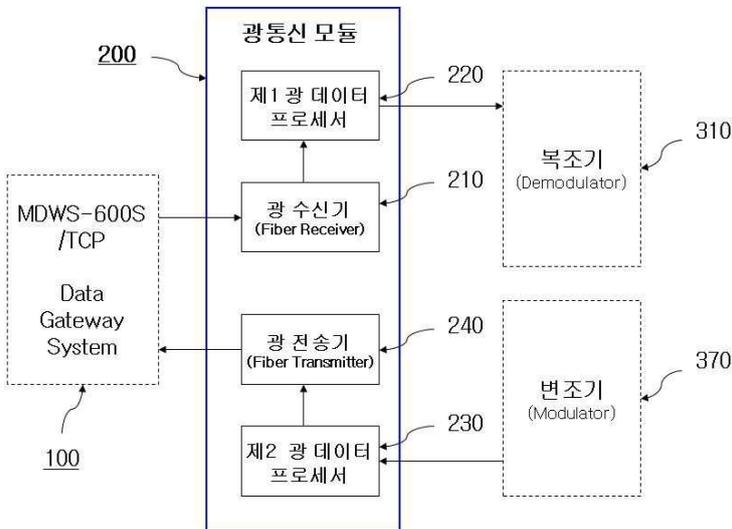
도면2



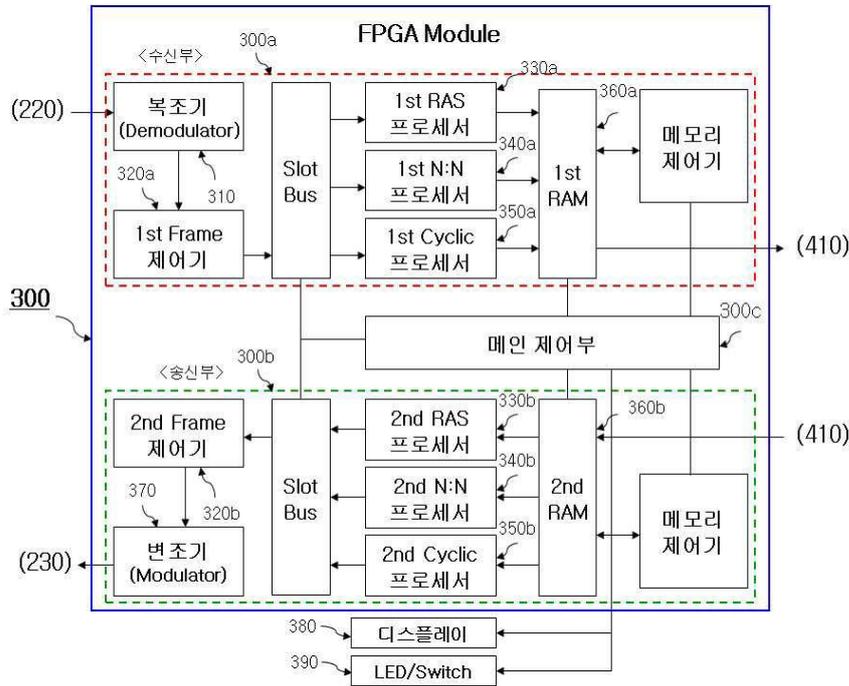
도면3



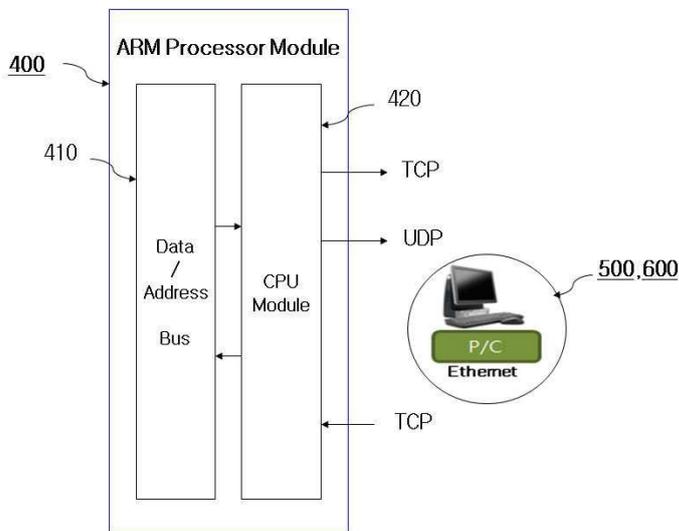
도면4



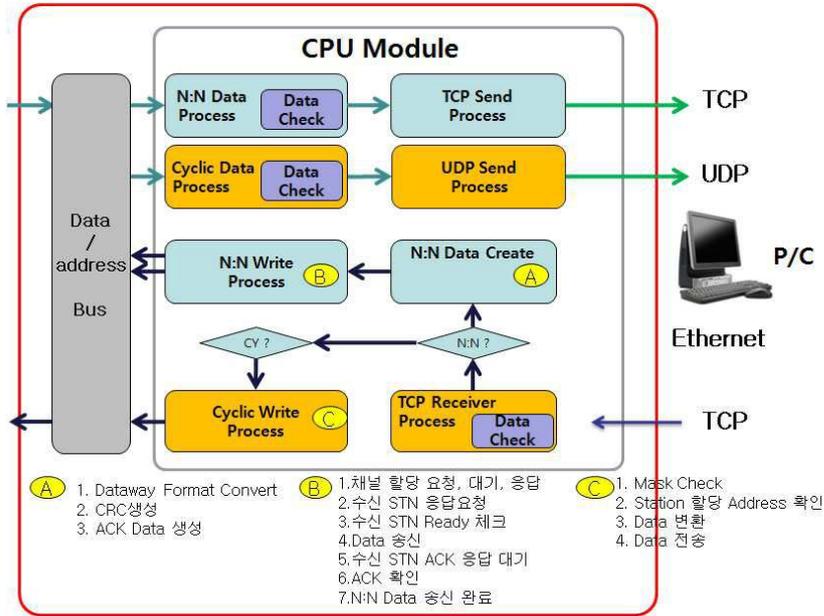
도면5



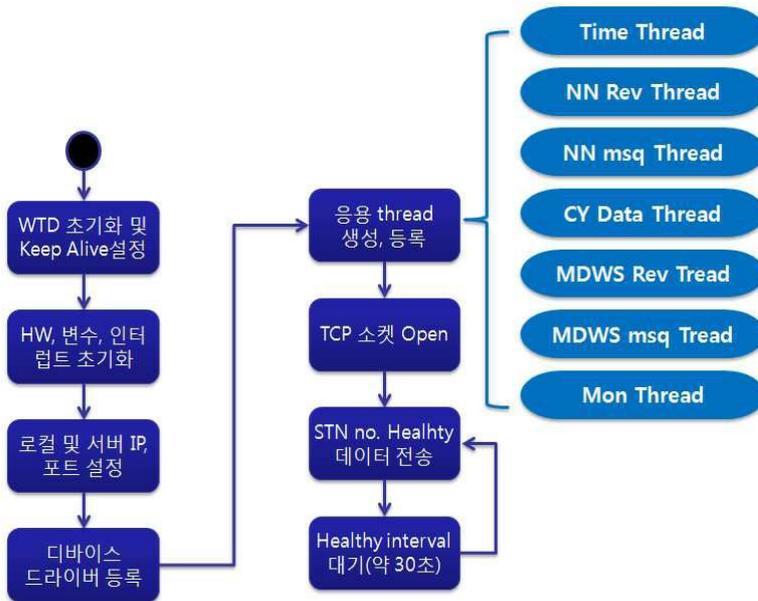
도면6



도면7



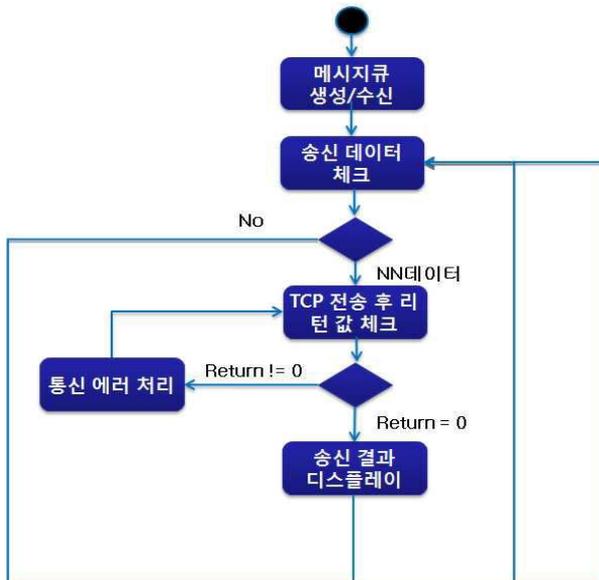
도면8



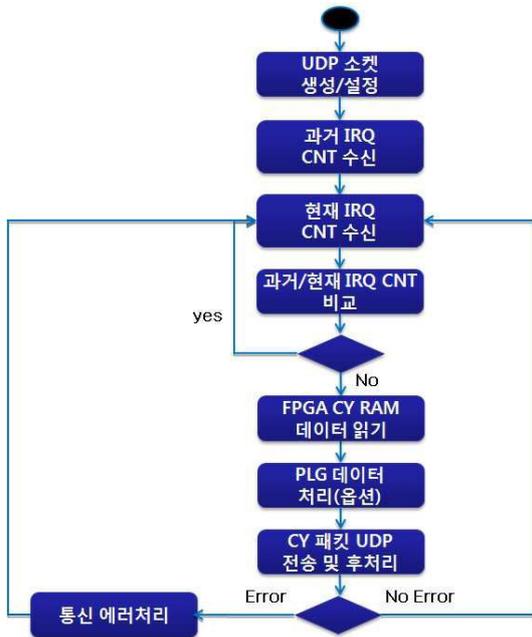
도면9



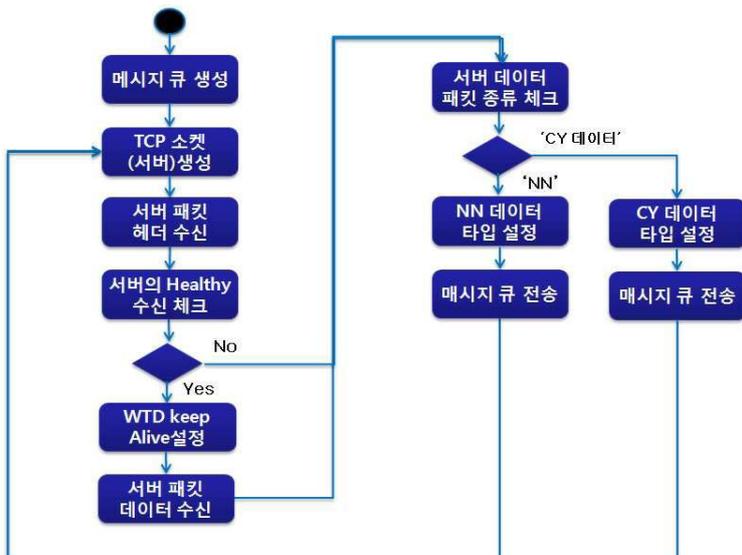
도면10



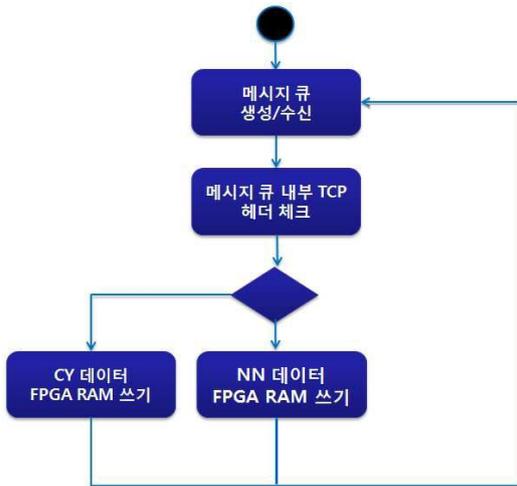
도면11



도면12



도면13



도면14

