

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-10187

(P2010-10187A)

(43) 公開日 平成22年1月14日(2010.1.14)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 21/56 (2006.01)	H O 1 L 21/56 E	5 F 0 6 1
H O 1 L 23/50 (2006.01)	H O 1 L 23/50 N	5 F 0 6 7

審査請求 未請求 請求項の数 20 O L (全 22 頁)

(21) 出願番号	特願2008-164388 (P2008-164388)	(71) 出願人	503121103
(22) 出願日	平成20年6月24日 (2008. 6. 24)		株式会社ルネサステクノロジ
			東京都千代田区大手町二丁目6番2号
		(74) 代理人	100089071
			弁理士 玉村 静世
		(72) 発明者	中村 弘幸
			東京都千代田区大手町二丁目6番2号 株
			式会社ルネサステクノロジ内
		(72) 発明者	錦沢 篤志
			東京都千代田区大手町二丁目6番2号 株
			式会社ルネサステクノロジ内
		(72) 発明者	小池 信也
			東京都千代田区大手町二丁目6番2号 株
			式会社ルネサステクノロジ内
		Fターム(参考)	5F061 AA01 BA01 CA21 EA12 EA15
			最終頁に続く

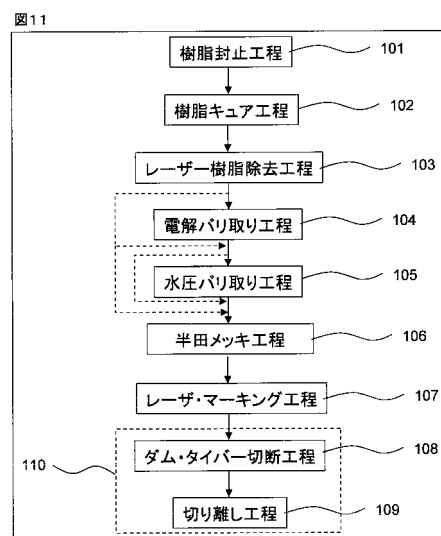
(54) 【発明の名称】 半導体集積回路装置の製造方法

(57) 【要約】 (修正有)

【課題】車載用等の高い信頼性を要求されるQFN型パッケージにおいて、信頼性の高い半導体集積回路装置の製造プロセスを提供する。

【解決手段】複数のリードの外端部を束ねるタイ・バーを有する多連リードフレームを用いたQFN型パッケージの半導体集積回路装置の製造方法において、モールド・キャビティ外周とタイ・バー間に充填された封止レジンをレーザにより除去した後、半田メッキ等の表面処理を実行する。

【選択図】図11



【特許請求の範囲】**【請求項 1】**

以下の工程を含む半導体集積回路装置の製造方法：

(a) 複数の単位デバイス領域を有し、各単位デバイス領域内に半導体チップが固定されたリードフレームをモールド金型にセットして、前記半導体チップを封止レジンにより封止することにより、各単位デバイス領域内にレジン封止体を形成する工程、

ここで、各単位デバイス領域は、以下を含む：

- (i) 前記半導体チップが固定された、ほぼ矩形のダイ・パッド；
- (i i) 前記ダイ・パッドの各辺の外部から、前記レジン封止体の底面と、ほぼ同一平面を形成するように延びて、前記レジン封止体の側面から突出した複数のリード；
- (i i i) 前記複数のリードの外端部の近傍を連結するタイ・バー；
- (i v) 前記複数のリード間を充填し、前記レジン封止体の前記側面から突出するリード間レジン突出部、

10

更に、前記半導体集積回路装置の製造方法は以下の工程を含む：

- (b) 前記工程(a)の後、各単位デバイス領域内の前記リード間レジン突出部にレーザー光を照射することによって、前記リード間レジン突出部を除去する工程；
- (c) 前記工程(b)の後、各単位デバイス領域内の前記複数のリードの露出部表面に半田層を形成する工程；
- (d) 前記工程(c)の後、各単位デバイス領域内の前記複数のリードの前記外端部を切断することによって、前記複数のリードと前記タイ・バーを分離するとともに、前記レジン封止体を前記リードフレームから切断・分離する工程。

20

【請求項 2】

前記 1 項の半導体集積回路装置の製造方法において、前記工程(b)において、前記複数のリードにも前記レーザー光を照射することによって、前記複数のリード上のレジン・バリを除去する。

【請求項 3】

前記 2 項の半導体集積回路装置の製造方法において、更に、以下の工程を含む：

- (e) 前記工程(b)の後で前記工程(c)の前に、前記複数のリードの表面に対して、前記複数のリードをカソードとして水溶液中で電解処理を実行する工程。

【請求項 4】

30

前記 3 項の半導体集積回路装置の製造方法において、前記工程(e)の後で前記工程(c)の前に、前記複数のリードの表面に対して、ウォータ・ジェット処理を実行する工程。

【請求項 5】

前記 4 項の半導体集積回路装置の製造方法において、前記工程(a)の封止は、トランスファ・モールドによって実行される。

【請求項 6】

前記 1 項の半導体集積回路装置の製造方法において、前記レーザー光は、近赤外光である。

【請求項 7】

40

前記 1 項の半導体集積回路装置の製造方法において、前記レーザー光は、YAG レーザから得られるものである。

【請求項 8】

前記 1 項の半導体集積回路装置の製造方法において、前記レーザー光の波長は、1064 nm である。

【請求項 9】

前記 1 項の半導体集積回路装置の製造方法において、前記レジン封止体から突出した全リード数は封止体一個あたり、20 本以上、150 本以下である。

【請求項 10】

前記 1 項の半導体集積回路装置の製造方法において、前記レジン封止体から突出した全

50

リード数は封止体一個あたり、４０本以上、１５０本以下である。

【請求項１１】

前記１項の半導体集積回路装置の製造方法において、前記レジン封止体から突出した全リード数は封止体一個あたり、５０本以上、１５０本以下である。

【請求項１２】

前記１項の半導体集積回路装置の製造方法において、前記複数のリードの突出長さは、０．１ｍｍ以上、０．５ｍｍ以下である。

【請求項１３】

前記１項の半導体集積回路装置の製造方法において、前記複数のリードの突出長さは、０．２ｍｍ以上、０．４ｍｍ以下である。

10

【請求項１４】

前記１項の半導体集積回路装置の製造方法において、前記複数のリードのピッチは、０．２ｍｍ以上、０．８ｍｍ以下である。

【請求項１５】

前記１項の半導体集積回路装置の製造方法において、前記レジン封止体の厚さは、０．３ｍｍ以上、１．２ｍｍ以下である。

【請求項１６】

前記１項の半導体集積回路装置の製造方法において、前記レジン封止体の幅は、３ｍｍ以上、１０ｍｍ以下である。

【請求項１７】

20

前記１項の半導体集積回路装置の製造方法において、前記リードフレームの主要部の材質は、銅を主要な成分とする。

【請求項１８】

前記１項の半導体集積回路装置の製造方法において、前記リードフレームの厚さは、厚い部分で０．１ｍｍ以上、０．３ｍｍ以下である。

【請求項１９】

前記１項の半導体集積回路装置の製造方法において、前記半田層は鉛フリーである。

【請求項２０】

前記１項の半導体集積回路装置の製造方法において、前記封止レジンは、ハロゲン・フリーである。

30

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、半導体集積回路装置（または半導体装置）の製造方法におけるパッケージング技術に適用して有効な技術に関する。

【背景技術】

【０００２】

日本特開２００７－２１４２３７号公報（特許文献１）には、単体トランジスタ等の外部リードの少ないレジン封止パッケージのパッケージング工程において、簡易なバリ（Burrr）識別方法によりリード上のレジン・バリをレーザおよびウォータ・ジェットにより除去した後半田メッキする技術が開示されている。

40

【０００３】

日本特開２００１－１０２５１０号公報（特許文献２）には、ＩＣパッケージ等のレジン封止パッケージのパッケージング工程において、レジン封止後にタイ・バー切断して、残存したリード間のレジン・バリをＣＯ₂レーザにより除去した後半田メッキする技術が開示されている。

【０００４】

日本特開２０００－２９９４００号公報（特許文献３）には、ノン・リード・フラット・パッケージ（Non-Leaded Flat package）において、実装時のリード間短絡を防ぐために、リード間の封止材をパンチング金型により除去し、露出した

50

リードに半田被着性を高める金属皮膜をメッキする技術が開示されている。

【 0 0 0 5 】

【特許文献 1】特開 2 0 0 7 - 2 1 4 2 3 7 号公報

【特許文献 2】特開 2 0 0 1 - 1 0 2 5 1 0 号公報

【特許文献 3】特開 2 0 0 0 - 2 9 9 4 0 0 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 6 】

車載用等の高い信頼性を要求される QFN (Quad Flat Non-Leaded Package) 型プラスチック・パッケージ (図 28 参照) の実装においては、以下のような問題があることが明らかとなった。リード 4 の側面が、ほとんどリード間レジン突出部 54 によって覆われているので、リフロー実装時に、半田フィレットが上手く形成されない。そこで、このリード間レジン突出部 54 をパンチング金型によって機械的に除去しようとする、パンチング金型の精度上の問題があり、パッケージ本体のクラックや端子変形を誘発する可能性が高い。これを回避するために、パンチング金型とパッケージ本体との間隔を取ると、今度は、樹脂残りが発生して、このリード間レジン突出部 54 を完全に取り除くことができない。その結果、リードの側面を十分に露出することができず、半田メッキ等の実装時の半田の乗りを改善するための表面処理を十分に施すことができない。

10

【 0 0 0 7 】

本願発明は、これらの課題を解決するためになされたものである。

20

【 0 0 0 8 】

本発明の目的は、信頼性の高い半導体集積回路装置の製造プロセスを提供することにある。

【 0 0 0 9 】

本発明の前記並びにその他の目的と新規な特徴は本明細書の記述及び添付図面から明らかになるであろう。

【課題を解決するための手段】

【 0 0 1 0 】

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば下記の通りである。

30

【 0 0 1 1 】

すなわち、本願発明は、複数のリードの外端部を束ねるタイ・バーを有する多連リードフレームを用いた QFN 型プラスチック封止の半導体集積回路装置の製造方法において、モールド・キャビティ外周とタイ・バー間に充填された封止レジンをレーザにより除去した後、半田メッキ等の実装時の半田の乗りを改善するための表面処理を実行するものである。

【発明の効果】

【 0 0 1 2 】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記のとおりである。

40

【 0 0 1 3 】

すなわち、複数のリードの外端部を束ねるタイ・バーを有する多連リードフレームを用いた QFN 型プラスチック封止の半導体集積回路装置の製造方法において、モールド・キャビティ外周とタイ・バー間に充填された封止レジンをレーザにより除去した後、半田メッキ等の実装時の半田の乗りを改善するための表面処理を実行することによって、リードの側面に十分な半田層が形成されるので、半田リフロー実装の信頼性を向上することができる。

【発明を実施するための最良の形態】

【 0 0 1 4 】

50

〔実施の形態の概要〕

先ず、本願において開示される発明の代表的な実施の形態について概要を説明する。

【0015】

1. 以下の工程を含む半導体集積回路装置の製造方法：

(a) 複数の単位デバイス領域を有し、各単位デバイス領域内に半導体チップが固定されたリードフレームをモールド金型にセットして、前記半導体チップを封止レジンにより封止することにより、各単位デバイス領域内にレジン封止体を形成する工程、

ここで、各単位デバイス領域は、以下を含む：

(i) 前記半導体チップが固定された、ほぼ矩形のダイ・パッド；

(i i) 前記ダイ・パッドの各辺の外部から、前記レジン封止体の底面と、ほぼ同一平面を形成するように延びて、前記レジン封止体の側面から突出した複数のリード； 10

(i i i) 前記複数のリードの外端部の近傍を連結するタイ・バー；

(i v) 前記複数のリード間を充填し、前記レジン封止体の前記側面から突出するリード間レジン突出部、

更に、前記半導体集積回路装置の製造方法は以下の工程を含む：

(b) 前記工程(a)の後、各単位デバイス領域内の前記リード間レジン突出部にレーザー光を照射することによって、前記リード間レジン突出部を除去する工程；

(c) 前記工程(b)の後、各単位デバイス領域内の前記複数のリードの露出部表面に半田層を形成する工程；

(d) 前記工程(c)の後、各単位デバイス領域内の前記複数のリードの前記外端部を切断することによって、前記複数のリードと前記タイ・バーを分離するとともに、前記レジン封止体を前記リードフレームから切断・分離する工程。 20

【0016】

2. 前記1項の半導体集積回路装置の製造方法において、前記工程(b)において、前記複数のリードにも前記レーザー光を照射することによって、前記複数のリード上のレジン・バリを除去する。

【0017】

3. 前記1または2項の半導体集積回路装置の製造方法において、更に、以下の工程を含む：

(e) 前記工程(b)の後で前記工程(c)の前に、前記複数のリードの表面に対して、前記複数のリードをカソードとして水溶液中で電解処理を実行する工程。 30

【0018】

4. 前記3項の半導体集積回路装置の製造方法において、前記工程(e)の後で前記工程(c)の前に、前記複数のリードの表面に対して、ウォータ・ジェット処理を実行する工程。

【0019】

5. 前記1から4項のいずれか一つの半導体集積回路装置の製造方法において、前記工程(a)の封止は、トランスファ・モールドによって実行される。

【0020】

6. 前記1から5項のいずれか一つの半導体集積回路装置の製造方法において、前記レーザー光は、近赤外光である。 40

【0021】

7. 前記1から6項のいずれか一つの半導体集積回路装置の製造方法において、前記レーザー光は、YAGレーザーから得られるものである。

【0022】

8. 前記1から7項のいずれか一つの半導体集積回路装置の製造方法において、前記レーザー光の波長は、1064nmである。

【0023】

9. 前記1から8項のいずれか一つの半導体集積回路装置の製造方法において、前記レジン封止体から突出した全リード数は封止体一個あたり、20本以上、150本以下であ 50

る。

【 0 0 2 4 】

1 0 . 前記 1 から 8 項のいずれか一つの半導体集積回路装置の製造方法において、前記レジン封止体から突出した全リード数は封止体一個あたり、4 0 本以上、1 5 0 本以下である。

【 0 0 2 5 】

1 1 . 前記 1 から 8 項のいずれか一つの半導体集積回路装置の製造方法において、前記レジン封止体から突出した全リード数は封止体一個あたり、5 0 本以上、1 5 0 本以下である。

【 0 0 2 6 】

1 2 . 前記 1 から 1 1 項のいずれか一つの半導体集積回路装置の製造方法において、前記複数のリードの突出長さは、0 . 1 mm 以上、0 . 5 mm 以下である。

【 0 0 2 7 】

1 3 . 前記 1 から 1 1 項のいずれか一つの半導体集積回路装置の製造方法において、前記複数のリードの突出長さは、0 . 2 mm 以上、0 . 4 mm 以下である。

【 0 0 2 8 】

1 4 . 前記 1 から 1 3 項のいずれか一つの半導体集積回路装置の製造方法において、前記複数のリードのピッチは、0 . 2 mm 以上、0 . 8 mm 以下である。

【 0 0 2 9 】

1 5 . 前記 1 から 1 4 項のいずれか一つの半導体集積回路装置の製造方法において、前記レジン封止体の厚さは、0 . 3 mm 以上、1 . 2 mm 以下である。

【 0 0 3 0 】

1 6 . 前記 1 から 1 5 項のいずれか一つの半導体集積回路装置の製造方法において、前記レジン封止体の幅は、3 mm 以上、1 0 mm 以下である。

【 0 0 3 1 】

1 7 . 前記 1 から 1 6 項のいずれか一つの半導体集積回路装置の製造方法において、前記リードフレームの主要部の材質は、銅を主要な成分とする。

【 0 0 3 2 】

1 8 . 前記 1 から 1 7 項の半導体集積回路装置の製造方法において、前記リードフレームの厚さは、厚い部分で 0 . 1 mm 以上、0 . 3 mm 以下である。

【 0 0 3 3 】

1 9 . 前記 1 から 1 8 項のいずれか一つの半導体集積回路装置の製造方法において、前記半田層は鉛フリーである。

【 0 0 3 4 】

2 0 . 前記 1 から 1 9 項のいずれか一つの半導体集積回路装置の製造方法において、前記封止レジンは、ハロゲン・フリーである。

【 0 0 3 5 】

〔本願における記載形式・基本的用語・用法の説明〕

1 . 本願において、実施の態様の記載は、必要に応じて、便宜上複数のセクションに分けて記載する場合もあるが、特にそうでない旨明示した場合を除き、これらは相互に独立別個のものではなく、単一の例の各部分、一方が他方の一部詳細または一部または全部の変形例等である。また、原則として、同様の部分は繰り返しを省略する。また、実施の態様における各構成要素は、特にそうでない旨明示した場合、理論的にその数に限定される場合および文脈から明らかにそうでない場合を除き、必須のものではない。

【 0 0 3 6 】

2 . 同様に実施の態様等の記載において、材料、組成等について、「A からなる X 」等といっても、特にそうでない旨明示した場合および文脈から明らかにそうでない場合を除き、A 以外の要素を主要な構成要素のひとつとするものを排除するものではない。たとえば、成分についていえば、「A を主要な成分として含む X 」等の意味である。たとえば、「シリコン部材」等といっても、純粋なシリコンに限定されるものではなく、SiGe 合金や

10

20

30

40

50

その他シリコンを主要な成分とする多元合金、その他の添加物等を含む部材も含むものであることはいうまでもない。

【 0 0 3 7 】

また、「銅」、「金」、「エポキシ樹脂」、「錫」等といっても、特にそうでない旨、明示した場合又は明らかにそうでない場合を除き、純粋な部材に限定するものではなく、それらを主要な構成要素とする部材を示すものとする。

【 0 0 3 8 】

3．同様に、図形、位置、属性等に関して、好適な例示をするが、特にそうでない旨明示した場合および文脈から明らかにそうでない場合を除き、厳密にそれに限定されるものではないことはいうまでもない。

【 0 0 3 9 】

4．さらに、特定の数値、数量に言及したときも、特にそうでない旨明示した場合、理論的にその数に限定される場合および文脈から明らかにそうでない場合を除き、その特定の数値を超える数値であってもよいし、その特定の数値未満の数値でもよい。

【 0 0 4 0 】

5．「ウエハ」というときは、通常は半導体集積回路装置（半導体装置、電子装置も同じ）をその上に形成する単結晶シリコンウエハを指すが、エピタキシャルウエハ、S O I 基板、L C D ガラス基板等の絶縁基板と半導体層等の複合ウエハ等も含むことはいうまでもない。そして、このウエハを個々の集積回路装置に分割したものを、「半導体チップ」または単に「チップ」という。なお、本願において、基板としての半導体は、主にシリコン系半導体をさすが、G a A s 系その他の化合物系半導体であってもよい。

【 0 0 4 1 】

6．なお、本願におけるQ F N 型プラスチック・パッケージの定義については、実施の形態の詳細のセクション 1 において、具体的に説明する。

【 0 0 4 2 】

〔実施の形態の詳細〕

実施の形態について更に詳述する。各図中において、同一または同様の部分は同一または類似の記号または参照番号で示し、説明は原則として繰り返さない。

【 0 0 4 3 】

1．本願の一実施形態の半導体集積回路装置の製造方法による半導体集積回路装置のパッケージ構造等の説明（主に図 1 から図 3 および図 2 8 ）

図 1 は本願発明の一実施の形態の半導体集積回路装置の製造方法により製造された半導体集積回路装置のQ F N 型パッケージ構造の一例を示すパッケージ上面図である。図 2 は本願発明の一実施の形態の半導体集積回路装置の製造方法により製造された半導体集積回路装置のパッケージ構造の一例を示すパッケージ下面図である。図 3 は図 1 及び図 2 のX - X ' 断面に対応するパッケージ断面図である（ほぼ図 5 のX - X ' 断面にも対応している）。図 2 8 は従来のQ F N 型パッケージ構造の問題点を説明するためのパッケージ全体斜視図である。これらに基づいて、本願の一実施形態の半導体集積回路装置の製造方法による半導体集積回路装置のパッケージ構造等を説明する。

【 0 0 4 4 】

まず、Q F N 型プラスチック・パッケージについて説明する。Q F N 型プラスチック・パッケージは、Q F P (Q u a d F l a t P a c k a g e) と類似したプラスチック・パッケージであるが、本来は図 2 8 に示すように、パッケージ上面 2 a の各辺に対応した側面 2 d の底面端部から 0 . 1 から 0 . 5 ミリメートル程度、突出した多数のリード 4 を有し、それらの間がリード間レジン突出部 5 4 により、封止されている。従って、パッケージの側面から比較的長く伸びるリードを有するQ F P と比較して、実装面積を節約できるメリットがある。

【 0 0 4 5 】

しかし、リード 4 の側面が、ほとんどレジンに覆われている状態では、半田リフロー実装が上手く行えないので、実際には、パンチング金型等を用いて、機械的にリード間レジ

10

20

30

40

50

ン突出部 5 4 を削り落として、リード 4 の側面の一部又は全部を露出させる等の対策を施していた。従って、以下ではリード間レジン突出部 5 4 を何らかの方法で取り除いた形態の QFN 型プラスチック・パッケージについて説明する。

【 0 0 4 6 】

最初にパッケージ上面を説明する。図 1 に示すように、パッケージの上面 2 a は、ほぼ矩形（この場合は、ほぼ正方形）をしている。コーナの面取り部 2 c があるので、8 角形であるが、コーナの面取り部 2 c のサイズは、パッケージの差し渡しと比較して小さいので、基本的には矩形（正方形又は長方形）と見ることができる。パッケージ上面 2 a の各辺に対応した側面 2 d の底面端部からリード 4 が、たとえば 0 . 3 ミリメートル程度、突出している。コーナの面取り部 2 c の底面端部から冷却及び実装時の外観検査用のバンパー 7 が突出している。

10

【 0 0 4 7 】

次に、パッケージ下面を説明する。図 2 に示すように、パッケージの下面 2 b の中央には、放熱のためダイ・パッドの下面 3 b が露出している。このダイ・パッドの下面 3 b の形状は、通常、パッケージの平面形状とほぼ同一であり、この場合は、ほぼ正方形（一般に長方形等を含む矩形）であり、4 個の辺 3 d を有する。バンパー 7 の近傍に吊りリード 9（ダイ・パッドを吊るリード）の一部が露出している。

【 0 0 4 8 】

次に、図 1 及び図 2 の X - X ' 断面を説明する。図 3 に示すように、パッケージ（レジン封止体）2 の底面 2 b の中央にあるダイ・パッド 3 の上面 3 a には、たとえば、銀ペースト層（DAF 等でもよい）を介して半導体チップ 1 の裏面 1 b が固着されている。レジン封止体 2 の各側面 2 d の底面端部からリード 4 が突出しており、半導体チップ 1 の上面 1 a のボンディング・パッドとリード 4 の内端部間は金を主要な成分とする金ワイヤ 6 で接続されている。リード 4 とダイ・パッド 3 の間に見えるのは、バス・バー 5 である。QFP と比較したときの QFN 型プラスチック・パッケージの一つの特徴は、リード 4 の下面 4 b と封止体 2 の下面 2 b が、ほぼ同一の平面を形成しており、リード 4 がその外端部 4 d まで、ほぼ直線状に、封止体 2 の側面 2 d の底面端部から突出しているところにある。製法上、リードフレームの下面がパッケージの下面と一致するので、通常、ダイ・パッド 3 の下面 3 b がパッケージの下面 2 b の中心部を構成することとなる。

20

【 0 0 4 9 】

ここで説明するパッケージの基本的寸法を例示すると、たとえば、以下のごとくである。リード厚さは 0 . 2 mm 程度（好適な範囲としては 0 . 1 mm 以上、0 . 3 mm 以下である）、リード・ピッチは、0 . 5 mm 程度（好適な範囲としては 0 . 2 mm 以上、0 . 8 mm 以下である）、リード突出長さ（図 2 4 の L）は、0 . 3 mm 程度（好適な範囲としては 0 . 1 mm 以上 0 . 5 mm 以下であり、もっとも好適な範囲としては 0 . 2 mm 以上 0 . 4 mm 以下である）、パッケージ幅（封止体の幅）は 8 mm 程度（好適な範囲としては 3 mm 以上、10 mm 以下である）、パッケージ厚さ（封止体の厚さ）は 0 . 8 mm 程度（好適な範囲としては 0 . 3 mm 以上、1 . 2 mm 以下である）、リード数（ピン数）64 本程度（適用して有益な範囲としては 20 本以上 150 本以下程度の範囲であるが、40 本以上で好適であり、50 本以上で特に好適である）である。

30

40

【 0 0 5 0 】

2 . 本願の一実施形態の半導体集積回路装置の製造方法に使用するリードフレームの構造の説明（主に図 4 から図 7）

図 4 は本願発明の一実施の形態の半導体集積回路装置の製造方法に使用するリードフレームの単位デバイス領域の拡大上面図である。図 5 は本願発明の一実施の形態の半導体集積回路装置の製造方法の工程途中（レジン封止体分離工程前）におけるリードフレームの単位デバイス領域の拡大透視上面図である。図 6 は本願発明の一実施の形態の半導体集積回路装置の製造方法に使用するリードフレームの単位デバイス領域の 9 個分にあたる拡大上面図である。図 7 は本願発明の一実施の形態の半導体集積回路装置の製造方法に使用するリードフレームの全体上面図である。これらに基づいて、本願の一実施形態の半導体集

50

積回路装置の製造方法に使用するリードフレームの構造を説明する。リードフレームの材料は、たとえば錫およびニッケル等を含有する銅を主要な成分とする銅系材料であるが、Zr添加の銅系材料、鉄添加の銅系材料、またはその他の銅系材料でもよい。なお、ここでは、リードフレームはエッチングによりパターンニングされている。打ち抜きでも可能であるが、エッチングの方が微細加工精度に優れるほか、ハーフ・エッチ等の組み合わせに有効である。

【0051】

まず、図7および図8により、リードフレーム12の全体構造を説明する。図7に示すように、いわゆる多連リードフレーム12には、マトリクス状に単位デバイス領域8が、配置されている。リードフレーム12の両側の枠部12cには、送りよりのガイド・ピン・ホール26（またはパイロット・ホール）が設けられている。また、長手方向の単位デバイス領域列間には、そりを吸収するためのスリット19が設けられている。各単位デバイス領域8の境界部に設けられているのは、封止工程におけるランナ部、ゲート部等の不要レジン部材を除去するとき使用する開口17, 18である。

【0052】

次に、単位デバイス領域8の内部について、更に詳述する。図4に示すように、中央部はダイ・パッド3であり、それを周辺のバンパー7に固定しているのが、吊りリード9である。周辺部には、熱応力によりダイ・パッド3がそらないように、そり防止スリット16が設けられている。吊りリード9はバス・バー5を保持する役目も果たしており、バス・バー5の全部および吊りリード9のハーフ・エッチ部15は裏面からハーフ・エッチされている（バス・バー5については、下面がレジンに覆われるようにするためである。リード4の内端やダイ・パッド周縁の下方もハーフ・エッチすると、抜け防止に有効である）。リード4の上面の先端部には、ワイヤ・ボンディング性を向上するため、たとえば銀等を主要な成分とするボンディング金属層14がメッキ等により形成されている。複数のリード4の外端部4dの近傍がタイ・バー11により連結されている。タイ・バー11とリードフレーム本体の間には線状開口列13が設けられている。ここで、2点破線はレジン封止後に、タイ・バー部分を封止体から分離するためのパンチング金型21の投影パターンである。同じく、各コーナの破線は、バンパー7を周辺のリードフレーム本体から分離するためのパンチング金型22の投影パターンである。

【0053】

次に、前記単位デバイス領域8の内部構造における半導体チップ、封止体、ボンディング・ワイヤ、および切断部分との関係を説明する。図5に示すように、ダイ・パッド3の中央部には、半導体チップ1が取り付けられている。半導体チップ1上の多数のボンディング・パッドと、ほとんどのリード4の間（銀メッキ部分14）は、ボンディング・ワイヤで接続されている。一方、一部のリード4とバス・バー5の間にも、ボンディング・ワイヤが接続されている。ここで、レジン封止体2の境界（モールド・キャビティの境界でもある）は点線で示されている。一方、破線24は、レジン封止体2をリードフレーム本体から分離する際の切断部分を示す。また、レジン注入の際のゲート部分を矢印25で示す。

【0054】

3. 本願の一実施形態の半導体集積回路装置の製造方法の処理フローの説明（主に図8から図27）

図8は本願発明の一実施の形態の半導体集積回路装置の製造方法の工程途中（ダイ・ボンディング途中）におけるリードフレームの全体上面図である。図9は本願発明の一実施の形態の半導体集積回路装置の製造方法の工程途中（封止工程完了）におけるリードフレームの全体上面図である。図10は本願発明の一実施の形態の半導体集積回路装置の製造方法に使用する半導体チップの一例の平面回路配置図である。図11は本願発明の一実施の形態の半導体集積回路装置の製造方法の主要プロセス・ブロック・フロー図である。図12は本願発明の一実施の形態の半導体集積回路装置の製造方法の一要素プロセス（封止工程）の上面図である（この上面図においては、わかりやすいように、上金型は取り除か

れている)。図13は図12のA-A'断面に対応する金型およびデバイスの断面図である。図14は図12のB-B'断面に対応する金型およびデバイスの断面図である。図15は図12のC-C'断面に対応する金型およびデバイスの断面図である。図16は本願発明の一実施の形態の半導体集積回路装置の製造方法の工程途中(封止工程完了)におけるリードフレームの単位デバイス領域の部分拡大上面図である。図17は本願発明の一実施の形態の半導体集積回路装置の製造方法の一要素プロセス(レーザによるリード間レジン突出部除去工程)における処理の様子を説明するためのリードフレーム部分正面図である。図18は図16のD-D'断面に対応するデバイスの断面図である。図19は本願発明の一実施の形態の半導体集積回路装置の製造方法の一要素プロセス(電解残留レジン除去工程)における処理の様子を説明するためのリードフレーム部分正面図である。図20は図19のD-D'断面に対応するデバイスの断面図である。図21は図19のD-D'断面に対応するデバイスの他の断面図である。図22は本願発明の一実施の形態の半導体集積回路装置の製造方法の一要素プロセス(ウォータ・ジェット残留レジン除去工程)における処理の様子を説明するためのリードフレーム部分正面図である。図23は本願発明の一実施の形態の半導体集積回路装置の製造方法の工程途中(ウォータ・ジェット残留レジン除去工程完了)におけるリードフレームの単位デバイス領域の部分拡大上面図である。図24は本願発明の一実施の形態の半導体集積回路装置の製造方法の工程途中(タイ・バー切断前)におけるリードフレームの単位デバイス領域の部分拡大上面図である。図25は本願発明の一実施の形態の半導体集積回路装置の製造方法の一要素プロセス(タイ・バー切断工程)における処理の様子を説明するためのリードフレーム部分正面図である。図26は本願発明の一実施の形態の半導体集積回路装置の製造方法の一要素プロセス(レジン封止体分離工程後)におけるレジン封止体(半導体集積回路装置パッケージ)の部分斜視図である。図27は図26のレジン封止体を配線基板に実装したときの様子を示す配線基板および半導体集積回路装置パッケージの部分斜視図である。これらに基づいて、本願の一実施形態の半導体集積回路装置の製造方法の処理フローを説明する。

10

20

30

40

50

【0055】

図11のプロセスフローに従って、順に説明する。まず、ウエハ工程において、半導体チップ1を製造する。図10に示すように、半導体チップ1は、たとえば、混合シグナル(Mixed Signal)系集積回路チップを例にとると、半導体チップ1の上面1aに設けられた多数のボンディング・パッド33、バイポーラ型アナログ回路ブロック31、およびMIS(Metal Insulator Semiconductor)型ロジック・メモリ回路ブロック32等から構成される。なお、ここでは、単位デバイス領域8に対して、1個のチップを取り付ける例について説明するが、これは複数個固着(固定)してもよい。また、ここでは、ダイ・パッド上に固定する例を示すが、複数のチップを固定する場合は、直接でも他のチップを介して間接に固定してもよい。混合シグナル系集積回路チップは、MIS型半導体でも、BiCMIS(Bipolar Complementary Metal Insulator Semiconductor)型でもよい。

【0056】

チップ1が完成すると、図8に示すように、リードフレーム12の単位デバイス領域8ごとに、チップ1をダイ・ボンディングする。その後、必要な部分の間に金線を用いて、ボンディング・ワイヤをたとえばボール&ウエッジ・ボンディングにより接続する。次に、各封止領域(図5の点線)をトランスファ・モールドにより、レジン封止することにより、個別の封止体2とする(図11の樹脂封止工程101)。具体的には、図12に示すように、ワイヤ・ボンディングが完了したリードフレーム12を、上下金型51(図ではリードフレーム12を一部透明化して下金型51bの構造を示す)間のモールド・キャビティ53に単位デバイス領域8の主要部が一致するように、セットする。次に、ランナ部56を通して封止レジン52を移送し、ゲート57からキャビティ53内に注入する。その際、レジンは、本来のモールド・キャビティ53の境界を越えて、リード間へも充填され、そこで硬化してリード間レジン突出部54を形成する。このリード間レジン突出部5

4 は、充填後の加圧期間（封止加圧）を経て、十分に圧縮されているので、強固な構造体となっている。この点、リードと金型 5 1 のわずかな隙間からリークしたレジンが封止加圧を受けずに硬化したレジン・バリ（いわゆるフラッシュ・バリ）とは性質が異なる。

【 0 0 5 7 】

ここで、封止に使用する封止レジン 5 2 は、たとえば、主要樹脂成分を低分子量エポキシ樹脂、シリカ系充填材 8 0 重量 % 程度等を主要な成分として、全体として、ハロゲン・フリーな構成としている（環境的に問題のない分野では、ハロゲン系難燃剤を添加することも可能である）。

【 0 0 5 8 】

このときの A - A ' 断面（図 1 2 ）は、図 1 3 のようになる。図 1 3 に示すように、上金型 5 1 a と下金型 5 1 b の間に形成されたモールド・キャビティ 5 3 中に、ダイ・パッド 3、チップ 1、リード 4 の内端部、およびボンディング・ワイヤ 6 等が封止レジン 5 2 に封止されてレジン封止体 2 を形成している。

10

【 0 0 5 9 】

次に、B - B ' 断面（図 1 2 ）を見ると、図 1 4 のようになっている。図 1 4 に示すように、この部分では、タイ・バー 1 1 の内側側面、上金型 5 1 a および下金型 5 1 b によって、キャビティ類似の空間（サブ・キャビティ）が形成されており、ここには十分なレジン加圧も作用する。従って、このサブ・キャビティ部分にリード間レジン突出部 5 4 が形成される。

【 0 0 6 0 】

20

次に C - C ' 断面（図 1 2 ）を見ると、図 1 5 に示すように、ここでは、ハーフ・エッチされた吊りリード 9 がリードフレーム・ゲート部 2 5 とダイ・パッド 3 の間に伸びているのがわかる。その左側は、ゲート・ブレイク用の開口 1 7 である。一方、右側には、反対側のリード 4、タイ・バー 1 1、およびタイ・バー 1 1 とリードフレーム本体を分ける線状開口列 1 3 等がある。

【 0 0 6 1 】

金型 5 1 から取り出されたリードフレーム 1 2 は、ゲートおよびランナ・ブレイク処理（ゲート部及びランナ部の不要なレジン封止体 2 およびリードフレーム 1 2 から分離する）を施す。その後、レジン封止体 2 の樹脂キュア処理 1 0 2（図 1 1）を実施する。

【 0 0 6 2 】

30

この状態で、リードフレーム 1 2 の単位デバイス領域 8 の封止体 2 の側面 2 d 周辺は、図 1 6 に示すような状況にある。ここで、リード 4 上には、金型 5 1 の隙間から漏れた封止レジン 5 2 によるレジン・バリ 3 4 が薄く形成されている（リード間レジン突出部 5 4 と比較して薄い）。

【 0 0 6 3 】

ここで、図 1 7 に示すように、リードフレーム 1 2 のリード間レジン突出部 5 4 にレーザ照射装置 6 2 により、レーザ光 6 1 を照射して、リード間レジン突出部 5 4 を除去する（図 1 1 のレーザ樹脂除去工程 1 0 3）。このとき、図 1 8（図 1 6 の D - D ' 断面）に示すように、リード 4 上のレジン・バリ 3 4 にも、同一のレーザ光 6 1 を照射して、ほぼ同時にレジン・バリ 3 4 も除去してもよい（これにより、後の電解処理やウォータ・ジェットの効果が高める働きがある）。ここで使用するレーザは、たとえば、YAG レーザ（Nd : YAG など）で、レーザ光 6 1 は、たとえば基本波長の 1 0 6 4 nm である。近赤外光であり、熱的にレジン除去するためである。また、近赤外光は、若干ずれて、パッケージ本体に当たったとしても、激しい損傷を与えず、少量であれば逆に、パッケージのひずみを緩和する効果がある。レーザ出力は、たとえば 4 0 W 程度であり、2 0 k H z 程度のパルス動作である。焦点は除去しようとするレジン部材表面に合わせる。レーザ線幅及びレーザ間隔は、たとえば 4 0 マイクロ・メートル程度であり、スキャン・スピードは、たとえば 3 0 0 mm / 秒程度である。照射回数は、たとえば 3 回程度（封止体 2 の周りを 3 周する）である。近赤外光を用いる理由は、封止レジン 5 2 は、多数の物質の組成物であり、選択性のない熱作用で、目的物を全体として除去するのが効率的だからである。

40

50

このレーザ照射により、リード間レジン突出部 5 4 は、レジン・バリ化すると考えられる。そのことによって、後の電解処理やウォータ・ジェット処理等のレジン・バリ除去に有効な手段により、効率的に除去できると考えられる。

【 0 0 6 4 】

なお、レーザ光 6 1 の波長としては、同じ Y A G レーザであれば、5 3 2 n m の可視光域または 3 5 5 n m の紫外域が使用可能である。また、二酸化炭素ガス・レーザであれば、1 0 . 6 マイクロ・メートルの波長（中間赤外域）が利用可能である。中間赤外域は、光自体はエネルギー的に不利であり、パワー、処理時間等を考慮する必要がある。可視光域または紫外域は、高調波等であるためパワー面で高価となる。また、光自体としてエネルギーが高いので、樹脂の除去性は良好であるが、パッケージ本体にダメージを与える可能性があるため、照射位置精度の管理が重要である。

10

【 0 0 6 5 】

このレーザ樹脂除去工程 1 0 3 が完了した時点でのリードフレーム 1 2 の単位デバイス領域 8 の封止体 2 の側面 2 d 周辺は、図 1 9 に示すような状況にある。リード 4 の側面には、若干、残存レジン 5 4 a（取りきれなかったリード間レジン突出部 5 4）が存在する可能性がある。一方、レジン・バリ 3 4 は薄くなっているが完全には取れていないことがある。なお、この時点で、水圧バリ取り、または単純な水洗等（薬液洗浄を含む）を経て半田メッキ工程 1 0 6（図 1 1）へ移行してもよい。

【 0 0 6 6 】

しかし、更に高い実装信頼性を確保するためには、電解バリ取り処理 1 0 4（図 1 1）を施すことが望ましい。電解バリ取り処理 1 0 4 は、図 2 0（図 1 9 の D - D' 断面）に示すように、リードフレーム 1 2 をカソードとして、ソーダ灰（主に無水炭酸ナトリウム）等を溶解した電解質水溶液中で水の電気分解を実行するものである（たとえば溶液温度は摂氏 5 0 度程度、処理時間は、たとえば 1 5 分程度、電流密度は、たとえば 10 A / d m 2 程度である）。すなわち、リード 4 と、残存レジン 5 4 a またはレジン・バリ 3 4（あわせて残留レジン片）の間において、水素ガス・バブルを生成させて、その力により、図 2 1 に示すように、残留レジン片をリフト・オフさせることができる。なお、この時点で、単純な水洗等（薬液洗浄を含む）を経て半田メッキ工程 1 0 6（図 1 1）へ移行してもよい。

20

【 0 0 6 7 】

しかし、更に高い実装信頼性を確保するためには、水圧バリ取り処理 1 0 5（図 1 1）を施すことが望ましい。水圧バリ取り処理 1 0 5 は、図 2 2 に示すように、リードフレーム 1 2 に対して、ノズル 6 4 から高圧の洗浄水または洗浄液（このとき、洗浄水または洗浄液に粒子を添加する液体ホーニング処理をしてもよい。また、水圧バリ取り処理に代えて、又はこれと併用して、薬液処理やブラスト処理を実行してもよい）等の流体ジェット 6 5 を供給することによって、残存する残留レジン片を最終的に除去する処理である。

30

【 0 0 6 8 】

ここまでの処理により、リードフレーム 1 2 の単位デバイス領域 8 の封止体 2 の側面 2 d 周辺は、図 2 3 に示すような清浄な状況にある。ここで、図 1 1 に示すように、半田メッキ処理 1 0 6（実装性を改善するための表面処理）を、たとえば酸性錫（ビスマス）メッキ液中での電気メッキ等により実行する（アルカリメッキ液も可能であるが、酸性メッキ液は高純度メッキであるメリットがある）。非電解メッキや半田ディップ等でもよいが、経済性・信頼性等から電気メッキが好適である。半田層 4 1 の材料としては、たとえばビスマス 2 %、残り錫（融点は摂氏 2 1 7 度）からなる錫系鉛フリー半田等が好適である（環境面で問題のない場合は鉛系半田も使用可能である）。その他の鉛フリー半田としては、錫・銀系半田、錫・ビスマス・銀・銅系半田、錫・ビスマス・銀・アンチモン系半田等がある。

40

【 0 0 6 9 】

次に、図 2 4 及び図 2 5 に示すように、下方からパンチング金型 2 1（図 4）により、リード 4 の外端部 4 d に対応する切断面 2 1 で（ここで、図 2 4 の L は、たとえば 0 . 3 m m 程度であり、M は、たとえば 0 . 5 m m 程度である）、リードフレーム 1 2 を切断す

50

ることで、封止体 2 とタイ・バー 1 1 を分離する（図 1 1 のダム & タイバー切断工程 1 0 8）。続いて、残りの連結部分をパンチング金型 2 2（図 4）により切断分離することで、封止体 2（デバイス）をリードフレーム本体 1 2 から分離する（図 1 1 の切り離し工程 1 0 9）。このダム & タイバー切断工程 1 0 8 と切り離し工程 1 0 9 とで素子分離工程を構成する。

【0070】

前記のように、下方からパンチング金型 6 7 により、リード 4 の外端部 4 d を切断することによって、図 2 6 に示すように、リード 4 の下面 4 b 上の半田層がリード先端面に移動してリード先端面半田領域 4 1 c を形成する（物理的には下面自体が流動してリード先端面の下半部となる）。このように、リード 4 の上面、下面、両側面、および先端面に半田層（半田領域）4 1（4 1 a, 4 1 b, 4 1 c）が形成されているので、図 2 7 に示すように、配線基板 4 5 上のランド 4 6 に半田リフロー実装した際に、半田フィレット 4 2 が正常に形成される。

10

【0071】

4. サマリ

以上本発明者によってなされた発明を実施形態に基づいて具体的に説明したが、本発明はそれに限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは言うまでもない。

【0072】

例えば、前記実施の形態においては主に QFN 型プラスチック・パッケージについて、具体的に説明したが、本願発明は、それに限定されるものではなく、リード間に突出レジンを有する他の形態のプラスチック・パッケージにも広く適用できることは言うまでもない。前記実施の形態においては主にトランスファ・モールドを適用した場合を中心に説明したが、本願発明は、それに限定されるものではなく、圧縮モールド等のその他のプラスチック・モールド方法にも適用できることは言うまでもない。

20

【図面の簡単な説明】

【0073】

【図 1】本願発明の一実施の形態の半導体集積回路装置の製造方法により製造された半導体集積回路装置の QFN 型パッケージ構造の一例を示すパッケージ上面図である。

【図 2】本願発明の一実施の形態の半導体集積回路装置の製造方法により製造された半導体集積回路装置のパッケージ構造の一例を示すパッケージ下面図である。

30

【図 3】図 1 及び図 2 の X - X' 断面に対応するパッケージ断面図である。

【図 4】本願発明の一実施の形態の半導体集積回路装置の製造方法に使用するリードフレームの単位デバイス領域の拡大上面図である。

【図 5】本願発明の一実施の形態の半導体集積回路装置の製造方法の工程途中（レジン封止体分離工程前）におけるリードフレームの単位デバイス領域の拡大透視上面図である。

【図 6】本願発明の一実施の形態の半導体集積回路装置の製造方法に使用するリードフレームの単位デバイス領域の 9 個分にあたる拡大上面図である。

【図 7】本願発明の一実施の形態の半導体集積回路装置の製造方法に使用するリードフレームの全体上面図である。

40

【図 8】本願発明の一実施の形態の半導体集積回路装置の製造方法の工程途中（ダイ・ボンディング途中）におけるリードフレームの全体上面図である。

【図 9】本願発明の一実施の形態の半導体集積回路装置の製造方法の工程途中（封止工程完了）におけるリードフレームの全体上面図である。

【図 10】本願発明の一実施の形態の半導体集積回路装置の製造方法に使用する半導体チップの一例の平面回路配置図である。

【図 11】本願発明の一実施の形態の半導体集積回路装置の製造方法の主要プロセス・ブロック・フロー図である。

【図 12】本願発明の一実施の形態の半導体集積回路装置の製造方法の一要素プロセス（封止工程）の上面図である（この上面図においては、わかりやすいように、上金型は取り

50

除かれている)。

【図 1 3】図 1 2 の A - A ' 断面に対応する金型およびデバイスの断面図である。

【図 1 4】図 1 2 の B - B ' 断面に対応する金型およびデバイスの断面図である。

【図 1 5】図 1 2 の C - C ' 断面に対応する金型およびデバイスの断面図である。

【図 1 6】本願発明の一実施の形態の半導体集積回路装置の製造方法の工程途中(封止工程完了)におけるリードフレームの単位デバイス領域の部分拡大上面図である。

【図 1 7】本願発明の一実施の形態の半導体集積回路装置の製造方法の一要素プロセス(レーザによるリード間レジン突出部除去工程)における処理の様子を説明するためのリードフレーム部分正面図である。

【図 1 8】図 1 6 の D - D ' 断面に対応するデバイスの断面図である。

10

【図 1 9】本願発明の一実施の形態の半導体集積回路装置の製造方法の一要素プロセス(電解残留レジン除去工程)における処理の様子を説明するためのリードフレーム部分正面図である。

【図 2 0】図 1 9 の D - D ' 断面に対応するデバイスの断面図である。

【図 2 1】図 1 9 の D - D ' 断面に対応するデバイスの他の断面図である。

【図 2 2】本願発明の一実施の形態の半導体集積回路装置の製造方法の一要素プロセス(ウォータ・ジェット残留レジン除去工程)における処理の様子を説明するためのリードフレーム部分正面図である。

【図 2 3】本願発明の一実施の形態の半導体集積回路装置の製造方法の工程途中(ウォータ・ジェット残留レジン除去工程完了)におけるリードフレームの単位デバイス領域の部分拡大上面図である。

20

【図 2 4】本願発明の一実施の形態の半導体集積回路装置の製造方法の工程途中(タイ・バー切断前)におけるリードフレームの単位デバイス領域の部分拡大上面図である。

【図 2 5】本願発明の一実施の形態の半導体集積回路装置の製造方法の一要素プロセス(タイ・バー切断工程)における処理の様子を説明するためのリードフレーム部分正面図である。

【図 2 6】本願発明の一実施の形態の半導体集積回路装置の製造方法の一要素プロセス(レジン封止体分離工程後)におけるレジン封止体(半導体集積回路装置パッケージ)の部分斜視図である。

【図 2 7】図 2 6 のレジン封止体を配線基板に実装したときの様子を示す配線基板および半導体集積回路装置パッケージの部分斜視図である。

30

【図 2 8】従来の QFN 型パッケージ構造の問題点を説明するためのパッケージ全体斜視図である。

【符号の説明】

【0074】

1 半導体チップ(集積回路基板)

2 レジン封止体

2 b (レジン封止体の)底面

2 d (レジン封止体の)側面

3 ダイ・パッド

3 d (ダイ・パッドの)辺

4 リード

4 d (リードの)外端部

8 単位デバイス領域

1 1 タイ・バー

1 2 リードフレーム

4 1 半田層

5 1 モールド金型

5 4 リード間レジン突出部

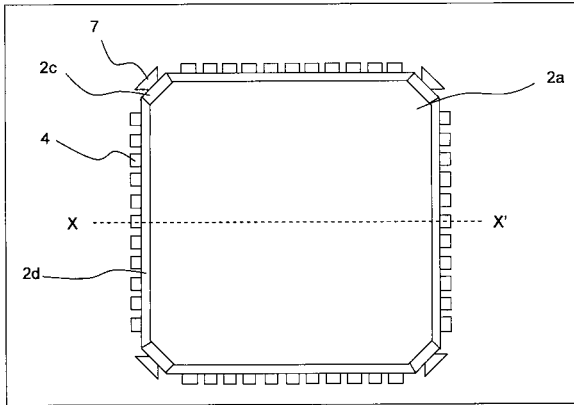
6 1 レーザ光

40

50

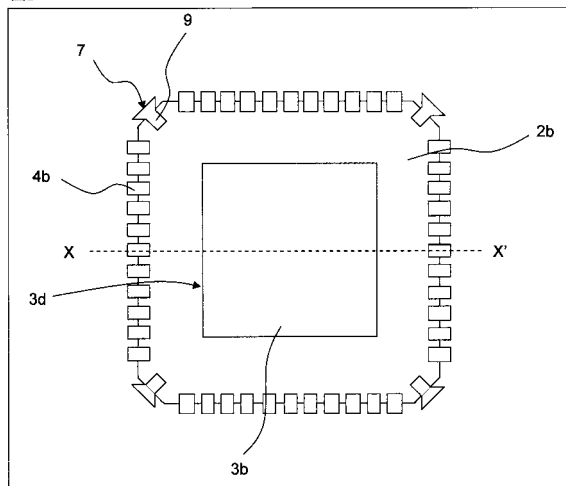
【 図 1 】

図1



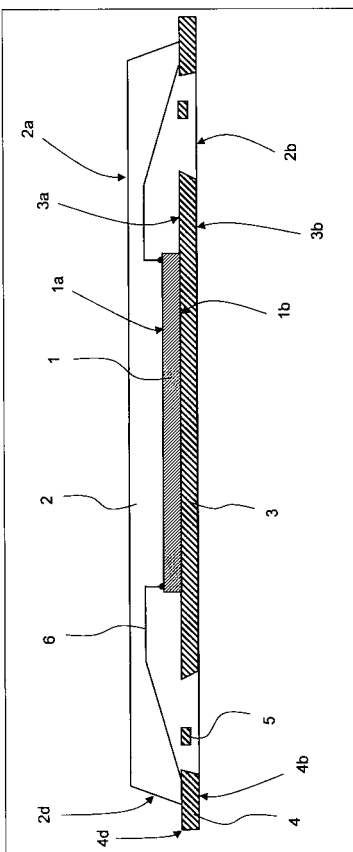
【 図 2 】

図2



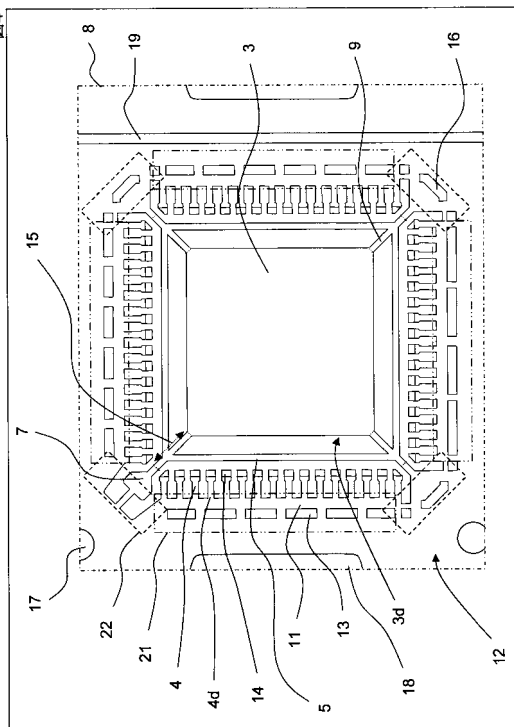
【 図 3 】

図3

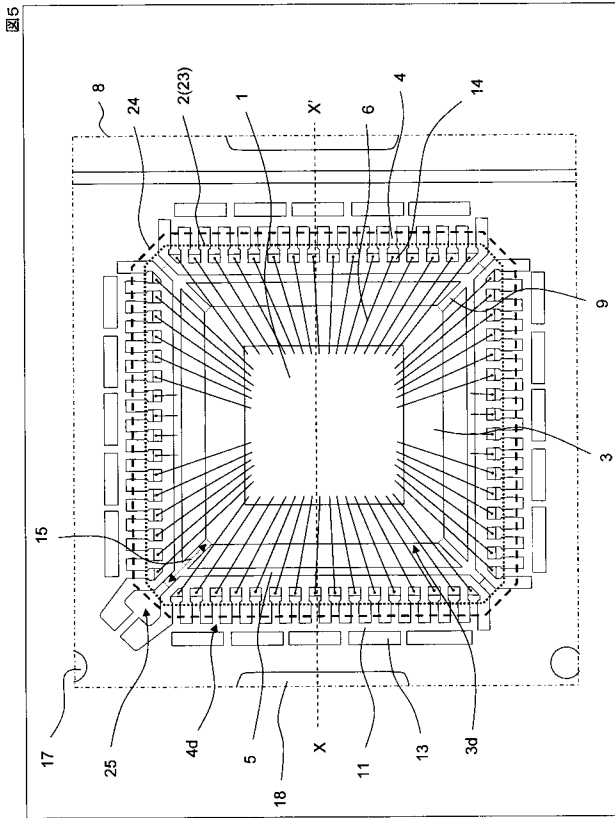


【 図 4 】

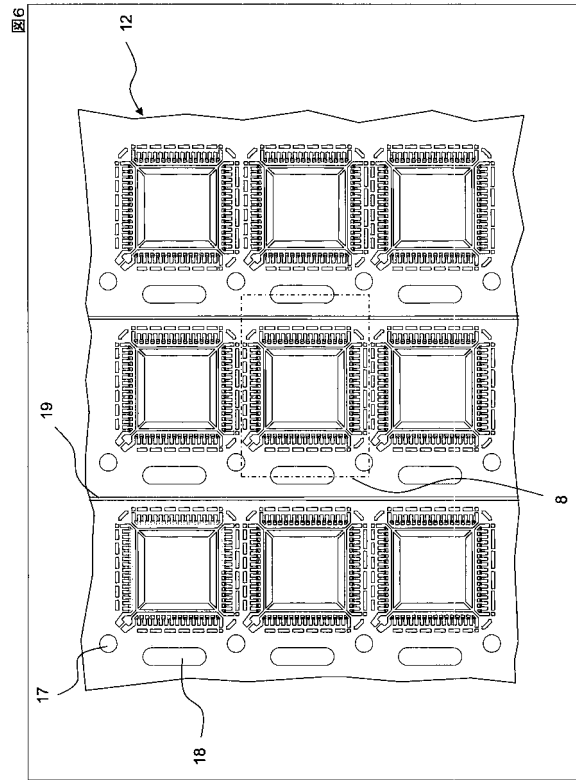
図4



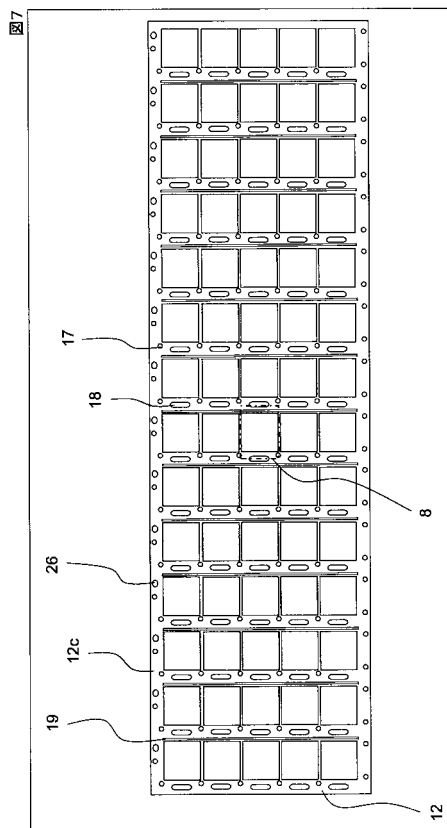
【図 5】



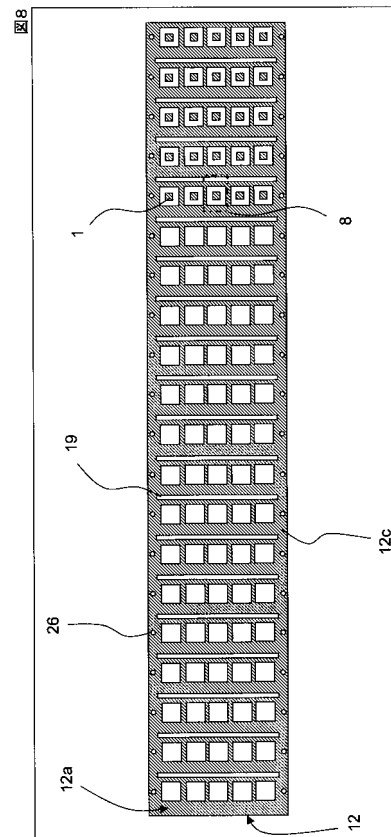
【図 6】



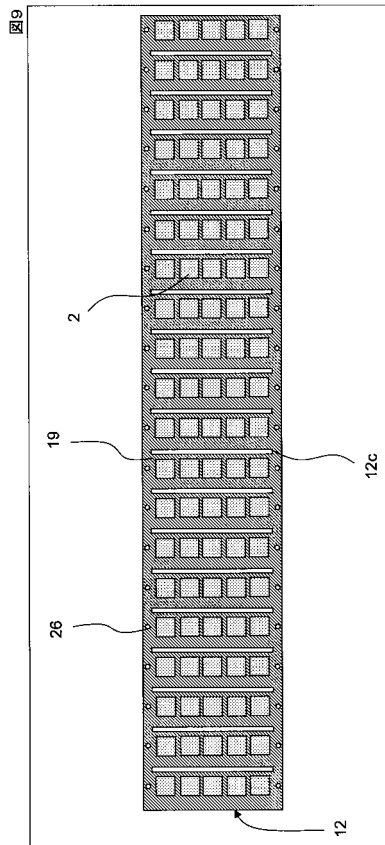
【図 7】



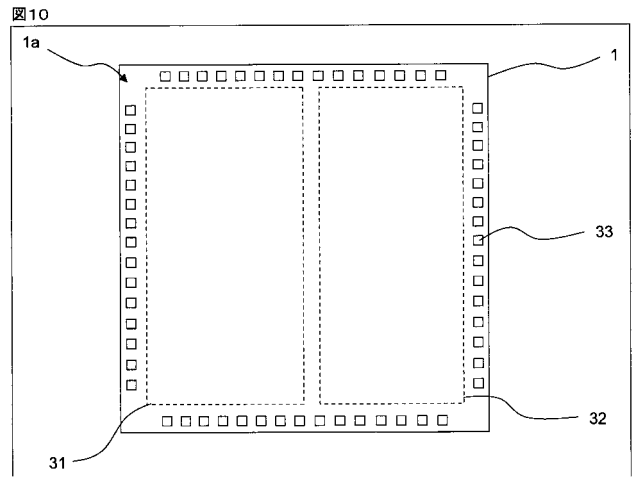
【図 8】



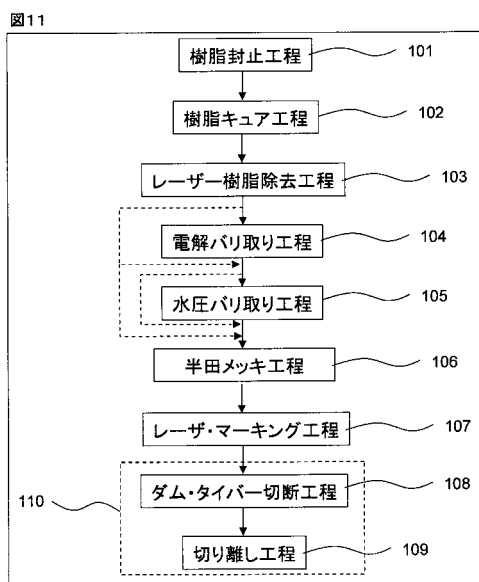
【図 9】



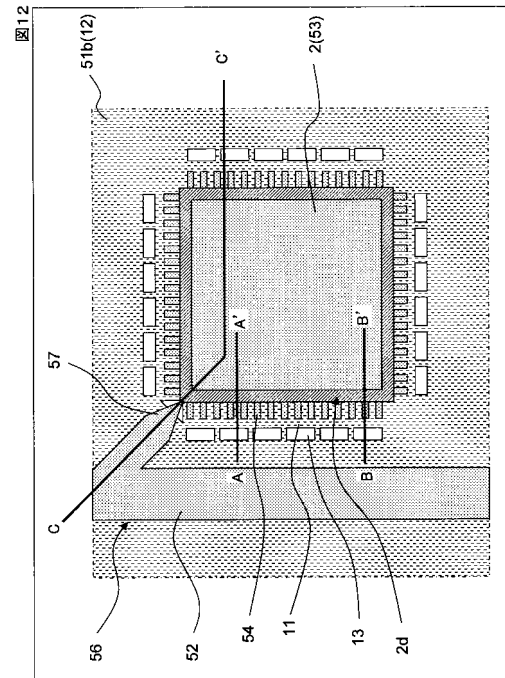
【図 10】



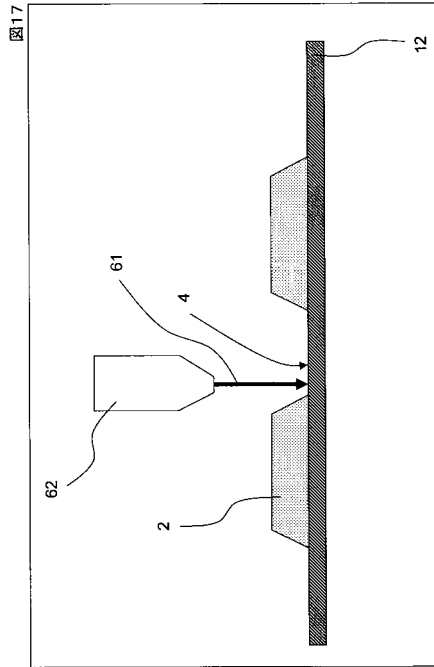
【図 11】



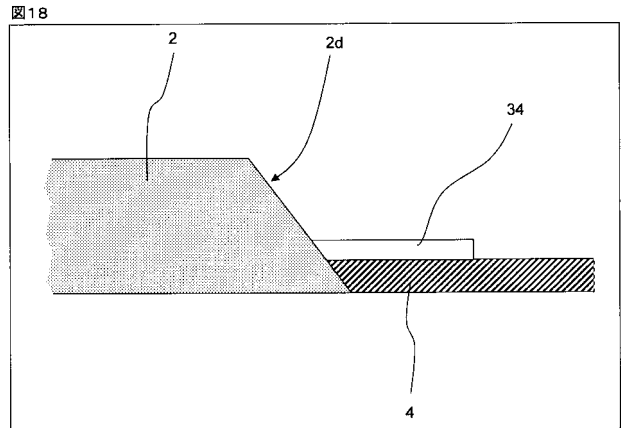
【図 12】



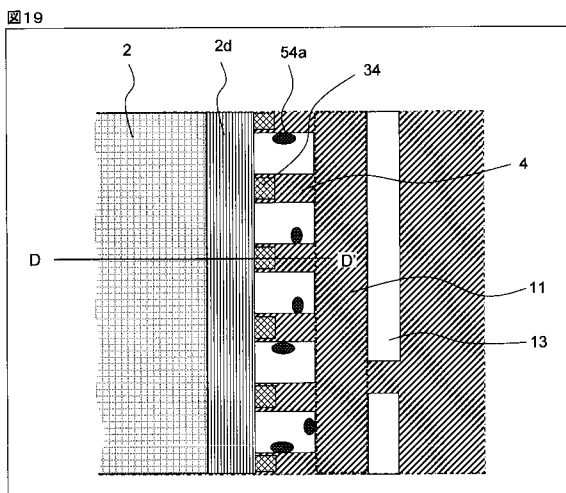
【図 17】



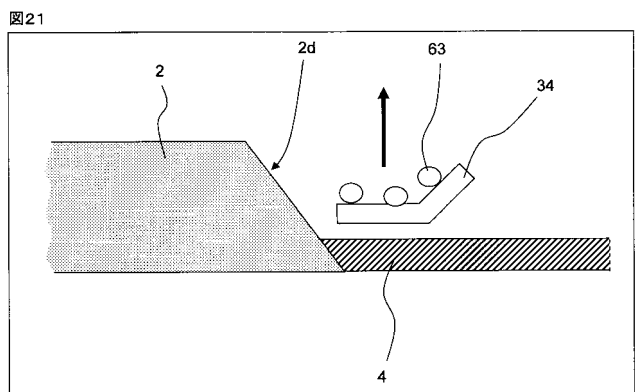
【図 18】



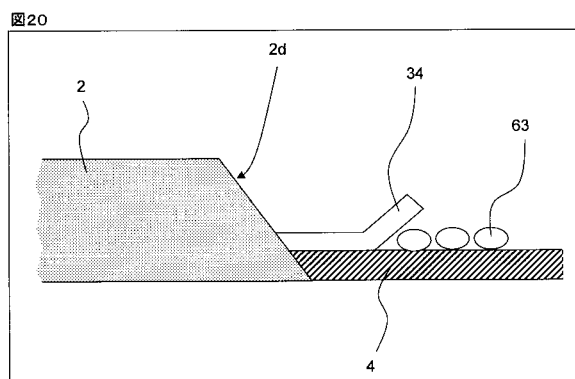
【図 19】



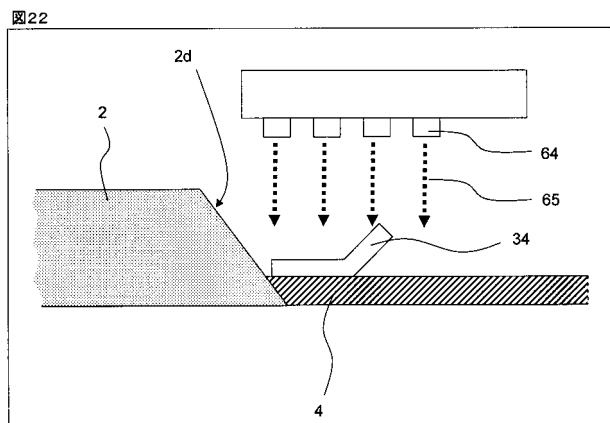
【図 21】



【図 20】

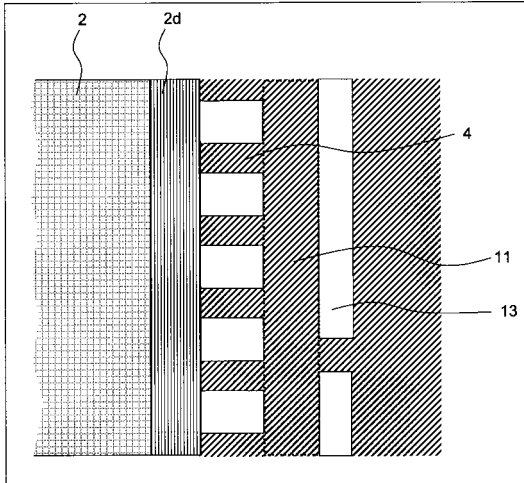


【図 22】



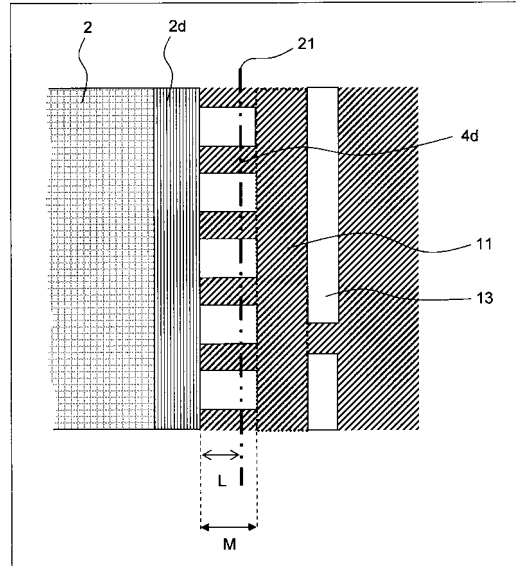
【図 23】

図23



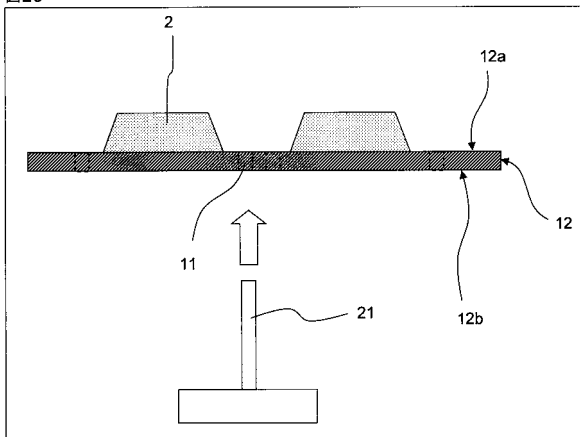
【図 24】

図24



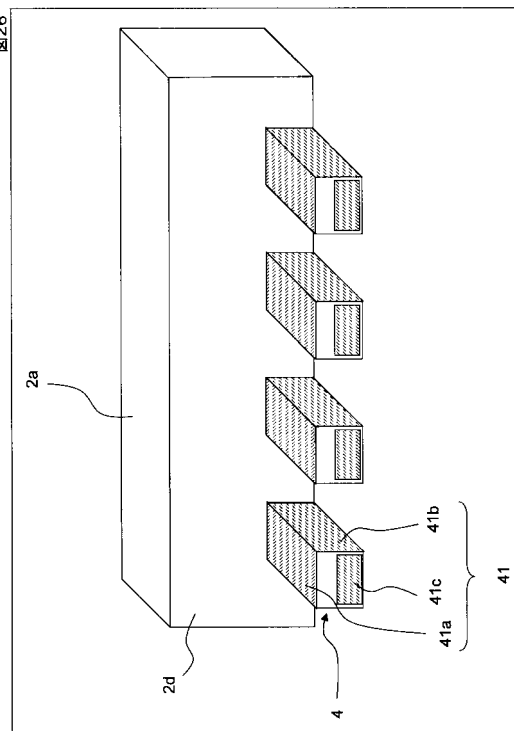
【図 25】

図25

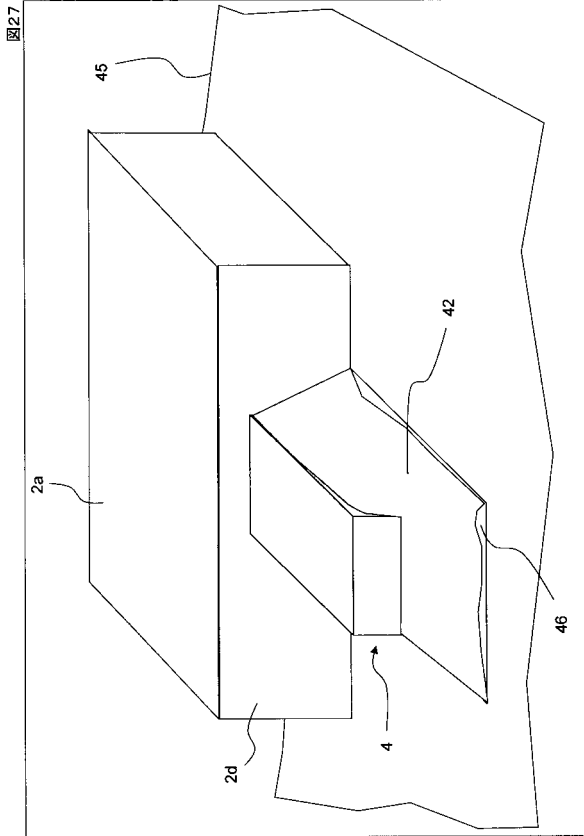


【図 26】

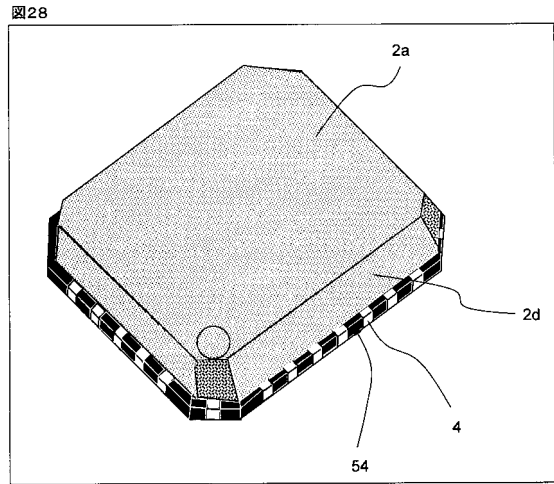
図26



【図 27】



【図 28】



フロントページの続き

Fターム(参考) 5F067 AA13 AB03 BA02 BC13 DC12 DE19