

	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2014-0021093 (43) 공개일자 2014년02월20일
(51) 국제특허분류(Int. Cl.) H03M 3/02 (2006.01) H02M 1/12 (2006.01)		(71) 출원인 인하대학교 산학협력단 인천광역시 남구 인하로 100, 인하대학교 (용현동)
(21) 출원번호 10-2012-0086142		
(22) 출원일자 2012년08월07일		(72) 발명자 윤광섭 인천 연수구 앵고개로 183, 106동 301호 (동춘동, 대우3차아파트)
심사청구일자 2012년08월07일		이한울 인천광역시 계양구 용종동 307동 703호
		(74) 대리인 이은철

전체 청구항 수 : 총 6 항

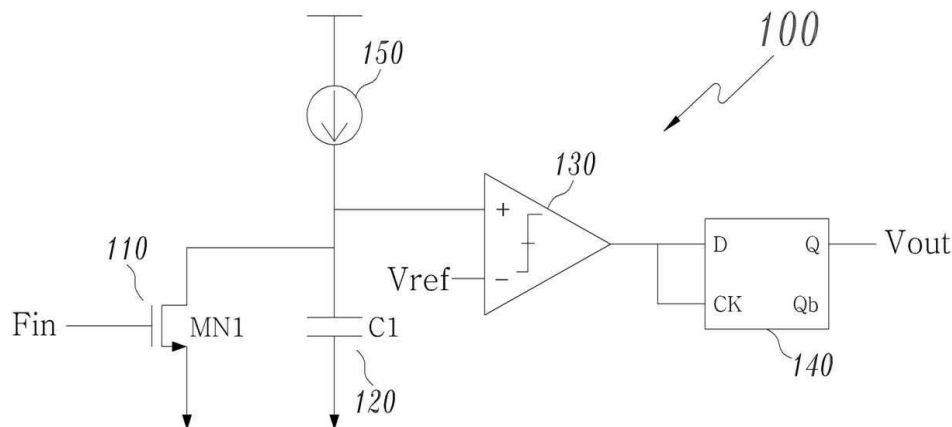
(54) 발명의 명칭 생체신호 감지회로를 이용한 델타-시그마 아날로그 디지털 변환기

(57) 요약

본 발명은 생체신호 감지회로를 이용한 델타-시그마 아날로그 디지털 변환기에 관한 것으로서, 입력되는 생체신호의 주파수에 따라 커패시터에 충전되는 전압과 기준전압을 비교함으로써, 비교 결과에 따라 델타-시그마 아날로그 디지털 변환기의 첫 번째 적분기를 제어하여 변환기의 전력 소모를 줄이도록 하며, 델타-시그마 아날로그 디지털 변환기의 첫 번째 적분기를 제어하여, 하나의 델타-시그마 아날로그 디지털 변환기로 여러 주파수의 생체신호를 처리하도록 함에 목적이 있다.

이러한 목적을 달성하기 위한 본 발명은, 입력되는 생체신호의 주파수에 따라 커패시터에 충전되는 전압과 기준전압을 비교하여 첫 번째 적분기를 제어하는 생체신호 감지회로부; 를 포함한다.

대표도 - 도3



이 발명을 지원한 국가연구개발사업

과제고유번호 NIPA-2012-H0401-12-1007

부처명 지식경제부

연구사업명 IT 융합 고급인력과정 지원사업

연구과제명 생체 신호를 이용한 IT 기반 재활의료기기 개발

기 여 율 1/2

주관기관 한국산업기술대학교 산학협력단

연구기간 2011.06.01 ~ 2014.12.31이 발명을 지원한 국가연구개발사업

과제고유번호 2012-0005858

부처명 교육과학기술부

연구사업명 중점연구소 지원사업

연구과제명 그린 생체모방형 임플란터블 전자칩 및 U-생체정보처리 플랫폼 융합기술개발

기 여 율 1/2

주관기관 인하대학교 산학협력단

연구기간 2012.05.01 ~ 2013.04.30

특허청구의 범위

청구항 1

하나 이상의 적분기, 아날로그 디지털 변환기 및 디지털 아날로그 변환기로 구성되어 있으며, 적분기 중, 적어도 어느 하나는 고성능 증폭기 및 저성능 증폭기가 구비된 생체신호 감지회로를 이용한 고차의 델타-시그마 아날로그 디지털 변환기에 있어서,

입력되는 생체신호의 주파수에 따라 커패시터에 충전되는 전압과 기준전압을 비교하여 첫 번째 적분기를 제어하는 생체신호 감지회로부; 를 포함하는 생체신호 감지회로를 이용한 델타-시그마 아날로그 디지털 변환기.

청구항 2

제 1 항에 있어서,

상기 생체신호 감지회로부는,

입력되는 생체신호의 주파수에 따라 커패시터에 충전되는 전압과 기준전압을 비교함으로써, 상기 커패시터에 충전된 전압이 기준전압 미만일 경우, 첫 번째 적분기의 고성능 증폭기를 구동시키고, 상기 커패시터에 충전된 전압이 기준전압 이상일 경우, 첫 번째 적분기의 저성능 증폭기를 구동시키는 것을 특징으로 하는 생체신호 감지회로를 이용한 델타-시그마 아날로그 디지털 변환기.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 생체신호 감지회로부는,

입력신호의 주파수에 따라 커패시터에 충전 및 방전되는 전하량을 조절하는 트랜지스터;

상기 트랜지스터가 온(on)될 경우, 저장된 전하를 방전하고, 상기 트랜지스터가 오프(off)될 경우, 입력되는 전류에 따라 전하를 충전하는 커패시터;

상기 커패시터에 충전된 전압과 기준전압을 비교하는 비교기; 및

상기 비교기의 'Low' 값 또는 'High' 값을 입력받아 첫 번째 적분기로 출력하는 D플립플롭; 을 포함하는 것을 특징으로 하는 생체신호 감지회로를 이용한 델타-시그마 아날로그 디지털 변환기.

청구항 4

제 3 항에 있어서,

상기 트랜지스터는,

입력된 생체신호의 주파수가 고속(High 값 입력)일 경우, 온(on)되며, 저속(Low 값 입력)일 경우, 오프(off)되는 것을 특징으로 하는 생체신호 감지회로를 이용한 델타-시그마 아날로그 디지털 변환기.

청구항 5

제 3 항에 있어서,

상기 트랜지스터는,

NMOS 트랜지스터인 것을 특징으로 하는 생체신호 감지회로를 이용한 델타-시그마 아날로그 디지털 변환기.

청구항 6

제 3 항에 있어서,

상기 비교기는,

입력되는 생체신호의 주파수에 따라 상기 커패시터에 충전된 전압을 기준전압과 비교하여, 상기 커패시터에 충전된 전압이 기준전압 미만일 경우, 'Low' 값을 출력하며, 상기 커패시터에 충전된 전압이 기준전압 이상일 경우 'High' 값을 출력하는 것을 특징으로 하는 생체신호 감지회로를 이용한 델타-시그마 아날로그 디지털 변환기.

명세서

기술분야

[0001] 본 발명은 생체신호 감지회로를 이용한 델타-시그마 방식의 아날로그 디지털 변환기에 관한 것으로서, 더욱 상세하게는, 입력되는 생체신호의 주파수에 따라 커패시터에 충전되는 전압과 기준전압을 비교함으로써, 커패시터에 충전된 전압이 기준전압 미만일 경우, 첫 번째 적분기의 고성능 증폭기를 구동시키고, 커패시터에 충전된 전압이 기준전압 이상일 경우, 첫 번째 적분기의 저성능 증폭기를 구동시키는 생체신호 감지회로를 이용한 델타-시그마 아날로그 디지털 변환기에 관한 것이다.

배경기술

[0002] 시그마-델타 아날로그 디지털 변환기와 관련해서는, 한국공개특허 제10-2006-0033796호(발명의 명칭: 픽셀-레벨 아날로그-디지털 변환을 위한 다중화된-입력-분리 시그마-델타 아날로그-디지털 컨버터 설계) 외 다수 출원 및 공개되어 있다.

[0003] 그러나, 종래의 델타-시그마 아날로그디지털 변환기는, 적분기와 아날로그 디지털 변환기 및 디지털 아날로그 변환기로 구성되어 있으며, 변환기의 해상도를 높이기 위해 일반적으로 적분기의 개수를 증가시키는 고차 델타-시그마 아날로그-디지털 변환기를 사용한다.

[0004] 예를 들어, 도 1 에 도시된 바와 같이, 3차 델타-시그마 아날로그 디지털 변환기를 사용할 경우, 샘플링 주파수가 두 배씩 증가 할 때마다 21dB의 성능 향상을 얻을 수 있다.

[0005] 고차 델타-시그마 아날로그 디지털 변환기를 구성할 경우, 첫 번째 적분기의 성분이 전체 변환기의 성능을 결정한다. 즉, 변환기의 해상도를 높이기 위해서 전체 적분기 중 첫 번째 적분기의 성능을 가장 높게 설계한다.

[0006] 그러나, 기존의 설계 방식은 필요로 하는 주파수의 생체 신호에 맞게 설계하여 변환기의 해상도를 높이는 방법으로, 설계한 주파수에 맞는 생체 신호 대역에서만 높은 해상도를 얻을 수 있다는 한계가 있었다.

[0007] 예를 들어, 설계한 변환기로 목표로 설계한 주파수보다 낮은 주파수의 생체 신호가 들어올 경우 필요한 성능보다 높은 성능의 적분기를 구동하게 되어 필요 이상의 전력을 소모하게 되고, 높은 주파수의 입력 신호가 들어올 경우 적분기의 속도 제한으로 인해 적분기의 구동 능력을 낮추는 현상을 초래한다.

[0008] 이러한 현상은 전체 델타-시그마 아날로그 디지털 변환기의 동작에 큰 영향을 미치게 되고, 추가적인 아날로그 디지털 변환기 없이 다른 주파수의 생체 신호를 처리할 경우 변환기의 주요 성능을 저하시키는 결과를 가져온다.

발명의 내용

해결하려는 과제

[0009] 본 발명은 상기와 같은 문제점을 감안하여 안출된 것으로, 본 발명의 목적은, 입력되는 생체신호의 주파수에 따라 커패시터에 충전되는 전압과 기준전압을 비교함으로써, 비교 결과에 따라 델타-시그마 아날로그 디지털 변환기의 첫 번째 적분기를 제어하여 변환기의 전력 소모를 줄이도록 함에 있다.

[0010] 그리고 본 발명의 다른 목적은, 델타-시그마 아날로그 디지털 변환기의 첫 번째 적분기를 제어하여, 하나의 델타-시그마 아날로그 디지털 변환기로 여러 주파수의 생체신호를 처리하도록 함에 있다.

과제의 해결 수단

[0011] 본 발명은 하나 이상의 적분기, 아날로그 디지털 변환기 및 디지털 아날로그 변환기로 구성되어 있으며, 적분기 중, 적어도 어느 하나는 고성능 증폭기 및 저성능 증폭기가 구비된 생체신호 감지회로를 이용한 고차의 델타-시그마 아날로그 디지털 변환기에 관한 것으로서, 입력되는 생체신호의 주파수에 따라 커패시터에 충전되는 전압과 기준전압을 비교하여 첫 번째 적분기를 제어하는 생체신호 감지회로부; 를 포함한다.

[0012] 또한 상기 생체신호 감지회로부는, 입력되는 생체신호의 주파수에 따라 커패시터에 충전되는 전압과 기준전압을 비교함으로써, 상기 커패시터에 충전된 전압이 기준전압 미만일 경우, 첫 번째 적분기의 고성능 증폭기를 구동시키고, 상기 커패시터에 충전된 전압이 기준전압 이상일 경우, 첫 번째 적분기의 저성능 증폭기를 구동시키는 것을 특징으로 한다.

[0013] 또한 상기 생체신호 감지회로부는, 입력신호의 주파수에 따라 커패시터에 충전 및 방전되는 전하량을 조절하는 트랜지스터; 상기 트랜지스터가 온(on)될 경우, 저장된 전하를 방전하고, 상기 트랜지스터가 오프(off)될 경우, 입력되는 전류에 따라 전하를 충전하는 커패시터; 상기 커패시터에 충전된 전압과 기준전압을 비교하는 비교기; 및 상기 비교기의 'Low' 값 또는 'High' 값을 입력받아 첫 번째 적분기로 출력하는 D플립플롭; 을 포함하는 것을 특징으로 한다.

[0014] 또한 상기 트랜지스터는, 입력된 생체신호의 주파수가 고속(High 값 입력)일 경우, 온(on)되며, 저속(Low 값 입력)일 경우, 오프(off)되는 것을 특징으로 한다.

[0015] 또한 상기 트랜지스터는, NMOS 트랜지스터인 것을 특징으로 한다.

[0016] 그리고 상기 비교기는, 입력되는 생체신호의 주파수에 따라 상기 커패시터에 충전된 전압을 기준전압과 비교하여, 상기 커패시터에 충전된 전압이 기준전압 미만일 경우, 'Low' 값을 출력하며, 상기 커패시터에 충전된 전압이 기준전압 이상일 경우 'High' 값을 출력하는 것을 특징으로 한다.

발명의 효과

[0017] 상기와 같은 본 발명에 따르면, 생체신호 감지회로를 이용하여 생체신호의 주파수에 따라 커패시터에 충전되는 전압(전하량) 및 기준전압을 비교함에 기반하여, 첫 번째 적분기를 구성하는 증폭기를 선택함에 따라, 하나의 델타-시그마 아날로그 디지털 변환기로 여러 주파수의 생체신호를 처리하게 함과 더불어, 첫 번째 적분기에서 필요한 성능의 증폭기만 구동함에 따라 불필요한 증폭기의 전력 소모를 줄이고, 변환기의 전체 전력 소모를 줄이는 효과가 있다.

도면의 간단한 설명

[0018] 도 1 은 종래의 델타-시그마 아날로그 디지털 변환기에 관한 구성도.

도 2 는 본 발명의 일실시예에 따른 생체신호 감지회로를 이용한 델타-시그마 아날로그 디지털 변환기에 관한 전체 구성도.

도 3 은 본 발명의 일실시예에 따른 생체신호 감지회로부에 관한 상세 회로도.

발명을 실시하기 위한 구체적인 내용

[0019] 본 발명의 구체적 특징 및 이점들은 첨부도면에 의거한 다음의 상세한 설명으로 더욱 명백해질 것이다. 이에 앞서 본 발명에 관련된 공지 기능 및 그 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는, 그 구체적인 설명을 생략하였음에 유의해야 할 것이다.

[0020] 이하, 첨부된 도면을 참조하여 본 발명을 상세하게 설명한다.

[0021] 본 발명의 일실시예에 따른 생체신호 감지회로를 이용한 델타-시그마 아날로그 디지털 변환기에 관하여 도 2 내지 도 3 을 참조하여 설명하면 다음과 같다.

[0022] 도 2 는 본 발명의 일실시예에 따른 생체신호 감지회로를 이용한 델타-시그마 아날로그 디지털 변환기는 도시된 바와 같이, 하나 이상의 적분기, 아날로그 디지털 변환기 및 디지털 아날로그 변환기로 구성되어 있으며, 적분

기 중, 어느 하나는 고성능 증폭기 및 저성능 증폭기가 구비된 생체신호 감지회로를 이용한 고차의 델타-시그마 아날로그 디지털 변환기이다.

- [0023] 이때, 본 발명의 일실시예에 따른 생체신호 감지회로를 이용한 델타-시그마 아날로그 디지털 변환기(100)는, 입력되는 생체신호의 주파수에 따라 커패시터(120)에 충전되는 전압(전하량)과 기준전압을 비교하여 첫 번째 적분기(10)를 제어하는 생체신호 감지회로부(100)를 포함한다.
- [0024] 구체적으로, 생체신호 감지회로부(100)는, 입력되는 생체신호의 주파수에 따라 커패시터(120)에 충전되는 전압과 기준전압을 비교함으로써, 커패시터(120)에 충전된 전압이 기준전압 미만일 경우, 첫 번째 적분기(10)의 고성능 증폭기(11)를 구동시키고, 커패시터(120)에 충전된 전압이 기준전압 이상일 경우, 첫 번째 적분기(10)의 저성능 증폭기(12)를 구동시키는 기능을 수행하는 바, 도 3 에 도시된 바와 같이 NMOS 트랜지스터(110), 커패시터(120), 비교기(130) 및 D플립플롭(140)을 포함한다.
- [0025] NMOS 트랜지스터(110)는 입력된 생체신호의 주파수가 고속(High 값 입력)일 경우, 온(on)되며, 저속(Low 값 입력)일 경우, 오프(off)된다.
- [0026] 즉, NMOS 트랜지스터(110)는 입력신호의 주파수에 따라 커패시터(120)에 충전 및 방전되는 전하량을 조절한다.
- [0027] 커패시터(120)는 상기 NMOS 트랜지스터(110)가 온(on)될 경우, 저장된 전하를 방전하고, 상기 NMOS 트랜지스터(110)가 오프(off)될 경우, 전류원(150)으로부터 입력되는 전류에 따라 전하를 충전한다. 이에 따라, 입력되는 생체신호의 주파수에 따라 충전 및 방전하는 전하량이 달라지게 된다.
- [0028] 비교기(130)는 입력되는 생체신호의 주파수에 따라 커패시터(120)에 충전된 전압과 기준전압을 비교한다.
- [0029] 구체적으로, 비교기(130)는 입력되는 생체신호의 주파수에 따라 상기 커패시터(120)에 충전된 전압을 기준전압과 비교하여, 상기 커패시터(120)에 충전된 전압이 기준전압 미만일 경우, 'Low' 값을 출력하며, 상기 커패시터(120)에 충전된 전압이 기준전압 이상일 경우 'High' 값을 출력한다.
- [0030] D플립플롭(140)은 상기 비교기(130)의 출력값을 입력받아 첫 번째 적분기(10)로 출력한다.
- [0031] 상술한 구성을 통한 생체신호 입력에 따른 흐름을 살펴보면 다음과 같다.
- [0032] 입력되는 생체신호 주파수에 따라 NMOS 트랜지스터(110)는 온(on), 오프(Off)를 반복하며, 입력된 생체신호의 주파수가 고속일 경우, 커패시터(120)가 충전 및 방전되는 속도가 빠르게 된다.
- [0033] 이후, 비교기(130)는 커패시터(120)에 충전된 전압과 기준전압을 비교한다.
- [0034] 상술한 바와 같이, 전하가 충전 및 방전되는 속도가 빠름에 따라, 커패시터(120)에 충전되는 전압이 낮고, 기준전압이 커패시터(120)에 충전된 전압보다 크게 된다.
- [0035] 따라서, 비교기(130)는 'Low' 값을 출력하게 되며, D플립플롭(140)은 비교기(130)의 출력값을 첫 번째 적분기(10)로 출력한다.
- [0036] 이에 따라, 첫 번째 적분기(10)의 스위치는, D플립플롭(140)을 통해 출력된 'Low' 출력값에 따라, 고성능 증폭기(11)를 구동시킨다.
- [0037] 한편, 입력되는 생체신호 주파수에 따라 NMOS 트랜지스터(110)는 온(on), 오프(OFF)를 반복하며, 입력된 생체신호의 주파수가 저속일 경우, 커패시터(120)가 충전 및 방전되는 속도가 느리게 된다.
- [0038] 이후, 비교기(130)는 커패시터(120)에 충전된 전압과 기준전압을 비교한다.
- [0039] 상술한 바와 같이, 전하가 충전 및 방전되는 속도가 느림에 따라, 커패시터에 충전되는 전압이 높고, 기준전압

이 커패시터(120)에 충전된 전압보다 크게 된다.

[0040] 따라서, 비교기(130)는 'High' 값을 출력하게 되며, D플립플롭(140)은 비교기(130)의 출력값을 첫 번째 적분기(10)로 출력한다.

[0041] 이에 따라, 첫 번째 적분기(10)의 스위치는, D플립플롭(140)을 통해 출력된 'High' 출력값에 따라, 저성능 증폭기(12)를 구동시킨다.

[0042] 이상으로 본 발명의 기술적 사상을 예시하기 위한 바람직한 실시예와 관련하여 설명하고 도시하였지만, 본 발명은 이와 같이 도시되고 설명된 그대로의 구성 및 작용에만 국한되는 것이 아니며, 기술적 사상의 범주를 일탈함이 없이 본 발명에 대해 다수의 변경 및 수정이 가능함을 당업자들은 잘 이해할 수 있을 것이다. 따라서, 그러한 모든 적절한 변경 및 수정과 균등물들도 본 발명의 범위에 속하는 것으로 간주되어야 할 것이다.

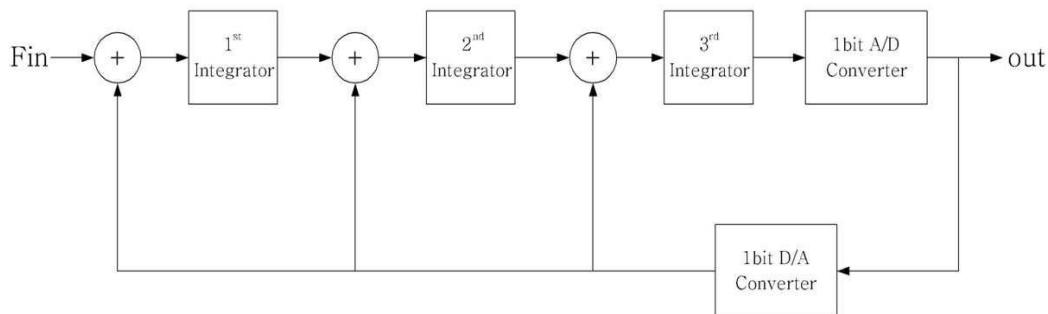
부호의 설명

[0043]

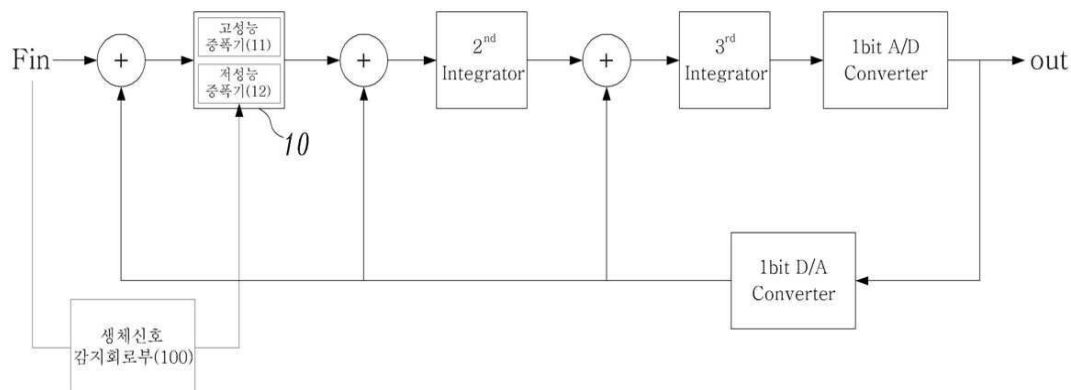
- 100: 생체신호 감지회로부
- 110: NMOS 트랜지스터
- 120: 커패시터
- 130: 비교기
- 140: D플립플롭
- 150: 전류원
- 10: 적분기
- 11: 고성능 증폭기
- 12: 저성능 증폭기

도면

도면1



도면2



도면3

