

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 3 区分
 【発行日】平成29年11月30日 (2017.11.30)

【公表番号】特表2016-534430(P2016-534430A)
 【公表日】平成28年11月4日 (2016.11.4)
 【年通号数】公開・登録公報2016-062
 【出願番号】特願2016-525922(P2016-525922)
 【国際特許分類】

G 0 6 F 9/38 (2006.01)

【 F I 】

G 0 6 F 9/38 3 1 0 F

G 0 6 F 9/38 3 5 0 A

【手続補正書】

【提出日】平成29年10月18日 (2017.10.18)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

フラグハンドリングの方法であって、

ディスパッチされた命令から少なくとも 1 つのデスティネーションフラグを判定することと、

前記少なくとも 1 つのデスティネーションフラグに対応する少なくとも 1 つのフラググループに関連するフリーフラグレジスタ番号を割り当てることによって、前記少なくとも 1 つのデスティネーションフラグをリネームすることであって、前記フラググループが独立したフラグに対応する、ことと、

リネームされたフラグの各々をアウトオブオーダーフラグマッピングテーブルに書き込むことと、

書き込みフラグをインオーダーフラグマッピングテーブルに書き込むことであって、前記書き込みフラグは、前記ディスパッチされた命令のアウトオブオーダー実行によって生成される、ことと、

前記書き込みフラグに基づいてフラッシュ操作を選択的に実行することであって、前記フラッシュ操作は、前記インオーダーフラグマッピングテーブルに基づいて前記アウトオブオーダーフラグマッピングテーブルを復元する、ことと、を備える、

方法。

【請求項 2】

前記少なくとも 1 つのデスティネーションフラグに対応しないフラググループは、前記リネームされたフラグの各々を書き込むことにおいて影響を受けない、請求項 1 の方法。

【請求項 3】

前記ディスパッチされた命令のアウトオブオーダー実行は、データ依存性に基づいている、請求項 2 の方法。

【請求項 4】

前記書き込みフラグは、廃棄サイクルの間に前記インオーダーフラグマッピングテーブルに書き込まれる、請求項 3 の方法。

【請求項 5】

前記アウトオブオーダーフラグマッピングテーブルは、ソースフラググループによりイン

デックス化される、請求項 1 の方法。

【請求項 6】

ゼロによるシフトが発生する条件でポイズンビットを設定することと、
ゼロによる第 2 シフトが発生する条件で前記ポイズンビットを消費することと、
前記ポイズンビットが消費されることをもたらす命令を再度ディスパッチして再度実行することと、さらに備え、
前記フラッシュ操作は、前記ポイズンビットが消費されるときに実行される、請求項 4 の方法。

【請求項 7】

アウトオブオーダーフラグマッピングテーブルと、
インオーダーフラグマッピングテーブルと、
前記アウトオブオーダーフラグマッピングテーブル及び前記インオーダーフラグマッピング
テーブルと通信可能に接続された実行ユニットと、
少なくとも 1 つのデスティネーションフラグに対応する少なくとも 1 つのフラググループに関連するフリーフラグレジスタ番号を割り当てることによって、前記少なくとも 1 つのデスティネーションフラグをリネームするように構成されたりネーム回路と、を備え、
前記フラググループが独立したフラグに対応しており、
前記実行ユニットは、
ディスパッチされた命令から少なくとも 1 つのデスティネーションフラグを判定し、
リネームされたフラグの各々を前記アウトオブオーダーフラグマッピングテーブルに書き
込み、

前記ディスパッチされた命令のアウトオブオーダー実行によって生成された書き込みフラ
グを前記インオーダーフラグマッピングテーブルに書き込み、

前記インオーダーフラグマッピングテーブルに基づいて前記アウトオブオーダーフラグマッ
ピングテーブルを復元するフラッシュ操作を、前記書き込みフラグに基づいて選択的に実
行する、

プロセッサ。

【請求項 8】

前記少なくとも 1 つのデスティネーションフラグに対応しないフラググループは、リネ
ームされたフラグの各々を前記実行ユニットが書き込むときに影響を受けない、請求項 7
のプロセッサ。

【請求項 9】

前記ディスパッチされた命令のアウトオブオーダー実行は、データ依存性に基づいている
、請求項 7 のプロセッサ。

【請求項 10】

前記実行ユニットは、前記書き込みフラグを、廃棄サイクルの間に前記インオーダーフラ
グマッピングテーブルに書き込む、請求項 8 のプロセッサ。

【請求項 11】

前記アウトオブオーダーフラグマッピングテーブルは、ソースフラググループによりイン
デックス化される、請求項 7 のプロセッサ。

【請求項 12】

前記実行ユニットは、
ゼロによるシフトが発生する条件でポイズンビットを設定し、
ゼロによる第 2 シフトが発生する条件で前記ポイズンビットを消費し、
前記ポイズンビットが消費されることをもたらす命令を再度ディスパッチして再度実行
し、
前記フラッシュ操作は、前記ポイズンビットが消費されるときに実行される、請求項 1
0 のプロセッサ。

【請求項 13】

デコードユニットと、

前記デコードユニットと前記実行ユニットとの間をインタフェースで接続するように構成された 16 ビット即値バスと、

前記デコードユニットと前記実行ユニットとの間をインタフェースで接続するように構成された 4 ビット制御バスと、をさらに備え、

前記 16 ビット即値バスは、即値定数を搬送するように構成されており、前記 16 ビット即値バス及び前記 4 ビット制御バスの組み合わせは、即値定数を含む命令用の符号化情報を搬送するように構成されており、前記 16 ビット即値バスは、非 16 ビット即値定数の場合に前記符号化情報のいくつかのオーバーロードを搬送する、請求項 7 のプロセッサ。

【請求項 14】

プロセッサがフラグハンドリングを実行するために、汎用コンピュータによって実行される 1 セットの命令を記憶するコンピュータ可読記憶媒体であって、

ディスパッチされた命令から少なくとも 1 つのデスティネーションフラグを判定するための判定コードセグメントと、

前記少なくとも 1 つのデスティネーションフラグに対応する少なくとも 1 つのフラググループに関連するフリーフラグレジスタ番号を割り当てることによって、前記少なくとも 1 つのデスティネーションフラグをリネームするためのリネームコードセグメントと、

リネームされたフラグの各々をアウトオブオーダーフラグマッピングテーブルに書き込み、前記ディスパッチされた命令のアウトオブオーダー実行によって生成された書き込みフラグを前記インオーダーフラグマッピングテーブルに書き込むための書き込みコードセグメントと、

前記書き込みフラグに基づいてフラッシュ操作が要求されていると判定したときに、前記インオーダーフラグマッピングテーブルに基づいて前記アウトオブオーダーフラグマッピングテーブルを復元するためのフラッシュコードセグメントと、を備え、

前記フラググループが独立したフラグに対応する、
コンピュータ可読記憶媒体。

【請求項 15】

前記命令は、デバイスの製造に使用されるハードウェア記述言語 (HDL) 命令である、請求項 14 のコンピュータ可読記憶媒体。