

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-87186

(P2010-87186A)

(43) 公開日 平成22年4月15日(2010.4.15)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 21/318 (2006.01)	H O 1 L 21/318 B	4 K O 3 O
H O 1 L 21/31 (2006.01)	H O 1 L 21/318 M	5 F O 4 5
C 2 3 C 16/42 (2006.01)	H O 1 L 21/31 C	5 F O 5 8
H O 1 L 21/8247 (2006.01)	C 2 3 C 16/42	5 F O 8 3
H O 1 L 27/115 (2006.01)	H O 1 L 27/10 4 3 4	5 F 1 O 1
審査請求 未請求 請求項の数 5 O L (全 20 頁) 最終頁に続く		

(21) 出願番号 特願2008-253932 (P2008-253932)
 (22) 出願日 平成20年9月30日 (2008. 9. 30)

(71) 出願人 000219967
 東京エレクトロン株式会社
 東京都港区赤坂五丁目3番1号
 (74) 代理人 100115118
 弁理士 渡邊 和浩
 (74) 代理人 100107559
 弁理士 星宮 勝美
 (72) 発明者 大田尾 修一郎
 東京都港区赤坂五丁目3番1号 赤坂B i
 zタワー 東京エレクトロン株式会社内
 (72) 発明者 本多 稔
 東京都港区赤坂五丁目3番1号 赤坂B i
 zタワー 東京エレクトロン株式会社内

最終頁に続く

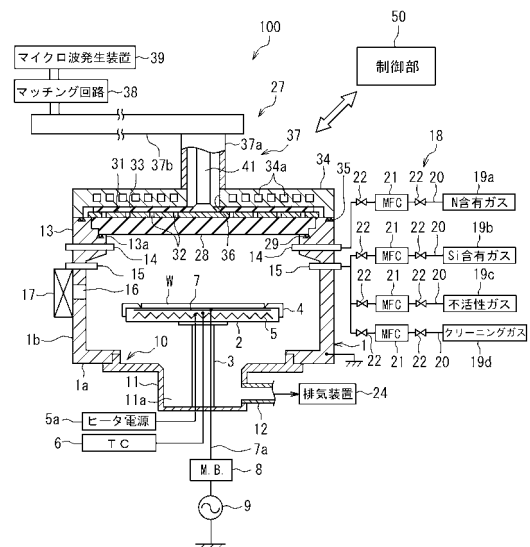
(54) 【発明の名称】 窒化珪素膜の成膜方法、コンピュータ読み取り可能な記憶媒体およびプラズマCVD装置

(57) 【要約】

【課題】 プラズマCVD法によって、電荷蓄積層として利用可能な、トラップが多数存在する窒化珪素膜を製造する方法を提供する。

【解決手段】 複数の孔を有する平面アンテナ31により処理容器1にマイクロ波を導入するプラズマCVD装置100において、処理容器1内の圧力を10Pa以上133.3Pa以下の範囲内に設定し、高周波電源9から、ウエハWを載置する載置台2の電極7にウエハWの面積当たり0.009W/cm²以上0.64W/cm²以下の範囲内の出力密度で高周波電力を供給して、ウエハWにRFバイアスを印加しながら、シリコン含有化合物ガスと窒素ガスを含む成膜ガスを用いてプラズマCVDを行う。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

複数の孔を有する平面アンテナにより処理容器内にマイクロ波を導入してプラズマを生成するプラズマ C V D 装置を用い、被処理体上にプラズマ C V D 法によって窒化珪素膜を形成する窒化珪素膜の成膜方法であって、

前記処理容器内の圧力を 10 Pa 以上 133.3 Pa 以下の範囲内に設定し、被処理体を載置する載置台の電極に被処理体の面積当たり 0.009 W/cm^2 以上 0.64 W/cm^2 以下の範囲内の出力密度で高周波電力を供給して被処理体に高周波バイアスを印加しながら、シリコン含有化合物ガスと窒素ガスを含む成膜ガスを用いてプラズマ C V D を行うことにより窒化珪素膜を形成する工程を備えたことを特徴とする窒化珪素膜の成膜方法

10

【請求項 2】

複数の孔を有する平面アンテナにより処理容器内にマイクロ波を導入してプラズマを生成するプラズマ C V D 装置を用い、被処理体上にプラズマ C V D 法によって窒化珪素膜を積層して形成する窒化珪素膜の成膜方法であって、

前記処理容器内の圧力を 10 Pa 以上 133.3 Pa 以下の範囲内に設定し、被処理体を載置する載置台の電極に被処理体の面積当たり 0.009 W/cm^2 以上 0.64 W/cm^2 以下の範囲内の出力密度で高周波電力を供給して被処理体に高周波バイアスを印加しながら、シリコン含有化合物ガスと窒素ガスを含む成膜ガスを用いてプラズマ C V D を行うことにより窒化珪素膜を形成する第 1 の工程と、

20

前記第 1 の工程と同じ設定圧力で、前記載置台の電極に高周波電力を供給しないか、前記第 1 の工程とは異なる出力密度で高周波電力を供給して被処理体に高周波バイアスを印加して、シリコン含有化合物ガスと窒素ガスを含む成膜ガスを用いてプラズマ C V D を行うことにより、前記第 1 の工程で形成される窒化珪素膜と比べてトラップの存在数が少ない窒化珪素膜を形成する第 2 の工程と、
を備えたことを特徴とする窒化珪素膜の成膜方法。

【請求項 3】

前記第 1 の C V D 工程と前記第 2 の C V D 工程を繰り返し行うことを特徴とする請求項 2 に記載の窒化珪素膜の成膜方法。

【請求項 4】

コンピュータ上で動作する制御プログラムが記憶されたコンピュータ読み取り可能な記憶媒体であって、

30

前記制御プログラムは、実行時に、複数の孔を有する平面アンテナにより処理容器内にマイクロ波を導入してプラズマを生成させるプラズマ C V D 装置を用い、被処理体上にプラズマ C V D 法によって窒化珪素膜を形成するに際し、 10 Pa 以上 133.3 Pa 以下の範囲内の処理圧力で、被処理体を載置する載置台の電極に被処理体の面積当たり 0.009 W/cm^2 以上 0.64 W/cm^2 以下の範囲内の出力密度で高周波電力を供給し、被処理体に高周波バイアスを印加しながら、シリコン含有化合物ガスと窒素ガスを含む成膜ガスを用いてプラズマ C V D が行われるように、コンピュータに前記プラズマ C V D 装置を制御させるものであることを特徴とするコンピュータ読み取り可能な記憶媒体。

40

【請求項 5】

プラズマ C V D 法により被処理体上に窒化珪素膜を形成するプラズマ C V D 装置であって、

被処理体を収容する上部が開口した処理容器と、

前記処理容器内に配置され、被処理体を載置する載置台と、

前記載置台内に設けられ、被処理体に高周波電力を印加する電極と、

前記電極に接続する高周波電源と、

前記処理容器の前記開口を塞ぐ誘電体部材と、

前記誘電体部材の上部に設けられ、前記処理容器内にマイクロ波を導入するための複数の孔を有する平面アンテナと、

50

前記処理容器内にシリコン含有化合物ガスと窒素含有ガスを含む成膜ガスを供給するガス供給機構と、

前記処理容器内を減圧排気する排気機構と、

前記電極に被処理体の面積当り 0.009 W/cm^2 以上 0.64 W/cm^2 以下の範囲内の出力で前記高周波電源より高周波電力を供給して被処理体に高周波バイアスを印加しながら、前記ガス供給機構から前記シリコン含有化合物ガスと前記窒素ガスを含む成膜ガスを前記処理容器内に供給することにより、前記処理容器内において、 10 Pa 以上 133.3 Pa 以下の範囲内の処理圧力で、プラズマ CVD が行われるように制御する制御部と、

を備えたことを特徴とするプラズマ CVD 装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、窒化珪素膜の成膜方法、この方法に用いるコンピュータ読み取り可能な記憶媒体およびプラズマ CVD 装置に関する。

【背景技術】

【0002】

現在、電氣的書換え動作が可能な EEPROM (Electrically Erasable and Programmable ROM) などに代表される不揮発性半導体メモリ装置としては、SONOS (Silicon-Oxide-Nitride-Oxide-Silicon) 型や MONOS (Metal-Oxide-Nitride-Oxide-Silicon) 型と呼ばれる積層構造を有するものがある。これらのタイプの不揮発性半導体メモリ装置では、二酸化珪素膜 (Oxide) に挟まれた1層以上の窒化珪素膜 (Nitride) を電荷蓄積領域として情報の保持が行われる。つまり、上記不揮発性半導体メモリ装置では、半導体基板 (Silicon) とコントロールゲート電極 (Silicon または Metal) との間に電圧を印加することによって、電荷蓄積領域の窒化珪素膜に電子を注入してデータを保存したり、窒化珪素膜に蓄積された電子を除去したりして、データの保存と消去の書換えを行っている。上記不揮発性半導体メモリ装置において、データ書込み特性は電荷蓄積領域である窒化珪素膜への電子の注入のしやすさと関係があり、特に窒化珪素膜中に存在する電荷捕獲中心 (トラップ) と関係があると考えられる。

20

30

【0003】

不揮発性半導体メモリ装置に関する技術として、特許文献1には、窒化珪素膜とトップ酸化膜との界面のトラップ密度を増加させる目的で、これらの膜の中間部分に Si を多く含有する遷移層を設けることが記載されている。

【0004】

【特許文献1】特開平5-145078号公報 (例えば、段落0015など)

【発明の開示】

【発明が解決しようとする課題】

【0005】

40

近年の半導体装置の高集積化に伴い、不揮発性半導体メモリ装置の素子構造も急速に微細化が進んでいる。不揮発性半導体メモリ装置を微細化するためには、個々の不揮発性半導体メモリ装置において、電荷蓄積層である窒化珪素膜のトラップ数を増加させ、データ書込み性能を高める必要がある。

【0006】

しかしながら、減圧 CVD 法や熱 CVD 法による成膜方法では、窒化珪素膜の形成過程で膜中のトラップ形成をコントロールすることは技術的に困難であった。また、プラズマ CVD 法では、多くの場合、エッチングのハードマスクやストッパー膜として使用される、緻密で欠陥が少ない窒化珪素膜の形成を目標としていた。もっとも、プラズマ CVD 法では、処理容器内の処理圧力を高真空状態 (例えば 3 Pa 以下) に設定してプラズマのイ

50

オン性を強めることにより、形成される窒化珪素膜中に多くのトラップを形成することが可能であると考えられていた。しかし、処理容器内を高真空状態に維持するためには、高性能の排気装置が必要になることや、高真空状態に耐えうる真空シール技術、耐圧容器が必要になるなど、装置負荷が増大し、コストも高くなるという欠点があった。また、高真空状態では、プラズマエネルギーが高くなるため、処理容器内の部品等へのスパッタリング作用が強くなり、パーティクル等による汚染危険性が増加したり、窒化珪素膜形成におけるカバレッジ性能が低下したりするなど、プロセス的な側面でも問題を有していた。さらに、従来のプラズマCVD法で成膜した窒化珪素膜は、トラップの分布が不均一であったため、電荷蓄積層として使用できなかった。

【0007】

本発明は上記実情に鑑みてなされたものであり、その第1の目的は、プラズマCVD法により電荷蓄積層として利用可能な、トラップが多数存在する窒化珪素膜を成膜する方法を提供することである。また、本発明の第2の目的は、プラズマCVD法により個々の窒化珪素膜のトラップの数が異なる窒化珪素膜を積層して成膜する方法を提供することである。

【課題を解決するための手段】

【0008】

本発明の窒化珪素膜の成膜方法は、複数の孔を有する平面アンテナにより処理容器内にマイクロ波を導入してプラズマを生成するプラズマCVD装置を用い、被処理体上にプラズマCVD法によって窒化珪素膜を形成する窒化珪素膜の成膜方法であって、

前記処理容器内の圧力を10Pa以上133.3Pa以下の範囲内に設定し、被処理体を載置する載置台の電極に被処理体の面積当たり0.009W/cm²以上0.64W/cm²以下の範囲内の出力密度で高周波電力を供給して被処理体に高周波バイアスを印加しながら、シリコン含有化合物ガスと窒素ガスを含む成膜ガスを用いてプラズマCVDを行うことにより窒化珪素膜を形成する工程を備えている。

【0009】

また、本発明の窒化珪素膜の成膜方法は、複数の孔を有する平面アンテナにより処理容器内にマイクロ波を導入してプラズマを生成するプラズマCVD装置を用い、被処理体上にプラズマCVD法によって窒化珪素膜を積層して形成する窒化珪素膜の成膜方法であって、

前記処理容器内の圧力を10Pa以上133.3Pa以下の範囲内に設定し、被処理体を載置する載置台の電極に被処理体の面積当たり0.009W/cm²以上0.64W/cm²以下の範囲内の出力密度で高周波電力を供給して被処理体に高周波バイアスを印加しながら、シリコン含有化合物ガスと窒素ガスを含む成膜ガスを用いてプラズマCVDを行うことにより窒化珪素膜を形成する第1の工程と、

前記第1の工程と同じ設定圧力で、前記載置台の電極に高周波電力を供給しないか、前記第1の工程とは異なる出力密度で高周波電力を供給して被処理体に高周波バイアスを印加して、シリコン含有化合物ガスと窒素ガスを含む成膜ガスを用いてプラズマCVDを行うことにより、前記第1の工程で形成される窒化珪素膜と比べてトラップの存在数が少ない窒化珪素膜を形成する第2の工程と、

【0010】

本発明の窒化珪素膜積層体の製造方法において、前記第1のCVD工程と前記第2のCVD工程を繰り返し行うことが好ましい。

【0011】

本発明のコンピュータ読み取り可能な記憶媒体は、コンピュータ上で動作する制御プログラムが記憶されたコンピュータ読み取り可能な記憶媒体であって、

前記制御プログラムは、実行時に、複数の孔を有する平面アンテナにより処理容器内にマイクロ波を導入してプラズマを生成させるプラズマCVD装置を用い、被処理体上にプラズマCVD法によって窒化珪素膜を形成するに際し、10Pa以上133.3Pa以下

10

20

30

40

50

の範囲内の処理圧力で、被処理体を載置する載置台の電極に被処理体の面積当り 0.009 W/cm^2 以上 0.64 W/cm^2 以下の範囲内の出力密度で高周波電力を供給し、被処理体に高周波バイアスを印加しながら、シリコン含有化合物ガスと窒素ガスを含む成膜ガスを用いてプラズマ CVD が行われるように、コンピュータに前記プラズマ CVD 装置を制御させるものである。

【0012】

また、本発明のプラズマ CVD 装置は、プラズマ CVD 法により被処理体上に窒化珪素膜を形成するプラズマ CVD 装置であって、

被処理体を収容する上部が開口した処理容器と、

前記処理容器に配置され、被処理体を載置する載置台と、

前記載置台内に設けられ、被処理体に高周波電力を印加する電極と、

前記電極に接続する高周波電源と、

前記処理容器の前記開口を塞ぐ誘電体部材と、

前記誘電体部材の上部に設けられ、前記処理容器内にマイクロ波を導入するための複数の孔を有する平面アンテナと、

前記処理容器内にシリコン含有化合物ガスと窒素含有ガスを含む成膜ガスを供給するガス供給機構と、

前記処理容器内を減圧排気する排気機構と、

前記電極に被処理体の面積当り 0.009 W/cm^2 以上 0.64 W/cm^2 以下の範囲内の出力で前記高周波電源より高周波電力を供給して被処理体に高周波バイアスを印加しながら、前記ガス供給機構から前記シリコン含有化合物ガスと前記窒素ガスを含む成膜ガスを前記処理容器内に供給することにより、前記処理容器内において、 10 Pa 以上 133.3 Pa 以下の範囲内の処理圧力で、プラズマ CVD が行われるように制御する制御部と、

を備えている。

【発明の効果】

【0013】

本発明の窒化珪素膜の成膜方法によれば、複数の孔を有する平面アンテナにより処理容器内にマイクロ波を導入してプラズマを生成するプラズマ CVD 装置を用い、被処理体を載置する載置台に高周波電力を印加しながら 10 Pa 以上 133.3 Pa 以下の処理圧力でプラズマ CVD を行うことにより、トラップの存在数の多い窒化珪素膜を形成することができる。本発明方法では、 3 Pa 以下の高真空状態での成膜に比べて、装置負荷やコンタミネーションの危険性を軽減できる上、窒化珪素膜形成における良好なカバレッジ性能も維持できる。また、本発明方法で成膜した窒化珪素膜は、トラップの分布が均一であることから、電荷蓄積層としての使用に適したものである。

【0014】

また、本発明の窒化珪素膜の成膜方法によれば、載置台へ印加する高周波電力のオン/オフを切り替えるだけの操作で、容易に、トラップの存在数が異なる窒化珪素膜を交互に積層形成することが可能であり、データ書込み特性に優れた半導体メモリ装置への応用が可能である。

【発明を実施するための最良の形態】

【0015】

[第1の実施の形態]

以下、本発明の実施の形態について図面を参照して詳細に説明する。図1は、本発明の窒化珪素膜の製造方法に利用可能なプラズマ CVD 装置 100 の概略構成を模式的に示す断面図である。

【0016】

プラズマ CVD 装置 100 は、複数のスロット状の孔を有する平面アンテナ、特に RLSA (Radial Line Slot Antenna; ラジアルラインスロットアンテナ) にて処理容器内にマイクロ波を導入してプラズマを発生させることにより、高密度かつ低電子温度のマイク

10

20

30

40

50

口波励起プラズマを発生させ得る R L S A マイクロ波プラズマ処理装置として構成されている。プラズマ C V D 装置 1 0 0 では、 $1 \times 10^{10} \sim 5 \times 10^{12} / \text{cm}^3$ のプラズマ密度で、かつ $0.7 \sim 2 \text{ eV}$ の低電子温度を有するプラズマによる処理が可能である。従って、プラズマ C V D 装置 1 0 0 は、各種半導体装置の製造過程においてプラズマ C V D による窒化珪素膜の成膜処理の目的で好適に利用できる。

【 0 0 1 7 】

プラズマ C V D 装置 1 0 0 は、主要な構成として、気密に構成された処理容器 1 と、処理容器 1 内にガスを供給するガス供給機構 1 8 と、処理容器 1 内を減圧排気するための排気装置 2 4 を含む排気機構と、処理容器 1 の上部に設けられ、処理容器 1 内にマイクロ波を導入するマイクロ波導入機構 2 7 と、これらプラズマ C V D 装置 1 0 0 の各構成部を制御する制御部 5 0 と、を備えている。

10

【 0 0 1 8 】

処理容器 1 は、接地された略円筒状の容器により形成されている。なお、処理容器 1 は角筒形状の容器により形成してもよい。処理容器 1 は、アルミニウム等の材質からなる底壁 1 a と側壁 1 b とを有している。

【 0 0 1 9 】

処理容器 1 の内部には、被処理体であるシリコンウエハ（以下、単に「ウエハ」と記す）W を水平に支持するための載置台 2 が設けられている。載置台 2 は、熱伝導性の高い材質例えば A l N 等のセラミックスにより構成されている。この載置台 2 は、排気室 1 1 の底部中央から上方に延びる円筒状の支持部材 3 により支持され、底部に固定されている。支持部材 3 は、例えば A l N 等のセラミックスにより構成されている。

20

【 0 0 2 0 】

また、載置台 2 には、その外縁部をカバーし、ウエハ W をガイドするためのカバーリング 4 が設けられている。このカバーリング 4 は、例えば石英、A l N、A l ₂ O ₃、S i N 等の材質で構成された環状部材である。

【 0 0 2 1 】

また、載置台 2 には、温度調節機構としての抵抗加熱型のヒータ 5 が埋め込まれている。このヒータ 5 は、ヒータ電源 5 a から給電されることにより載置台 2 を加熱して、その熱で被処理基板であるウエハ W を均一に加熱する。なお、図示は省略するが、ヒータ電源 5 a からヒータ 5 に電力を供給して温度制御する際に、電極 7 へ供給される高周波電力に起因する高周波ノイズをカットするノズルフィルターが設けられている。

30

【 0 0 2 2 】

また、載置台 2 には、熱電対 (T C) 6 が配備されている。この熱電対 6 により、温度計測を行うことにより、ウエハ W の加熱温度を例えば室温から 9 0 0 までの範囲で制御可能となっている。

【 0 0 2 3 】

また、載置台 2 には、ウエハ W を支持して昇降させるためのウエハ支持ピン（図示せず）を有している。各ウエハ支持ピンは、載置台 2 の表面に対して突没可能に設けられている。

【 0 0 2 4 】

40

また、載置台 2 の表面側には電極 7 が埋設されている。この電極 7 は、ヒータ 5 と載置台 2 の表面との間に配置されている。この電極 7 に、給電線 7 a によって、マッチングボックス (M . B .) 8 を介してバイアス印加用の高周波電源 9 が接続されている。電極 7 に高周波電源 9 より高周波電力を供給して、基板であるウエハ W に高周波バイアス (R F バイアス) を印加できる構成となっている。電極 7 の材質としては、載置台 2 の材質である A l N 等のセラミックスと同等の熱膨張係数を有する材質が好ましく、例えばモリブデン、タングステンなどの導電性材料を用いることが好ましい。電極 7 は、例えば網目状、格子状、渦巻き状等の形状に形成されている。電極 7 のサイズは、少なくとも被処理体と同等かそれより大きく形成することが好ましい。

【 0 0 2 5 】

50

処理容器 1 の底壁 1 a の略中央部には、円形の開口部 1 0 が形成されている。底壁 1 a にはこの開口部 1 0 と連通し、下方に向けて突出する排気室 1 1 が設けられている。この排気室 1 1 には、排気管 1 2 が接続されており、この排気管 1 2 を介して排気装置 2 4 に接続されている。

【 0 0 2 6 】

処理容器 1 を形成する側壁 1 b の上端には、処理容器 1 を開閉させる蓋体（リッド）としての機能を有する環状のプレート 1 3 が配置されている。プレート 1 3 の内周下部は、内側（処理容器内空間）へ向けて突出し、環状の支持部 1 3 a を形成している。

【 0 0 2 7 】

プレート 1 3 には、第 1 のガス導入孔を有する第 1 のガス導入部 1 4 が設けられている。また、処理容器 1 の側壁 1 b には、第 2 のガス導入孔を有する第 2 のガス導入部 1 5 が設けられている。つまり、第 1 のガス導入部 1 4 および第 2 のガス導入部 1 5 は、上下 2 段に設けられている。第 1 のガス導入部 1 4 および第 2 のガス導入部 1 5 は成膜原料ガスやプラズマ励起用ガスを供給するガス供給機構 1 8 に接続されている。なお、第 1 のガス導入部 1 4 および第 2 のガス導入部 1 5 はノズル状またはシャワーヘッド状に設けてもよい。また、第 1 のガス導入部 1 4 と第 2 のガス導入部 1 5 を単一のシャワーヘッドに設けてもよい。なお、第 1 のガス導入部 1 4 と第 2 のガス導入部 1 5 を共に処理容器 1 の側壁 1 b に設けてもよい。

【 0 0 2 8 】

また、処理容器 1 の側壁 1 b には、プラズマ C V D 装置 1 0 0 と、これに隣接する搬送室（図示せず）との間で、ウエハ W の搬入出を行うための搬入出口 1 6 と、この搬入出口 1 6 を開閉するゲートバルブ 1 7 とが設けられている。

【 0 0 2 9 】

ガス供給機構 1 8 は、成膜ガスとして窒素含有ガス（N 含有ガス）供給源 1 9 a、シリコン含有化合物ガス（S i 含有ガス）供給源 1 9 b、プラズマ生成用ガスの不活性ガス供給源 1 9 c および処理容器 1 内をクリーニングする際に用いるクリーニングガス供給源 1 9 d を有している。窒素含有ガス供給源 1 9 a は、第 1 のガス導入部 1 4 に接続されている。また、シリコン含有化合物ガス供給源 1 9 b、不活性ガス供給源 1 9 c およびクリーニングガス供給源 1 9 d は、第 2 のガス導入部 1 5 に接続されている。なお、ガス供給機構 1 8 は、上記以外の図示しないガス供給源として、例えば処理容器内雰囲気置換する際に用いるパージガス供給源等を別に有していてもよい。不活性ガス供給源 1 9 c をパージガス供給源として使用してもよい。

【 0 0 3 0 】

本発明では、成膜原料ガスである窒素含有ガスとして窒素ガス（N₂）を用いる。また、他の成膜原料ガスであるシリコン含有化合物ガスとしては、例えばシラン（S i H₄）、ジシラン（S i₂ H₆）、トリシラン（S i₃ H₈）、T S A（トリシリルアミン）などを用いることができる。この中でも、特にジシラン（S i₂ H₆）が好ましい。つまり、窒化珪素膜のトラップの数を制御する目的には、成膜原料ガスとして、窒素ガスとジシランとを用いる組み合わせが好ましい。さらに、不活性ガスとしては、例えば N₂ ガスや希ガスなどを用いることができる。希ガスは、プラズマ励起用ガスとして安定したプラズマの生成に役立つものであり、例えば A r ガス、K r ガス、X e ガス、H e ガスなどを用いることができる。また、クリーニングガスとしては、C l F₃、N F₃、H C l、F₂ ガス等を例示できる。これらの中でも N F₃ ガスが好ましい。

【 0 0 3 1 】

窒素含有ガスは、ガス供給機構 1 8 の窒素含有ガス供給源 1 9 a から、ガスライン 2 0 を介して第 1 のガス導入部 1 4 に至り、第 1 のガス導入部 1 4 から処理容器 1 内に導入される。一方、シリコン含有化合物ガス、不活性ガスおよびクリーニングガスは、シリコン含有化合物ガス供給源 1 9 b、不活性ガス供給源 1 9 c およびクリーニングガス供給源 1 9 d から、それぞれガスライン 2 0 を介して第 2 のガス導入部 1 5 に至り、第 2 のガス導入部 1 5 から処理容器 1 内に導入される。各ガス供給源に接続する各々のガスライン 2 0

には、マスフローコントローラ 21 およびその前後の開閉バルブ 22 が設けられている。このようなガス供給機構 18 の構成により、供給されるガスの切替えや流量等の制御が出来るようになっていいる。なお、Ar などのプラズマ励起用の不活性ガスは任意のガスであり、必ずしも成膜原料ガスと同時に供給する必要はない。

【0032】

排気機構としての排気装置 24 は、ターボ分子ポンプなどの高速真空ポンプを備えている。前記のように、排気装置 24 は、排気管 12 を介して処理容器 1 の排気室 11 に接続されている。この排気装置 24 を作動させることにより、処理容器 1 内のガスは、排気室 11 内の空間 11a へ均一に流れ、さらに空間 11a から排気管 12 を介して外部へ排気される。これにより、処理容器 1 内を、例えば 0.133 Pa まで高速に減圧することが可能となっている。

10

【0033】

次に、マイクロ波導入機構 27 の構成について説明する。マイクロ波導入機構 27 は、主要な構成として、透過板 28、平面アンテナ 31、遅波材 33、カバー部材 34、導波管 37 およびマイクロ波発生装置 39 を備えている。

【0034】

誘電体部材としての透過板 28 は、プレート 13 において内周側に張り出した支持部 13a 上に配備されている。透過板 28 は、マイクロ波を透過する誘電体、例えば石英や Al_2O_3 、AlN 等のセラミックスから構成されている。特にプラズマ CVD 装置として用いる場合、 Al_2O_3 、AlN 等のセラミックスが好ましい。この透過板 28 と支持部 13a との間は、シール部材 29 を介して気密にシールされている。したがって、処理容器 1 内は気密に保持される。

20

【0035】

平面アンテナ 31 は、透過板 28 の上方において、載置台 2 と対向するように設けられている。平面アンテナ 31 は、円板状をなしている。なお、平面アンテナ 31 の形状は、円板状に限らず、例えば四角板状でもよい。この平面アンテナ 31 は、プレート 13 の上端に係止されている。

【0036】

平面アンテナ 31 は、例えば表面が金または銀メッキされた銅板、ニッケル板、SUS 板またはアルミニウム板から構成されている。平面アンテナ 31 は、マイクロ波を放射する多数のスロット状のマイクロ波放射孔 32 を有している。マイクロ波放射孔 32 は、所定のパターンで平面アンテナ 31 を貫通して形成されている。

30

【0037】

個々のマイクロ波放射孔 32 は、例えば図 2 に示すように、細長い長方形状（スロット状）をなし、隣接する 2 つのマイクロ波放射孔が対をなしている。そして、典型的には隣接するマイクロ波放射孔 32 が「L」字状に配置されている。また、このように所定の形状（例えば L 字状）に組み合わせ配置されたマイクロ波放射孔 32 は、さらに全体として同心円状に配置されている。

【0038】

マイクロ波放射孔 32 の長さや配列間隔は、マイクロ波の波長（ λ_g ）に応じて決定される。例えば、マイクロ波放射孔 32 の間隔は、 $\lambda_g / 4$ から λ_g となるように配置される。図 2 においては、同心円状に形成された隣接するマイクロ波放射孔 32 どうしの間隔を Δr で示している。なお、マイクロ波放射孔 32 の形状は、円形状、円弧状等の他の形状であってもよい。さらに、マイクロ波放射孔 32 の配置形態は特に限定されず、同心円状のほか、例えば、螺旋状、放射状等に配置することもできる。

40

【0039】

平面アンテナ 31 の上面には、真空よりも大きい誘電率、例えば石英、 Al_2O_3 、AlN、樹脂等を有する遅波材 33 が設けられている。この遅波材 33 は、真空中ではマイクロ波の波長が長くなることから、マイクロ波の波長を短くしてプラズマを調整する機能を有している。

50

【 0 0 4 0 】

なお、平面アンテナ 3 1 と透過板 2 8 との間、また、遅波材 3 3 と平面アンテナ 3 1 との間は、それぞれ接触させても離間させてもよいが、接触させることが好ましい。

【 0 0 4 1 】

プレート 1 3 の上部には、これら平面アンテナ 3 1 および遅波材 3 3 を覆うように、カバー部材 3 4 が設けられている。カバー部材 3 4 は、例えばアルミニウムやステンレス鋼等の金属材料によって形成されている。プレート 1 3 とカバー部材 3 4 とは、シール部材 3 5 によりシールされている。カバー部材 3 4 の内部には、冷却水流路 3 4 a が形成されている。この冷却水流路 3 4 a に冷却水を通流させることにより、カバー部材 3 4、遅波材 3 3、平面アンテナ 3 1 および透過板 2 8 を冷却できるようになっている。なお、カバー部材 3 4 は接地されている。

10

【 0 0 4 2 】

カバー部材 3 4 の上壁（天井部）の中央には、開口部 3 6 が形成されており、この開口部 3 6 には導波管 3 7 が接続されている。導波管 3 7 の他端側には、マッチング回路 3 8 を介してマイクロ波を発生するマイクロ波発生装置 3 9 が接続されている。

【 0 0 4 3 】

導波管 3 7 は、上記カバー部材 3 4 の開口部 3 6 から上方へ延出する断面円形状の同軸導波管 3 7 a と、この同軸導波管 3 7 a の上端部に接続された水平方向に延びる矩形導波管 3 7 b とを有している。

【 0 0 4 4 】

同軸導波管 3 7 a の中心には内導体 4 1 が延在している。この内導体 4 1 は、その下端部において平面アンテナ 3 1 の中心に接続固定されている。このような構造により、マイクロ波は、同軸導波管 3 7 a の内導体 4 1 を介して平面アンテナ 3 1 へ放射状に効率よく均一に伝播される。

20

【 0 0 4 5 】

以上のような構成のマイクロ波導入機構 2 7 により、マイクロ波発生装置 3 9 で発生したマイクロ波が導波管 3 7 を介して平面アンテナ 3 1 へ伝搬され、さらに透過板 2 8 を介して処理容器 1 内に導入されるようになっている。なお、マイクロ波の周波数としては、例えば 2 . 4 5 G H z が好ましく用いられ、他に、8 . 3 5 G H z、1 . 9 8 G H z 等を用いることもできる。

30

【 0 0 4 6 】

プラズマ C V D 装置 1 0 0 の各構成部は、制御部 5 0 に接続されて制御される構成となっている。制御部 5 0 は、コンピュータを有しており、例えば図 3 に示したように、C P U を備えたプロセスコントローラ 5 1 と、このプロセスコントローラ 5 1 に接続されたユーザーインターフェース 5 2 および記憶部 5 3 を備えている。プロセスコントローラ 5 1 は、プラズマ C V D 装置 1 0 0 において、例えば温度、圧力、ガス流量、マイクロ波出力、バイアス印加用の高周波出力などのプロセス条件に関係する各構成部（例えば、ヒータ電源 5 a、高周波電源 9、ガス供給機構 1 8、排気装置 2 4、マイクロ波発生装置 3 9 など）を統括して制御する制御手段である。

【 0 0 4 7 】

ユーザーインターフェース 5 2 は、工程管理者がプラズマ C V D 装置 1 0 0 を管理するためにコマンドの入力操作等を行うキーボードや、プラズマ C V D 装置 1 0 0 の稼働状況を可視化して表示するディスプレイ等を有している。また、記憶部 5 3 には、プラズマ C V D 装置 1 0 0 で実行される各種処理をプロセスコントローラ 5 1 の制御にて実現するための制御プログラム（ソフトウェア）や処理条件データ等が記録されたレシピが保存されている。

40

【 0 0 4 8 】

そして、必要に応じて、ユーザーインターフェース 5 2 からの指示等にて任意のレシピを記憶部 5 3 から呼び出してプロセスコントローラ 5 1 に実行させることで、プロセスコントローラ 5 1 の制御下、プラズマ C V D 装置 1 0 0 の処理容器 1 内で所望の処理が行わ

50

れる。また、前記制御プログラムや処理条件データ等のレシピは、コンピュータ読み取り可能な記憶媒体、例えばCD-ROM、ハードディスク、フレキシブルディスク、フラッシュメモリ、DVD、ブルーレイディスクなどに格納された状態のものを利用したり、あるいは、他の装置から、例えば専用回線を介して随時伝送させてオンラインで利用したりすることも可能である。

【0049】

次に、RLSA方式のプラズマCVD装置100を用いたプラズマCVD法による窒化珪素膜の堆積処理について説明する。まず、ゲートバルブ17を開にして搬入出口16からウエハWを処理容器1内に搬入し、載置台2上に載置する。次に、処理容器1内を減圧排気しながら、ガス供給機構18の窒素含有ガス供給源19a、シリコン含有化合物ガス供給源19bおよび不活性ガス供給源19cから、窒素含有ガス、シリコン含有化合物ガスおよび不活性ガスを所定の流量でそれぞれ第1のガス導入部14及び第2のガス導入部15を介して処理容器1内に導入する。そして、処理容器1内を所定の圧力に調節する。

【0050】

次に、マイクロ波発生装置39で発生させた所定周波数例えば2.45GHzのマイクロ波を、マッチング回路38を介して導波管37に導く。導波管37に導かれたマイクロ波は、矩形導波管37bおよび同軸導波管37aを順次通過し、内導体41を介して平面アンテナ板31に供給される。つまり、マイクロ波は、同軸導波管37a内を平面アンテナ板31に向けて伝搬していく。そして、マイクロ波は、平面アンテナ板31のスロット状のマイクロ波放射孔32から透過板28を介して処理容器1内におけるウエハWの上方空間に放射させられる。この際のマイクロ波出力は、マイクロ波が透過する領域の透過板28の面積あたりの出力密度として0.25~2.56W/cm²の範囲内とすることが好ましい。マイクロ波出力は、例えば500~5000Wの範囲内から目的に応じて上記範囲内の出力密度になるように選択することができる。

【0051】

平面アンテナ31から透過板28を経て処理容器1に放射されたマイクロ波により、処理容器1内で電磁界が形成され、窒素含有ガス、シリコン含有化合物ガスがそれぞれプラズマ化する。そして、プラズマ中で原料ガスの解離が効率的に進み、Si_pH_q、SiH_q、NH_q、N（ここで、p、qは任意の数を意味する。以下同様である。）などの活性種の反応によって、窒化珪素SiNの薄膜が堆積される。

【0052】

また、プラズマCVD処理を行なっている間、載置台2の電極7に高周波電源9から所定の周波数および大きさの高周波電力を供給し、RFバイアスをウエハWに印加する。プラズマCVD装置100では、プラズマの電子温度を低く維持できるので、膜へのダメージがなく、しかも、高密度プラズマにより、成膜ガスの分子が解離されやすいので、反応が促進される。また、適切な範囲でのRFバイアスの印加は、プラズマ中のイオンをウエハWへ引き込むように作用するため、窒化珪素膜の緻密性を向上させるとともに、膜中のトラップを増加させるように作用する。

【0053】

高周波電源9から供給されるRFバイアスの周波数は、例えば400kHz以上60MHz以下の範囲内が好ましく、450kHz以上20MHz以下の範囲内がより好ましい。RFバイアスは、ウエハWの面積あたりの出力密度として例えば0.009W/cm²以上0.64W/cm²以下の範囲内で印加することが好ましく、0.016W/cm²以上0.095W/cm²以下の範囲内で印加することがより好ましい。また、RFバイアスパワーは3W以上200W以下の範囲内が好ましく、より好ましくは5W以上20W以下の範囲内から、上記出力密度になるように電極に供給してRFバイアスを印加することができる。

【0054】

以上の条件は、制御部50の記憶部53にレシピとして保存されている。そして、プロセスコントローラ51がそのレシピを読み出してプラズマCVD装置100の各構成部例

10

20

30

40

50

えばガス供給機構 18、排気装置 24、マイクロ波発生装置 39、ヒータ電源 5a、高周波電源 9 などへ制御信号を送出することにより、所望の条件でのプラズマ CVD 処理が実現する。

【0055】

また、上記構成を有するプラズマ CVD 装置 100 においては、窒化珪素膜を成膜する際のプラズマ CVD 処理の圧力条件を一定にし、高周波電源 9 から載置台 2 の電極 7 に供給する RF バイアスパワーを 0.009 W/cm^2 以上 0.64 W/cm^2 以下の出力密度の範囲内で供給することにより、形成される窒化珪素膜中のトラップの存在数を均一に増加させる方向にコントロールできる。

【0056】

図 4 は、プラズマ CVD 装置 100 において行われる窒化珪素膜の製造工程を示した工程図である。図 4 (a) に示したように、任意の下地層 (例えば、Si 基板や二酸化珪素膜) 60 の上に、 $\text{N}_2/\text{Si}_2\text{H}_6$ プラズマを用いてプラズマ CVD 処理を行う。このプラズマ CVD 処理では、処理圧力を、 10 Pa 以上 133.3 Pa 以下の範囲内、好ましくは 20 Pa 以上 60 Pa 以下の範囲内で一定に設定する。そして、高周波電源 9 から、載置台 2 の電極 7 に 0.009 W/cm^2 以上 0.64 W/cm^2 の範囲内の RF パワーを供給する。これにより、図 4 (b) に示したように、窒化珪素膜 70 を形成することができる。下地層 60 に RF バイアスを印加することにより、RF バイアスを印加しない場合に比べて、窒化珪素膜 70 中のトラップ数を均一に増加させることができる。

【0057】

次に、本発明の基礎となった実験データを挙げ、プラズマ CVD 処理の好適な条件について説明する。ここでは、窒素含有ガスとして N_2 ガス、シリコン含有化合物ガスとして Si_2H_6 ガス、プラズマ生成用ガスとして Ar ガスを使用し、プラズマ CVD 装置 100 において下記のプラズマ CVD 条件でプラズマ CVD を実施し、単膜の窒化珪素膜を形成した。各条件で成膜された窒化珪素膜について、屈折率、ウェットエッチングレートおよびフラットバンド電位 (V_{fb}) のヒステリシスを計測した。なお、 V_{fb} のヒステリシスは、以下の公知技術である Hg プローブ法で測定した。まず、図 5 (a) に示したようなキャパシタ構造の試験用デバイスを作成した。図 5 (a) 中、符号 91 はシリコン基板、符号 93 はプラズマ CVD で形成された窒化珪素膜 (ゲート絶縁膜)、符号 95 は水銀ゲート電極である。そして、シリコン基板 91 を接地電位として、水銀ゲート電極 95 に電圧を -20 V から 10 V まで変化させて印加した (フォワード) 後、逆向きに 10 V から -20 V まで変化させて印加した (リバース)。この往復の電圧印加過程におけるキャパシタンスを計測し、フォワードとリバースの各 CV カーブ (ヒステリシス曲線) から、図 5 (b) に示したように、 V_{fb} ヒステリシスを求めた。往復の電圧印加で CV カーブが変化するということは、電圧印加によって窒化珪素膜中に正孔 (ホール) がトラップされた結果、その電荷を打ち消すために電圧の変化が生じたものであり、 V_{fb} ヒステリシスが大きいほど、窒化珪素膜中にトラップも多いことを示している。

【0058】

[プラズマ CVD 条件]

処理温度 (載置台) : 400

マイクロ波パワー : 2 kW (出力密度 1.023 W/cm^2 ; 透過板面積あたり)

処理圧力 ; 2.7 Pa 、 26.6 Pa 、 40 Pa

Ar ガス流量 ; 600 mL/min (sccm)

N_2 ガス流量 ; 400 mL/min (sccm)

Si_2H_6 ガス流量 ; 2 mL/min (sccm)

RF バイアスの周波数 : 13.56 MHz

RF バイアスのパワー : 0 W 、 5 W (出力密度 0.016 W/cm^2)、 10 W (出力密度 0.032 W/cm^2)、 50 W (出力密度 0.16 W/cm^2)

【0059】

図 6 (a) は、窒化珪素膜の屈折率と載置台 2 に供給される RF バイアスパワーとの関

係を示している。図 6 (b) は、希フッ酸を使用した窒化珪素膜のウエットエッチングレートと載置台 2 に供給される R F バイアスパワーとの関係を示している。図 6 (c) は、窒化珪素膜の V f b 測定におけるヒステリシスの大きさと載置台 2 に供給される R F バイアスパワーとの関係を示している。図 6 (a) ~ (c) から、26 . 6 P a および 40 P a の処理圧力では、出力密度はおよそ $0 . 016 \text{ W} / \text{cm}^2 \sim 0 . 032 \text{ W} / \text{cm}^2$ 程度の R F バイアスを印加することで、屈折率は高く、ウエットエッチングレートは低く、また V f b ヒステリシスは高く変化した。屈折率の向上、ウエットエッチングレートの低下、V f b ヒステリシスの向上は、R F バイアスが $0 . 016 \text{ W} / \text{cm}^2$ 以上 $0 . 032 \text{ W} / \text{cm}^2$ 以下の範囲内の出力密度のときに、R F バイアスを印加しない場合に対する変化量が最大となり、 $0 . 16 \text{ W} / \text{cm}^2$ の出力密度で R F バイアスを印加した場合には、同変化量が縮小していた。以上の結果から、R F バイアスを $0 . 016 \text{ W} / \text{cm}^2 \sim 0 . 032 \text{ W} / \text{cm}^2$ 程度の出力密度で印加することにより、(屈折率が高くエッチングレートが低く) 緻密でありながら、膜中のトラップが多い窒化珪素膜を成膜できることが示された。

【 0060 】

図 6 (a) ~ (c) に示されたデータは、適切な範囲の出力密度で R F バイアスを印加することによって、窒化珪素膜の緻密性が向上するとともに、膜中のトラップを均一に増加させ得ることを示している。一見すると相反する上記データは、以下のように解釈することで合理的な説明が可能になる。プラズマ C V D では、ウエハ W に R F バイアスを印加することにより、ウエハ W にプラズマ中のイオンが引き込まれる傾向が強くなる。しかし、本願で使用するマイクロ波プラズマでは、R F バイアスを印加しても電子温度を低く ($0 . 7 \sim 2 \text{ eV}$) 維持できるため、例えば 26 . 6 P a ~ 40 P a の低圧力条件でも電子温度が低く維持される。その結果、膜へのダメージが抑制されて緻密な膜が形成されると同時に、R F バイアスによってイオンの引き込みがコントロールされるので、膜中に適度な量のトラップが均一な分布で形成されるものと考えられる。

【 0061 】

一方、図 6 (a) および (b) に示した屈折率およびウエットエッチングレートの結果から、26 . 6 P a および 40 P a の圧力条件においても、R F バイアスのパワーが大きすぎる場合 (例えば $0 . 16 \text{ W} / \text{cm}^2$ の出力密度) には、膜の緻密性が低下していくことが判明した。また、プラズマ C V D による窒化珪素膜は、本来的に緻密性の高い膜であるが、圧力を高くしていくと緻密性が低下する。しかし、微少の R F バイアス (例えば $0 . 016 \sim 0 . 032 \text{ W} / \text{cm}^2$ 程度の出力密度) を印加した場合には、その緻密性を向上させることが出来た。この場合は、膜の緻密性を保ちつつ、多くのトラップが形成されるものと推測される。しかし、R F バイアスを $0 . 16 \text{ W} / \text{cm}^2$ の出力密度にすると、膜自体の緻密性が低下するので、S i 未結合手が終端しやすくなり、図 6 (b)、(c) に示したように、エッチングレートの増大、V f b ヒステリシスの低下 (つまり、トラップの減少) として計測されるものと考えられる。

【 0062 】

以上の結果から、プラズマ C V D 装置 100 を用いたプラズマ C V D において、R F バイアスを $0 . 016 \sim 0 . 032 \text{ W} / \text{cm}^2$ の範囲内の出力密度で印加し、かつ、処理圧力を 40 P a 以下 (例えば 10 ~ 40 P a) の範囲内に設定することにより、トラップ数が多く、かつトラップの分布が均一に制御された窒化珪素膜を形成できることが示された。また、処理圧力を 3 P a 以下の高真空条件に設定してプラズマ C V D を行う場合に比べて、ターボ分子ポンプなどの高性能の排気装置が必須でなくなることや、処理容器 1 の耐圧設計基準を緩和できるなど、装置負荷が軽減され、コストも低下させることができるという利点がある。また、3 P a 以下の高真空状態では、イオンのスパッタ等により、パーティクル等によるウエハ W の汚染危険性が増加したり、窒化珪素膜形成におけるカバレッジ性能が低下したりするなど、プロセス的な問題を有するが、これらの問題についても、処理圧力を高い範囲に設定できることによって回避できる。

【 0063 】

次に、プラズマCVD装置100で被処理体にRFバイアスを印加して窒化珪素膜を形成する場合に、Arの流量比率が窒化珪素膜のVfbヒステリシスに与える影響について検討を行った。下記の条件でAr流量を変化させてプラズマCVDを行い、前記と同様の方法でVfbヒステリシスを測定した。

【0064】

[プラズマCVD条件]

処理温度(載置台): 400

マイクロ波パワー: 2kW(出力密度 1.023 W/cm^2 ; 透過板面積あたり)

処理圧力: 26.6Pa

Arガス流量: 100mL/min(sccm)、600mL/min(sccm)、
1100mL/min(sccm) 10

N₂ガス流量: 400mL/min(sccm)

Si₂H₆ガス流量: 2mL/min(sccm)

RFバイアスの周波数: 13.56MHz

RFバイアスのパワー: 5W(出力密度 0.016 W/cm^2)

【0065】

図7に示したように、RFバイアスパワーを 0.016 W/cm^2 で一定に印加した場合、Ar流量が100mL/min(sccm)および600mL/min(sccm)では、Vfbヒステリシスが高く観察された。また、Ar流量が1100mL/min(sccm)ではVfbヒステリシスは低く観察された。従って、Vfbヒステリシスを大きくする観点から、Arガスの流量は50~1000mL/min(sccm)の範囲内が好ましく、100~800mL/min(sccm)の範囲内とすることがより好ましいと考えられた。 20

【0066】

また、N₂ガスに対するArガスの流量比(Ar/N₂)は、0.1以上3以下の範囲内が好ましく、トラップ数を多くする観点では、Ar/N₂が2以下(例えば0.2以上2以下)の範囲内から選択することが好ましい。Arの流量比が多くなるとプラズマ中のArイオンが多くなるので、Vfbヒステリシスが小さくなり、トラップ数が少なくなる。また、Si₂H₆ガスとArガスの流量比(Si₂H₆/Ar)は、0.005以上0.01以下の範囲内から選択することが好ましい。なお、N₂ガスの流量は100~1000mL/min(sccm)の範囲内、好ましくは100~500mL/min(sccm)の範囲内、Si₂H₆ガスの流量は0.5~40mL/min(sccm)の範囲内、好ましくは0.5~10mL/min(sccm)の範囲内から、それぞれ上記流量比になるように設定することができる。 30

【0067】

また、プラズマCVD処理の処理温度は、載置台2の温度を300以上、好ましくは400以上600以下の範囲内に設定すればよい。

【0068】

また、プラズマCVD処理におけるマイクロ波の出力密度は、マイクロ波が透過する透過板の面積あたり 0.25 W/cm^2 以上 2.56 W/cm^2 以下の範囲内とすることが好ましい。 40

【0069】

以上のように、本発明の窒化珪素膜の製造方法では、RFバイアスパワーと処理圧力を選択してプラズマCVDを行なうことにより、ウエハW上に、所望の量のトラップを有する窒化珪素膜を簡単に製造できる。このようにして形成されるトラップ数の多い窒化珪素膜は、例えば、MOS型半導体メモリ装置の電荷蓄積層として有利に利用できる。

【0070】

[第2の実施の形態]

次に、本発明の第2の実施の形態に係る窒化珪素膜を積層する成膜方法について説明する。前記第1の実施の形態で説明したとおり、プラズマCVD装置100においては、窒 50

化珪素膜を成膜する際のプラズマCVD処理の条件、特に高周波電源9から載置台2の電極7に供給するRFバイアスパワーの大きさと、処理圧力とを適切に設定することによって、形成される窒化珪素膜に多くのトラップを均一な分布で形成することができる。この特徴を利用して、基板へのRFバイアス印加のオン/オフを切り替えたり、RFバイアスパワーを変化させたりすることにより、例えば隣接する窒化珪素膜でトラップの数が異なる窒化珪素膜を積層して成膜することができる。

【0071】

図8は、プラズマCVD装置100において行われる窒化珪素膜を積層して形成する成膜工程を示した工程図である。まず、図8(a)に示したように、例えば10Pa以上133.3Pa以下の範囲内の圧力で任意の下地層(例えばSi基板または二酸化珪素膜)60の上に、RFバイアスを0.009~0.64W/cm²の範囲内の出力密度で印加しながら(RFバイアス/ON)、N₂ガスとSi₂H₆ガスの混合ガスプラズマを用いてプラズマCVD処理を行い、図8(b)に示したように、第1の窒化珪素膜70を形成する。この窒化珪素膜70は、膜中に多数のトラップを有するものである。

10

【0072】

次に、図8(c)に示したように、例えば10Pa以上133.3Pa以下の範囲内の圧力で第1の窒化珪素膜70の上に、RFバイアスを印加せずに(RFバイアス/OFF)、N₂ガスとSi₂H₆ガスの混合ガスプラズマを用いてプラズマCVD処理を行う。その結果、図8(d)に示したように、第2のバンドギャップを有する第2の窒化珪素膜71を形成する。この第2の窒化珪素膜71は、第1の窒化珪素膜70に比較して膜中のトラップが少ない窒化珪素膜である。以上の工程により、図8(e)に示したように、2層の窒化珪素膜からなる窒化珪素膜積層体80を形成できる。

20

【0073】

また、必要に応じて、図8(e)に示したように、例えば10Pa以上133.3Pa以下の範囲内の圧力で第2の窒化珪素膜71に、RFバイアスを0.009~0.64W/cm²の出力密度で印加しながら(RFバイアス/ON)、N₂ガスとSi₂H₆ガスの混合ガスプラズマを用いてプラズマCVD処理を行うことができる。その結果、図8(f)に示したように、第3の窒化珪素膜72を形成することができる。この場合、第3の窒化珪素膜72のトラップ数は、第1の窒化珪素膜70と同等としてもよいし、第1の窒化珪素膜70とは異なるようにしてもよい。第3の窒化珪素膜72のトラップ数は印加するRFバイアスの大きさによってコントロールできる。

30

【0074】

以降、プラズマCVD処理を必要回数繰り返し行うことによって、所望の層構造を有する窒化珪素膜積層体80を形成できる。

【0075】

以上のように、本実施の形態の窒化珪素膜を積層する成膜方法では、処理圧力を一定に設定した状態で、下地層にRFバイアスの入/切(ON/OFF)によって、第1の窒化珪素膜70、第2の窒化珪素膜71および第3の窒化珪素膜72のトラップ数を変化させることができる。このように、シリコン含有化合物ガスと窒素ガスとを含む成膜ガスを用い、RFバイアスのON/OFFを切り替え、または該微少バイアスの範囲でRFバイアスの大きさ変えることによって、ウエハW上に、トラップ数の異なる窒化珪素膜を交互に堆積させて窒化珪素膜を積層して形成することができる。特に、本実施の形態の窒化珪素膜を積層する成膜方法では、処理圧力を一定にして微少RFバイアスによる制御のみによって各窒化珪素膜のトラップ数とその分布を均一に制御できることから、異なるトラップ数を有する窒化珪素膜の積層体を形成する場合に、同一処理容器内で真空状態を維持したまま連続的な成膜が可能になり、プロセス効率が非常に優れている。そのため、本発明方法を、例えばMOS型半導体メモリ装置の電荷蓄積領域としての窒化珪素膜の積層形成に適用することにより、優れたデータ書込み特性を備えたMOS型半導体メモリ装置を製造できる。

40

【0076】

50

[半導体メモリ装置の製造への適用例]

次に、図 9 を参照しながら、本実施の形態に係る窒化珪素膜の製造方法を半導体メモリ装置の製造過程に適用した例について説明する。図 9 は、MOS 型半導体メモリ装置 201 の概略構成を示す断面図である。MOS 型半導体メモリ装置 201 は、半導体層としての p 型のシリコン基板 101 と、この p 型のシリコン基板 101 上に積層形成された、トラップ数が異なる複数の絶縁膜と、さらにその上に形成されたゲート電極 103 と、を有している。シリコン基板 101 とゲート電極 103 との間には、第 1 の絶縁膜 111 と、第 2 の絶縁膜 112 と、第 3 の絶縁膜 113 と、第 4 の絶縁膜 114 と、第 5 の絶縁膜 115 とが設けられている。このうち、第 2 の絶縁膜 112、第 3 の絶縁膜 113 および第 4 の絶縁膜 114 は、いずれも窒化珪素膜であり、積層窒化珪素膜 102a を形成している。

10

【 0077 】

また、シリコン基板 101 には、ゲート電極 103 の両側に位置するように、表面から所定の深さで n 型拡散層である第 1 のソース・ドレイン 104 および第 2 のソース・ドレイン 105 が形成され、両者の間はチャネル形成領域 106 となっている。なお、MOS 型半導体メモリ装置 201 は、半導体基板内に形成された p ウェルや p 型シリコン層に形成されていてもよい。また、本実施の形態は、n チャネル MOS デバイスを例に挙げて説明を行うが、p チャネル MOS デバイスで実施してもかまわない。従って、以下に記載する本実施の形態の内容は、全て n チャネル MOS デバイス、及び、p チャネル MOS デバイスに適用することができる。

20

【 0078 】

第 1 の絶縁膜 111 は、例えばシリコン基板 101 の表面を熱酸化法により酸化して形成された二酸化珪素膜 (SiO_2 膜) である。第 1 の絶縁膜 111 の膜厚は、例えば 0.5 nm ~ 20 nm の範囲内が好ましく、1 nm ~ 3 nm の範囲内がより好ましい。

【 0079 】

積層窒化珪素膜 102a を構成する第 2 の絶縁膜 112 は、第 1 の絶縁膜 111 の表面に形成された窒化珪素膜 (SiN 膜; ここで、Si と N との組成比は必ずしも化学量論的に決定されず、成膜条件により異なる値をとる。以下、同様である) である。第 2 の絶縁膜 112 の膜厚は、例えば 2 nm ~ 20 nm の範囲内が好ましく、3 nm ~ 5 nm の範囲内がより好ましい。

30

【 0080 】

第 3 の絶縁膜 113 は、第 2 の絶縁膜 112 上に形成された窒化珪素膜 (SiN 膜) である。第 3 の絶縁膜 113 の膜厚は、例えば 2 nm ~ 30 nm の範囲内が好ましく、4 nm ~ 10 nm の範囲内がより好ましい。

【 0081 】

第 4 の絶縁膜 114 は、第 3 の絶縁膜 113 上に形成された窒化珪素膜 (SiN 膜) である。この第 4 の絶縁膜 114 は、例えば第 2 の絶縁膜 112 と同様のトラップ数および膜厚を有している。

【 0082 】

第 5 の絶縁膜 115 は、第 4 の絶縁膜 114 上に、例えば CVD 法により堆積させた二酸化珪素膜 (SiO_2 膜) である。この第 5 の絶縁膜 115 は、電極 103 と第 4 の絶縁膜 114 との間でブロック層 (バリア層) として機能する。第 5 の絶縁膜 115 の膜厚は、例えば 2 nm ~ 30 nm の範囲内が好ましく、5 nm ~ 8 nm の範囲内がより好ましい。

40

【 0083 】

なお、第 1 の絶縁膜 111 と第 2 の絶縁膜 112 との間にフローティングゲート電極としてのポリシリコン層を形成した構成としてもよい。

【 0084 】

ゲート電極 103 は、例えば CVD 法により成膜された多結晶シリコン膜からなり、コントロールゲート (CG) 電極として機能する。また、ゲート電極 103 は、例えば W,

50

Ti, Ta, Cu, Al, Au, Pt等の金属を含む層であってもよい。ゲート電極103は、単層に限らず、ゲート電極103の比抵抗を下げ、MOS型半導体メモリ装置201の動作速度を高速化する目的で、例えばタングステン、モリブデン、タンタル、チタン、白金それらのシリサイド、ナイトライド、合金等を含む積層構造にすることもできる。ゲート電極103は、図示しない配線層に接続されている。

【0085】

また、MOS型半導体メモリ装置201において、第2の絶縁膜112、第3の絶縁膜113および第4の絶縁膜114により構成される積層窒化珪素膜102aは、主に電荷を蓄積する電荷蓄積領域である。従って、第2の絶縁膜112、第3の絶縁膜113および第4の絶縁膜114の形成に際して、本発明の第1の実施の形態に係る窒化珪素膜の成膜方法を適用し、各膜のトラップ数とその分布を制御することによって、MOS型半導体メモリ装置201のデータ書き込み性能やデータ保持性能を調節できる。また、本発明の第2の実施の形態に係る積層窒化珪素膜の成膜方法を適用し、第2の絶縁膜112、第3の絶縁膜113および第4の絶縁膜114を、プラズマCVD装置100において処理圧力を一定にし、RFバイアスのON/OFFを切り替えることにより、またはその大きさを変化させることにより同一処理容器内で連続的に製造することもできる。

【0086】

ここでは代表的な手順を挙げて、本発明方法をMOS型半導体メモリ装置201の製造に適用した例について説明を行う。まず、LOCOS(Local Oxidation of Silicon)法やSTI(Shallow Trench Isolation)法などの手法で素子分離膜(図示せず)が形成されたシリコン基板101を準備し、その表面に、例えば熱酸化法によって第1の絶縁膜111を形成する。

【0087】

次に、第1の絶縁膜111の上に、プラズマCVD装置100を用いプラズマCVD法によって第2の絶縁膜112、第3の絶縁膜113および第4の絶縁膜114を順次形成する。

【0088】

第2の絶縁膜112を形成する場合は、処理圧力を10Pa以上133.3Pa以下の範囲内に設定し、載置台2の電極7にウエハWの面積当たり0.009W/cm²以上0.64W/cm²以下の範囲内の出力密度でRFパワーを供給する。このように、シリコン基板101にRFバイアスを印加してトラップが均一な分布で多く形成されるように成膜を行う。第3の絶縁膜113を形成するときは、シリコン基板101にRFバイアスを印加せずにプラズマCVDを行い、第2の絶縁膜112よりも膜中のトラップが少なくなるようにする。第4の絶縁膜114を形成するときは、第3の絶縁膜113を形成する成膜条件とは異なる成膜条件(例えば第2の絶縁膜112を形成する場合と同様のRFバイアスをシリコン基板101に印加)でプラズマCVDを行い、膜中のトラップ数が第3の絶縁膜113よりも多くなるようにする。各膜のトラップの数は、前記のとおり、プラズマCVD処理の処理圧力を一定にし、RFバイアス印加のON/OFFを切り替えることにより、またはその大きさを変化させることにより制御できる。

【0089】

次に、第4の絶縁膜114の上に、第5の絶縁膜115を形成する。この第5の絶縁膜115は、例えばCVD法によって形成することができる。さらに、第5の絶縁膜115の上に、例えばCVD法によってポリシリコン層や金属層、あるいは金属シリサイド層などを成膜してゲート電極103となる金属膜を形成する。

【0090】

次に、フォトリソグラフィ技術を用い、パターン形成したレジストをマスクとして、前記金属膜、第5の絶縁膜115～第1の絶縁膜111をエッチングすることにより、パターン形成されたゲート電極103と複数の絶縁膜を有するゲート積層構造体を得られる。次に、ゲート積層構造体の両側に隣接するシリコン表面にn型不純物を高濃度にイオン注入し、第1のソース・ドレイン104および第2のソース・ドレイン105を形成する

10

20

30

40

50

。このようにして、図 9 に示した構造の M O S 型半導体メモリ装置 2 0 1 を製造できる。

【 0 0 9 1 】

なお、上記例では、積層窒化珪素膜 1 0 2 a 中の第 3 の絶縁膜 1 1 3 のトラップ数に比べて、第 2 の絶縁膜 1 1 2 および第 4 の絶縁膜 1 1 4 のトラップ数が多くなるようにしたが、第 2 の絶縁膜 1 1 2 および第 4 の絶縁膜 1 1 4 のトラップ数に比べて、第 3 の絶縁膜 1 1 3 のトラップ数が多くなるようにしてもよい。また、第 2 の絶縁膜 1 1 2 と第 4 の絶縁膜 1 1 4 のトラップ数が同じである必要はない。

【 0 0 9 2 】

また、図 9 では、積層窒化珪素膜 1 0 2 a として、第 2 の絶縁膜 1 1 2 ~ 第 4 の絶縁膜 1 1 4 からなる 3 層を有する場合を例に挙げたが、本発明方法は、窒化珪素膜が 2 層または 4 層以上積層された積層窒化珪素膜を有する M O S 型半導体メモリ装置を製造する場合にも適用できる。

【 0 0 9 3 】

以上、本発明の実施形態を述べたが、本発明は上記実施形態に制約されることはなく、種々の変形が可能である。例えば、以上に挙げた各実施の形態では、成膜原料ガスとして、窒素ガスとジシランを用いる場合を例に挙げて説明したが、窒素ガス以外に、例えばアンモニア、ヒドラジン、モノヒドラジン等を用いることも可能であり、また、他のシリコン含有化合物ガス例えばシラン、トリシラン、トリシルルアミンなどを用いても、同様に基板に R F バイアスを印加することによって窒化珪素膜中のトラップの数とその分布を均一に制御することが可能である。

【図面の簡単な説明】

【 0 0 9 4 】

【図 1】窒化珪素膜の形成に適したプラズマ C V D 装置の一例を示す概略断面図である。

【図 2】平面アンテナの構造を示す図面である。

【図 3】制御部の構成を示す説明図である。

【図 4】第 1 の実施の形態に係る窒化珪素膜の成膜方法の工程例を示す図面である。

【図 5】V f b ヒステリシスの測定方法を説明する図面であり、(a) は測定に使用したキャパシタの概略説明図、(b) は、C V カーブを示す図面である。

【図 6】窒化珪素膜形成時の R F バイアスパワーと膜の屈折率、ウェットエッチングレートおよび V f b ヒステリシスの測定結果を示すグラフ図面である。

【図 7】窒化珪素膜形成時の A r 流量と膜の V f b ヒステリシスの測定結果を示すグラフ図面である。

【図 8】第 2 の実施の形態に係る窒化珪素膜積層体の製造方法の工程例を示す図面である。

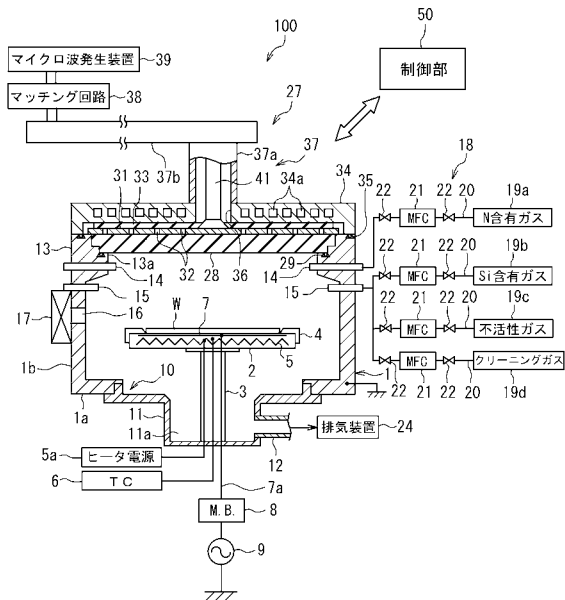
【図 9】本発明方法を適用可能な M O S 型半導体メモリ装置の概略構成を示す説明図である。

【符号の説明】

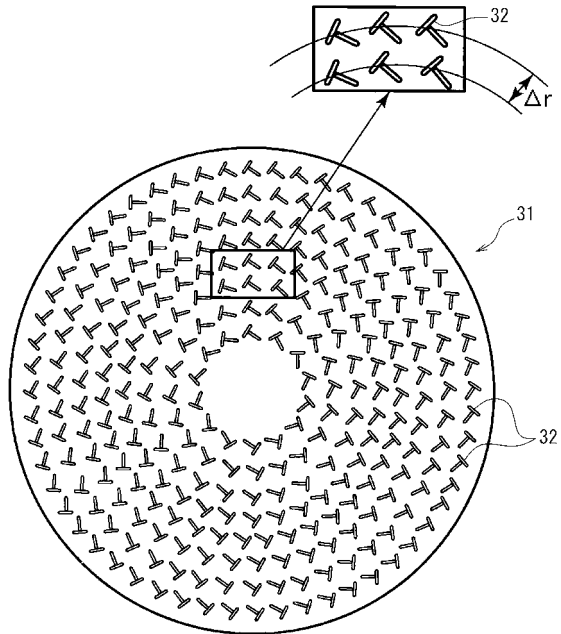
【 0 0 9 5 】

1 ... 処理容器、2 ... 載置台、3 ... 支持部材、5 ... ヒータ、9 ... 高周波電源、1 2 ... 排気管、1 4 ... 第 1 のガス導入部、1 5 ... 第 2 のガス導入部、1 6 ... 搬入出口、1 7 ... ゲートバルブ、1 8 ... ガス供給機構、1 9 a ... 窒素含有ガス供給源、1 9 b ... S i 含有ガス供給源、1 9 c ... 不活性ガス供給源、1 9 d ... クリーニングガス供給源、2 4 ... 排気装置、2 7 ... マイクロ波導入機構、2 8 ... 透過板、2 9 ... シール部材、3 1 ... 平面アンテナ、3 2 ... マイクロ波放射孔、3 7 ... 導波管、3 9 ... マイクロ波発生装置、5 0 ... 制御部、1 0 0 ... プラズマ C V D 装置、1 0 1 ... シリコン基板、1 0 2 a ... 積層窒化珪素膜、1 0 3 ... ゲート電極、1 0 4 ... 第 1 のソース・ドレイン、1 0 5 ... 第 2 のソース・ドレイン、1 1 1 ... 第 1 の絶縁膜、1 1 2 ... 第 2 の絶縁膜、1 1 3 ... 第 3 の絶縁膜、1 1 4 ... 第 4 の絶縁膜、1 1 5 ... 第 5 の絶縁膜、2 0 1 ... M O S 型半導体メモリ装置、W ... シリコンウエハ (基板)

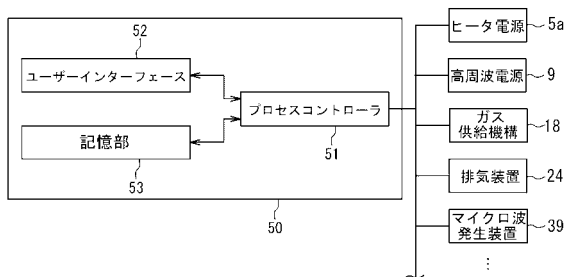
【図 1】



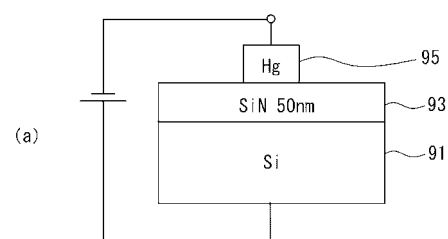
【図 2】



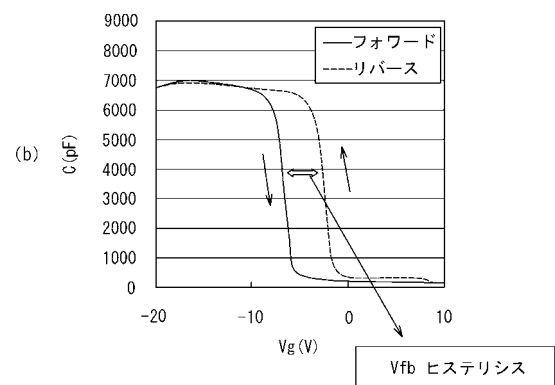
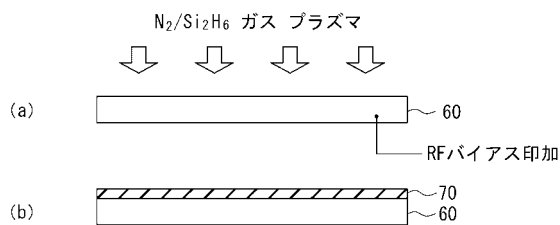
【図 3】



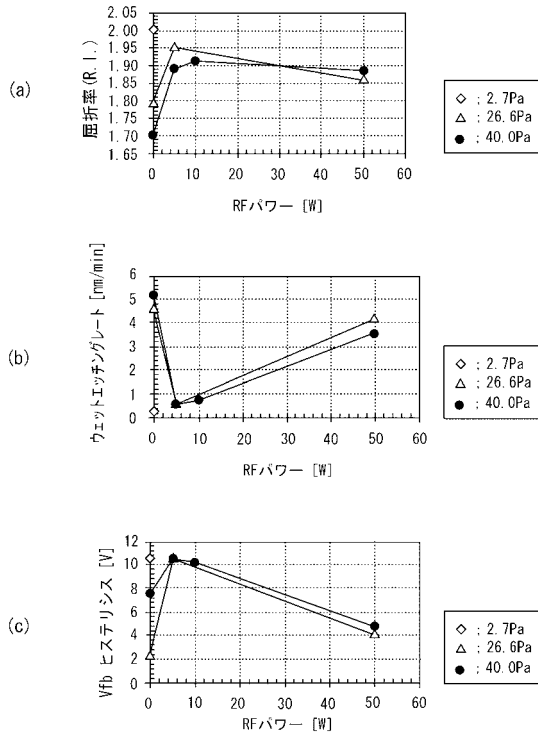
【図 5】



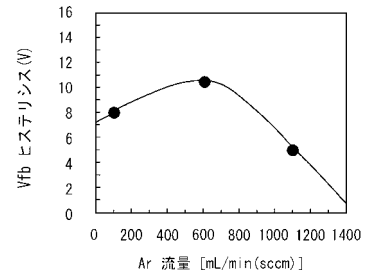
【図 4】



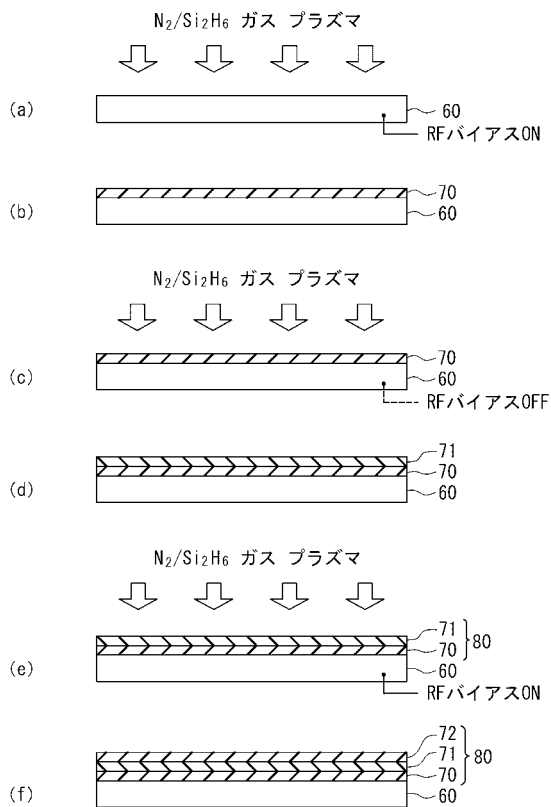
【図 6】



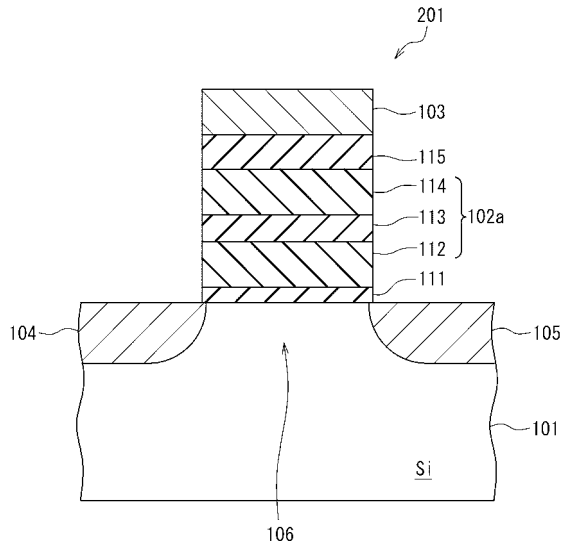
【図 7】



【図 8】



【図 9】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
H 0 1 L 29/788 (2006.01) H 0 1 L 29/78 3 7 1
H 0 1 L 29/792 (2006.01)

(72)発明者 鴻野 真之

東京都港区赤坂五丁目3番1号 赤坂B i z タワー 東京エレクトロン株式会社内

Fターム(参考) 4K030 AA06 AA18 BA40 CA04 FA01 HA01 HA07 JA09 JA16 KA18
LA15
5F045 AA09 AB33 AC01 AC15 AC16 AD08 AE17 AE19 AF03 BB16
CA05 DC51 DC52 DC53 DC61 DP03 DQ10 EB02 EB06 EE04
EE12 EF02 EF05 EF09 EH02 EH03 EH20 EK07 EM10 GB15
5F058 BA20 BD01 BD02 BD10 BF07 BF23 BF30 BF36 BF39 BJ01
5F083 EP18 EP50 GA27 JA35 JA36 JA37 JA38 JA39 NA01 PR21
5F101 BA45 BB08 BD35 BH02 BH05