

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年1月16日(16.01.2020)



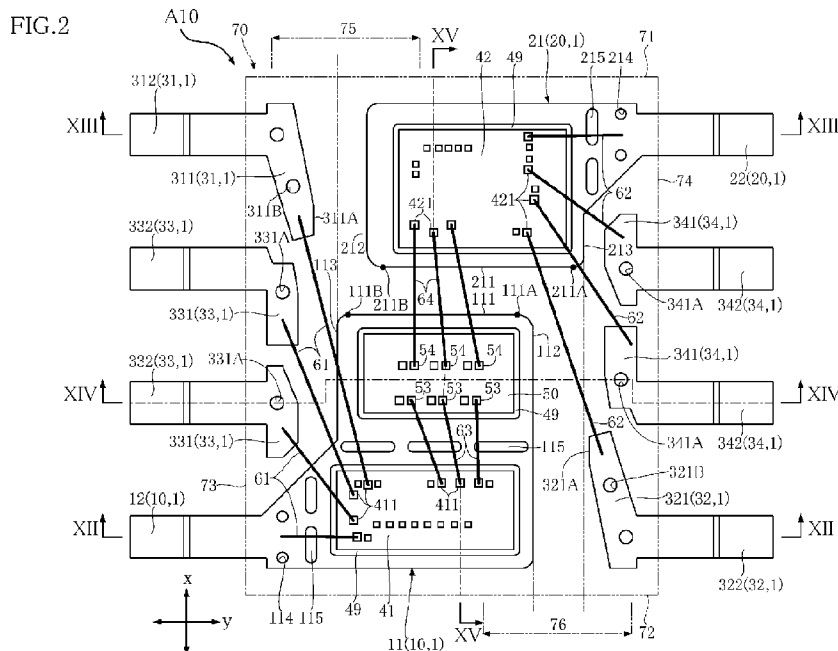
(10) 国際公開番号

WO 2020/012957 A1

- (51) 国際特許分類:
H01L 23/50 (2006.01) *H01L 25/07* (2006.01)
H01L 23/28 (2006.01) *H01L 25/18* (2006.01)
- (21) 国際出願番号: PCT/JP2019/025313
- (22) 国際出願日: 2019年6月26日(26.06.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-132135 2018年7月12日(12.07.2018) JP
- (71) 出願人: ローム株式会社 (ROHM CO., LTD.)
[JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町 2 1 番地 Kyoto (JP).
- (72) 発明者: 菊地 登茂平 (KIKUCHI Tomohira);
〒6158585 京都府京都市右京区西院溝崎町 2 1 番地 ローム株式会社内 Kyoto (JP).
- (74) 代理人: 吉田 稔, 外 (YOSHIDA Minoru et al.);
〒5430014 大阪府大阪市天王寺区玉造元町 2 番 3 2 - 1 3 0 1 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置



(57) Abstract: This semiconductor device is provided with a conductive support member, a control element, an insulation element, a drive element and a sealing resin. The conductive support member comprises a first lead and a second lead. The first lead has a first pad part. The second lead has a second pad part. The second pad part is positioned next to the first pad part in a first direction that is perpendicular to the thickness direction of the first pad part. The control element is mounted on the first pad part. The insulation element is mounted on the first pad part, and is electrically connected to

NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))

the control element. The drive element is mounted on the second pad part, and is electrically connected to the insulation element. The sealing resin covers the first pad part, the second pad part, the control element, the insulation element and the drive element. When viewed from the thickness direction, the first pad part has a first edge which is positioned next to the second pad part in the first direction, and which extends in a second direction that is perpendicular to both the thickness direction and the first direction. The first edge has a first end that is positioned at one end in the second direction and a second end that is positioned at the other end in the second direction. When viewed from the thickness direction, the second pad part has a second edge which is positioned next to the first edge in the first direction, and which extends in the second direction. The second edge has a third end that is positioned at one end in the second direction and a fourth end that is positioned at the other end in the second direction. In the second direction, either the third end or the fourth end is positioned between the first end and the second end.

(57) 要約: 半導体装置は、導電支持部材、制御素子、絶縁素子、駆動素子および封止樹脂を備える。前記導電支持部材は、第1リードおよび第2リードを含む。前記第1リードは、第1パッド部を有する。前記第2リードは、第2パッド部を有する。前記第2パッド部は、前記第1パッド部の厚さ方向に対して直交する第1方向において前記第1パッド部の隣に位置する。前記制御素子は、前記第1パッド部に搭載されている。前記絶縁素子は、前記第1パッド部に搭載され、かつ前記制御素子に導通している。前記駆動素子は、前記第2パッド部に搭載され、かつ前記絶縁素子に導通している。前記封止樹脂は、前記第1パッド部、前記第2パッド部、前記制御素子、前記絶縁素子および前記駆動素子を覆っている。前記厚さ方向に沿って見て、前記第1パッド部は、前記第1方向において前記第2パッド部の隣に位置し、かつ前記厚さ方向および前記第1方向の双方に対して直交する第2方向に延びる第1縁を有する。前記第1縁は、前記第2方向の一端に位置する第1端と、前記第2方向の他端に位置する第2端と、を有する。前記厚さ方向に沿って見て、前記第2パッド部は、前記第1方向において前記第1縁の隣に位置し、かつ前記第2方向に延びる第2縁を有する。前記第2縁は、前記第2方向の一端に位置する第3端と、前記第2方向の他端に位置する第4端と、を有する。前記第2方向において、前記第1端と前記第2端との間に前記第3端および前記第4端のいずれかが位置する。

明 細 書

発明の名称：半導体装置

技術分野

[0001] 本開示は、制御素子および駆動素子と、これらの素子の双方に導通する絶縁素子とを備える半導体装置に関する。

背景技術

[0002] IGBTやMOSFETなどのスイッチング素子を駆動させるための半導体装置（ゲートドライバ）が広く知られている。特許文献1には、スイッチング素子を駆動させるためのゲート電圧を出力する駆動素子と、ゲート電圧の基礎となる電気信号を駆動素子に伝送する制御素子と、駆動素子および制御素子の双方に導通する絶縁素子とを備える半導体装置の一例が開示されている。

[0003] 当該半導体装置の絶縁素子は、一対のコイル（インダクタ）を備える。制御素子から伝送された電気信号は、一方のコイルにより磁力に変換される。他方のコイルは、当該磁力を基に制御素子から伝送された電気信号よりも高い電位差である電気信号に変換した後、当該電気信号を駆動素子に伝送する。駆動素子に供給される電源電圧（約600V以上）は、制御素子に供給される電源電圧（約5V）よりも著しく高い。そこで、このような絶縁素子を備えることにより、制御素子と駆動素子との間において電気絶縁状態での電気信号の伝送が可能となり、比較的高い電圧から制御素子を保護することができる。

[0004] 近年、電気自動車用などの用途において、当該半導体装置の小型化の要請が高まりつつある。当該半導体装置は、モールド成形による樹脂パッケージ品が一般的である。当該半導体装置の小型化を図った場合、制御素子を含む低電圧領域と、駆動素子を含む高電圧領域との間を埋める封止樹脂の体積がより小となるため、当該半導体装置の絶縁耐圧の低下が懸念される。また、当該半導体装置の製造において、封止樹脂の形成にあたっての合成樹脂の流

動が要因となって、制御素子とリードなどの導電部材に接続されるワイヤと、駆動素子と導電部材に接続されるワイヤとが、それぞれ絶縁素子に近接することがあり得る。これらのワイヤが絶縁素子に近接することによっても、当該半導体装置の絶縁耐圧の低下が懸念される。

先行技術文献

特許文献

[0005] 特許文献1：特開2013-51547号公報

発明の概要

発明が解決しようとする課題

[0006] 本開示は上記事情に鑑み、装置の小型化を図った場合であっても、絶縁耐圧の低下を抑制することが可能な半導体装置を提供することをその課題とする。

課題を解決するための手段

[0007] 本開示によって提供される半導体装置は、第1パッド部を有する第1リード、および前記第1リードの厚さ方向に対して直交する第1方向において前記第1パッド部の隣に位置する第2パッド部を有する第2リードを含む導電支持部材と、前記第1パッド部に搭載された制御素子と、前記第1パッド部に搭載され、かつ前記制御素子に導通する絶縁素子と、前記第2パッド部に搭載され、かつ前記絶縁素子に導通する駆動素子と、前記第1パッド部、前記第2パッド部、前記制御素子、前記絶縁素子および前記駆動素子を覆う封止樹脂と、を備え、前記厚さ方向に沿って見て、前記第1パッド部は、前記第1方向において前記第2パッド部の隣に位置し、かつ前記厚さ方向および前記第1方向の双方に対して直交する第2方向に延びる第1縁を有し、前記第1縁は、前記第2方向の一端に位置する第1端と、前記第2方向の他端に位置する第2端と、を有し、前記厚さ方向に沿って見て、前記第2パッド部は、前記第1方向において前記第1縁の隣に位置し、かつ前記第2方向に延びる第2縁を有し、前記第2縁は、前記第2方向の一端に位置する第3端と

、前記第2方向の他端に位置する第4端と、を有し、前記第2方向において、前記第1端と前記第2端との間に前記第3端および前記第4端のいずれかが位置する。

[0008] 本開示のその他の特徴および利点は、添付図面に基づき以下に行う詳細な説明によって、より明らかとなろう。

図面の簡単な説明

[0009] [図1]本開示の第1実施形態にかかる半導体装置の斜視図である。

[図2]図1に示す半導体装置の平面図であり、封止樹脂を透過している。

[図3]図1に示す半導体装置の製造に用いられるリードフレームの平面図である。

[図4]図2の部分拡大図である。

[図5]図2の部分拡大図である。

[図6]図2の部分拡大図である。

[図7]図2の部分拡大図である。

[図8]図1に示す半導体装置の背面図である。

[図9]図1に示す半導体装置の正面図である。

[図10]図1に示す半導体装置の左側面図である。

[図11]図1に示す半導体装置の右側面図である。

[図12]図2のX I I - X I I 線に沿う断面図である。

[図13]図2のX I I I - X I I I 線に沿う断面図である。

[図14]図2のX I V - X I V 線に沿う断面図である。

[図15]図2のX V - X V 線に沿う断面図である。

[図16]図1に示す半導体装置の絶縁素子の平面図であり、コイル保護膜を透過している。

[図17]図1に示す半導体装置の絶縁素子の平面図であり、絶縁層の第1層の上面を示している。

[図18]図1に示す半導体装置の絶縁素子の平面図であり、絶縁層の第4層の上面を示している。

[図19]図16のX1X-X1X線に沿う断面図である。

[図20]図16のXX-XX線に沿う断面図である。

[図21]図1に示す半導体装置の作用効果を説明する平面図である。

[図22]本開示の第2実施形態にかかる半導体装置の平面図であり、封止樹脂を透過している。

[図23]図22の部分拡大図である。

[図24]図22の部分拡大図である。

[図25]図22のXXV-XXV線に沿う断面図である。

発明を実施するための形態

[0010] 本開示を実施するための形態について、添付図面に基づいて説明する。

[0011] [第1実施形態]

図1～図20に基づき、本開示の第1実施形態にかかる半導体装置A10について説明する。半導体装置A10は、導電支持部材1、制御素子41、駆動素子42、絶縁素子50、複数の第1ワイヤ61、複数の第2ワイヤ62、複数の第3ワイヤ63、複数の第4ワイヤ64および封止樹脂70を備える。導電支持部材1は、第1リード10、第2リード20、第3リード31、第4リード32、複数の第5リード33、および複数の第6リード34を含む。ここで、図2は、理解の便宜上、封止樹脂70を透過している。図2は、透過した封止樹脂70を想像線（二点鎖線）で示している。図14および図15は、図2に示す一点鎖線に沿う断面図である。図17は、半導体基板51（説明は後述）から数えて第1層目の絶縁層52（説明は後述）の上面を示している。図18は、半導体基板51から数えて第4層目の絶縁層52の上面を示している。

[0012] 半導体装置A10の説明においては、便宜上、導電支持部材1（第1リード10など）の厚さ方向を「厚さ方向z」と呼ぶ。厚さ方向zに対して直交する方向を「第1方向x」と呼ぶ。第1方向xは、第1リード10の第1パッド部11、および第2リード20の第2パッド部21（ともに説明は後述）が互いに離れて位置する方向である。厚さ方向zおよび第1方向xの双方

に対して直交する方向を「第2方向y」と呼ぶ。第2方向yは、厚さ方向zに沿って視て、導電支持部材1の一部が封止樹脂70から突出する方向である。

[0013] 図1に示す半導体装置A10の一例においては、直流電力を交流電力に変換する1つのスイッチング素子を駆動させるためのゲートドライバである。当該スイッチング素子は、IGBT (Insulated Gate Bipolar Transistor) またはMOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) である。半導体装置A10の説明においては、当該スイッチング素子がIGBTである場合を例として説明する。

[0014] 導電支持部材1は、制御素子41および駆動素子42と、半導体装置A10が実装される配線基板との導電経路を構成している。あわせて、導電支持部材1は、制御素子41、駆動素子42および絶縁素子50を搭載している。図3に示すように、導電支持部材1は、半導体装置A10を製造する際に用いられるリードフレーム80 (説明は後述) の一部である。導電支持部材1の厚さの一例は、200 μ mである。導電支持部材1は、銅(Cu)、または銅合金からなる。導電支持部材1は、第1リード10、第2リード20、第3リード31、第4リード32、複数の第5リード33、および複数の第6リード34を含む。

[0015] 第1リード10は、図2に示すように、第1パッド部11を有する。

[0016] 第1パッド部11は、図2および図15に示すように、制御素子41および絶縁素子50を搭載している。第1パッド部11は、複数の第1ワイヤ61のいずれかを介して制御素子41に導通している。第1パッド部11は、封止樹脂70に覆われている。第1パッド部11の表面の大半は、銀(Ag)めっき層などの金属層により覆われている。第1パッド部11は、第1縁111を有する。

[0017] 図2に示すように、第1縁111は、厚さ方向zに沿って視て、第1方向xにおいて第2パッド部21 (説明は後述) の隣に位置する。第1縁111は、第2方向yに延びている。第1縁111は、第1端111Aおよび第2

端 1 1 1 B を有する。第 1 端 1 1 1 A は、第 1 縁 1 1 1 の第 2 方向 y の一端に位置する。第 2 端 1 1 1 B は、第 1 縁 1 1 1 の第 2 方向 y の他端に位置する。すなわち、第 1 端 1 1 1 A および第 2 端 1 1 1 B は、第 1 縁 1 1 1 の両端に相当する。

[0018] 第 2 リード 2 0 は、図 2 に示すように、第 2 パッド部 2 1 を有する。

[0019] 第 2 パッド部 2 1 は、図 2 および図 1 5 に示すように、駆動素子 4 2 を搭載している。第 2 パッド部 2 1 は、第 1 方向 x において第 1 パッド部 1 1 の隣に位置する。第 2 パッド部 2 1 は、複数の第 2 ワイヤ 6 2 のいずれかを介して駆動素子 4 2 に導通している。第 2 パッド部 2 1 は、封止樹脂 7 0 に覆われている。第 2 パッド部 2 1 の表面の大半は、銀めっき層などの金属層により覆われている。第 2 パッド部 2 1 は、第 2 縁 2 1 1 を有する。

[0020] 図 2 に示すように、第 2 縁 2 1 1 は、厚さ方向 z に沿って視て、第 1 方向 x において第 1 パッド部 1 1 の第 1 縁 1 1 1 の隣に位置する。第 2 縁 2 1 1 は、第 2 方向 y に延びている。これにより、第 2 縁 2 1 1 は、第 1 縁 1 1 1 に対して平行である。第 2 縁 2 1 1 は、第 3 端 2 1 1 A および第 4 端 2 1 1 B を有する。第 3 端 2 1 1 A は、第 2 縁 2 1 1 の第 2 方向 y の一端に位置する。第 4 端 2 1 1 B は、第 2 縁 2 1 1 の第 2 方向 y の他端に位置する。すなわち、第 3 端 2 1 1 A および第 4 端 2 1 1 B は、第 2 縁 2 1 1 の両端に相当する。

[0021] 図 2 に示すように、第 2 方向 y において、第 1 縁 1 1 1 の第 1 端 1 1 1 A と、第 1 縁 1 1 1 の第 2 端 1 1 1 B との間に、第 2 縁 2 1 1 の第 3 端 2 1 1 A および第 4 端 2 1 1 B のいずれかが位置する。半導体装置 A 1 0 においては、第 2 方向 y において、第 1 端 1 1 1 A と第 2 端 1 1 1 B との間に、第 4 端 2 1 1 B が位置する。

[0022] 第 1 パッド部 1 1 は、図 2 に示すように、第 3 縁 1 1 2、第 5 縁 1 1 3、複数の第 1 貫通孔 1 1 4、および複数の第 1 凹溝 1 1 5 をさらに有する。

[0023] 図 2 に示すように、第 3 縁 1 1 2 は、厚さ方向 z に沿って視て、第 1 方向 x に延びる区間を含む。第 3 縁 1 1 2 は、第 2 方向 y において第 2 パッド部

21の第2縁211の第3端211Aと、第2縁211の第4端211Bとの間に位置する第1縁111の第1端111Aまたは第2端111Bのいずれかにつながっている。半導体装置A10においては、第3縁112は、第1端111Aにつながっている。図4に示すように、第3縁112は、第3縁連結部112Aを有する。第3縁連結部112Aは、第1端111Aおよび第2端111Bのいずれかにつながっている。半導体装置A10においては、第3縁連結部112Aは、第1端111Aにつながっている。第3縁連結部112Aは、第1パッド部11の外方に向けて凸状である。第3縁連結部112Aは、円弧をなしている。

[0024] 図2に示すように、第5縁113は、厚さ方向zに沿って視て、第2方向yにおいて第3縁112から離れて位置し、かつ第1縁111につながっている。半導体装置A10においては、第5縁113は、第1縁111の第2端111Bにつながっている。第5縁113は、第1方向xに延びる区間を含む。図5に示すように、第5縁113は、第5縁連結部113Aを有する。半導体装置A10においては、第5縁連結部113Aは、第2端111Bにつながっている。第5縁連結部113Aは、第1パッド部11の外方に向けて凸状である。第5縁連結部113Aは、円弧をなしている。第5縁連結部113Aの曲率半径R1bは、図4に示す第3縁112の第3縁連結部112Aの曲率半径R1aよりも小とされている。

[0025] 図2に示すように、複数の第1貫通孔114は、厚さ方向zに沿って視て第1パッド部11と第1端子部12（説明は後述）との境界の近傍に、かつ第2方向yにおいて制御素子41から離れて位置する。複数の第1貫通孔114は、第1パッド部11を厚さ方向zに貫通している。複数の第1貫通孔114は、第1方向xに配列されている。

[0026] 図12および図15に示すように、複数の第1凹溝115は、制御素子41および絶縁素子50が搭載される第1パッド部11の面から凹んでいる。図2に示すように、複数の第1凹溝115の各々は、第1方向xおよび第2方向yのいずれかに延びている。半導体装置A10においては、複数の第1

凹溝 1 1 5 は、第 1 方向 x に延びる 2 つの第 1 凹溝 1 1 5 と、第 2 方向 y に延びる 3 つの第 1 凹溝 1 1 5 とを含む。第 1 方向 x に延びる 2 つの第 1 凹溝 1 1 5 は、第 2 方向 y において制御素子 4 1 と複数の第 1 貫通孔 1 1 4 との間に位置する。これらの第 1 凹溝 1 1 5 は、第 1 方向 x に配列されている。第 2 方向 y に延びる 3 つの第 1 凹溝 1 1 5 は、第 1 方向 x において制御素子 4 1 と絶縁素子 5 0 との間に位置する。これらの第 1 凹溝 1 1 5 は、第 2 方向 y に配列されている。これにより、厚さ方向 z に沿って視て絶縁素子 5 0 の四方は、第 1 縁 1 1 1、第 3 縁 1 1 2、第 5 縁 1 1 3 および 3 つの第 1 凹溝 1 1 5 により囲まれている。

[0027] 第 2 パッド部 2 1 は、図 2 に示すように、第 4 縁 2 1 2、第 6 縁 2 1 3、複数の第 2 貫通孔 2 1 4、および複数の第 2 凹溝 2 1 5 をさらに有する。

[0028] 図 2 に示すように、第 4 縁 2 1 2 は、厚さ方向 z に沿って視て、第 1 方向 x に延びる区間を含む。第 4 縁 2 1 2 は、第 2 方向 y において第 1 パッド部 1 1 の第 1 縁 1 1 1 の第 1 端 1 1 1 A と、第 1 縁 1 1 1 の第 2 端 1 1 1 B との間に位置する第 2 縁 2 1 1 の第 3 端 2 1 1 A または第 4 端 2 1 1 B のいずれかにつながっている。半導体装置 A 1 0 においては、第 4 縁 2 1 2 は、第 4 端 2 1 1 B につながっている。図 5 に示すように、第 4 縁 2 1 2 は、第 4 縁連結部 2 1 2 A を有する。第 4 縁連結部 2 1 2 A は、第 3 端 2 1 1 A および第 4 端 2 1 1 B のいずれかにつながっている。半導体装置 A 1 0 においては、第 4 縁連結部 2 1 2 A は、第 4 端 2 1 1 B につながっている。第 4 縁連結部 2 1 2 A は、第 2 パッド部 2 1 の外方に向けて凸状である。第 4 縁連結部 2 1 2 A は、円弧をなしている。第 4 縁連結部 2 1 2 A の曲率半径 R_{2a} は、図 4 に示す第 3 縁 1 1 2 の第 3 縁連結部 1 1 2 A の曲率半径 R_{1a} と同一とされている。

[0029] 図 2 に示すように、第 6 縁 2 1 3 は、厚さ方向 z に沿って視て、第 2 方向 y において第 4 縁 2 1 2 から離れて位置し、かつ第 2 縁 2 1 1 につながっている。半導体装置 A 1 0 においては、第 6 縁 2 1 3 は、第 2 縁 2 1 1 の第 3 端 2 1 1 A につながっている。第 6 縁 2 1 3 は、第 1 方向 x に延びる区間を

含む。図4に示すように、第6縁213は、第6縁連結部213Aを有する。半導体装置A10においては、第6縁連結部213Aは、第3端211Aにつながっている。第6縁連結部213Aは、第2パッド部21の外方に向けて凸状である。第6縁連結部213Aは、円弧をなしている。第6縁連結部213Aの曲率半径R2bは、図5に示す第4縁212の第4縁連結部212Aの曲率半径R2aよりも小とされている。

[0030] 図2に示すように、複数の第2貫通孔214は、厚さ方向zに沿って視て第2パッド部21と第2端子部22（説明は後述）との境界の近傍に、かつ第2方向yにおいて駆動素子42から離れて位置する。複数の第2貫通孔214は、第2パッド部21を厚さ方向zに貫通している。複数の第2貫通孔214は、第1方向xに配列されている。

[0031] 図13に示すように、複数の第2凹溝215は、駆動素子42が搭載される第1端子部12の面から凹んでいる。図2に示すように、複数の第2凹溝215は、第1方向xに延びている。複数の第2凹溝215は、第2方向yにおいて駆動素子42と複数の第2貫通孔214との間に位置する。複数の第2凹溝215は、第1方向xに配列されている。

[0032] 第1リード10は、図2に示すように、第1端子部12をさらに有する。第1端子部12は、第2方向yにおいて第1パッド部11につながり、かつ封止樹脂70から露出している。第1端子部12は、制御素子41の動作に必要な電源電圧の接地端子である。第1端子部12は、厚さ方向zに沿って視て第2方向yに延びる帯状である。図9に示すように、第1端子部12は、第1方向xから視てガルウイング状に屈曲している。第1端子部12の表面は、錫（Sn）めっき層により覆われている。

[0033] 第2リード20は、図2に示すように、第2端子部22をさらに有する。第2端子部22は、第2方向yにおいて第2パッド部21につながり、かつ封止樹脂70から露出している。第2端子部22は、駆動素子42の動作に必要な電源電圧の接地端子である。第2端子部22は、半導体装置A10により駆動するスイッチング素子のエミッタ電極に導通している。第2端子部

22は、厚さ方向 z に沿って視て第2方向 y に延びる帯状である。厚さ方向 z に沿って視て、封止樹脂70から第2端子部22が延びる向きは、封止樹脂70から第1端子部12が延びる向きの反対である。図8に示すように、第2端子部22は、第1方向 x から視てガルウイング状に屈曲している。第2端子部22の表面は、錫めっき層により覆われている。

[0034] 第3リード31は、図2に示すように、第3パッド部311および第3端子部312を有する。

[0035] 第3パッド部311は、図2に示すように、第2方向 y において第2パッド部21の第4縁212の隣に位置する。第3パッド部311は、複数の第1ワイヤ61のいずれかを介して制御素子41に導通している。第3パッド部311は、封止樹脂70に覆われている。第3パッド部311は、第3端子部312から第1パッド部11に向けて延びている。第3パッド部311の表面の大半は、銀めっき層などの金属層により覆われている。第3パッド部311は、第3パッド近接縁311Aおよび複数の第3貫通孔311Bを有する。

[0036] 図6に示すように、第3パッド近接縁311Aは、厚さ方向 z に沿って視て、第2パッド部21の第4縁212に最も近接している。第3パッド近接縁311Aは、第1方向 x に延びている。これにより、第3パッド近接縁311Aは、第4縁212に対して平行である。図13に示すように、複数の第3貫通孔311Bは、第3パッド部311を厚さ方向 z に貫通している。

[0037] 第3端子部312は、図2に示すように、第2方向 y において第3パッド部311につながり、かつ封止樹脂70から露出している。第3端子部312は、制御素子41の動作に必要な電源電圧の正極である。第3端子部312は、厚さ方向 z に沿って視て第2方向 y に延びる帯状である。厚さ方向 z に沿って視て、封止樹脂70から第3端子部312が延びる向きは、封止樹脂70から第1端子部12が延びる向きと同じである。図8に示すように、第3端子部312は、第1方向 x から視てガルウイング状に屈曲している。第3端子部312の表面は、錫めっき層により覆われている。

- [0038] 第4リード32は、図2に示すように、第4パッド部321および第4端子部322を有する。
- [0039] 第4パッド部321は、図2に示すように、第2方向yにおいて第1パッド部11の第3縁112の隣に位置する。第4パッド部321は、複数の第2ワイヤ62のいずれかを介して駆動素子42に導通している。第4パッド部321は、封止樹脂70に覆われている。第4パッド部321は、第4端子部322から第2パッド部21に向けて延びている。第4パッド部321の表面の大半は、銀めっき層などの金属層により覆われている。第4パッド部321は、第4パッド近接縁321Aおよび複数の第4貫通孔321Bを有する。
- [0040] 図7に示すように、第4パッド近接縁321Aは、厚さ方向zに沿って視て、第1パッド部11の第3縁112に最も近接している。第4パッド近接縁321Aは、第1方向xに延びている。これにより、第4パッド近接縁321Aは、第3縁112に対して平行である。図12に示すように、複数の第4貫通孔321Bは、第4パッド部321を厚さ方向zに貫通している。
- [0041] 第4端子部322は、図2に示すように、第2方向yにおいて第4パッド部321につながり、かつ封止樹脂70から露出している。第4端子部322には、駆動素子42の動作に必要な電源電圧が印加される。第4端子部322は、厚さ方向zに沿って視て第2方向yに延びる帯状である。厚さ方向zに沿って視て、封止樹脂70から第4端子部322が延びる向きは、封止樹脂70から第2端子部22が延びる向きと同じである。図9に示すように、第4端子部322は、第1方向xから視てガルウイング状に屈曲している。第4端子部322の表面は、錫めっき層により覆われている。
- [0042] 複数の第5リード33は、図2に示すように、第1方向xにおいて第1リード10と第3リード31との間に位置し、かつ第1方向xに配列されている。半導体装置A10が示す一例においては、複数の第5リード33は2つである。複数の第5リード33の各々は、第5パッド部331および第5端子部332を有する。

- [0043] 第5パッド部331は、図2に示すように、複数の第1ワイヤ61のいずれかを介して制御素子41に導通している。第5パッド部331は、封止樹脂70に覆われている。第5パッド部331の表面の大半は、銀めっき層などの金属層により覆われている。第5パッド部331は、第5貫通孔331Aを有する。図14に示すように、第5貫通孔331Aは、第5パッド部331を厚さ方向zに貫通している。
- [0044] 第5端子部332は、図2に示すように、第2方向yにおいて第5パッド部331につながり、かつ封止樹脂70から露出している。第5端子部332は、第1端子部12と第3端子部312との間に位置する。複数の第5リード33の第5端子部332には、2種類のパルス信号が入力される。これらのパルス信号は、スイッチング素子の駆動の基礎となるPWM (Pulse Width Modulation) 信号から生成される。第5端子部332は、厚さ方向zに沿って視て第2方向yに延びる帯状である。厚さ方向zに沿って視て、封止樹脂70から第5端子部332が延びる向きは、封止樹脂70から第1端子部12および第3端子部312が延びる向きと同じである。図14に示すように、複数の第5端子部332は、第1方向xから視てガルウイング状に屈曲している。複数の第5端子部332の表面は、錫めっき層により覆われている。
- [0045] 複数の第6リード34は、図2に示すように、第1方向xにおいて第2リード20と第4リード32との間に位置し、かつ第1方向xに配列されている。複数の第6リード34は、第2方向yにおいて複数の第5リード33から離れて位置する。半導体装置A10が示す一例においては、複数の第6リード34は2つである。複数の第6リード34の各々は、第6パッド部341および第6端子部342を有する。
- [0046] 第6パッド部341は、図2に示すように、複数の第1ワイヤ61のいずれかを介して駆動素子42に導通している。第6パッド部341は、封止樹脂70に覆われている。第6パッド部341の表面の大半は、銀めっき層などの金属層により覆われている。第6パッド部341の各々は、第6貫通孔

341Aを有する。図14に示すように、第6貫通孔341Aは、第6パッド部341を厚さ方向zに貫通している。

[0047] 第6端子部342は、図2に示すように、第2方向yにおいて第6パッド部341につながり、かつ封止樹脂70から露出している。第6端子部342は、第2端子部22と第4端子部322との間に位置する。複数の第6リード34の第6端子部342には、スイッチング素子を駆動するためのゲート電圧が印加される。複数の第6リード34の第6端子部342のいずれかは、上アーム回路（ハイサイド領域）を構成するスイッチング素子のゲート電極に導通している。複数の第6リード34の第6端子部342のいずれかは、下アーム回路（ローサイド領域）を構成するスイッチング素子に導通している。第6端子部342は、厚さ方向zに沿って視て第2方向yに延びる帯状である。厚さ方向zに沿って視て、封止樹脂70から第6端子部342が延びる向きは、封止樹脂70から第2端子部22および第4端子部322が延びる向きと同じである。図14に示すように、複数の第6端子部342は、第1方向xから視てガルウイング状に屈曲している。複数の第6端子部342の表面は、錫めっき層により覆われている。

[0048] 次に、図3に基づき、半導体装置A10の製造に用いられるリードフレーム80について説明する。

[0049] 図3に示すリードフレーム80は、半導体装置A10を構成する導電支持部材1（第1リード10、第2リード20、第3リード31、第4リード32、複数の第5リード33、および複数の第6リード34）を含む部分を抽出したものである。リードフレーム80は、導電支持部材1に加えて、フレーム81、複数の第1タイバー821、複数の第2タイバー822、および一对のダムバー83を含む。

[0050] 厚さ方向zに沿って視て、フレーム81は、枠状である。フレーム81は、導電支持部材1、複数の第1タイバー821、複数の第2タイバー822、および一对のダムバー83を囲んでいる。導電支持部材1の第1方向xの両端は、フレーム81に連結されている。

- [0051] 複数の第1タイバー821は、第1方向xに延びている。半導体装置A10が示す一例においては、複数の第1タイバー821は、第2方向yにおいて第1パッド部11および第2パッド部21の両側において、それぞれ2つずつ位置する。複数の第1タイバー821は、第1端子部12、第2端子部22、第3端子部312、第4端子部322、複数の第5リード33の第5端子部332、および複数の第6リード34の第6端子部342と交差している。
- [0052] 複数の第2タイバー822は、第2方向yに延びている。半導体装置A10が示す一例においては、複数の第2タイバー822は4つである。複数の第1タイバー821のうち隣り合う2つの当該第1タイバー821は、それらの第1方向xのいずれかの端が複数の第2タイバー822のいずれかにより連結されている。複数の第2タイバー822の各々は、その第2方向yのいずれかの端が一对のダムバー83のいずれかに連結されている。
- [0053] 一对のダムバー83は、第1方向xにおいてリードフレーム80の両側に位置する。一对のダムバー83の各々は、その第2方向yの両端がフレーム81に連結されている。一对のダムバー83の各々には、第1方向xに凹む切欠部831が形成されている。半導体装置A10の製造において、封止樹脂70をモールド成形により形成する際、切欠部831が合成樹脂の流入出口となるゲートとなる。
- [0054] 図3において、厚さ方向zに沿って見た封止樹脂70の周縁を想像線で示している。厚さ方向zに沿って見て、導電支持部材1は、第2方向yにおいて互いに離れて位置する封止樹脂70の周縁の一对の区間を跨いでいる。これに対し、厚さ方向zに沿って見て、導電支持部材1を含むリードフレーム80は、第1方向xにおいて互いに離れて位置する封止樹脂70の周縁の一对の区間を跨いでいない。
- [0055] 制御素子41は、図2および図15に示すように、第1パッド部11に搭載された半導体素子である。厚さ方向zに沿って見て、制御素子41は、第2方向yを長手方向とする矩形状である。制御素子41の上面には、複数の

電極 4 1 1 が設けられている。複数の電極 4 1 1 のいずれかと、第 1 パッド部 1 1、第 3 パッド部 3 1 1、および複数の第 5 パッド部 3 3 1 のいずれかとは、複数の第 1 ワイヤ 6 1 のいずれかが接続されている。複数の第 1 ワイヤ 6 1 は、たとえば金 (Au) からなる。厚さ方向 z に沿って視て、複数の第 1 ワイヤ 6 1 のうち第 3 パッド部 3 1 1 に接続された当該第 1 ワイヤ 6 1 は、絶縁素子 5 0 の外方に位置する。制御素子 4 1 と第 1 パッド部 1 1 との間には、接合層 4 9 が介在している。接合層 4 9 は、たとえばエポキシ樹脂を主剤とする銀ペーストである。制御素子 4 1 は、接合層 4 9 により第 1 パッド部 1 1 に接合されている。

[0056] 駆動素子 4 2 は、図 2 および図 1 5 に示すように、第 2 パッド部 2 1 に搭載された半導体素子である。厚さ方向 z に沿って視て、駆動素子 4 2 は、第 2 方向 y を長手方向とする矩形状である。駆動素子 4 2 の上面には、複数の電極 4 2 1 が設けられている。複数の電極 4 2 1 のいずれかと、第 2 パッド部 2 1、第 4 パッド部 3 2 1、および複数の第 6 パッド部 3 4 1 のいずれかとは、複数の第 2 ワイヤ 6 2 のいずれかが接続されている。複数の第 2 ワイヤ 6 2 は、たとえば金からなる。厚さ方向 z に沿って視て、複数の第 2 ワイヤ 6 2 のうち第 4 パッド部 3 2 1 に接続された当該第 2 ワイヤ 6 2 は、第 2 方向 y において第 1 パッド部 1 1 の第 3 縁 1 1 2 と、第 2 パッド部 2 1 の第 6 縁 2 1 3 の延長線との間を通過している。駆動素子 4 2 と第 2 パッド部 2 1 との間には、接合層 4 9 が介在している。駆動素子 4 2 は、接合層 4 9 により第 2 パッド部 2 1 に接合されている。

[0057] 絶縁素子 5 0 は、図 2 および図 1 5 に示すように、第 1 パッド部 1 1 に搭載され、かつ制御素子 4 1 の隣に位置する半導体素子である。厚さ方向 z に沿って視て、絶縁素子 5 0 は、第 1 方向 x において制御素子 4 1 と駆動素子 4 2 との間に位置する。厚さ方向 z に沿って視て、絶縁素子 5 0 は、第 2 方向 y を長手方向とする矩形状である。絶縁素子 5 0 の上面には、複数の低電圧電極 5 3、および複数の高電圧電極 5 4 が設けられている。複数の低電圧電極 5 3 のいずれかと、制御素子 4 1 の複数の電極 4 1 1 のいずれかとは

、複数の第3ワイヤ63のいずれかが接続されている。複数の高電圧電極54のいずれかと、駆動素子42の複数の電極421のいずれかとは、複数の第4ワイヤ64のいずれかが接続されている。複数の第3ワイヤ63、および複数の第4ワイヤ64は、たとえば金からなる。絶縁素子50と第1パッド部11との間には、接合層49が介在している。絶縁素子50は、接合層49により第1パッド部11に接合されている。

[0058] 封止樹脂70は、図12～図15に示すように、制御素子41、駆動素子42、絶縁素子50、複数の第1ワイヤ61、複数の第2ワイヤ62、複数の第3ワイヤ63、および複数の第4ワイヤ64を覆っている。封止樹脂70は、たとえばエポキシ樹脂を含む材料からなる。図8～図11に示すように、封止樹脂70は、第1側面71、第2側面72、第3側面73および第4側面74を有する。

[0059] 図2に示すように、第1側面71および第2側面72は、第1方向xにおいて互いに離れて位置する。第1側面71は、第2パッド部21および第3パッド部311の隣に位置する。第2側面72は、第1パッド部11および第4パッド部321の隣に位置する。図2、図8および図9に示すように、第1側面71および第2側面72から導電支持部材1が露出していない。

[0060] 図8および図11に示すように、第1側面71は、第1上部711、第1下部712および第1中間部713を有する。第1上部711は、第1中間部713の上縁につながり、かつ厚さ方向zに対して第2側面72に近づく向きに傾斜している。第1下部712は、第1中間部713の下縁につながり、かつ厚さ方向zに対して第2側面72に近づく向きに傾斜している。第1中間部713は、厚さ方向zに対して平行であり、かつ第2方向yに延びる帯状である。

[0061] 図8に示すように、第1側面71の第1中間部713および第1下部712の各々の領域の一部には、第1ゲート痕75が形成されている。第1ゲート痕75は、第1側面71の他の領域よりも表面が粗である。第1ゲート痕75は、封止樹脂70をモールド成形により形成する際、合成樹脂の流入出

により現れる痕跡である。図2に示すように、厚さ方向 z に沿って視て、第1ゲート痕75は、第2方向 y において第2パッド部21の第4縁212の延長線と、第1パッド部11の第5縁113の延長線との間に位置する領域を含む。

[0062] 図9および図10に示すように、第2側面72は、第2上部721、第2下部722および第2中間部723を有する。第2上部721は、第2中間部723の上縁につながり、かつ厚さ方向 z に対して第1側面71に近づく向きに傾斜している。第2下部722は、第2中間部723の下縁につながり、かつ厚さ方向 z に対して第1側面71に近づく向きに傾斜している。第2中間部723は、厚さ方向 z に対して平行であり、かつ第2方向 y に延びる帯状である。

[0063] 図9に示すように、第2側面72の第2中間部723および第2下部722の各々の領域の一部には、第2ゲート痕76が形成されている。第2ゲート痕76は、第2側面72の他の領域よりも表面が粗である。第2ゲート痕76は、第1ゲート痕75と同様に、封止樹脂70をモールド成形により形成する際、合成樹脂の流入出により現れる痕跡である。図2に示すように、厚さ方向 z に沿って視て、第2ゲート痕76は、第2方向 y において第1パッド部11の第3縁112の延長線と、第2パッド部21の第6縁213の延長線との間に位置する領域を含む。第1ゲート痕75および第2ゲート痕76は、第2方向 y において互いに離れて位置する。

[0064] 図10および図11に示すように、第1側面71の第1上部711、および第2側面72の第2上部721の各々の高さ h_1 は、第1側面71の第1下部712、および第2側面72の第2下部722の各々の高さ h_2 よりも大とされている。高さ h_1 、 h_2 は、厚さ方向 z にかかる寸法である。

[0065] 図2に示すように、第3側面73および第4側面74は、第2方向 y において互いに離れて位置する。第3側面73および第4側面74の各々の第1方向 x の両端は、第1側面71および第2側面72につながっている。図2および図10に示すように、第3側面73から第1端子部12、第3端子部

3 1 2、および複数の第5リード3 3の第5端子部3 3 2が露出している。
図2および図1 1に示すように、第4側面7 4から第2端子部2 2、第4端子部3 2 2、および複数の第6リード3 4の第6端子部3 4 2が露出している。

[0066] 次に、図1 6～図2 0に基づき、絶縁素子5 0の内部構造について説明する。絶縁素子5 0は、半導体基板5 1、複数の絶縁層5 2、複数の低電圧電極5 3、複数の高電圧電極5 4、複数のコイル5 5、複数の低電圧配線5 6、複数の高電圧配線5 7、シールド層5 8および保護膜5 9を有する。半導体装置A 1 0が示す一例においては、複数の低電圧電極5 3は、一对の第1電極5 3 1、および第2電極5 3 2を含む。あわせて、複数の高電圧電極5 4は、一对の第3電極5 4 1、および第4電極5 4 2を含む。絶縁素子5 0の内部構造の説明において特記なく上下を用いる場合は、厚さ方向zの上下を指すものとする。

[0067] 図1 9および図2 0に示すように、半導体基板5 1は、絶縁素子5 0の下端に位置する。半導体基板5 1は、ケイ素（Si）、または炭化ケイ素（SiC）などからなる。

[0068] 図1 9および図2 0に示すように、複数の絶縁層5 2は、電気絶縁性を有し、かつ半導体基板5 1の上に積層されている。半導体装置A 1 0が示す一例においては、複数の絶縁層5 2の積層数は1 2である。なお、複数の絶縁層5 2の積層数は、これには限定されず、絶縁素子5 0に要求される絶縁耐圧に応じて適宜設定される。ここで、以下の説明において、絶縁層5 2の第5層とは、半導体基板5 1から厚さ方向zに数えて5番目に該当する絶縁層5 2を指す。これとは他の複数の絶縁層5 2についても以下同様とする。絶縁層5 2の第1層は、層間膜5 2 2から構成される。層間膜5 2 2は、たとえば二酸化ケイ素（SiO₂）からなる。他の複数の絶縁層5 2（第2層から第1 2層）は、エッチングストッパ膜5 2 1および層間膜5 2 2から構成される。複数の絶縁層5 2の各々において、エッチングストッパ膜5 2 1は層間膜5 2 2の下に位置する。エッチングストッパ膜5 2 1は、その直下に位

置する絶縁層 5 2 の層間膜 5 2 2 に接している。エッチングストッパ膜 5 2 1 は、窒化ケイ素 (Si_3N_4) または炭化ケイ素などからなる。

[0069] 図 1 7 ~ 図 2 0 に示すように、複数のコイル 5 5 は、複数の絶縁層 5 2 の内部に配置されている。複数のコイル 5 5 は、下部コイル 5 5 1 および上部コイル 5 5 2 を一組とした複数組により構成される。半導体装置 A 1 0 が示す一例においては、複数のコイル 5 5 の組数は 2 である。すなわち、半導体装置 A 1 0 が示す一例においては、複数のコイル 5 5 は、一对の下部コイル 5 5 1、および一对の上部コイル 5 5 2 を含む。一对の下部コイル 5 5 1 は、一对の上部コイル 5 5 2 よりも下方に位置する。厚さ方向 z において、一对の下部コイル 5 5 1 と、一对の上部コイル 5 5 2 との間は、複数の絶縁層 5 2 により隔てられている。半導体装置 A 1 0 が示す一例においては、絶縁層 5 2 の第 4 層の内部に一对の下部コイル 5 5 1 が配置され、かつ絶縁層 5 2 の第 1 層の内部に一对の上部コイル 5 5 2 が配置されている。厚さ方向 z に沿って視て、一对の下部コイル 5 5 1 は、一对の上部コイル 5 5 2 に重なっている。

[0070] 複数のコイル 5 5 は、厚さ方向 z に沿って視て楕円状の渦巻きである。複数のコイル 5 5 の各々は、それが配置された絶縁層 5 2 を厚さ方向 z に貫通している。複数のコイル 5 5 は、導電層およびバリアメタル層により構成される。導電層は、たとえば銅からなる。バリアメタル層は、導電層の表面（ただし、導電層の上端を除く。）を覆っている。バリアメタル層の構成の一例として、導電層の表面からタンタル (Ta) 層、窒化タンタル (Ta₂N₅) 層、タンタル層の順に積層されたものが挙げられる。

[0071] 複数の低電圧配線 5 6 は、一对の下部コイル 5 5 1 と、複数の低電圧電極 5 3 との導電経路を構成している。複数の低電圧配線 5 6 は、複数のコイル 5 5 と同一の導電層およびバリアメタル層により構成される。図 1 6 に示すように、複数の低電圧電極 5 3 は、一对の第 1 電極 5 3 1、および第 2 電極 5 3 2 を含む。第 2 電極 5 3 2 は、第 2 方向 y において一对の第 1 電極 5 3 1 の間に位置する。

- [0072] 複数の低電圧配線 5 6 のうち、一对の下部コイル 5 5 1 と、一对の第 1 電極 5 3 1 とを互いに導通させる一对の当該低電圧配線 5 6 について説明する。一对の当該低電圧配線 5 6 の各々は、下部コイル内側端配線 5 6 1、引込み配線 5 6 3 および貫通配線 5 6 4 を構成要素に含む。
- [0073] 図 1 8 に示すように、下部コイル内側端配線 5 6 1 は、厚さ方向 z に沿って見て第 2 方向 y に延び、かつ下部コイル 5 5 1 の内縁に囲まれている。下部コイル内側端配線 5 6 1 の第 2 方向 y における一端は、下部コイル 5 5 1 の内側端に接続されている。図 1 9 に示すように、下部コイル内側端配線 5 6 1 は、これを囲む下部コイル 5 5 1 と同じく絶縁層 5 2 の第 4 層に配置されている。
- [0074] 図 1 8 および図 1 9 に示すように、引込み配線 5 6 3 は、下部コイル内側端配線 5 6 1 につながり、かつ貫通配線 5 6 4 に向けて第 1 方向 x に延びている。引込み配線 5 6 3 は、主部 5 6 3 A、連絡部 5 6 3 B および接地部 5 6 3 C を有する。主部 5 6 3 A は、絶縁層 5 2 の第 2 層に配置され、かつ第 1 方向 x に延びている。連絡部 5 6 3 B は、絶縁層 5 2 の第 3 層に配置され、主部 5 6 3 A と下部コイル内側端配線 5 6 1 とを相互に導通させている。接地部 5 6 3 C は、絶縁層 5 2 の第 1 層に配置され、主部 5 6 3 A と半導体基板 5 1 とを相互に導通させている。
- [0075] 図 1 9 に示すように、貫通配線 5 6 4 は、厚さ方向 z に延びている。貫通配線 5 6 4 は、引込み配線 5 6 3 に接続されている。貫通配線 5 6 4 は、一对の帯状部 5 6 4 A、および複数の柱状部 5 6 4 B を有する。一对の帯状部 5 6 4 A は、第 2 方向 y に延びている。一对の帯状部 5 6 4 A のうち、一方の当該帯状部 5 6 4 A は、一对の下部コイル 5 5 1 と同じく絶縁層 5 2 の第 4 層に配置されている。一对の帯状部 5 6 4 A のうち、他方の当該帯状部 5 6 4 A は、一方の当該帯状部 5 6 4 A よりも上方に位置し、かつ一对の上部コイル 5 5 2 と同じく絶縁層 5 2 の第 1 層に配置されている。厚さ方向 z に沿って見て、一对の帯状部 5 6 4 A は、互いに重なっている。複数の柱状部 5 6 4 B は、引込み配線 5 6 3 の主部 5 6 3 A、および一对の帯状部 5 6

4 Aを相互に連結している。複数の柱状部5 6 4 Bは、絶縁層5 2の第3層、および絶縁層5 2の第5層～第10層に配置されている。複数の柱状部5 6 4 Bの最下端は、主部5 6 3 Aの上端に接続されている。複数の柱状部5 6 4 Bの最上端は、他方の当該帯状部5 6 4 Aの下端に接続されている。他方の当該帯状部5 6 4 Aの上端には、第1電極5 3 1が接続されている。

[0076] 複数の低電圧配線5 6のうち、一对の下部コイル5 5 1と、第2電極5 3 2とを互いに導通させる当該低電圧配線5 6について説明する。低電圧配線5 6は、下部コイル外側端配線5 6 2、引込み配線5 6 3および貫通配線5 6 4を構成要素に含む。これらのうち、引込み配線5 6 3および貫通配線5 6 4は、一对の下部コイル5 5 1と、一对の第1電極5 3 1とを互いに導通させる一对の当該低電圧配線5 6の構成要素と同様であるため、ここでの説明は省略する。

[0077] 図18に示すように、下部コイル外側端配線5 6 2は、厚さ方向zに沿って視て第2方向yに延び、かつ第2方向yにおいて一对の下部コイル5 5 1の間に位置する。下部コイル外側端配線5 6 2の第2方向yにおける両端は、一对の下部コイル5 5 1の外側端に接続されている。図20に示すように、下部コイル外側端配線5 6 2は、一对の下部コイル5 5 1と同じく絶縁層5 2の第4層に配置されている。図20に示すように、絶縁層5 2の第11層に配置された貫通配線5 6 4の帯状部5 6 4 Aの上端には、第2電極5 3 2が接続されている。

[0078] 複数の高電圧配線5 7は、一对の上部コイル5 5 2と、複数の高電圧電極5 4との導電経路を構成している。複数の高電圧配線5 7は、複数のコイル5 5と同一の導電層およびバリアメタル層により構成される。図16に示すように、複数の高電圧電極5 4は、一对の第3電極5 4 1、および第4電極5 4 2を含む。第4電極5 4 2は、第2方向yにおいて一对の第3電極5 4 1の間に位置する。

[0079] 複数の高電圧配線5 7のうち、一对の上部コイル5 5 2と、一对の第3電極5 4 1とを互いに導通させる一对の当該高電圧配線5 7について説明する

。一对の当該高電圧配線 5 7 の各々は、上部コイル内側端配線 5 7 1 を構成要素に含む。図 1 7 に示すように、上部コイル内側端配線 5 7 1 は、厚さ方向 z に沿って視て第 2 方向 y に延び、かつ上部コイル 5 5 2 の内縁に囲まれている。上部コイル内側端配線 5 7 1 の第 2 方向 y における一端は、上部コイル 5 5 2 の内側端に接続されている。図 1 9 に示すように、上部コイル内側端配線 5 7 1 は、これを囲む上部コイル 5 5 2 と同じく絶縁層 5 2 の第 1 層に配置されている。上部コイル内側端配線 5 7 1 の上端には、第 3 電極 5 4 1 が接続されている。

[0080] 複数の高電圧配線 5 7 のうち、一对の上部コイル 5 5 2 と、第 4 電極 5 4 2 とを互いに導通させる当該高電圧配線 5 7 について説明する。当該高電圧配線 5 7 は、上部コイル外側端配線 5 7 2 を構成要素に含む。図 1 7 に示すように、上部コイル外側端配線 5 7 2 は、厚さ方向 z に沿って視て第 2 方向 y に延び、かつ第 2 方向 y において一对の上部コイル 5 5 2 の間に位置する。上部コイル外側端配線 5 7 2 の第 2 方向 y における両端は、一对の上部コイル 5 5 2 の外側端に接続されている。図 2 0 に示すように、上部コイル外側端配線 5 7 2 は、一对の上部コイル 5 5 2 と同じく絶縁層 5 2 の第 1 層に配置されている。上部コイル外側端配線 5 7 2 の上端には、第 4 電極 5 4 2 が接続されている。

[0081] 複数の低電圧電極 5 3 は、図 1 6 に示すように、厚さ方向 z に沿って視て複数のコイル 5 5 に対して第 1 方向 x に離れて位置する。

[0082] 図 1 9 に示すように、複数の低電圧電極 5 3 に含まれる一对の第 1 電極 5 3 1 の各々は、パッド部 5 3 1 A および複数の連絡部 5 3 1 B を有する。図 1 6 に示すように、パッド部 5 3 1 A は、第 2 方向 y において互いに離れた一对の領域を含む。当該一对の領域のいずれかに、複数の第 3 ワイヤ 6 3 のいずれかが接続される。パッド部 5 3 1 A は、複数の絶縁層 5 2 の最上端に配置されている。パッド部 5 3 1 A は、たとえばアルミニウム (Al) からなる。複数の連絡部 5 3 1 B は、パッド部 5 3 1 A の下端から厚さ方向 z に延びている。複数の連絡部 5 3 1 B は、絶縁層 5 2 の第 1 層に配置されて

いる。複数の連絡部531Bは、複数のコイル55と同一の導電層およびバリアメタル層により構成される。複数の連絡部531Bの下端は、下部コイル内側端配線561に導通する貫通配線564の帯状部564A（絶縁層52の第11層に配置）に接続されている。

[0083] 図20に示すように、複数の低電圧電極53に含まれる第2電極532は、パッド部532Aおよび複数の連絡部532Bを有する。図16に示すように、パッド部532Aは、第2方向yにおいて互いに離れた一对の領域を含む。当該一对の領域のいずれかに、複数の第3ワイヤ63のいずれかが接続される。パッド部532Aは、複数の絶縁層52の最上端に配置されている。パッド部532Aは、たとえばアルミニウムからなる。複数の連絡部532Bは、パッド部532Aの下端から厚さ方向zに延びている。複数の連絡部532Bは、絶縁層52の第12層に配置されている。複数の連絡部532Bは、複数のコイル55と同一の導電層およびバリアメタル層により構成される。複数の連絡部532Bの下端は、下部コイル外側端配線562に導通する貫通配線564の帯状部564A（絶縁層52の第11層に配置）に接続されている。

[0084] 複数の高電圧電極54は、図17に示すように、厚さ方向zに沿って見て複数の高電圧配線57に重なる部分を有する。

[0085] 図19に示すように、複数の高電圧電極54に含まれる一对の第3電極541の各々は、パッド部541Aおよび複数の連絡部541Bを有する。図16に示すように、パッド部541Aは、第2方向yにおいて互いに離れた一对の領域を含む。当該一对の領域のいずれかに、複数の第4ワイヤ64のいずれかが接続される。パッド部541Aは、複数の絶縁層52の最上端に配置されている。パッド部541Aは、たとえばアルミニウムからなる。複数の連絡部541Bは、パッド部541Aの下端から厚さ方向zに延びている。複数の連絡部541Bは、絶縁層52の第12層に配置されている。複数の連絡部541Bは、複数のコイル55と同一の導電層およびバリアメタル層により構成される。複数の連絡部541Bの下端は、上部コイル内側端

配線 5 7 1 に接続されている。

[0086] 図 20 に示すように、複数の高電圧電極 5 4 に含まれる第 4 電極 5 4 2 は、パッド部 5 4 2 A および複数の連絡部 5 4 2 B を有する。図 16 に示すように、パッド部 5 4 2 A は、第 2 方向 y において互いに離れた一对の領域を含む。当該一对の領域のいずれかに、複数の第 4 ワイヤ 6 4 のいずれかが接続される。パッド部 5 4 2 A は、複数の絶縁層 5 2 の最上端に配置されている。パッド部 5 4 2 A は、たとえばアルミニウムからなる。複数の連絡部 5 4 2 B は、パッド部 5 4 2 A の下端から厚さ方向 z に延びている。複数の連絡部 5 4 2 B は、絶縁層 5 2 の第 1 2 層に配置されている。複数の連絡部 5 4 2 B は、複数のコイル 5 5 と同一の導電層およびバリアメタル層により構成される。複数の連絡部 5 4 2 B の下端は、上部コイル外側端配線 5 7 2 に接続されている。

[0087] シールド層 5 8 は、図 16 ～ 図 18 に示すように、厚さ方向 z に沿って視て枠状であり、かつ複数のコイル 5 5、複数の低電圧配線 5 6 および複数の高電圧配線 5 7 を囲んでいる。シールド層 5 8 は、複数のコイル 5 5 と同一の導電層およびバリアメタル層により構成される。図 19 および図 20 に示すように、シールド層 5 8 は、枠部 5 8 1 および複数の接地部 5 8 2 を有する。枠部 5 8 1 は、厚さ方向 z に延び、かつ複数のコイル 5 5、複数の低電圧配線 5 6 および複数の高電圧配線 5 7 を囲んでいる。枠部 5 8 1 は、絶縁層 5 2 の第 2 層～第 1 1 層に配置されている。複数の接地部 5 8 2 は、絶縁層 5 2 の第 1 層に配置され、枠部 5 8 1 と半導体基板 5 1 とを相互に導通させている。

[0088] 保護膜 5 9 は、図 19 および図 20 に示すように、複数の絶縁層 5 2 の最上端に配置されている。保護膜 5 9 は、パッシベーション膜 5 9 1 およびコイル保護膜 5 9 2 を有する。パッシベーション膜 5 9 1 は、複数の絶縁層 5 2 の最上端を覆い、かつ複数の低電圧電極 5 3 および複数の高電圧電極 5 4 を露出させている。パッシベーション膜 5 9 1 の構成の一例として、複数の絶縁層 5 2 の最上端から二酸化ケイ素膜、窒化ケイ素膜の順に積層させたも

のが挙げられる。コイル保護膜 5 9 2 は、パッシベーション膜 5 9 1 の上に位置する。コイル保護膜 5 9 2 は、厚さ方向 z に沿って視て複数のコイル 5 5 に個別に重なるように位置する。コイル保護膜 5 9 2 は、たとえばポリイミドからなる。

[0089] 次に、半導体装置 A 1 0 を構成する制御素子 4 1、駆動素子 4 2 および絶縁素子 5 0 の作動について説明する。

[0090] 複数の第 5 リード 3 3 の第 5 端子部 3 3 2 に入力された 2 種類のパルス信号は、複数の第 1 ワイヤ 6 1 を介して制御素子 4 1 に伝送される。制御素子 4 1 の内部に構成された一対のトランジスタ、およびパルスジェネレータにより、2 種類のパルス信号は、5 V（制御素子 4 1 の基準電圧が 0 V である場合）の単一の低電圧パルス信号に変換される。当該低電圧パルス信号は、複数の第 3 ワイヤ 6 3 を介して、複数の低電圧電極 5 3 のうち、一対の第 1 電極 5 3 1 のいずれかと、第 2 電極 5 3 2 とに入力される。

[0091] 一対の第 1 電極 5 3 1 のいずれかと、第 2 電極 5 3 2 とに入力された低電圧パルス信号は、複数の低電圧配線 5 6 を介して下部コイル 5 5 1 により磁力に変換される。当該磁力は、下部コイル 5 5 1 の上方に対応して配置された上部コイル 5 5 2 により 1, 2 1 5 V（駆動素子 4 2 の基準電圧が 1, 2 0 0 V である場合）の高電圧パルス信号に変換される。当該高電圧パルス信号は、複数の高電圧配線 5 7 を介して、複数の高電圧電極 5 4 のうち、一対の第 3 電極 5 4 1 のいずれかと、第 4 電極 5 4 2 とに出力される。

[0092] 一対の第 3 電極 5 4 1 のいずれかと、第 4 電極 5 4 2 とに出力された高電圧パルス信号は、複数の第 4 ワイヤ 6 4 を介して駆動素子 4 2 に伝送される。高電圧パルス信号は、駆動素子 4 2 により上アーム回路および下アーム回路のいずれかを構成するスイッチング素子を駆動させるためのゲート電圧に変換される。ゲート電圧は、複数の第 2 ワイヤ 6 2 のいずれかを介して複数の第 6 リード 3 4 の第 6 端子部 3 4 2 のいずれかから出力される。

[0093] このように、絶縁素子 5 0 を境界として、制御素子 4 1 が半導体装置 A 1 0 の低電圧領域、駆動素子 4 2 が半導体装置 A 1 0 の高電圧領域となる。こ

のため、制御素子41に導通する第1リード10、第3リード31、複数の第5リード33、複数の第1ワイヤ61、および複数の第3ワイヤ63は、半導体装置A10の低電圧領域となる。また、駆動素子42に導通する第2リード20、第4リード32、複数の第6リード34、複数の第2ワイヤ62、および複数の第4ワイヤ64は、半導体装置A10の高電圧領域となる。

[0094] 次に、半導体装置A10の作用効果について説明する。

[0095] 半導体装置A10においては、第2リード20の第2パッド部21は、第1方向xにおいて第1リード10の第1パッド部11の隣に位置する。第2リード20は、第1リード10よりも高電圧領域となる。厚さ方向zに沿って視て、第1パッド部11は、第1方向xにおいて第2パッド部21の隣に位置し、かつ第2方向yに延びる第1縁111を有する。厚さ方向zに沿って視て、第2パッド部21は、第1方向xにおいて第1縁111の隣に位置し、かつ第2方向yに延びる第2縁211を有する。第2方向yにおいて、第1縁111の第1端111Aと、第1縁111の第2端111Bとの間に、第2縁211の第3端211A、および第2縁211の第4端211Bのいずれかが位置する。これにより、図21に示すように、半導体装置A10の製造における封止樹脂70の形成の際、厚さ方向zに沿って視てクランク状の流路Fに沿って合成樹脂が流れる。第1縁111と第2縁211との間において、流路Fは第2方向yに沿ったものとなる。よって、低電圧領域に含まれる第1パッド部11と、高電圧領域に含まれる第1端子部12との間を埋める封止樹脂70の部分は、空隙の形成が抑制された密なものとなる。したがって、半導体装置A10によれば、半導体装置A10の小型化を図った場合であっても、半導体装置A10の絶縁耐圧の低下を抑制することが可能となる。

[0096] 図21に示すように、半導体装置A10の製造における封止樹脂70の形成の際、厚さ方向zに沿って視て流路Fに沿って合成樹脂が流れる。これにより、第1パッド部11に搭載された制御素子41と、第3リード31の第

3パッド部311とに接続された第1ワイヤ61は、厚さ方向zに沿って視て図21に示す矢印の向きに移動しようとする。このため、厚さ方向zに沿って視て、当該第1ワイヤ61は、第1パッド部11に搭載された絶縁素子50の外方に位置する。同様に、第2パッド部21に搭載された駆動素子42と、第4リード32の第4パッド部321とに接続された第2ワイヤ62は、厚さ方向zに沿って視て図21に示す矢印の向きに移動しようとする。このため、図2に示すように、厚さ方向zに沿って視て、当該第2ワイヤ62は、第2方向yにおいて第1パッド部11の第3縁112と、第2パッド部21の第6縁213の延長線との間を通過している。よって、第1ワイヤ61および第2ワイヤ62が絶縁素子50に近接することが回避されるため、半導体装置A10の絶縁耐圧の低下を抑制することができる。

[0097] 厚さ方向zに沿って視て、第1パッド部11は、第2方向yにおいて第2パッド部21の第2縁211の第3端211Aと、当該第2縁211の第4端211Bとの間に位置する第1縁111の第1端111Aまたは第2端111Bのいずれかにつながる第3縁112を有する。厚さ方向zに沿って視て、第2パッド部21は、第2方向yにおいて第1縁111の第1端111Aと、当該第1縁111の第2端111Bとの間に位置する第2縁211の第3端211Aまたは第4端211Bのいずれかにつながる第4縁212を有する。第3縁112および第4縁212は、ともに第1方向xに延びる区間を含む。これにより、半導体装置A10の製造における封止樹脂70の形成の際、合成樹脂の流れが、厚さ方向zに沿って視てより流路Fに沿ったものとなる。よって、先述の作用がより顕著に発現するため、半導体装置A10の絶縁耐圧の低下をより効果的に抑制することができる。

[0098] 封止樹脂70は、第1方向xにおいて互いに離れて位置する第1側面71および第2側面72を有する。第1側面71には、第1ゲート痕75が形成されている。第1ゲート痕75は、第2方向yにおいて第2パッド部21の第4縁212の延長線と、第1パッド部11の第5縁113の延長線との間に位置する領域を含む。第2側面72には、第2ゲート痕76が形成されて

いる。第2ゲート痕76は、第2方向yにおいて第1パッド部11の第3縁112の延長線と、第2パッド部21の第6縁213の延長線との間に位置する領域を含む。これは、半導体装置A10の製造における封止樹脂70の形成の際、図21に示す流路Fの両端末に合成樹脂の流出入口となるゲートを設けるという構成が実現された結果により現れる。

[0099] 半導体装置A10においては、封止樹脂70の第1側面71および第2側面72から導電支持部材1が露出していない。これにより、半導体装置A10の第2方向yにおける絶縁距離がより大となるため、半導体装置A10の絶縁耐圧の低下を抑制することができる。

[0100] 第1パッド部11の第3縁112は、第1縁111の第1端111Aおよび第2端111Bのいずれかにつながる第3縁連結部112Aを有する。第3縁連結部112Aは、第1パッド部11の外方に向けて凸状である。第2パッド部21の第4縁212は、第2縁211の第3端211Aおよび第4端211Bのいずれかにつながる第4縁連結部212Aを有する。これにより、低電圧領域に含まれる第1パッド部11と、高電圧領域に含まれる第2パッド部21との間の絶縁耐圧の低下をより効果的に抑制することができる。

[0101] 厚さ方向zに沿って視て、第3パッド部311は、第2パッド部21の第4縁212に最も近接する第3パッド近接縁311Aを有する。第3パッド近接縁311Aは、第1方向xに延びている。これにより、第4縁212と第3パッド近接縁311Aとの間において、図21に示す流路Fは、より第1方向xに沿ったものとなる。よって、低電圧領域に含まれる第3パッド部311と、高電圧領域に含まれる第2パッド部21との間を埋める封止樹脂70の部分は、空隙の形成が抑制された密なものとなるため、これらの間の絶縁耐圧の低下を抑制することができる。

[0102] 第3パッド部311は、第3リード31の第3端子部312から第1パッド部11に向けて延びている。これにより、制御素子41と第3パッド部311とに接続された第1ワイヤ61の長さを短くすることができる。当該第

1ワイヤ61の長さを短くすることにより、当該第1ワイヤ61と絶縁素子50との近接をより効果的に回避できる。

[0103] 厚さ方向zに沿って視て、第4パッド部321は、第3縁112に最も近接する第4パッド近接縁321Aを有する。第4パッド近接縁321Aは、第1方向xに延びている。これにより、第3縁112と第4パッド近接縁321Aとの間において、図21に示す流路Fは、より第1方向xに沿ったものとなる。よって、高電圧領域に含まれる第4パッド部321と、低電圧領域に含まれる第1パッド部11との間を埋める封止樹脂70の部分は、空隙の形成が抑制された密なものとなるため、これらの間の絶縁耐圧の低下を抑制することができる。

[0104] 第4パッド部321は、第4リード32の第4端子部322から第2パッド部21に向けて延びている。これにより、駆動素子42と第4パッド部321とに接続された第2ワイヤ62の長さを短くすることができる。当該第2ワイヤ62の長さを短くすることにより、当該第2ワイヤ62と絶縁素子50との近接をより効果的に回避できる。

[0105] 図10および図11に示すように、第1側面71の第1上部711、および第2側面72の第2上部721のそれぞれの高さh1は、第1側面71の第1下部712、および第2側面72の第2下部722のそれぞれの高さh2よりも大とされている。これにより、複数の第1ワイヤ61、複数の第2ワイヤ62、複数の第3ワイヤ63および複数の第4ワイヤ64を覆う封止樹脂70の最小厚さをより大とすることができる。よって、半導体装置A10の絶縁耐圧の低下を抑制することができる。

[0106] [第2実施形態]

図22～図25に基づき、本開示の第2実施形態にかかる半導体装置A20について説明する。これらの図において、先述した半導体装置A10の同一または類似の要素には同一の符号を付して、重複する説明を省略する。ここで、図22は、理解の便宜上、封止樹脂70を透過している。図22は、透過した封止樹脂70を想像線（二点鎖線）で示している。

- [0107] 半導体装置A20は、第3リード31、第4リード32、複数の第5リード33、および複数の第6リード34の構成が、先述した半導体装置A10のこれらの構成と異なる。
- [0108] 図22および図23に示すように、第3リード31の第3パッド部311は、第3パッド曲縁311Cを有する。厚さ方向zに沿って視て、第3パッド曲縁311Cは、第1方向xにおいて封止樹脂70の第1ゲート痕75の隣に位置する。第3パッド曲縁311Cは、第1ゲート痕75に向けて凸状である。
- [0109] 図23および図24に示すように、第4リード32の第4パッド部321は、第4パッド曲縁321Cを有する。厚さ方向zに沿って視て、第4パッド曲縁321Cは、第1方向xにおいて封止樹脂70の第2ゲート痕76の隣に位置する。第4パッド曲縁321Cは、第2ゲート痕76に向けて凸状である。
- [0110] 図22に示すように、複数の第5リード33の第5パッド部331の第5貫通孔331Aの各々の直径は、半導体装置A10の当該第5貫通孔331Aの直径よりも大である。図25に示すように、第5貫通孔331Aには、封止樹脂70の一部が位置している。
- [0111] 図22に示すように、複数の第6リード34の第6パッド部341の第6貫通孔341Aの各々の直径は、半導体装置A10の当該第6貫通孔341Aの直径よりも大である。図25に示すように、第6貫通孔341Aには、封止樹脂70の一部が位置している。
- [0112] 次に、半導体装置A20の作用効果について説明する。
- [0113] 半導体装置A20においては、第2リード20の第2パッド部21は、第1方向xにおいて第1リード10の第1パッド部11の隣に位置する。第2リード20は、第1リード10よりも高電圧領域となる。厚さ方向zに沿って視て、第1パッド部11は、第1方向xにおいて第2パッド部21の隣に位置し、かつ第2方向yに延びる第1縁111を有する。厚さ方向zに沿って視て、第2パッド部21は、第1方向xにおいて第1縁111の隣に位置

し、かつ第2方向yに延びる第2縁211を有する。第2方向yにおいて、第1縁111の第1端111Aと、第1縁111の第2端111Bとの間に、第2縁211の第3端211A、および第2縁211の第4端211Bのいずれかが位置する。したがって、半導体装置A20によっても、半導体装置A20の小型化を図った場合であっても、半導体装置A20の絶縁耐圧の低下を抑制することが可能となる。

[0114] 半導体装置A20においては、第3リード31の第3パッド部311は、第3パッド曲縁311Cを有する。厚さ方向zに沿って視て、第3パッド曲縁311Cは、第1方向xにおいて封止樹脂70の第1ゲート痕75の隣に位置し、かつ第1ゲート痕75に向けて凸状である。これにより、第1ゲート痕75の近傍に位置する封止樹脂70の部分において、当該部分に亀裂が発生することを抑制できる。

[0115] 半導体装置A20においては、第4リード32の第4パッド部321は、第4パッド曲縁321Cを有する。厚さ方向zに沿って視て、第4パッド曲縁321Cは、第1方向xにおいて封止樹脂70の第2ゲート痕76の隣に位置し、かつ第2ゲート痕76に向けて凸状である。これにより、第2ゲート痕76の近傍に位置する封止樹脂70の部分において、当該部分に亀裂が発生することを抑制できる。

[0116] 第5リード33の第5パッド部331は、厚さ方向zに貫通する第5貫通孔331Aを有する。第5パッド部331は、封止樹脂70に覆われている。半導体装置A20においては、第5貫通孔331Aには、封止樹脂70の一部が位置している。これにより、第5リード33が封止樹脂70から引き抜かれようとする、第5貫通孔331Aに位置する封止樹脂70の一部が第5リード33の引き抜きに対して抵抗する。したがって、第5リード33が封止樹脂70から引き抜かれることを防止できる。

[0117] 第6リード34の第6パッド部341は、厚さ方向zに貫通する第6貫通孔341Aを有する。第6パッド部341は、封止樹脂70に覆われている。半導体装置A20においては、第6貫通孔341Aには、封止樹脂70の

一部が位置している。これにより、第6リード34が封止樹脂70から引き抜かれようとする、第6貫通孔341Aに位置する封止樹脂70の一部が第6リード34の引き抜きに対して抵抗する。したがって、第6リード34が封止樹脂70から引き抜かれることを防止できる。

[0118] 本開示は、先述した実施形態に限定されるものではない。本開示の各部の具体的な構成は、種々に設計変更自在である。

[0119] 本開示における種々の実施形態は、以下の付記として規定しうる。

[0120] 付記1. 第1パッド部を有する第1リード、および前記第1リードの厚さ方向に対して直交する第1方向において前記第1パッド部の隣に位置する第2パッド部を有する第2リードを含む導電支持部材と、

前記第1パッド部に搭載された制御素子と、

前記第1パッド部に搭載され、かつ前記制御素子に導通する絶縁素子と、

前記第2パッド部に搭載され、かつ前記絶縁素子に導通する駆動素子と、

前記第1パッド部、前記第2パッド部、前記制御素子、前記絶縁素子および前記駆動素子を覆う封止樹脂と、を備え、

前記厚さ方向に沿って視て、前記第1パッド部は、前記第1方向において前記第2パッド部の隣に位置し、かつ前記厚さ方向および前記第1方向の双方に対して直交する第2方向に延びる第1縁を有し、

前記厚さ方向に沿って視て、前記第2パッド部は、前記第1方向において前記第1縁の隣に位置し、かつ前記第2方向に延びる第2縁を有し、

前記第1縁は、前記第2方向の一端に位置する第1端と、前記第2方向の他端に位置する第2端と、を有し、

前記第2縁は、前記第2方向の一端に位置する第3端と、前記第2方向の他端に位置する第4端と、を有し、

前記第2方向において、前記第1端と前記第2端との間に前記第3端および前記第4端のいずれかが位置する、半導体装置。

[0121] 付記2. 前記厚さ方向に沿って視て、前記第1パッド部は、前記第1方向に延びる区間を含む第3縁を有し、

前記第3縁は、前記第2方向において前記第3端と前記第4端との間に位置する前記第1端または前記第2端のいずれかにつながり、

前記厚さ方向に沿って視て、前記第2パッド部は、前記第1方向に延びる区間を含む第4縁を有し、

前記第4縁は、前記第2方向において前記第1端と前記第2端との間に位置する前記第3端または前記第4端のいずれかにつながっている、付記1に記載の半導体装置。

[0122] 付記3. 前記導電支持部材は、第3リードおよび第4リードをさらに含み、

前記第3リードは、前記第2方向において前記第4縁の隣に位置し、かつ前記封止樹脂に覆われた第3パッド部を有し、

前記第4リードは、前記第2方向において前記第3縁の隣に位置し、かつ前記封止樹脂に覆われた第4パッド部を有し、

前記制御素子と前記第3パッド部とを接続する第1ワイヤと、

前記駆動素子と前記第4パッド部とを接続する第2ワイヤと、を備える、付記2に記載の半導体装置。

[0123] 付記4. 前記封止樹脂は、前記第1方向において互いに離れて位置する第1側面および第2側面を有し、

前記第1側面は、前記第2パッド部および前記第3パッド部の隣に位置し、

前記第2側面は、前記第1パッド部および前記第4パッド部の隣に位置し、

前記第1側面には、前記第1側面の他の領域よりも表面が粗である第1ゲート痕が形成され、

前記第2側面には、前記第2側面の他の領域よりも表面が粗である第2ゲート痕が形成されている、付記3に記載の半導体装置。

[0124] 付記5. 前記第1側面および前記第2側面から前記導電支持部材が露出していない、付記4に記載の半導体装置。

[0125] 付記 6. 前記第 1 ゲート痕および前記第 2 ゲート痕は、前記第 2 方向において互いに離れて位置する、付記 5 に記載の半導体装置。

[0126] 付記 7. 前記厚さ方向に沿って視て、前記第 1 パッド部は、前記第 2 方向において前記第 3 縁から離れて位置し、かつ前記第 1 縁につながるとともに、前記第 1 方向に延びる区間を含む第 5 縁を有し、

前記厚さ方向に沿って視て、前記第 2 パッド部は、前記第 2 方向において前記第 4 縁から離れて位置し、かつ前記第 2 縁につながるとともに、前記第 1 方向に延びる区間を含む第 6 縁を有する、付記 5 または 6 に記載の半導体装置。

[0127] 付記 8. 前記厚さ方向に沿って視て、前記第 1 ゲート痕は、前記第 2 方向において前記第 4 縁の延長線と前記第 5 縁の延長線との間に位置する領域を含み、

前記厚さ方向に沿って視て、前記第 2 ゲート痕は、前記第 2 方向において前記第 3 縁の延長線と前記第 6 縁の延長線との間に位置する領域を含む、付記 7 に記載の半導体装置。

[0128] 付記 9. 前記第 3 縁は、前記第 1 端および前記第 2 端のいずれかにつながる第 3 縁連結部を有し、

前記第 3 縁連結部は、前記第 1 パッド部の外方に向けて凸状であり、

前記第 4 縁は、前記第 3 端および前記第 4 端のいずれかにつながる第 4 縁連結部を有し、

前記第 4 縁連結部は、前記第 2 パッド部の外方に向けて凸状である、付記 8 に記載の半導体装置。

[0129] 付記 10. 前記厚さ方向に沿って視て、前記第 3 パッド部は、前記第 4 縁に最も近接し、かつ前記第 1 方向に延びる第 3 パッド近接縁を有し、

前記厚さ方向に沿って視て、前記第 4 パッド部は、前記第 3 縁に最も近接し、かつ前記第 1 方向に延びる第 4 パッド近接縁を有する、付記 9 に記載の半導体装置。

[0130] 付記 11. 前記厚さ方向に沿って視て、前記第 3 パッド部は、前記第 1 方

向において前記第 1 ゲート痕の隣に位置する第 3 パッド曲縁を有し、

前記第 3 パッド曲縁は、前記第 1 ゲート痕に向けて凸状であり、

前記厚さ方向に沿って視て、前記第 4 パッド部は、前記第 1 方向において前記第 2 ゲート痕の隣に位置する第 4 パッド曲縁を有し、

前記第 4 パッド曲縁は、前記第 2 ゲート痕に向けて凸状である、付記 10 に記載の半導体装置。

[0131] 付記 12. 前記絶縁素子は、前記第 1 方向において前記制御素子と前記駆動素子との間に位置する、付記 11 に記載の半導体装置。

[0132] 付記 13. 前記厚さ方向に沿って視て、前記第 1 ワイヤは、前記絶縁素子の外方に位置し、

前記厚さ方向に沿って視て、前記第 2 ワイヤは、前記第 2 方向において前記第 3 縁と前記第 6 縁の延長線との間を通過している、付記 12 に記載の半導体装置。

[0133] 付記 14. 前記封止樹脂は、前記第 2 方向において互いに離れて位置する第 3 側面および第 4 側面を有し、

前記第 1 リードは、前記第 1 パッド部につながり、かつ前記第 3 側面から露出する第 1 端子部を有し、

前記第 2 リードは、前記第 2 パッド部につながり、かつ前記第 4 側面から露出する第 2 端子部を有し、

前記第 3 リードは、前記第 3 パッド部につながり、かつ前記第 3 側面から露出する第 3 端子部を有し、

前記第 4 リードは、前記第 4 パッド部につながり、かつ前記第 4 側面から露出する第 4 端子部を有する、請求項 12 または 13 に記載の半導体装置。

[0134] 付記 15. 前記導電支持部材は、第 5 リードおよび第 6 リードをさらに含み、

前記第 5 リードは、前記封止樹脂に覆われた第 5 パッド部と、前記第 5 パッド部につながり、かつ前記第 3 側面から露出するとともに、前記第 1 端子部と前記第 3 端子部との間に位置する第 5 端子部と、を有し、

前記第 6 リードは、前記封止樹脂に覆われた第 6 パッド部と、前記第 6 パッド部につながり、かつ前記第 4 側面から露出するとともに、前記第 2 端子部と前記第 4 端子部との間に位置する第 6 端子部と、を有し、

前記第 5 パッド部および前記第 6 パッド部の各々は、前記厚さ方向に貫通する貫通孔を有し、

前記貫通孔には、前記封止樹脂の一部が位置している、付記 14 に記載の半導体装置。

請求の範囲

[請求項1]

第1パッド部を有する第1リード、および前記第1リードの厚さ方向に対して直交する第1方向において前記第1パッド部の隣に位置する第2パッド部を有する第2リードを含む導電支持部材と、

前記第1パッド部に搭載された制御素子と、

前記第1パッド部に搭載され、かつ前記制御素子に導通する絶縁素子と、

前記第2パッド部に搭載され、かつ前記絶縁素子に導通する駆動素子と、

前記第1パッド部、前記第2パッド部、前記制御素子、前記絶縁素子および前記駆動素子を覆う封止樹脂と、を備え、

前記厚さ方向に沿って視て、前記第1パッド部は、前記第1方向において前記第2パッド部の隣に位置し、かつ前記厚さ方向および前記第1方向の双方に対して直交する第2方向に延びる第1縁を有し、

前記第1縁は、前記第2方向の一端に位置する第1端と、前記第2方向の他端に位置する第2端と、を有し、

前記厚さ方向に沿って視て、前記第2パッド部は、前記第1方向において前記第1縁の隣に位置し、かつ前記第2方向に延びる第2縁を有し、

前記第2縁は、前記第2方向の一端に位置する第3端と、前記第2方向の他端に位置する第4端と、を有し、

前記第2方向において、前記第1端と前記第2端との間に前記第3端および前記第4端のいずれかが位置する、半導体装置。

[請求項2]

前記厚さ方向に沿って視て、前記第1パッド部は、前記第1方向に延びる区間を含む第3縁を有し、

前記第3縁は、前記第2方向において前記第3端と前記第4端との間に位置する前記第1端または前記第2端のいずれかにつながり、

前記厚さ方向に沿って視て、前記第2パッド部は、前記第1方向に

延びる区間を含む第4縁を有し、

前記第4縁は、前記第2方向において前記第1端と前記第2端との間に位置する前記第3端または前記第4端のいずれかにつながっている、請求項1に記載の半導体装置。

[請求項3]

前記導電支持部材は、第3リードおよび第4リードをさらに含み、
前記第3リードは、前記第2方向において前記第4縁の隣に位置し、
かつ前記封止樹脂に覆われた第3パッド部を有し、

前記第4リードは、前記第2方向において前記第3縁の隣に位置し、
かつ前記封止樹脂に覆われた第4パッド部を有し、

前記制御素子と前記第3パッド部とを接続する第1ワイヤと、
前記駆動素子と前記第4パッド部とを接続する第2ワイヤと、を備える、請求項2に記載の半導体装置。

[請求項4]

前記封止樹脂は、前記第1方向において互いに離れて位置する第1側面および第2側面を有し、

前記第1側面は、前記第2パッド部および前記第3パッド部の隣に位置し、

前記第2側面は、前記第1パッド部および前記第4パッド部の隣に位置し、

前記第1側面には、前記第1側面の他の領域よりも表面が粗である第1ゲート痕が形成され、

前記第2側面には、前記第2側面の他の領域よりも表面が粗である第2ゲート痕が形成されている、請求項3に記載の半導体装置。

[請求項5]

前記第1側面および前記第2側面から前記導電支持部材が露出していない、請求項4に記載の半導体装置。

[請求項6]

前記第1ゲート痕および前記第2ゲート痕は、前記第2方向において互いに離れて位置する、請求項5に記載の半導体装置。

[請求項7]

前記厚さ方向に沿って視て、前記第1パッド部は、前記第2方向において前記第3縁から離れて位置し、かつ前記第1縁につながるとと

もに、前記第1方向に延びる区間を含む第5縁を有し、

前記厚さ方向に沿って視て、前記第2パッド部は、前記第2方向において前記第4縁から離れて位置し、かつ前記第2縁につながるとともに、前記第1方向に延びる区間を含む第6縁を有する、請求項5または6に記載の半導体装置。

[請求項8] 前記厚さ方向に沿って視て、前記第1ゲート痕は、前記第2方向において前記第4縁の延長線と前記第5縁の延長線との間に位置する領域を含み、

前記厚さ方向に沿って視て、前記第2ゲート痕は、前記第2方向において前記第3縁の延長線と前記第6縁の延長線との間に位置する領域を含む、請求項7に記載の半導体装置。

[請求項9] 前記第3縁は、前記第1端および前記第2端のいずれかにつながる第3縁連結部を有し、

前記第3縁連結部は、前記第1パッド部の外方に向けて凸状であり、

前記第4縁は、前記第3端および前記第4端のいずれかにつながる第4縁連結部を有し、

前記第4縁連結部は、前記第2パッド部の外方に向けて凸状である、請求項8に記載の半導体装置。

[請求項10] 前記厚さ方向に沿って視て、前記第3パッド部は、前記第4縁に最も近接し、かつ前記第1方向に延びる第3パッド近接縁を有し、

前記厚さ方向に沿って視て、前記第4パッド部は、前記第3縁に最も近接し、かつ前記第1方向に延びる第4パッド近接縁を有する、請求項9に記載の半導体装置。

[請求項11] 前記厚さ方向に沿って視て、前記第3パッド部は、前記第1方向において前記第1ゲート痕の隣に位置する第3パッド曲縁を有し、

前記第3パッド曲縁は、前記第1ゲート痕に向けて凸状であり、

前記厚さ方向に沿って視て、前記第4パッド部は、前記第1方向に

において前記第2ゲート痕の隣に位置する第4パッド曲縁を有し、

前記第4パッド曲縁は、前記第2ゲート痕に向けて凸状である、請求項10に記載の半導体装置。

[請求項12] 前記絶縁素子は、前記第1方向において前記制御素子と前記駆動素子との間に位置する、請求項11に記載の半導体装置。

[請求項13] 前記厚さ方向に沿って視て、前記第1ワイヤは、前記絶縁素子の外方に位置し、

前記厚さ方向に沿って視て、前記第2ワイヤは、前記第2方向において前記第3縁と前記第6縁の延長線との間を通過している、請求項12に記載の半導体装置。

[請求項14] 前記封止樹脂は、前記第2方向において互いに離れて位置する第3側面および第4側面を有し、

前記第1リードは、前記第1パッド部につながり、かつ前記第3側面から露出する第1端子部を有し、

前記第2リードは、前記第2パッド部につながり、かつ前記第4側面から露出する第2端子部を有し、

前記第3リードは、前記第3パッド部につながり、かつ前記第3側面から露出する第3端子部を有し、

前記第4リードは、前記第4パッド部につながり、かつ前記第4側面から露出する第4端子部を有する、請求項12または13に記載の半導体装置。

[請求項15] 前記導電支持部材は、第5リードおよび第6リードをさらに含み、
前記第5リードは、前記封止樹脂に覆われた第5パッド部と、前記第5パッド部につながり、かつ前記第3側面から露出するとともに、前記第1端子部と前記第3端子部との間に位置する第5端子部と、を有し、

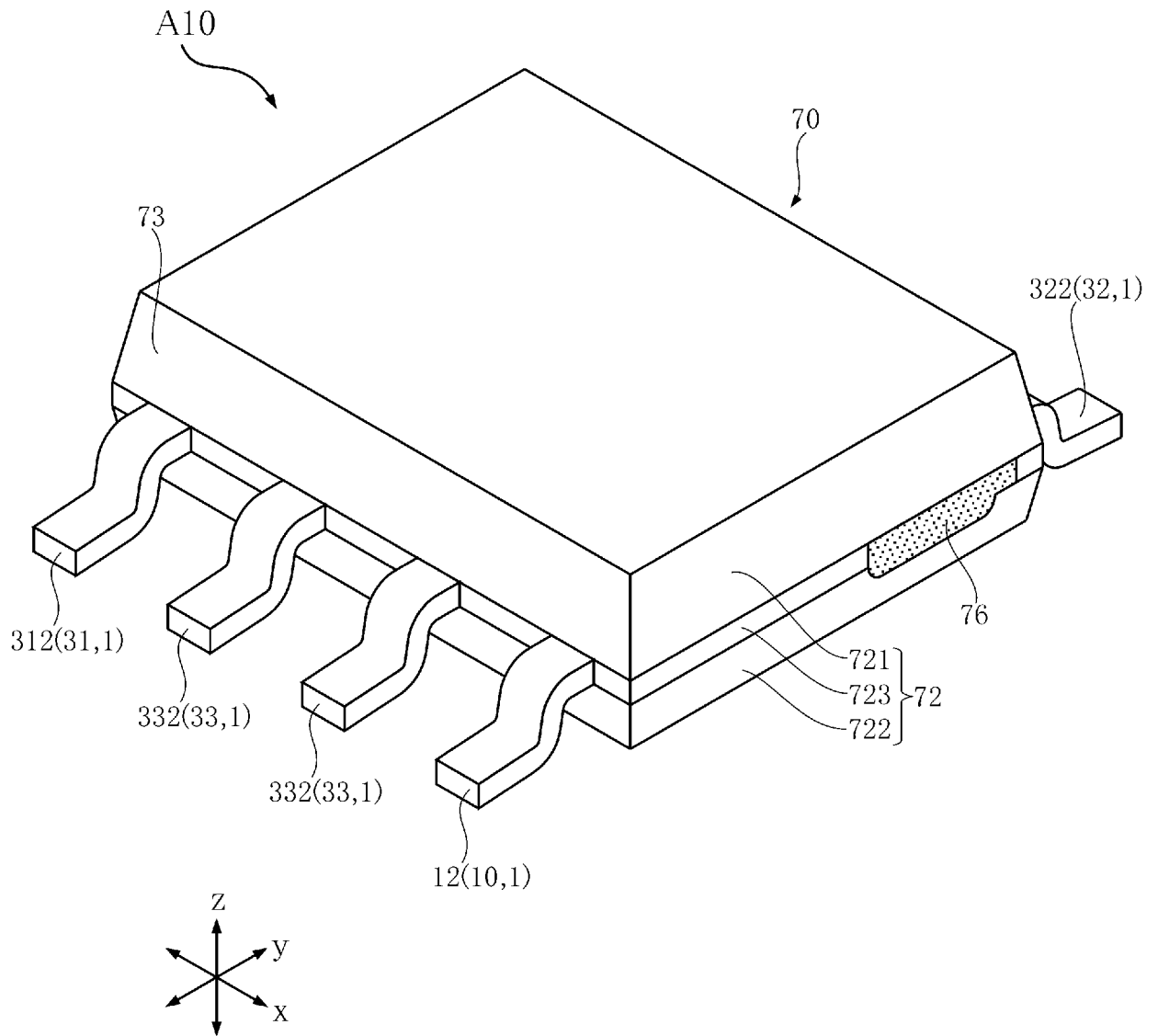
前記第6リードは、前記封止樹脂に覆われた第6パッド部と、前記第6パッド部につながり、かつ前記第4側面から露出するとともに、

前記第 2 端子部と前記第 4 端子部との間に位置する第 6 端子部と、を有し、

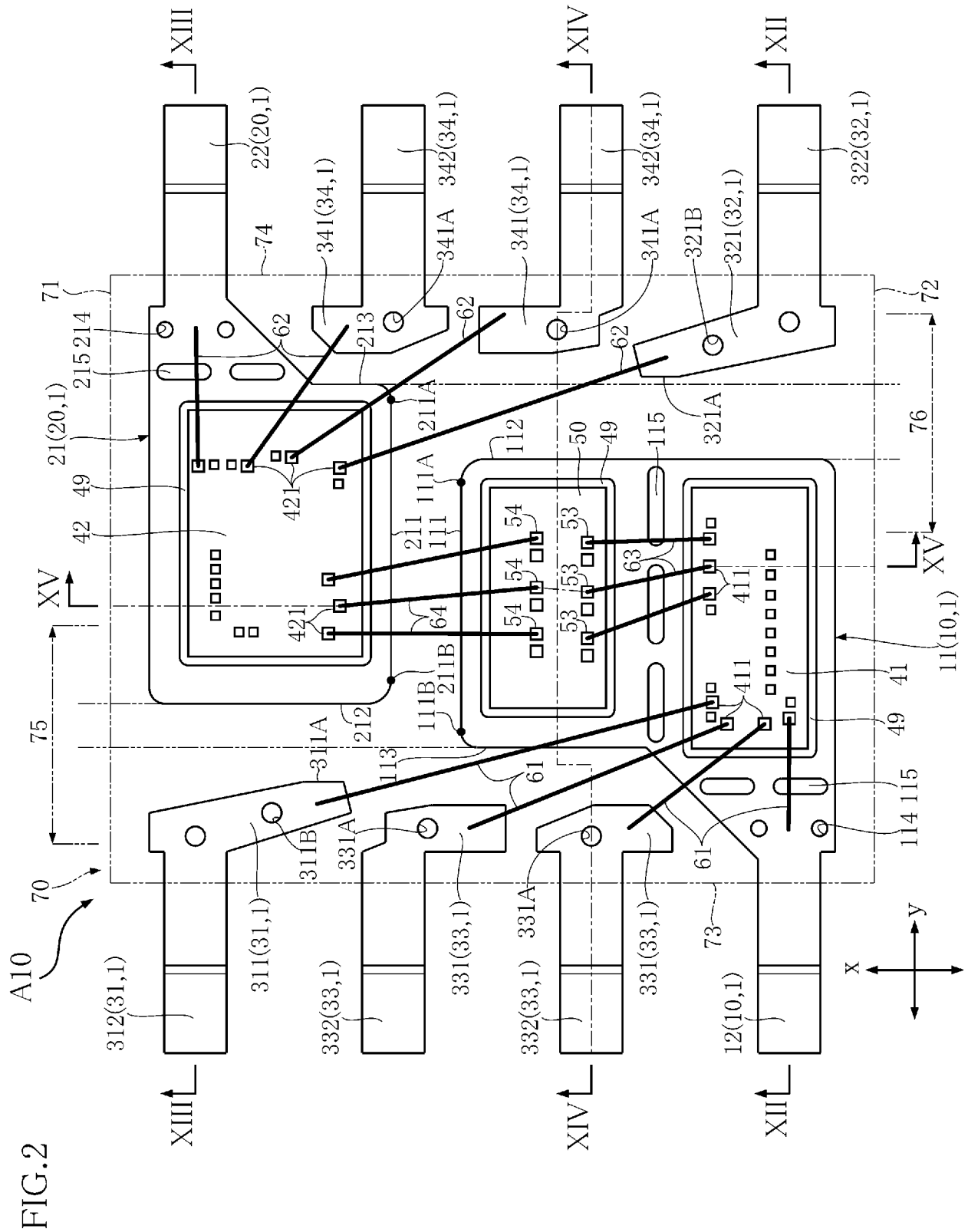
前記第 5 パッド部および前記第 6 パッド部の各々は、前記厚さ方向に貫通する貫通孔を有し、

前記貫通孔には、前記封止樹脂の一部が位置している、請求項 1 4 に記載の半導体装置。

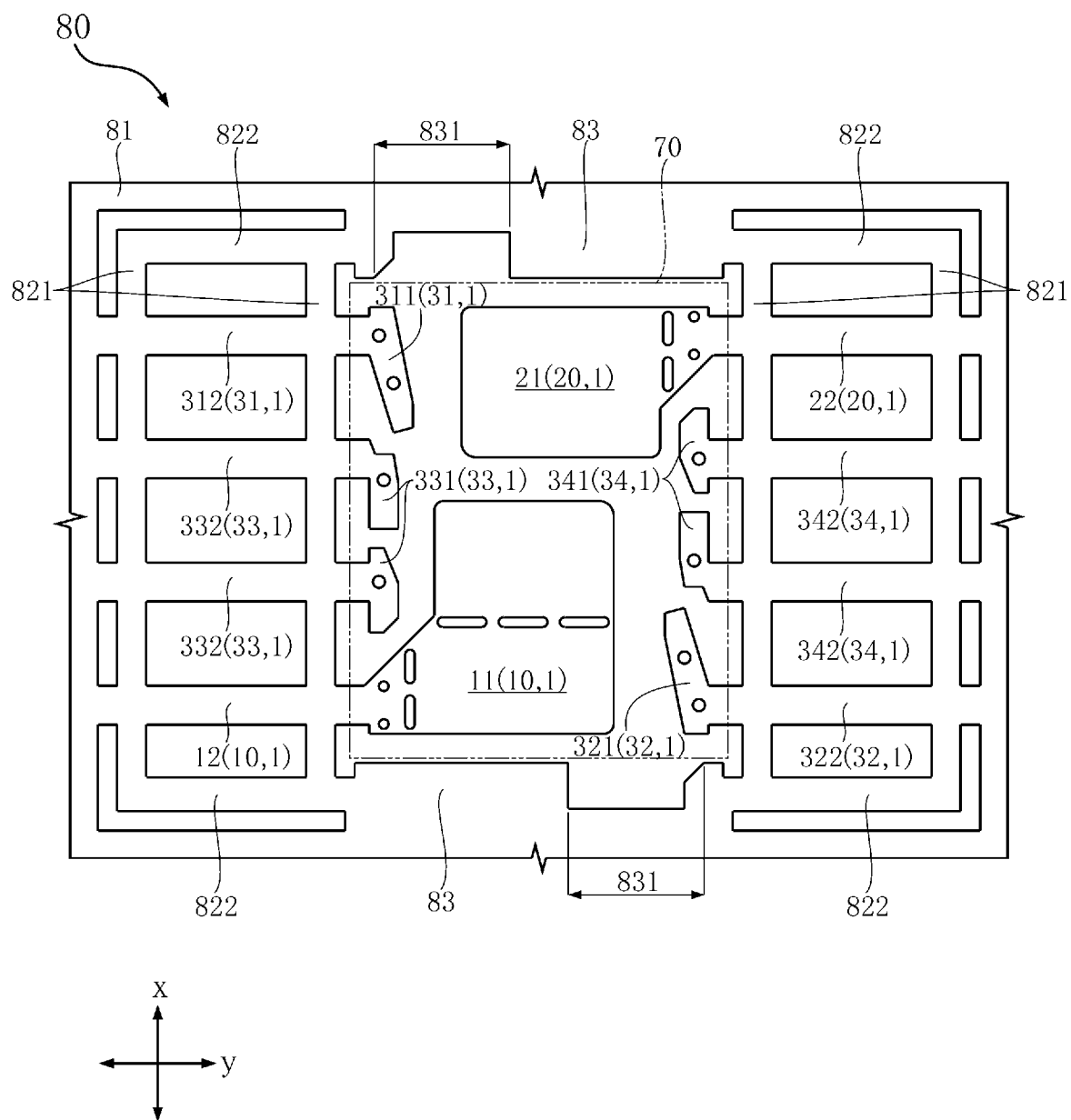
[図1]
FIG.1



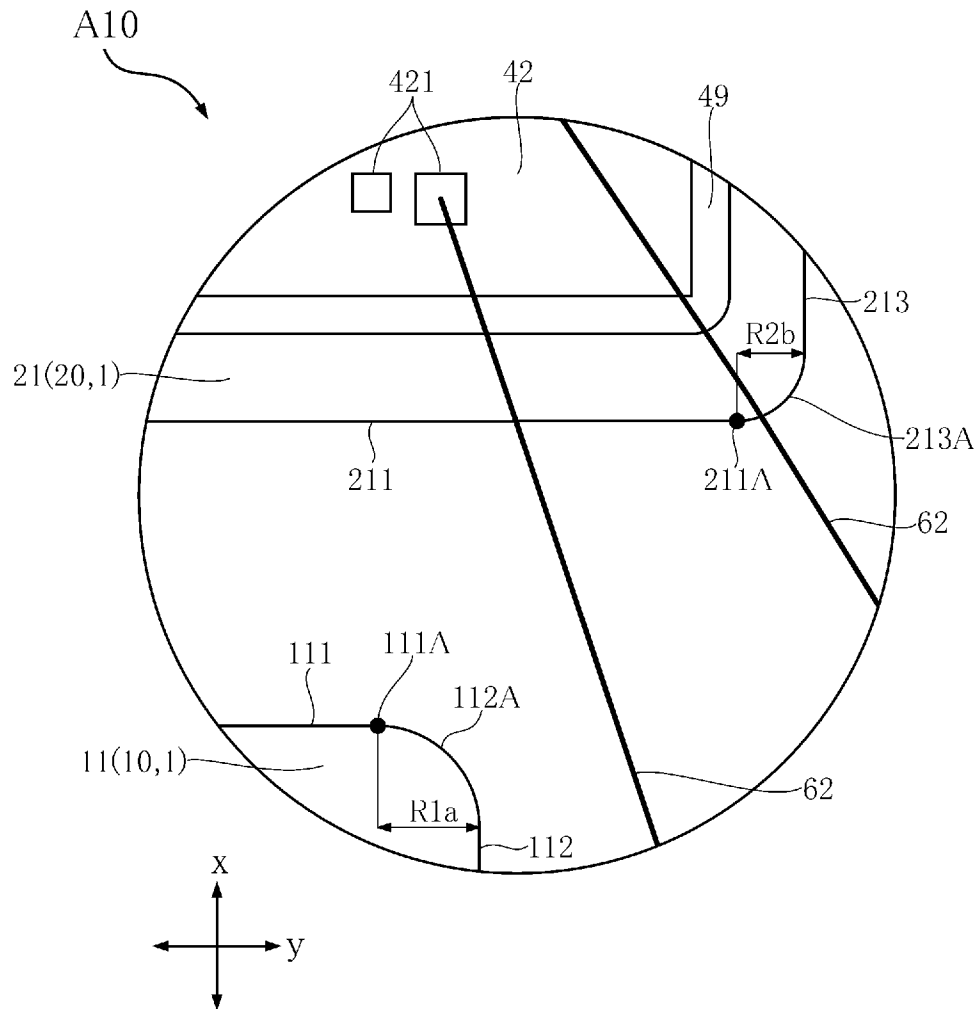
[図2]

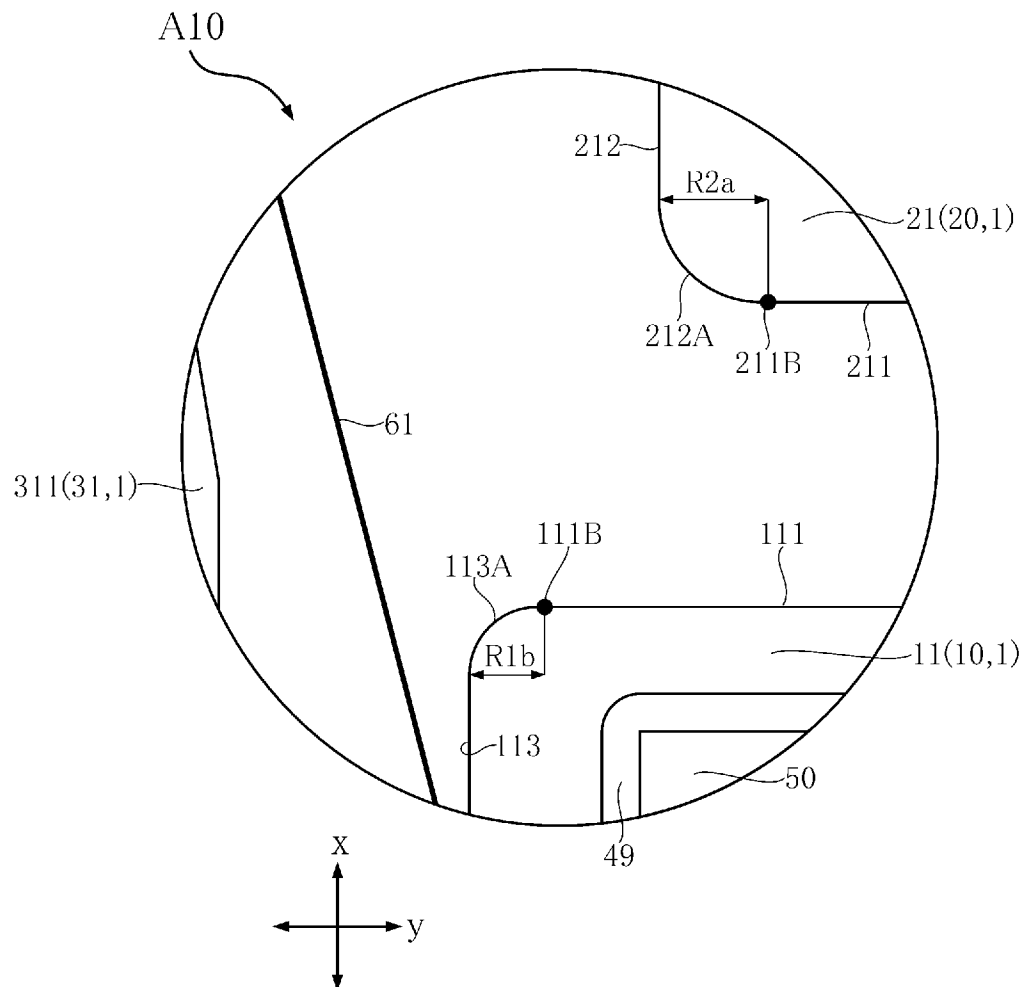


[図3]
FIG.3

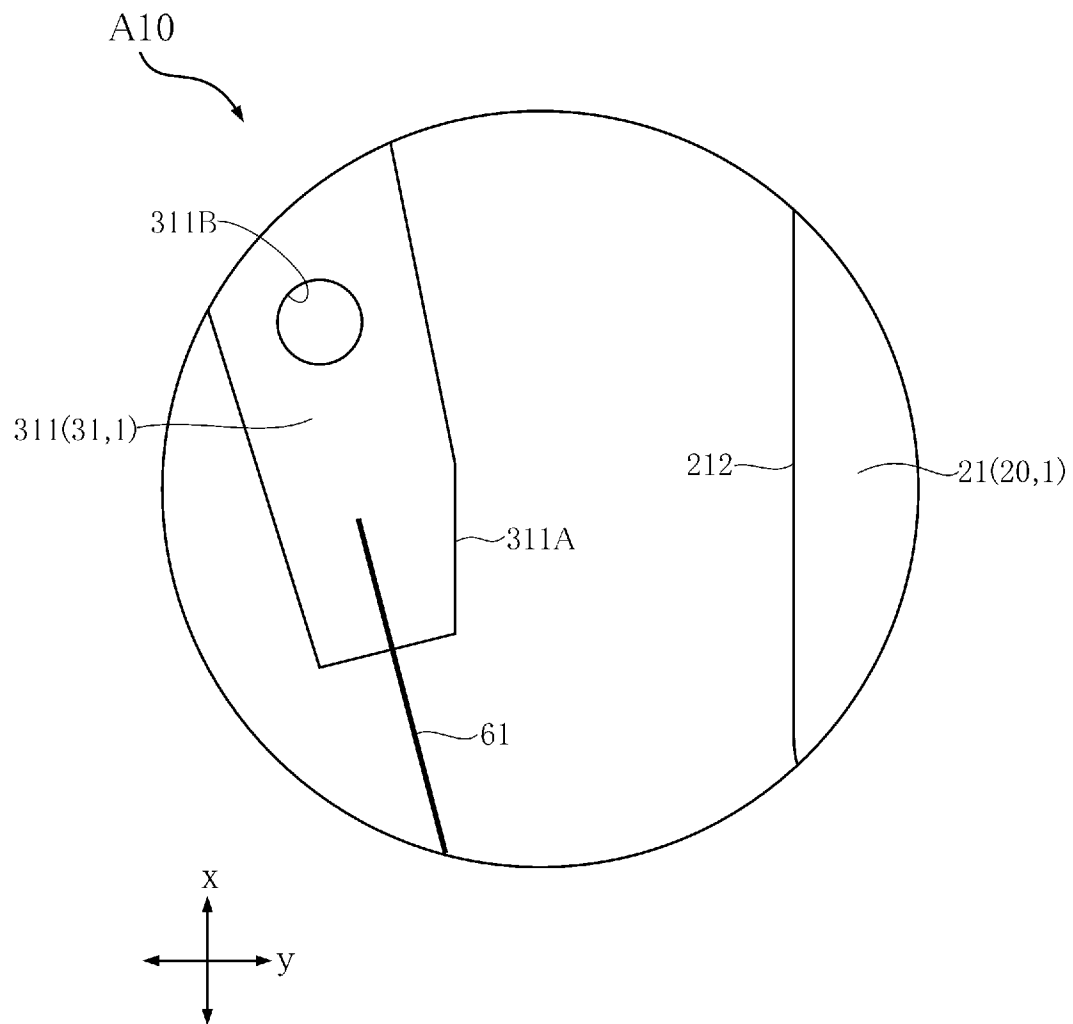


[図4]
FIG.4

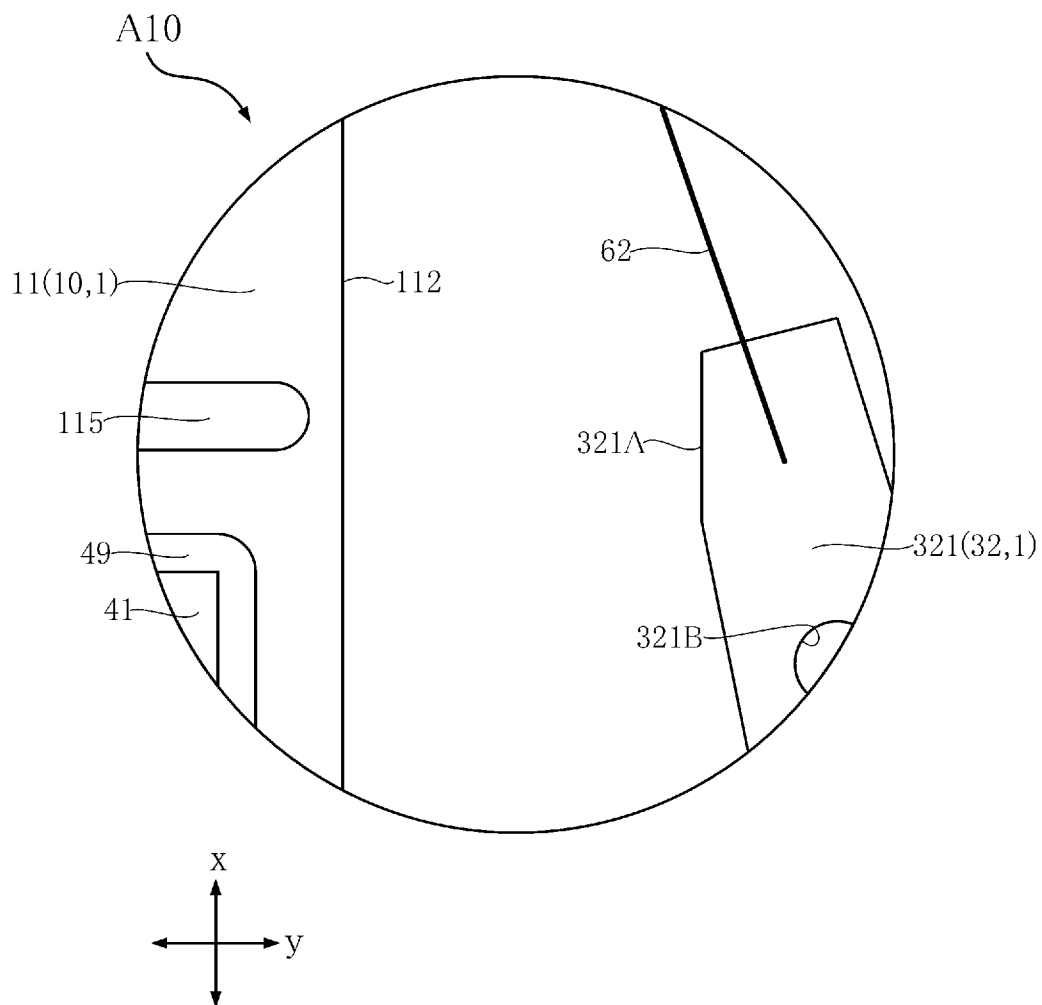


[図5]
FIG.5

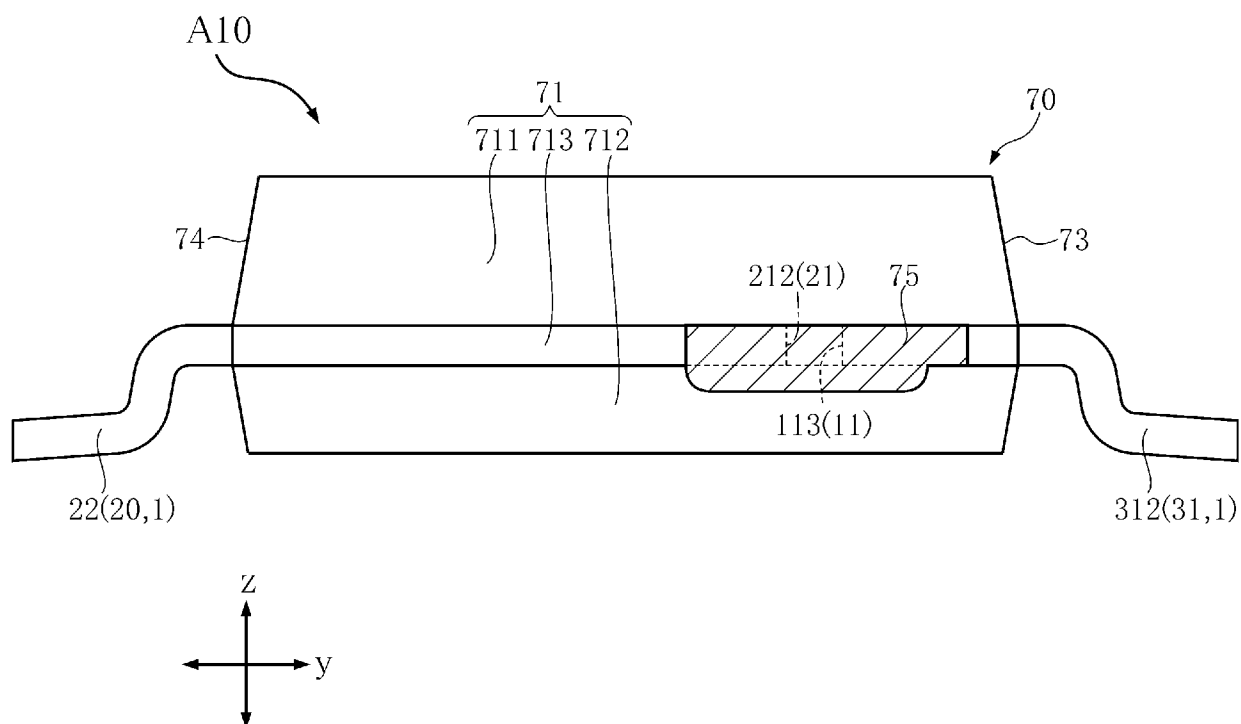
[図6]
FIG.6



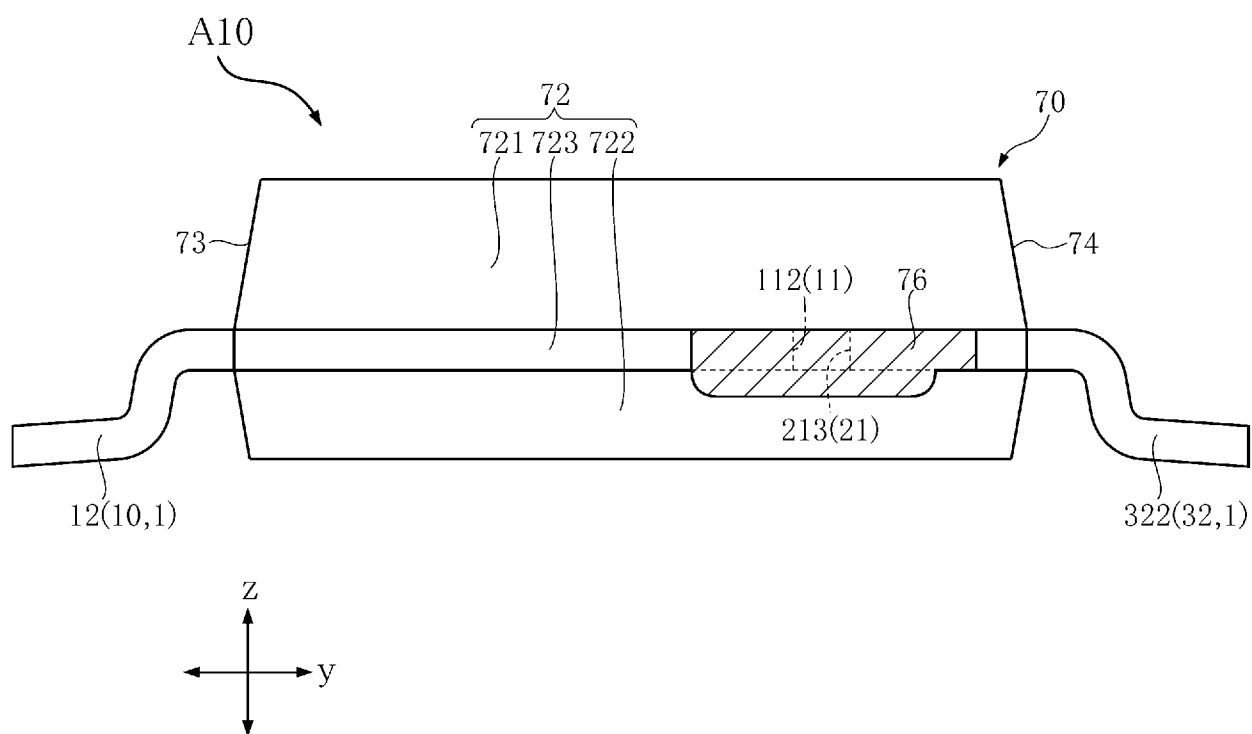
[図7]
FIG.7



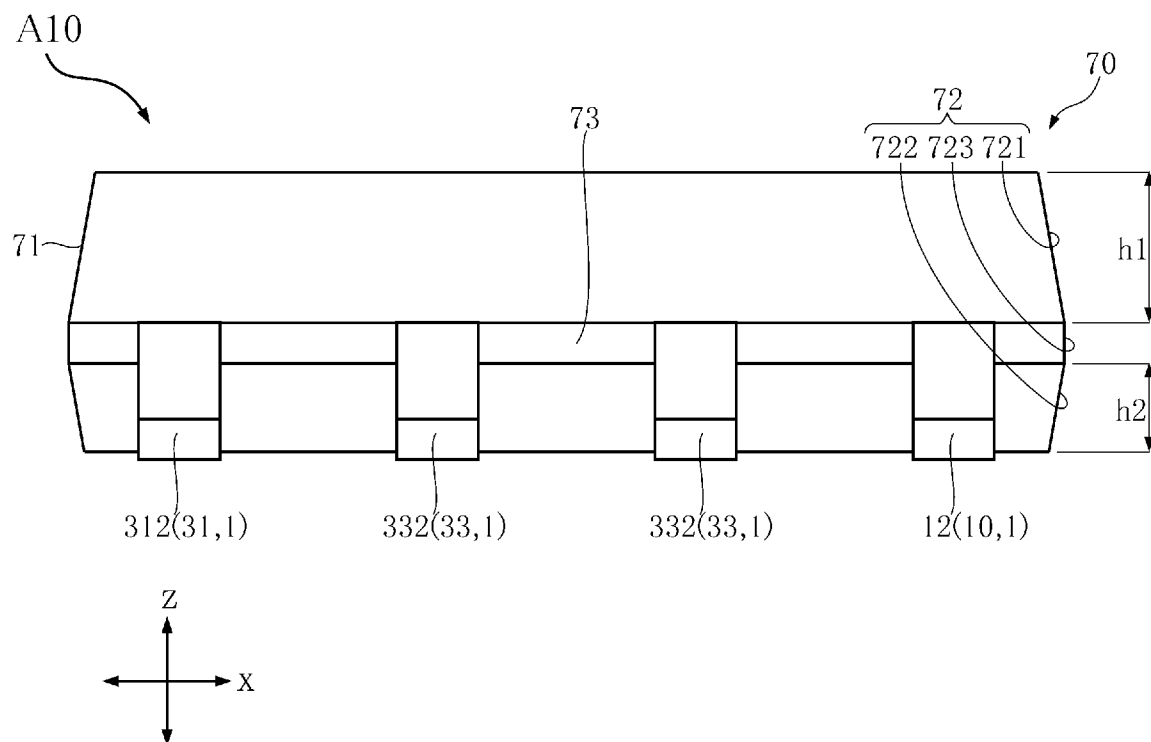
【図8】
FIG.8



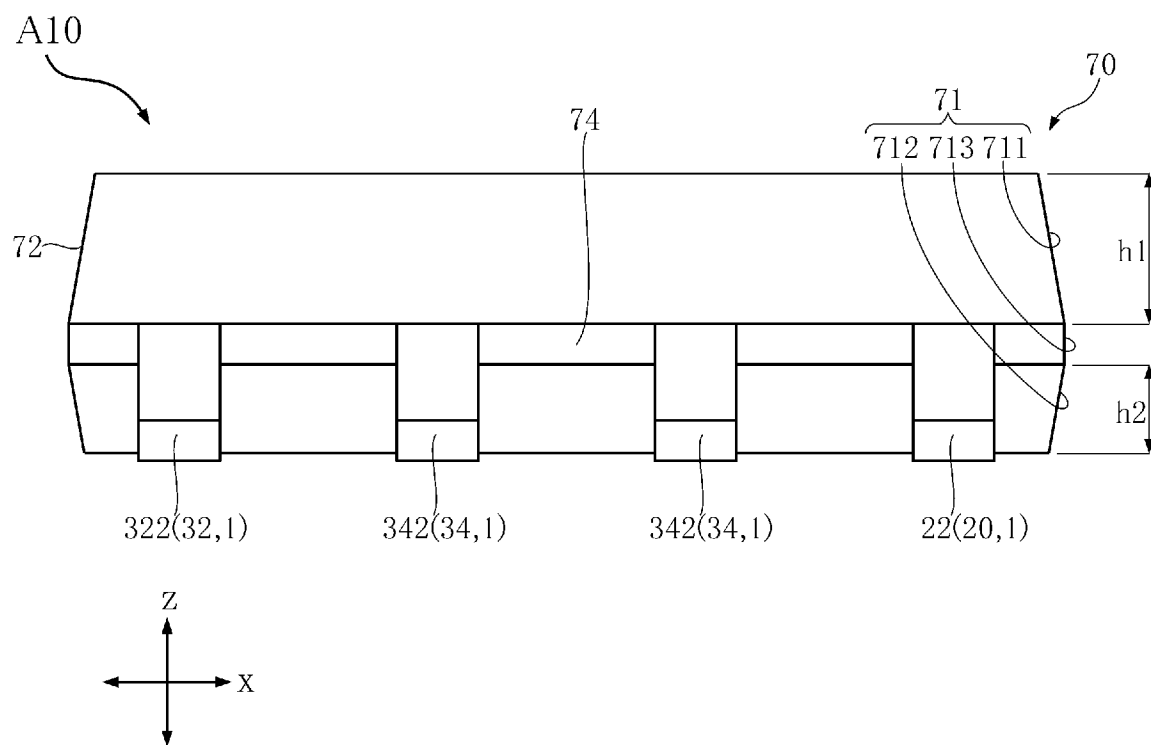
【図9】
FIG.9



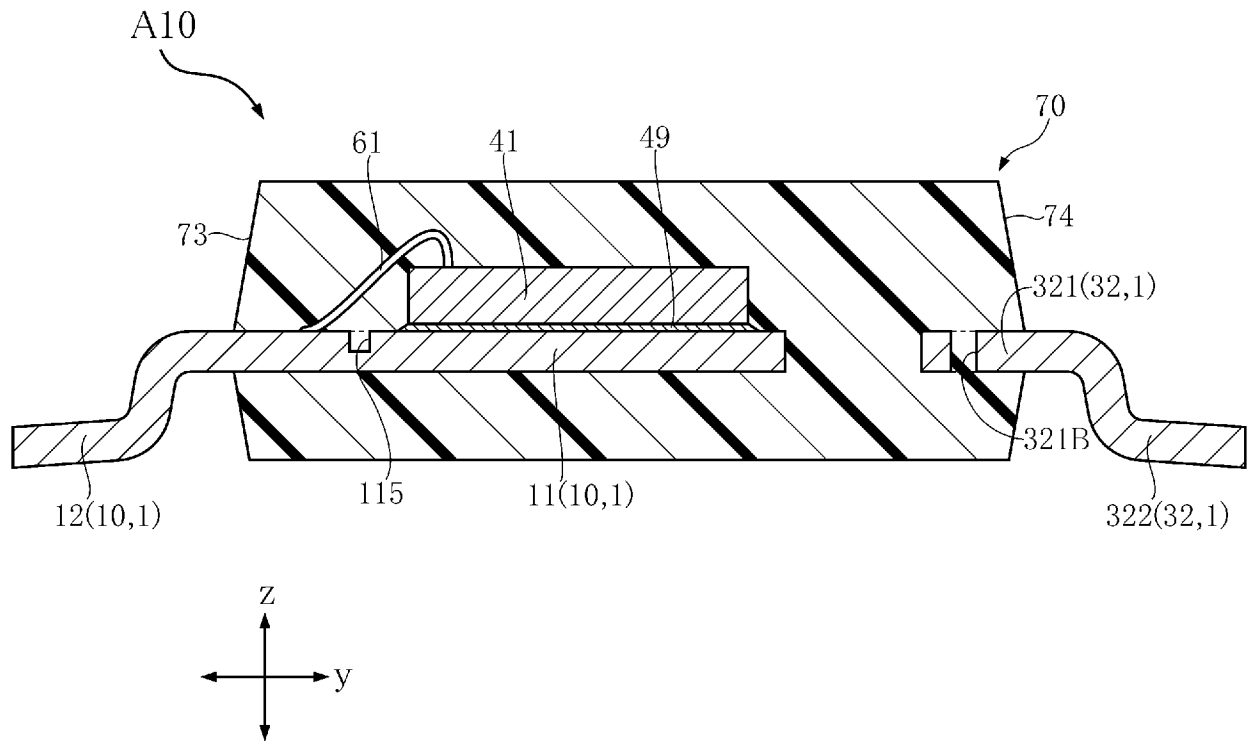
【図10】
FIG.10



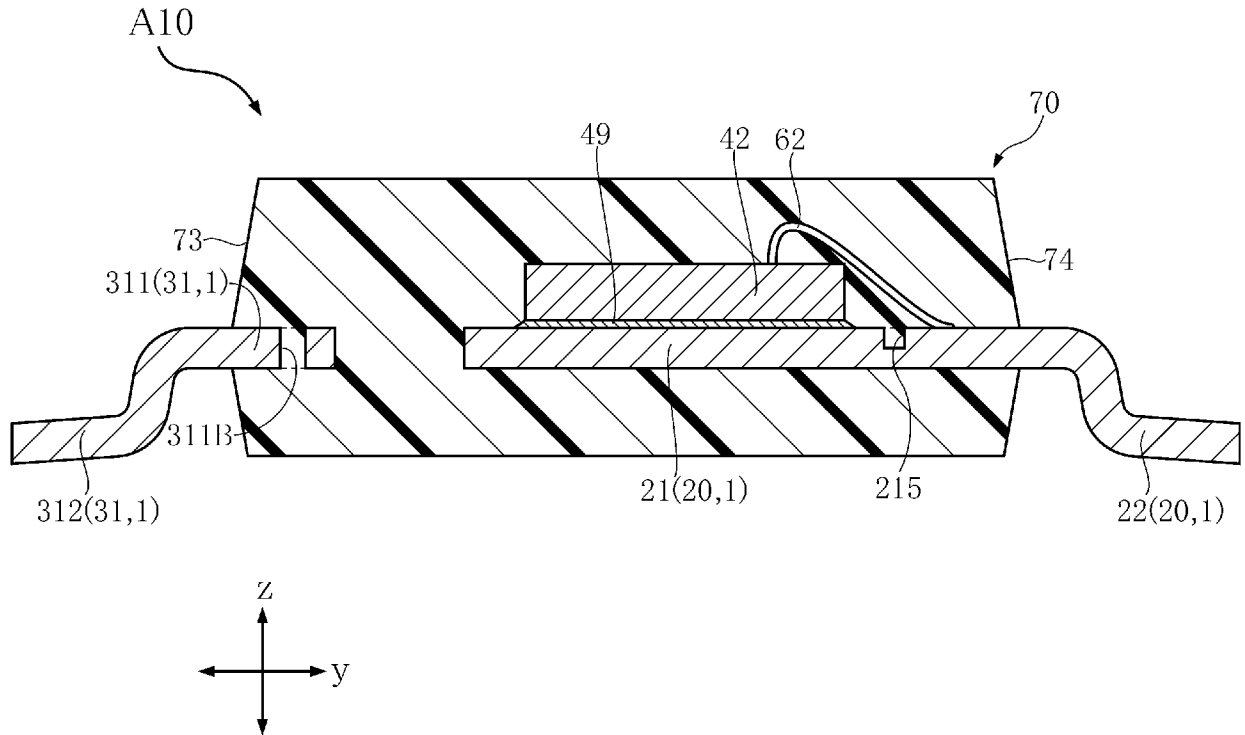
【図11】
FIG.11



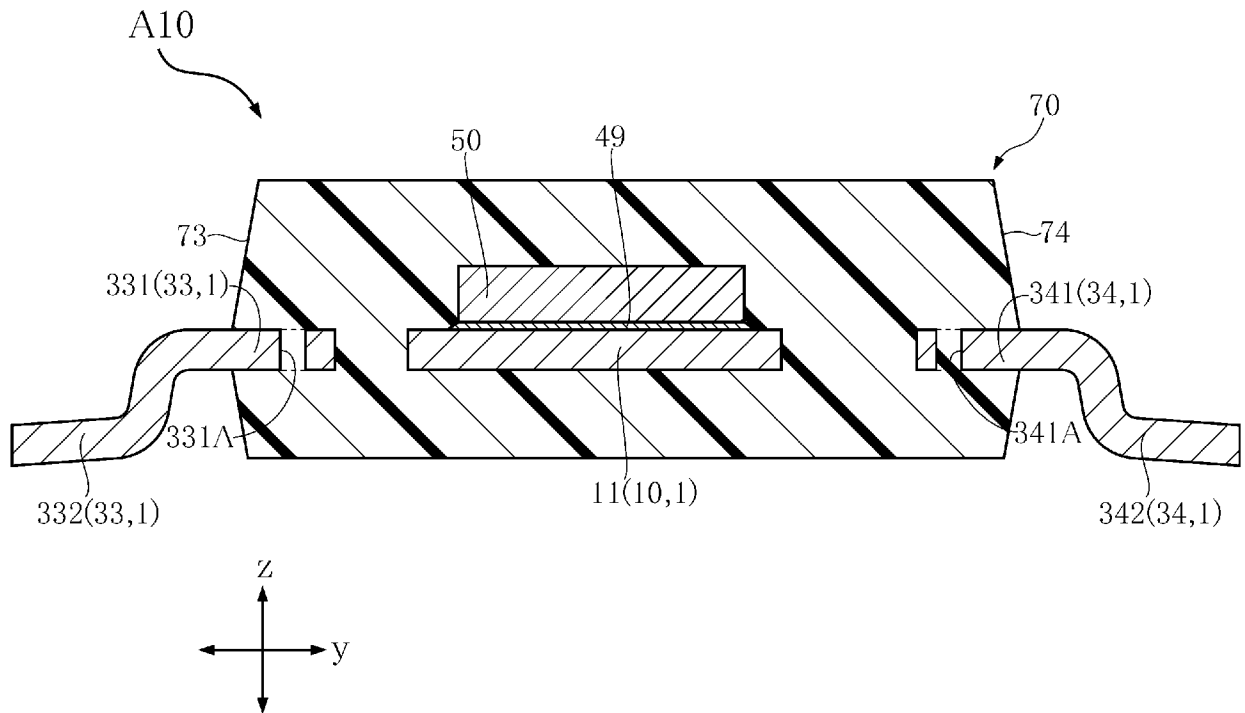
[図12]
FIG.12



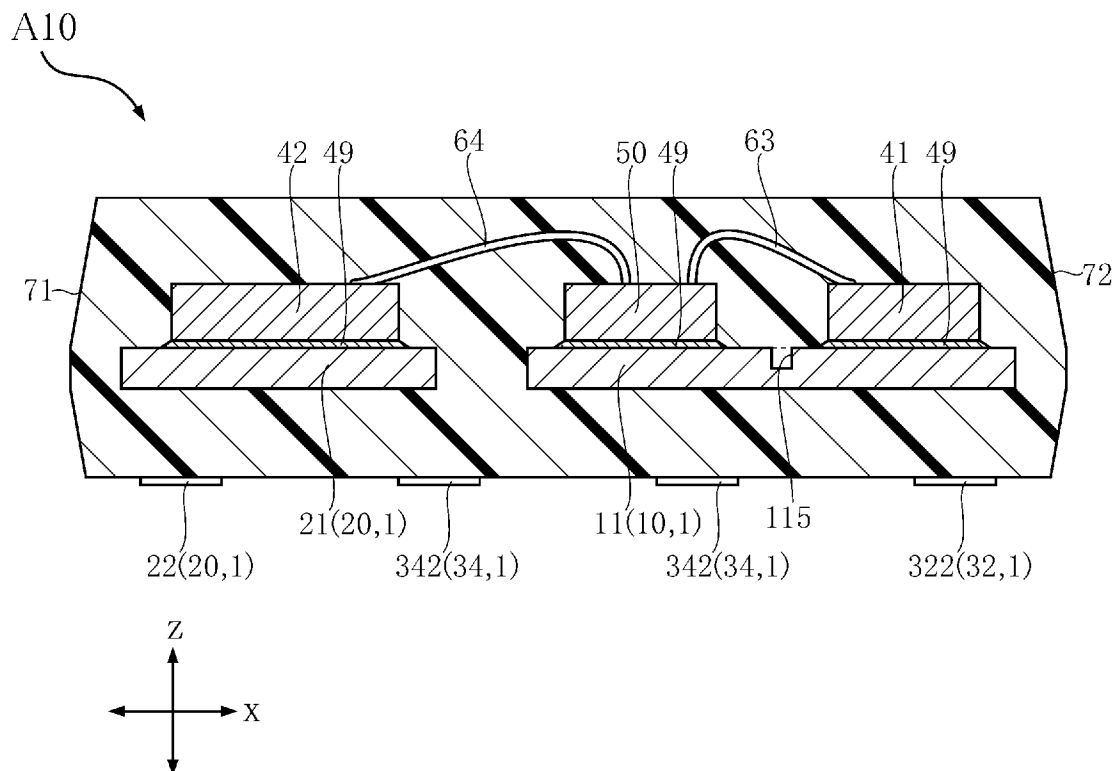
[図13]
FIG.13

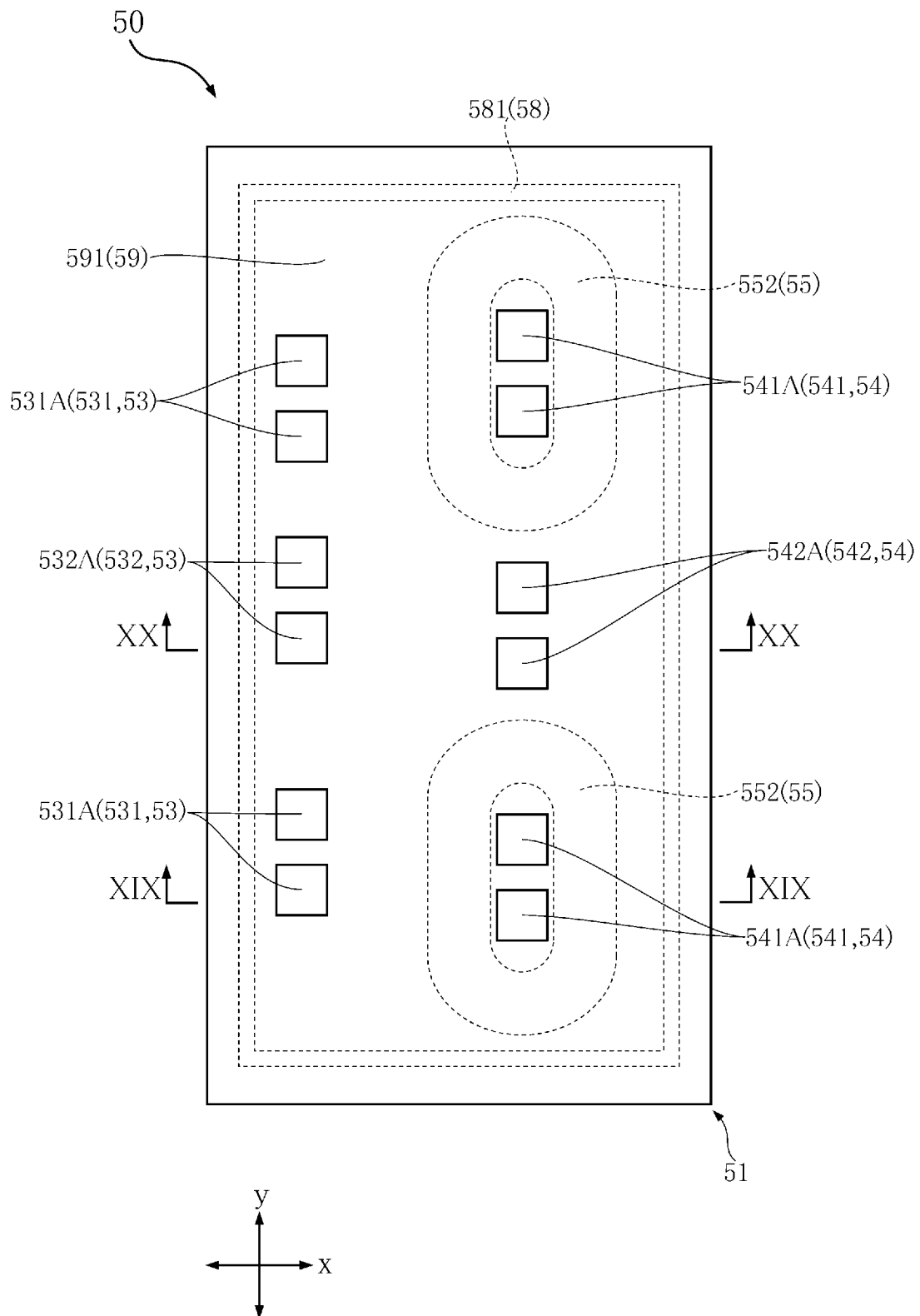


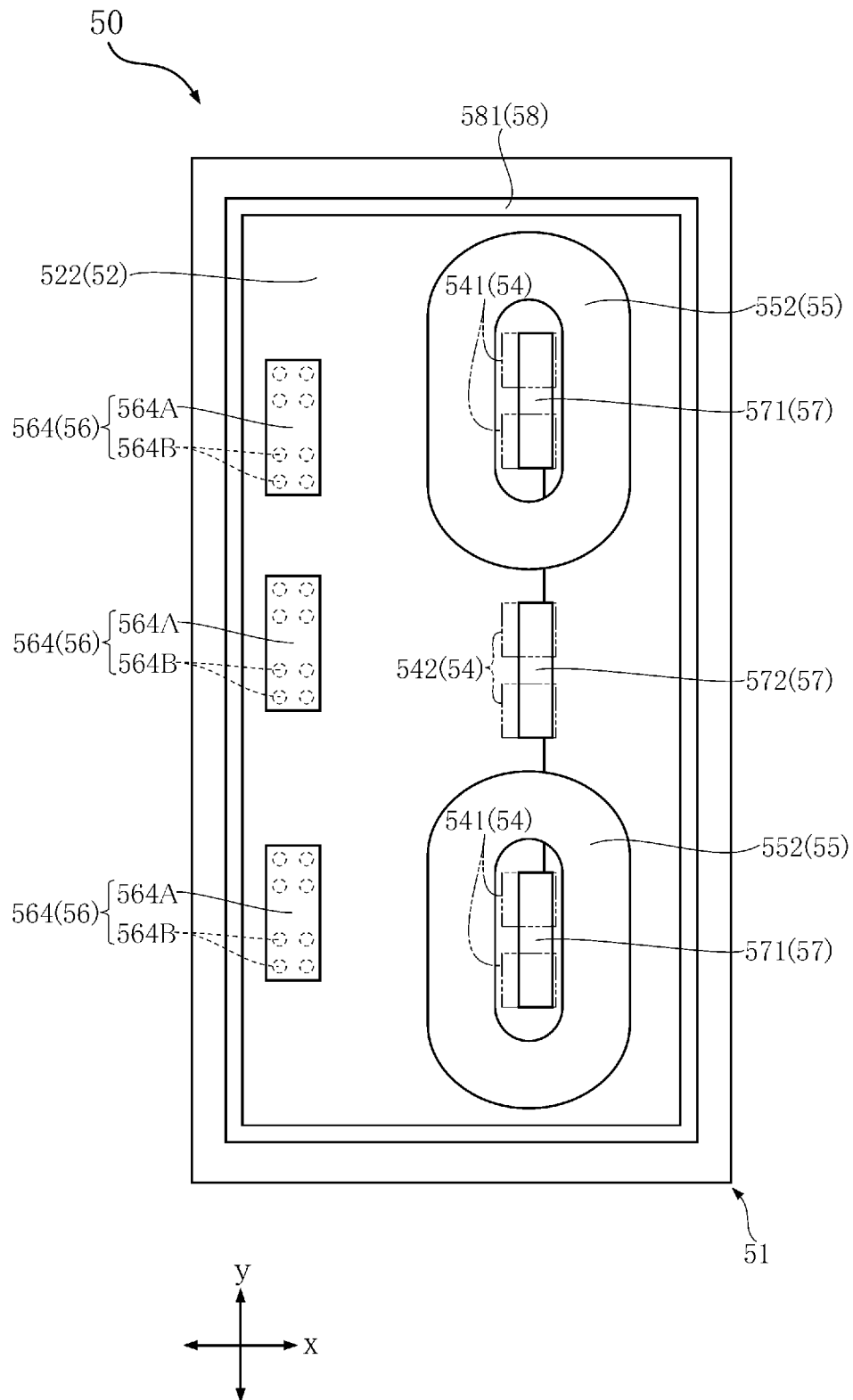
[図14]
FIG.14



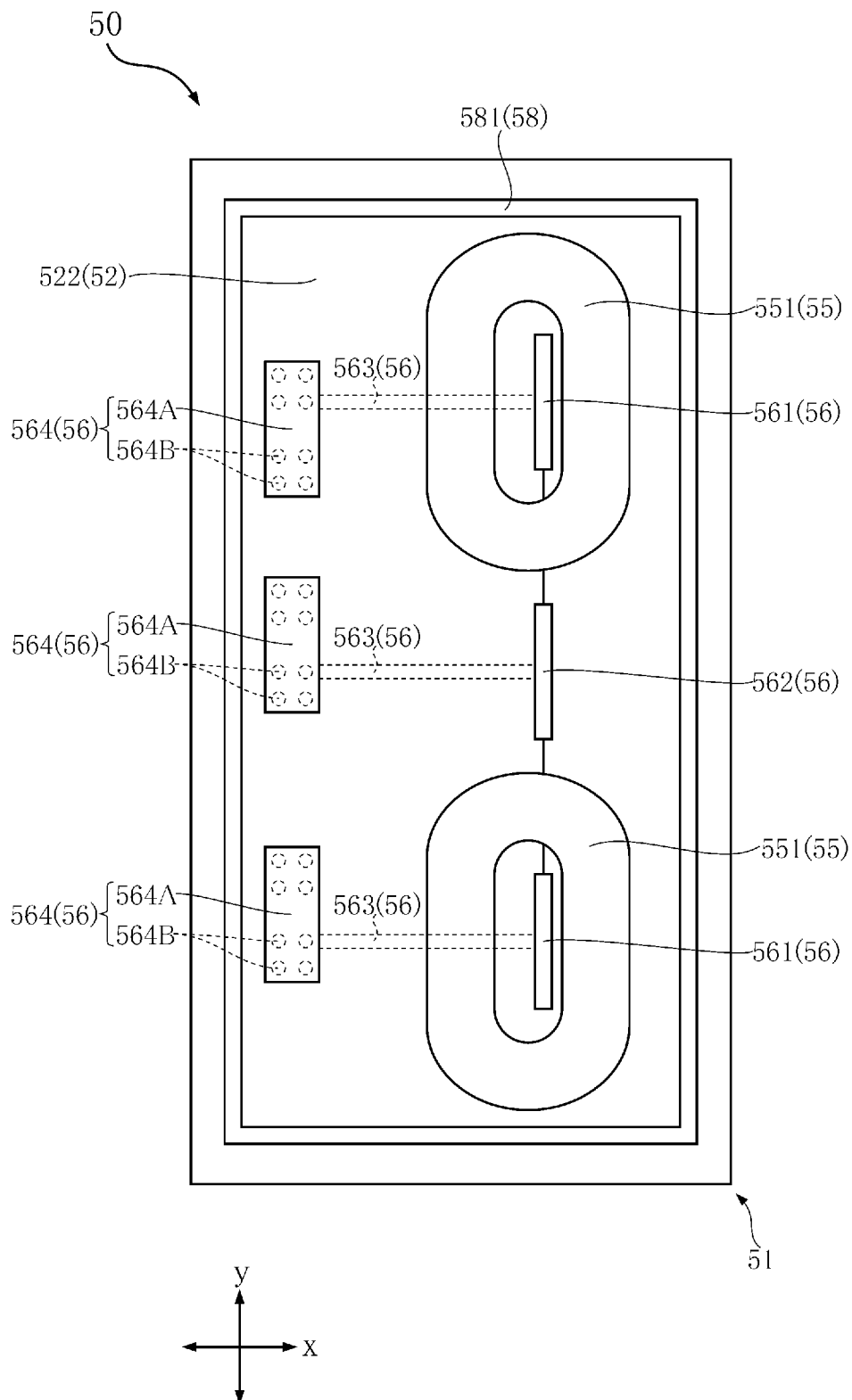
[図15]
FIG.15



[図16]
FIG.16

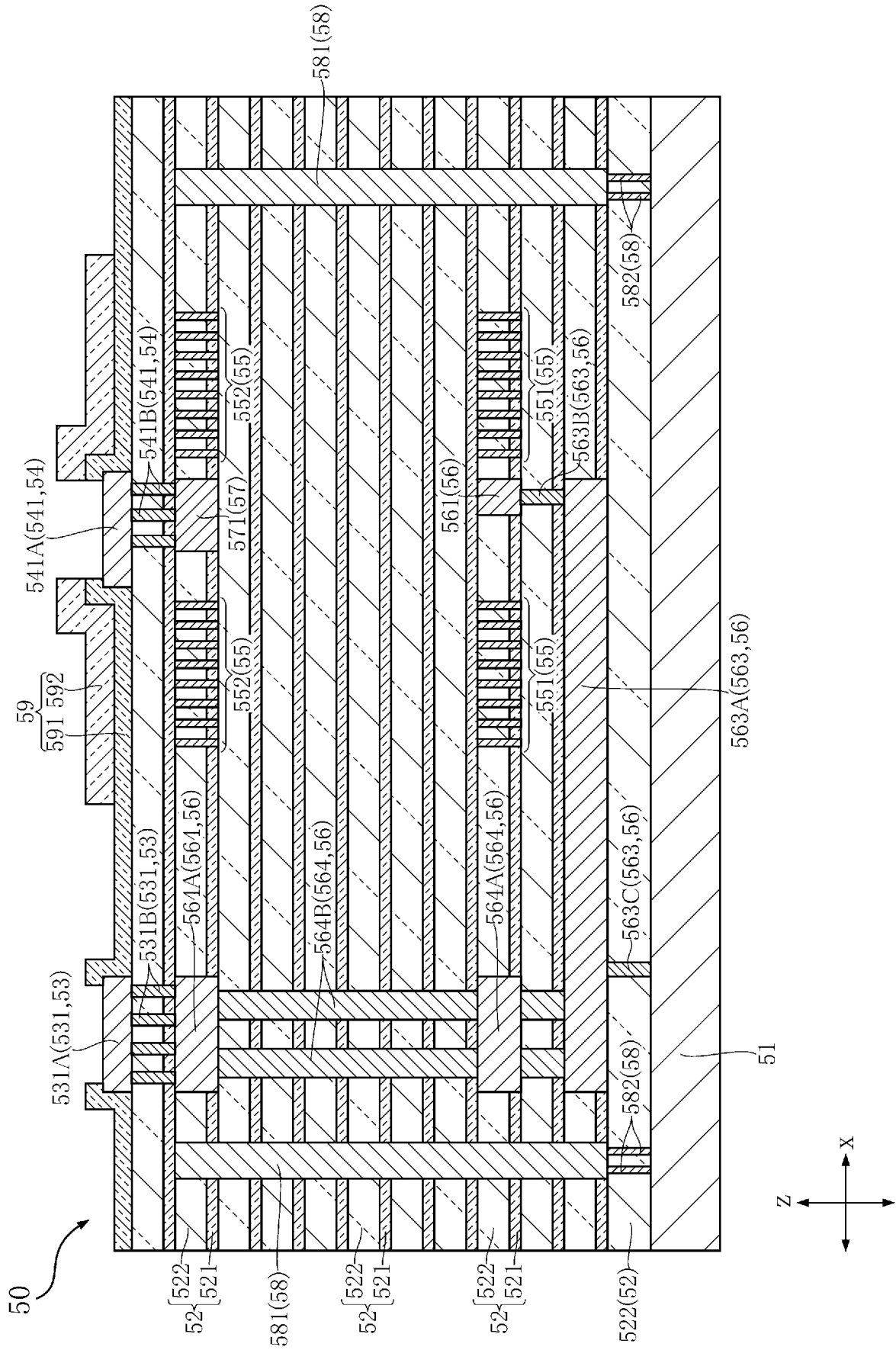
[図17]
FIG.17

[図18]
FIG.18



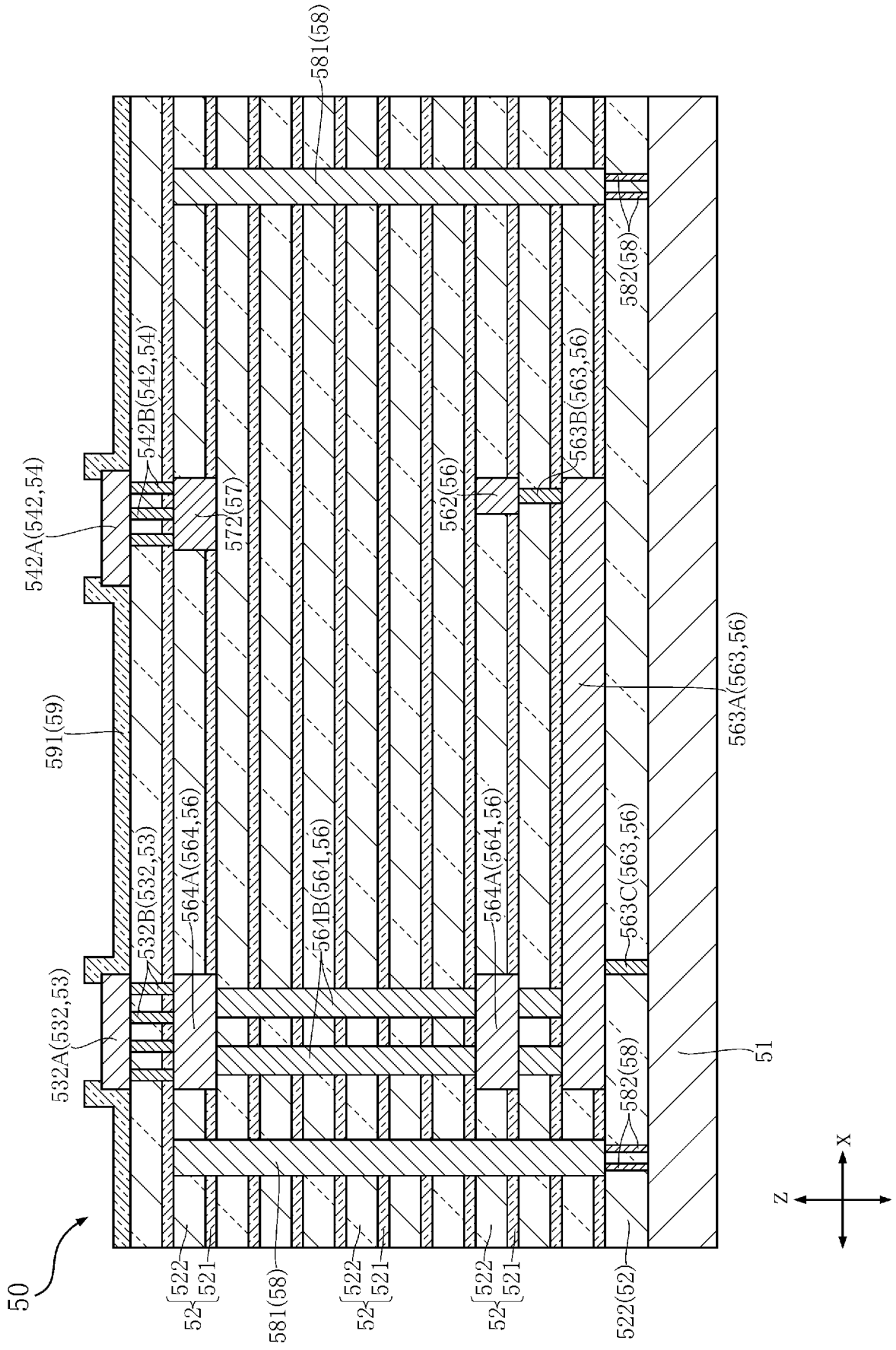
[図19]

FIG.19

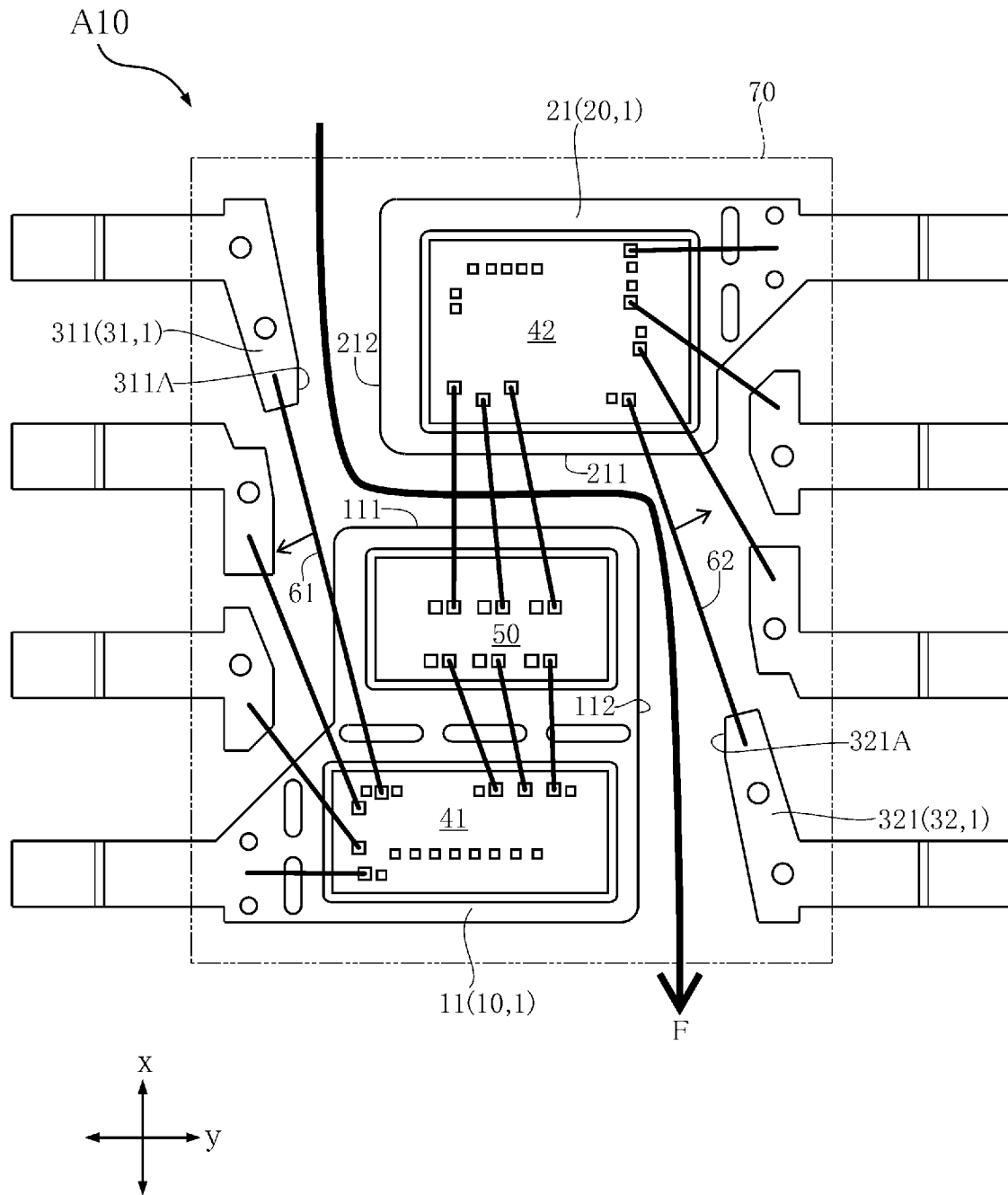


[図20]

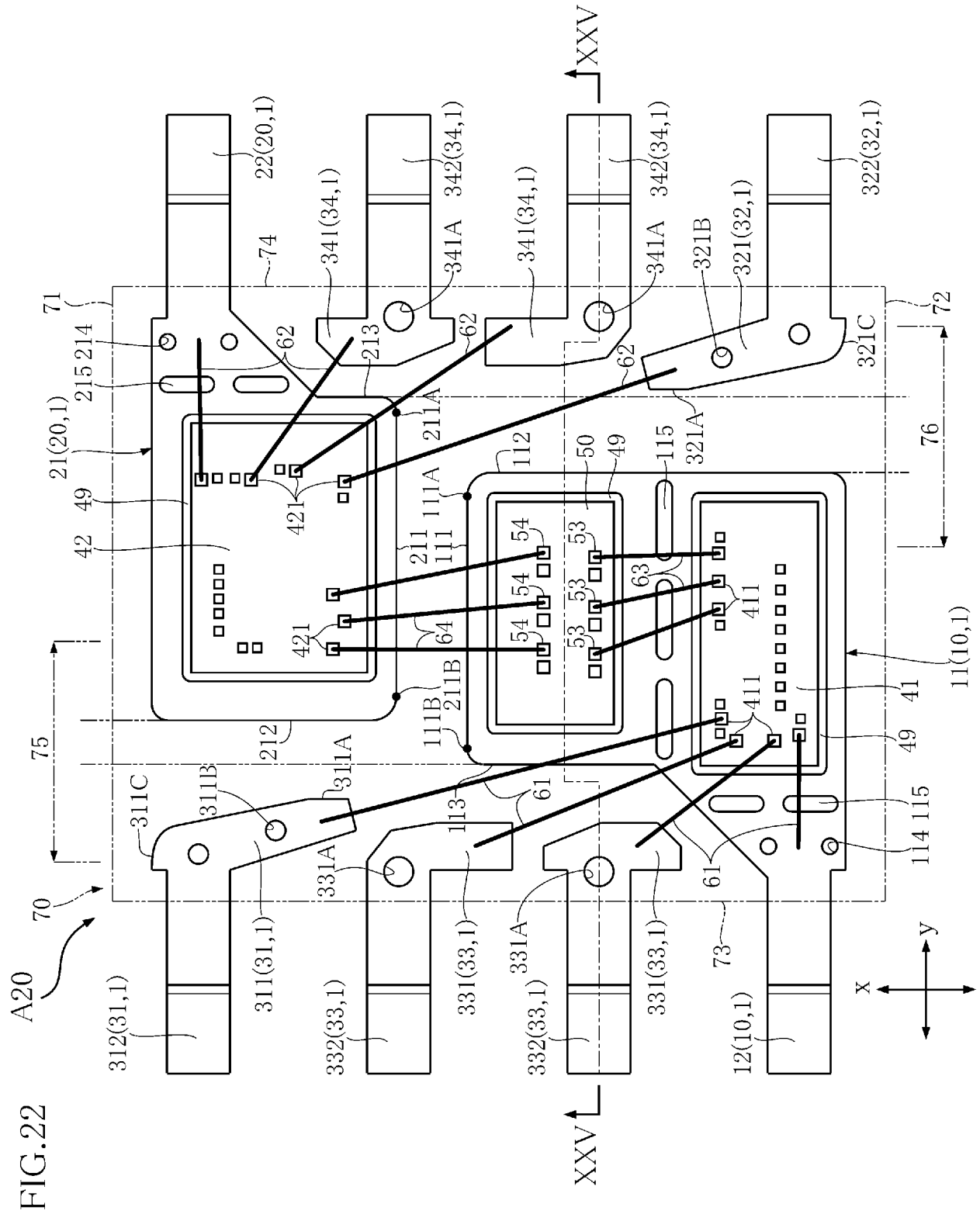
FIG.20



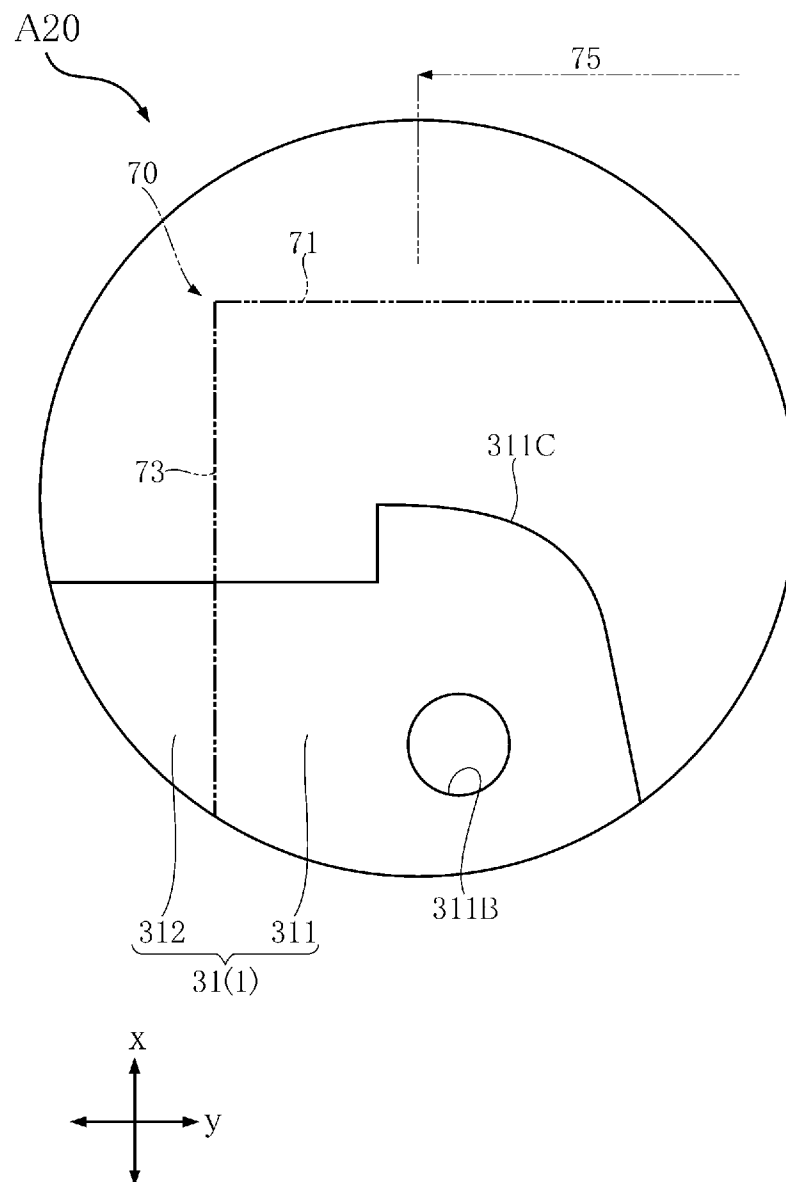
[図21]
FIG.21



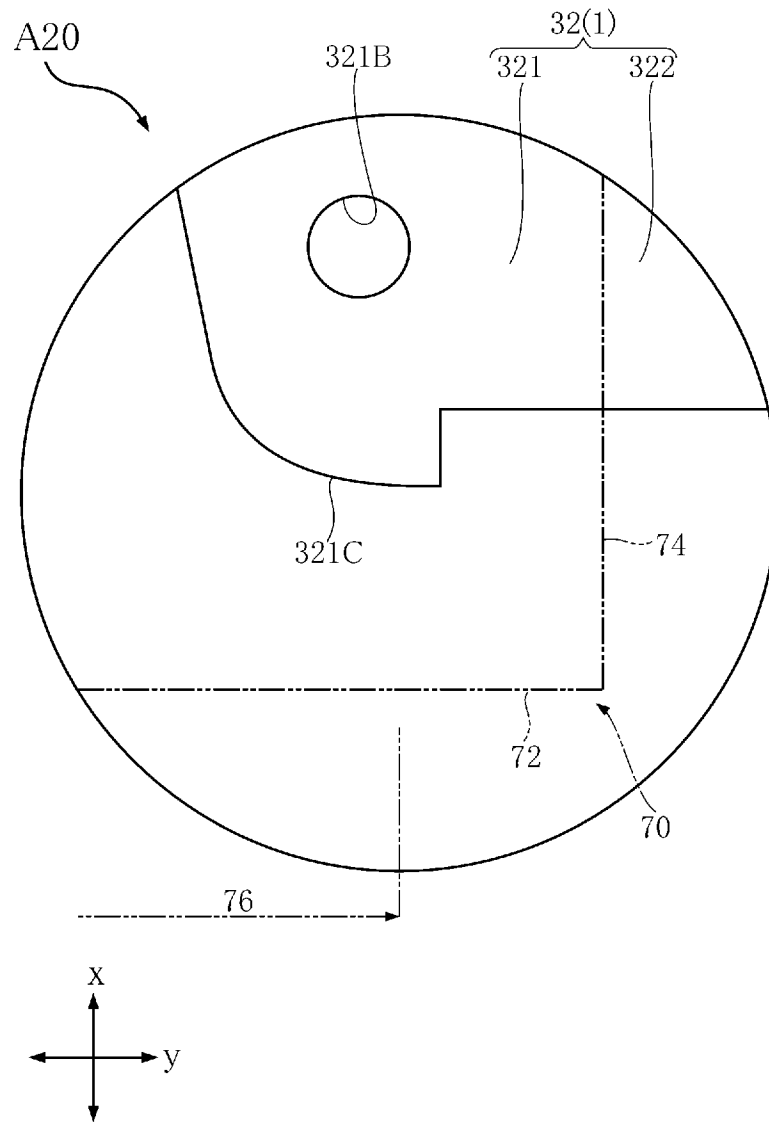
[図22]



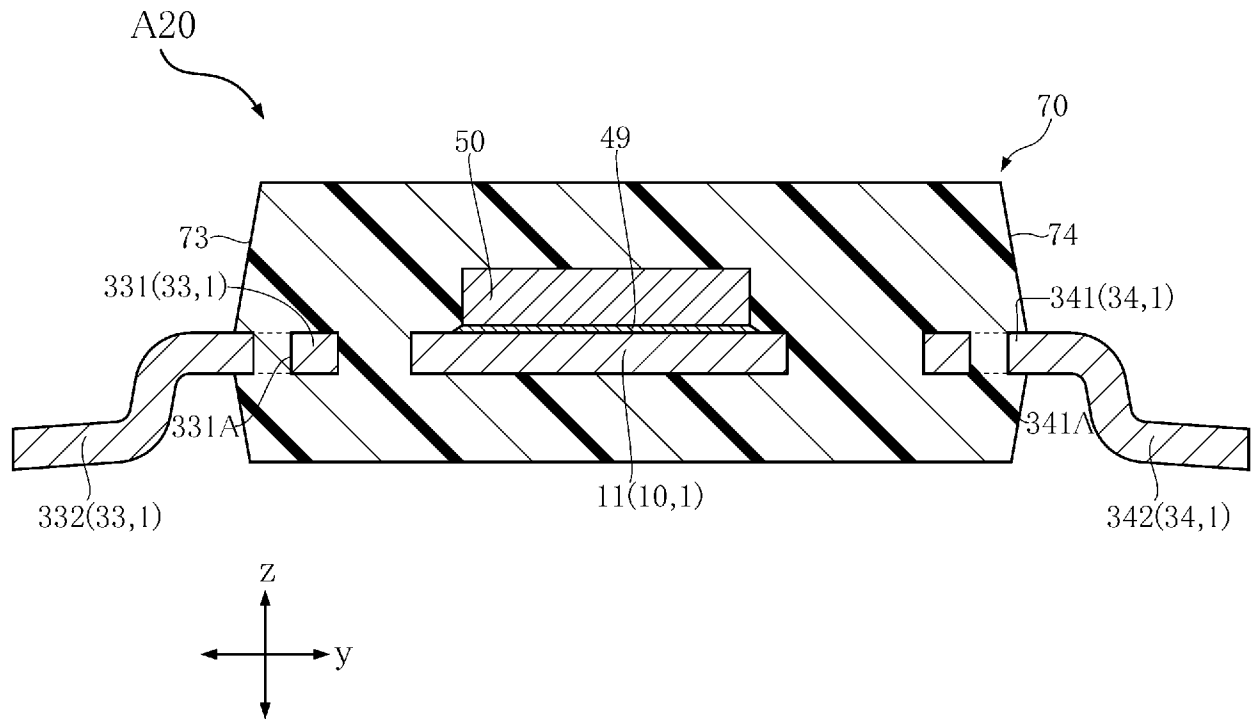
[図23]
FIG.23



[図24]
FIG.24



[図25]
FIG.25



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/025313

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L23/50 (2006.01) i, H01L23/28 (2006.01) i, H01L25/07 (2006.01) i,
H01L25/18 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L23/50, H01L23/28, H01L25/07, H01L25/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2016-207714 A (ROHM CO., LTD.) 08 December 2016, paragraphs [0042]-[0053], fig. 2, 7 & US 2016/0307854 A1, paragraphs [0031]-[0042], fig. 2, 7	1-15
A	WO 2016/072012 A1 (MITSUBISHI ELECTRIC CORP.) 12 May 2016, paragraphs [0011]-[0042], fig. 1-8 & US 2017/0294369 A1, paragraphs [0020]-[0053], fig. 1-8 & KR 10-2017-0063926 A & CN 107078127 A	1-15

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
29 August 2019 (29.08.2019)

Date of mailing of the international search report
10 September 2019 (10.09.2019)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L23/50(2006.01)i, H01L23/28(2006.01)i, H01L25/07(2006.01)i, H01L25/18(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L23/50, H01L23/28, H01L25/07, H01L25/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2016-207714 A（ローム株式会社）2016.12.08, 段落[0042]-[0053]、図2,7 & US 2016/0307854 A1、段落[0031]-[0042]、図2,7	1-15
A	WO 2016/072012 A1（三菱電機株式会社）2016.05.12, 段落[0011]-[0042]、図1-8 & US 2017/0294369 A1、段落[0020]-[0053]、図1-8 & KR 10-2017-0063926 A & CN 107078127 A	1-15

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

29.08.2019

国際調査報告の発送日

10.09.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

豊島 洋介

5 F

9850

電話番号 03-3581-1101 内線 3516