(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[6]
H03M 7/00

(11) 공개번호 특1996-0027369
(43) 공개일자 1996년07월22일

(21) 출원번호 특1995-0072169
(22) 출원일자 1995년12월28일
(30) 우선권주장 366,195 1994년12월29일 미국(US)
(71) 출원인 에이 티 앤드 티 코포레이션 데이빗 엘. 스미스
미합중국, 뉴욕 10013-2412, 뉴욕, 애비뉴 오브 디 아메리카즈 32
(72) 발명자 데이빗 엘. 스미스
미합중국, 펜실베니아 17036, 다우핀 카운티, 후멜스톤, 우드해번 드라이브 1625
(74) 대리인 이병호, 최달용

심사청구 : 없음

(54) 정위치 현재 상태/다음 상태 레지스터

요약

본 명세서는 통신 시스템 및 비터비 디코더에서 다음 상태의 누산 비용을 결정함에 있어서 메모리를 효과적으로 사용하는 기술을 개시하고 있다. 본 시스템은 레지스터 배열을 갖는 메모리를 포함한다. 제1현재 상태 누산 비용은 상기 배열의 제1저장 레지스터로부터 검색된다. 제2현재 상태 누산 비용은 상기 배열의 제2저장 레지스터로부터 검색된다. 제1다음 상태 누산 비용은 상기 제1현재 상태 누산 비용에 기초하여 계산된다. 제1다음 상태 누산 비용은 상기 배열의 제1저장 레지스터에 저장된다. 본 발명의 장점은 누산 비용을 계산 및 저장함에 있어서 메모리를 적게 요구한다는 점이다. 각 개별 상태에 대하여 하나의 메모리 위치가 요구되며, 이는 종래에 요구되었던 메모리 위치에 비하여 대략 절반에 해당한다.

대표도

도1

명세서

[발명의 명칭]

정위치 현재 상태/다음 상태 레지스터

[도면의 간단한 설명]

제1도는 보조처리기(coprocessor)를 구비한 디지탈 신호 처리기에서의 본 발명의 실시예를 나타내는 개략도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

레지스터 배열을 갖는 통신 시스템에서, 보유할 다음 상태 누산 비용(next state accumulated cost)을 결정함에 메모리를 효율적으로 사용하는 바엔에 있어서, 상기 배열(100)의 제1저장 레지스터로부터 제1현재 상태 누산 비용(prsent state accumulated cost)을 검색하는(retrieving) 단계; 상기 배열(100)의 제2저장 레지스터로부터 제2현재 상태 누산 비용을 검색하는 단계; 및 상기 제1현재 상태 누산 비용에 기초하여 제1다음 상태 누산 비용을 계산하는 단계를 포함하고, 상기 제1다음 상태 누산 비용을 상기 배열(100)의 상기 제1저장 레지스터에 저장하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 2

제1항에 있어서, 상기 제1현재 상태 누산 비용을 제1임의 레지스터(142 또는 144)에 저장하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 3

제1항에 있어서, 상기 제2현재 상태 누산 비용을 제2임시 레지스터(144 또는 142)에 저장하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 4

제1항에 있어서, 상기 제2현재 상태 누산 비용에 기초하여 제2다음 상태 누산 비용을 계산하는 단계; 및 상기 제2다음 상태 누산 비용을 상기 배열(100)의 상기 제2저장 레지스터에 저장하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 5

제1항에 있어서, 상기배열(100)의 제3저장 레지스터로부터 제3현재 상태 누산 비용을 검색하는 단계; 상기배열(100)의 제4저장 레지스터로부터 제4현재 상태 누산 비용을 검색하는 단계; 상기 제3현재 상태 누산 비용에 기초하여 제3다음 상태 누산 비용을 계산하는 단계; 및 상기 제3다음 상태 누산 비용을 상기 배열(100)의 상기 제3저장 레지스터에 저장하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 6

신호 처리를 위한 집적 회로에 있어서, 레지스터 배열(100); 상기 배열(100)의 제1레지스터로부터 제1현재 상태 누산 비용을 검색하기 위한 수단; 상기 배열(100)의 제2레지스터로부터 제2현재 상태 누산 비용을 검색하기 위한 수단; 및 상기 제1 또는 제2현재 상태 누산 비용의 어느 하나에 기초하여 제1다음 상태 누산 비용을 계산하기 위한 수단을 포함하고, 상기 제1다음 상태 누산 비용을 상기 배열(100)의 상기 제1레지스터에 저장하기 위한 수단을 포함하는 것을 특징으로 하는 방법.

청구항 7

제6항에 있어서, 상기 저장 수단은 랜덤 액세스 메모리(110)을 포함하는 것을 특징으로 하는 집적 회로.

청구항 8

제6항에 있어서, 상기 계산 수단은 가산기(150)을 포함하는 것을 특징으로 하는 집적 회로.

청구항 9

제6항에 있어서, 상기 계산 수단은 비교기(180, 184)를 포함하는 것을 특징으로 하는 집적 회로.

청구항 10

일련의 순시 기호(symbol instants)에서 각 가능한 상태 천이(transition)에 대한 극치(extremum) 다음 상태 누산 비용을 결정하기 위한, 저장 레지스터를 갖는 메모리를 포함하는 비터비 디코더(Viterbi decoder)에서, 보유할 다음 상태 비용을 결정하기 위한 방법에 있어서, 제1저장 레지스터로부터 제1현재 상태에 관련된 제1누산 비용을 검색하는 단계; 상기 제1현재 상태에 관련된 상기 제1누산 비용을 제1가지 메트릭(branch metric)에 가산하여 제1잠정적 누산 비용(potential accumulated cost)을 얻는 단계; 제2저장 레지스터로부터 제2현재 상태에 관련된 제2누산 비용을 검색하는 단계; 상기 제2현재 상태에 관련된 상기 제2누산 비용을 제2가지 메트릭에 가산하여 제2잠정적 누산 비용을 얻는 단계; 및 다음 상태 누산 비용으로서 상기 제1 및 제2잠정적 누산 비용 중에서 극치값을 선택하는 단계를 포함하고, 상기 다음 상태 누산 비용을 상기 제1저장 레지스터에 저정하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 11

제10항에 있어서, 다음 상태 누산 비용으로서 상기 제1 및 제2잠정적 누산 비용 중에서 비교 열위값(the smaller)을 선택하는 단계가 상기 제1 및 제2잠정적 누산 비용 중에서 어느 한 비용을 나머지 비용으로부터 감산하여 차이를 얻는 단계; 상기 차이의 이진 표현에서 최상위 비트를 식별하는 단계; 및 상기 차이의 이진 표현의 최상위 비트에 의하여 상기 제1 및 제2잠정적 누산 비용 중에서 비교 열위값을 다음 상태 누산 비용으로 결정하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 12

제10항에 있어서, 상기 현재 상태에서부터 다음 상태로의 상태 천이에 대응하는 가지 메트릭을 계산하는 단계를 포함하는 것을 특징으로 하는 방법.

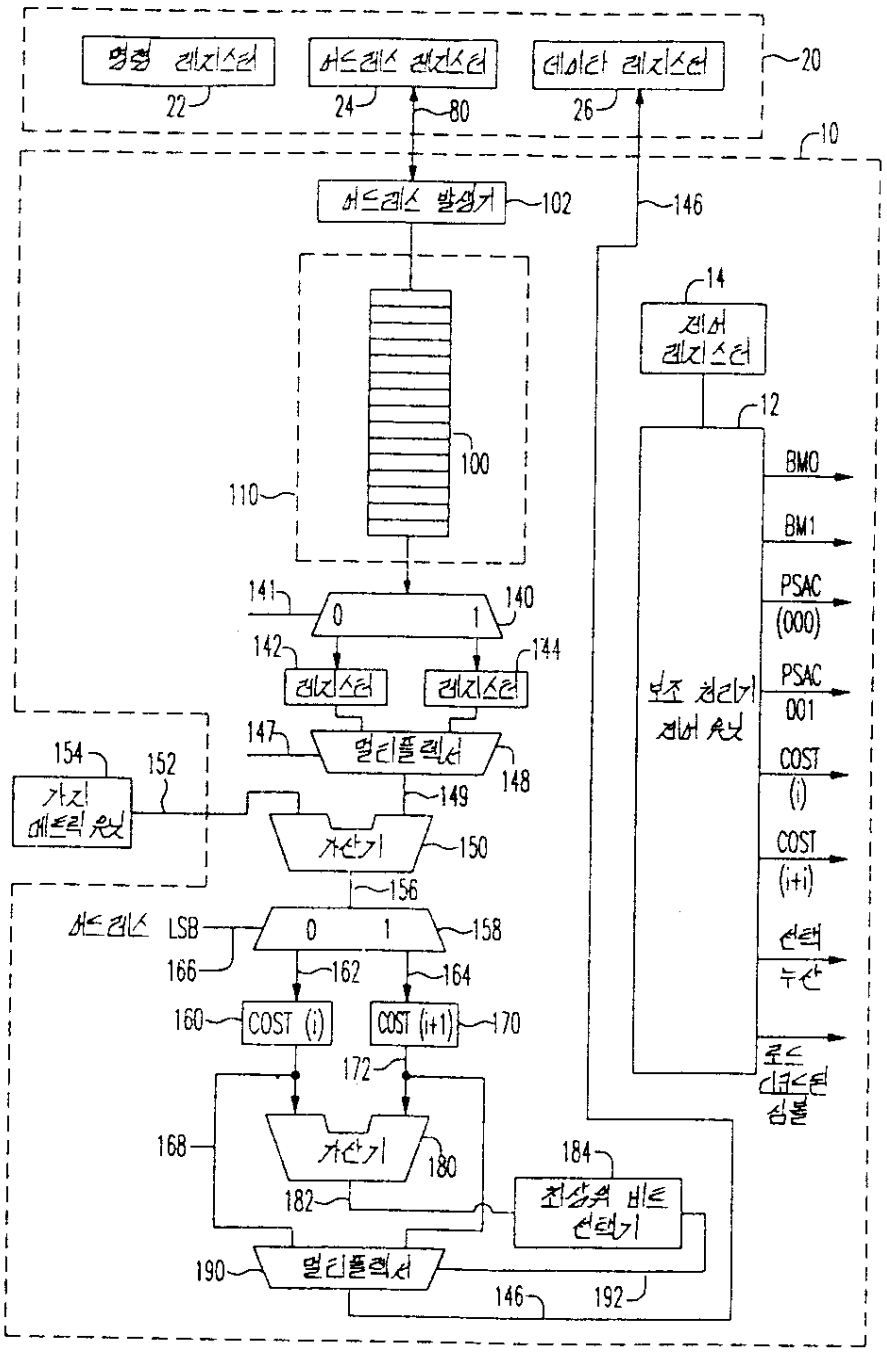
청구항 13

제10항에 있어서, 상기 극치값은 상기 제1 및 제2잠정적 누산 비용의 비교 열위값인 것을 특징으로 하는 방법.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1


명령 레지스터
22
어드레스 레지스터
24
80
데이터 레지스터
26
20
10
어드레스 발생기
102
146
14
제어 레지스터
12
100
110
BM0
BM1
PSAC (000)
PSAC 001
COST (i)
COST (i+i)
선택 누산
로드 디코드된 심볼
보조 처리기 제어 유닛
141
140
0
1
142
144
레지스터
레지스터
147
멀티플렉서
148
149
154
152
가지 예측 유닛
가산기
150
156
어드레스 LSB
158
166
162
164
160
COST (i)
COST (i+1)
170
172
168
가산기
180
184
182
최상위 비트 선택기
190
멀티플렉서
146
192