

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成20年1月24日(2008.1.24)

【公開番号】特開2002-176139(P2002-176139A)

【公開日】平成14年6月21日(2002.6.21)

【出願番号】特願2000-370873(P2000-370873)

【国際特許分類】

H 01 L 21/822 (2006.01)

H 01 L 27/04 (2006.01)

G 02 F 1/1368 (2006.01)

H 01 L 29/786 (2006.01)

【F I】

H 01 L 27/04 H

G 02 F 1/1368

H 01 L 29/78 6 2 3 A

【手続補正書】

【提出日】平成19年11月28日(2007.11.28)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

絶縁表面上に形成された結晶質半導体膜と、

前記結晶質半導体膜上に形成された絶縁膜と、

前記絶縁膜を間に挟んで前記結晶質半導体膜と一部重なり、互いに間隔をあけて配置された第1の信号線及び第2の信号線とを有し、

前記第1の信号線と前記第2の信号線は互いに金属配線で電気的に接続されていることを特徴とする半導体装置。

【請求項2】

請求項1において、

前記第1の信号線及び前記第2の信号線はゲート信号線であることを特徴とする半導体装置。

【請求項3】

請求項1または2において、

前記第1の信号線は、駆動回路の薄膜トランジスタのゲート電極と電気的に接続しており、

前記第2の信号線は、画素の薄膜トランジスタのゲート電極と電気的に接続していることを特徴とする半導体装置。

【請求項4】

請求項1乃至3のいずれか一において、

前記結晶質半導体膜と、前記絶縁膜と、前記第1の信号線と、前記第2の信号線とを有する保護回路を具備し、

前記保護回路は、駆動回路と画素との間に設けられ、駆動回路の薄膜トランジスタのゲート電極と電気的に接続しており、

前記保護回路は、前記画素のコンタクトホール形成で発生した静電気から前記画素と前記駆動回路とを保護することを特徴とする半導体装置。

【請求項 5】

請求項 1 乃至 3 のいずれか一において、

前記結晶質半導体膜と、前記絶縁膜と、前記第 1 の信号線と、前記第 2 の信号線とを有する第 1 の保護回路を具備し、

前記第 1 の保護回路は、第 2 の保護回路と画素との間に設けられ、前記画素の薄膜トランジスタのゲート電極と電気的に接続しており、

前記第 1 の保護回路は、前記画素のコンタクトホール形成で発生した静電気から前記画素と前記第 2 の保護回路とを保護することを特徴とする半導体装置。

【請求項 6】

請求項 1 乃至 5 のいずれか一において、

前記結晶質半導体膜は n 型または p 型を付与する不純物元素を含んでいることを特徴とする半導体装置。

【請求項 7】

絶縁表面上に結晶質半導体膜を形成し、

前記結晶質半導体膜上に絶縁膜を形成し、

前記絶縁膜上に導電膜を形成し、

前記導電膜をパターニングして第 1 及び第 2 の信号線を形成し、

前記第 1 及び第 2 の信号線を覆う層間絶縁膜を形成し、

前記層間絶縁膜にコンタクトホールを形成し、

前記第 1 の信号線と前記第 2 の信号線とを電気的に接続する金属配線を形成することを特徴とする半導体装置の作製方法。

【請求項 8】

請求項 7 において、

前記第 1 の信号線及び前記第 2 の信号線はゲート信号線であることを特徴とする半導体装置の作製方法。

【請求項 9】

請求項 7 または 8 において、

前記結晶質半導体膜は n 型または p 型を付与する不純物元素を含んでいることを特徴とする半導体装置の作製方法。

【請求項 10】

プリチャージ回路の第 1 の信号線をプリチャージ回路の第 2 の信号線と間隔をあけて配置し、第 1 の信号線端にコンタクト部を設けたプリチャージ回路を有することを特徴とする半導体装置。