

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 3 区分
 【発行日】平成27年6月25日(2015.6.25)

【公開番号】特開2015-1757(P2015-1757A)
 【公開日】平成27年1月5日(2015.1.5)
 【年通号数】公開・登録公報2015-001
 【出願番号】特願2013-124391(P2013-124391)
 【国際特許分類】

G 0 6 F 9/445 (2006.01)

【 F I 】

G 0 6 F 9/06 6 1 0 J

【手続補正書】

【提出日】平成27年5月7日(2015.5.7)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

複数のオペレーティングシステムが稼働する計算機を複数備える計算機システムであって、

前記複数の計算機の各々は、プロセッサ、前記プロセッサに接続される第 1 のメモリ、前記プロセッサに接続される第 2 のメモリ、前記プロセッサに接続される I / O デバイス、及び前記プロセッサに接続される記憶装置を有し、

前記複数のオペレーティングシステムは、第 1 のオペレーティングシステム及び第 2 のオペレーティングシステムを含み、

前記第 2 のメモリは、前記第 1 のオペレーティングシステムの起動時に、前記計算機が備えるハードウェアを制御し、前記第 1 のオペレーティングシステムの起動処理を実行する第 1 のハードウェア制御部を格納し、

前記記憶装置は、

前記第 1 のオペレーティングシステムの実行イメージである第 1 のオペレーティングシステムイメージと、

前記第 1 のオペレーティングシステムを起動する第 1 のオペレーティングシステムブートローダと、

前記第 2 のオペレーティングシステムの実行イメージである第 2 のオペレーティングシステムイメージと、

前記第 2 のオペレーティングシステムを起動する第 2 のオペレーティングシステムブートローダと、

前記第 2 のオペレーティングシステムの起動時に、前記計算機が備えるハードウェアを制御し、前記第 2 のオペレーティングシステムの起動処理を実行する第 2 のハードウェア制御部と、

前記第 2 のハードウェア制御部が参照する情報が格納される前記第 1 のメモリにおける記憶領域の絶対アドレスであるアドレスデータを書き換えるアドレス書換部と、を格納し、

前記第 2 のハードウェア制御部は、当該第 2 のハードウェア制御部を起動するための起動部を含み、

前記プロセッサは、電源が投入された場合、前記第 2 のメモリに格納される前記第 1 の

ハードウェア制御部を前記第 1 のメモリに書き込み、前記第 1 のハードウェア制御部を実行し、

前記第 1 のハードウェア制御部は、

前記記憶装置から前記第 2 のハードウェア制御部、及び前記アドレス書換部を読み出して、前記第 1 のメモリの所定の記憶領域に書き込み、

前記第 2 のハードウェア制御部に含まれる前記起動部が格納される記憶領域の先頭アドレスを取得して、ベースアドレスデータとして前記第 1 のメモリに書き込み、

前記記憶装置から前記第 1 のオペレーティングシステムブートローダを読み出して、前記第 1 のメモリに書き込み、

前記第 1 のメモリに書き込まれた第 1 のオペレーティングシステムブートローダを起動し、

前記第 1 のオペレーティングシステムブートローダは、

前記記憶装置から前記第 1 のオペレーティングシステムイメージを読み出して、前記第 1 のメモリに書き込み、

前記第 1 のメモリに書き込まれた第 1 のオペレーティングシステムイメージを実行することによって前記第 1 のオペレーティングシステムを起動し、

前記第 1 のオペレーティングシステムは、前記アドレス書換部を起動し、

前記アドレス書換部は、

前記第 1 のメモリに書き込まれたベースアドレスデータを取得し、

書換対象のアドレスデータが格納される記憶領域のアドレスである対象アドレスを取得し、

前記取得されたベースアドレスデータに基づいて、前記取得された対象アドレスに対応する記憶領域に格納される前記アドレスデータを書き換え、

前記起動部を起動し、

前記起動部は、前記書き換えられたアドレスデータを用いて、前記第 2 のハードウェア制御部を起動し、

前記第 2 のハードウェア制御部は、

前記記憶装置から前記第 2 のオペレーティングシステムブートローダを読み出して、前記第 1 のメモリに書き込み、

前記第 1 のメモリに書き込まれた第 2 のオペレーティングシステムブートローダを起動し、

前記第 2 のオペレーティングシステムブートローダは、

前記記憶装置から前記第 2 のオペレーティングシステムイメージを読み出して、前記第 1 のメモリに書き込み、

前記第 1 のメモリに書き込まれた第 2 のオペレーティングシステムイメージを実行することによって前記第 2 のオペレーティングシステムを起動することを特徴する計算機システム。

【請求項 2】

請求項 1 に記載の計算機システムであって、

前記アドレス書換部は、

前記第 2 のハードウェア制御部から前記対象アドレスに関する情報を取得し、

前記取得された対象アドレスに対応する記憶領域に格納されるアドレスデータに前記ベースアドレスデータを加算することによって、当該アドレスデータを書き換えることを特徴とする計算機システム。

【請求項 3】

請求項 2 に記載の計算機システムであって、

前記アドレス書換部は、

前記第 2 のハードウェア制御部の実行形式のファイルを参照することによって前記対象アドレスに関する情報を取得することを特徴とする計算機システム。

【請求項 4】

請求項 3 に記載の計算機システムであって、

前記記憶装置は、第 1 の記憶装置及び第 2 の記憶装置を含み、

前記第 1 の記憶装置は、前記第 1 のオペレーティングシステムイメージ、前記第 1 のオペレーティングシステムブートローダ、前記第 2 のハードウェア制御部、及び前記アドレス書換部を格納し、

前記第 2 の記憶装置は、前記第 2 のオペレーティングシステムイメージ、及び前記第 2 のオペレーティングシステムブートローダを格納することを特徴とする計算機システム。

【請求項 5】

複数のオペレーティングシステムが稼働する計算機における起動方法であって、

前記計算機は、プロセッサ、前記プロセッサに接続される第 1 のメモリ、前記プロセッサに接続される第 2 のメモリ、前記プロセッサに接続される I / O デバイス、及び前記プロセッサに接続される記憶装置を備え、

前記複数のオペレーティングシステムは、第 1 のオペレーティングシステム及び第 2 のオペレーティングシステムを含み、

前記第 2 のメモリは、前記第 1 のオペレーティングシステムの起動時に、前記計算機が備えるハードウェアを制御し、前記第 1 のオペレーティングシステムの起動処理を実行する第 1 のハードウェア制御部を格納し、

前記記憶装置は、

前記第 1 のオペレーティングシステムの実行イメージである第 1 のオペレーティングシステムイメージと、

前記第 1 のオペレーティングシステムを起動する第 1 のオペレーティングシステムブートローダと、

前記第 2 のオペレーティングシステムの実行イメージである第 2 のオペレーティングシステムイメージと、

前記第 2 のオペレーティングシステムを起動する第 2 のオペレーティングシステムブートローダと、

前記第 2 のオペレーティングシステムの起動時に、前記計算機が備えるハードウェアを制御し、前記第 2 のオペレーティングシステムの起動処理を実行する第 2 のハードウェア制御部と、

前記第 2 のハードウェア制御部が参照する情報が格納される前記第 1 のメモリにおける記憶領域の絶対アドレスであるアドレスデータを書き換えるアドレス書換部と、を格納し、

前記第 2 のハードウェア制御部は、当該第 2 のハードウェア制御部を起動するための起動部を含み、

前記方法は、

前記プロセッサが、電源が投入された場合、前記第 2 のメモリに格納される前記第 1 のハードウェア制御部を前記第 1 のメモリに書き込み、前記第 1 のハードウェア制御部を実行する第 1 のステップと、

前記プロセッサによって実行される前記第 1 のハードウェア制御部が、前記記憶装置から前記第 2 のハードウェア制御部、及び前記アドレス書換部を読み出して、前記第 1 のメモリの所定の記憶領域に書き込む第 2 のステップと、

前記プロセッサによって実行される第 1 のハードウェア制御部が、前記第 2 のハードウェア制御部に含まれる前記起動部が格納される記憶領域の先頭アドレスを取得して、ベースアドレスデータとして前記第 1 のメモリに書き込む第 3 のステップと、

前記プロセッサによって実行される前記第 1 のハードウェア制御部が、前記記憶装置から前記第 1 のオペレーティングシステムブートローダを読み出して、前記第 1 のメモリに書き込む第 4 のステップと、

前記プロセッサによって実行される前記第 1 のハードウェア制御部が、前記第 1 のメモリに書き込まれた第 1 のオペレーティングシステムブートローダを起動する第 5 のステップと、

前記プロセッサによって実行される前記第 1 のオペレーティングシステムブートローダが、前記記憶装置から前記第 1 のオペレーティングシステムイメージを読み出して、前記第 1 のメモリに書き込む第 6 のステップと、

前記プロセッサによって実行される前記第 1 のオペレーティングシステムブートローダが、前記第 1 のメモリに書き込まれた第 1 のオペレーティングシステムイメージを実行することによって前記第 1 のオペレーティングシステムを起動する第 7 のステップと、

前記プロセッサによって実行される前記第 1 のオペレーティングシステムが、前記アドレス書換部を起動する第 8 のステップと、

前記プロセッサによって実行される前記アドレス書換部が、前記第 1 のメモリに書き込まれたベースアドレスデータを取得する第 9 のステップと、

前記プロセッサによって実行されるアドレス書換部が、書換対象のアドレスデータが格納される記憶領域のアドレスである対象アドレスを取得する第 10 のステップと、

前記プロセッサによって実行されるアドレス書換部が、前記取得されたベースアドレスデータに基づいて、前記取得された対象アドレスに対応する記憶領域に格納される前記アドレスデータを書き換える第 11 のステップと、

前記プロセッサによって実行されるアドレス書換部が、前記起動部を起動する第 12 のステップと、

前記プロセッサによって実行される前記起動部は、前記書き換えられたアドレスデータを用いて、前記第 2 のハードウェア制御部を起動する第 13 のステップと、

前記プロセッサによって実行される前記第 2 のハードウェア制御部が、前記記憶装置から前記第 2 のオペレーティングシステムブートローダを読み出して、前記第 1 のメモリに書き込む第 14 のステップと、

前記プロセッサによって実行される前記第 2 のハードウェア制御部が、前記第 1 のメモリに書き込まれた第 2 のオペレーティングシステムブートローダを起動する第 15 のステップと、

前記プロセッサによって実行される前記第 2 のオペレーティングシステムブートローダが、前記記憶装置から前記第 2 のオペレーティングシステムイメージを読み出して、前記第 1 のメモリに書き込む第 16 のステップと、

前記プロセッサによって実行される前記第 2 のオペレーティングシステムブートローダが、前記第 1 のメモリに書き込まれた第 2 のオペレーティングシステムイメージを実行することによって前記第 2 のオペレーティングシステムを起動する第 17 のステップと、を含むことを特徴する起動方法。

【請求項 6】

請求項 5 に記載の起動方法であって、

前記第 10 のステップでは、前記第 2 のハードウェア制御部から前記対象アドレスに関する情報を取得し、

前記第 11 のステップでは、前記取得された対象アドレスに対応する記憶領域に格納されるアドレスデータに前記ベースアドレスデータを加算することによって、当該アドレスデータを書き換えることを特徴とする起動方法。

【請求項 7】

請求項 6 に記載の起動方法であって、

前記第 10 のステップでは、前記第 2 のハードウェア制御部の実行形式のファイルを参照することによって前記対象アドレスに関する情報を取得することを特徴とする起動方法。

【請求項 8】

請求項 7 に記載の起動方法であって、

前記記憶装置は、第 1 の記憶装置及び第 2 の記憶装置を含み、

前記第 1 の記憶装置は、前記第 1 のオペレーティングシステムイメージ、前記第 1 のオペレーティングシステムブートローダ、前記第 2 のハードウェア制御部、及び前記アドレス書換部を格納し、

前記第 2 の記憶装置は、前記第 2 のオペレーティングシステムイメージ、及び前記第 2 のオペレーティングシステムブートローダを格納することを特徴とする起動方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

本願において開示される発明の代表的な一例を示せば以下の通りである。すなわち、複数のオペレーティングシステムが稼働する計算機を複数備える計算機システムであって、前記複数の計算機の各々は、プロセッサ、前記プロセッサに接続される第 1 のメモリ、前記プロセッサに接続される第 2 のメモリ、前記プロセッサに接続される I/O デバイス、及び前記プロセッサに接続される記憶装置を有し、前記複数のオペレーティングシステムは、第 1 のオペレーティングシステム及び第 2 のオペレーティングシステムを含み、前記第 2 のメモリは、前記第 1 のオペレーティングシステムの起動時に、前記計算機が備えるハードウェアを制御し、前記第 1 のオペレーティングシステムの起動処理を実行する第 1 のハードウェア制御部を格納し、前記記憶装置は、前記第 1 のオペレーティングシステムの実行イメージである第 1 のオペレーティングシステムイメージと、前記第 1 のオペレーティングシステムを起動する第 1 のオペレーティングシステムブートローダと、前記第 2 のオペレーティングシステムの実行イメージである第 2 のオペレーティングシステムイメージと、前記第 2 のオペレーティングシステムを起動する第 2 のオペレーティングシステムブートローダと、前記第 2 のオペレーティングシステムの起動時に、前記計算機が備えるハードウェアを制御し、前記第 2 のオペレーティングシステムの起動処理を実行する第 2 のハードウェア制御部と、前記第 2 のハードウェア制御部が参照する情報が格納される前記第 1 のメモリにおける記憶領域の絶対アドレスであるアドレスデータを書き換えるアドレス書換部と、を格納し、前記第 2 のハードウェア制御部は、当該第 2 のハードウェア制御部を起動するための起動部を含み、前記プロセッサは、電源が投入された場合、前記第 2 のメモリに格納される前記第 1 のハードウェア制御部を前記第 1 のメモリに書き込み、前記第 1 のハードウェア制御部を実行し、前記第 1 のハードウェア制御部は、前記記憶装置から前記第 2 のハードウェア制御部、及び前記アドレス書換部を読み出して、前記第 1 のメモリの所定の記憶領域に書き込み、前記第 2 のハードウェア制御部に含まれる前記起動部が格納される記憶領域の先頭アドレスを取得して、ベースアドレスデータとして前記第 1 のメモリに書き込み、前記記憶装置から前記第 1 のオペレーティングシステムブートローダを読み出して、前記第 1 のメモリに書き込み、前記第 1 のメモリに書き込まれた第 1 のオペレーティングシステムブートローダを起動し、前記第 1 のオペレーティングシステムブートローダは、前記記憶装置から前記第 1 のオペレーティングシステムイメージを読み出して、前記第 1 のメモリに書き込み、前記第 1 のメモリに書き込まれた第 1 のオペレーティングシステムイメージを実行することによって前記第 1 のオペレーティングシステムを起動し、前記第 1 のオペレーティングシステムは、前記アドレス書換部を起動し、前記アドレス書換部は、前記第 1 のメモリに書き込まれたベースアドレスデータを取得し、書換対象のアドレスデータが格納される記憶領域のアドレスである対象アドレスを取得し、前記取得されたベースアドレスデータに基づいて、前記取得された対象アドレスに対応する記憶領域に格納される前記アドレスデータを書き換え、前記起動部を起動し、前記起動部は、前記書き換えられたアドレスデータを用いて、前記第 2 のハードウェア制御部を起動し、前記第 2 のハードウェア制御部は、前記記憶装置から前記第 2 のオペレーティングシステムブートローダを読み出して、前記第 1 のメモリに書き込み、前記第 1 のメモリに書き込まれた第 2 のオペレーティングシステムブートローダを起動し、前記第 2 のオペレーティングシステムブートローダは、前記記憶装置から前記第 2 のオペレーティングシステムイメージを読み出して、前記第 1 のメモリに書き込み、前記第 1 のメモリに書き込まれた第 2 のオペレーティングシステムイメージを実行することによって前記第 2 の

オペレーティングシステムを起動することを特徴する。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0050

【補正方法】変更

【補正の内容】

【0050】

第2のOSセグメント用起動モジュール271は、第2のOS280を起動させるための命令を発効する。具体的には、第2のOSセグメント用起動モジュール271は、第2の分割プロセッサ104の起動を指示する。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0053

【補正方法】変更

【補正の内容】

【0053】

本実施例の第2のOS280は、ハイババイザに対応する。ハイババイザは、第2の分割ハードウェアリソース112を用いて複数のLPAR290を生成し、生成されたLPAR290上で複数のゲストOS295を稼働させる。本実施例のハイババイザは、リソース管理部281及びプロセススケジュール部282を有する。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0058

【補正方法】変更

【補正の内容】

【0058】

本実施例では、後述するアドレスデータ書換モジュール220によって、第2の制御部用ロード231が保持するアドレスデータに関する情報が変換される。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0096

【補正方法】変更

【補正の内容】

【0096】

図5に示す例では、物理アドレス1から物理アドレス2の範囲の記憶領域は、第1のOSセグメント301に割り当てられる第1の分割メモリ102として定義され、物理アドレス3から物理アドレス4の範囲の記憶領域は、第2のOSセグメント302に割り当てられる第2の分割メモリ105として定義される。また、物理アドレス2から物理アドレス3の範囲の記憶領域は、第1のOSセグメント301及び第2のOSセグメント302に割り当てられる分割共有メモリ107として定義される。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0099

【補正方法】変更

【補正の内容】

【0099】

また、OSセグメントが占有的に使用するI/Oデバイスの場合、属性2632にはOSセグメントを特定するための情報が格納される。例えば、第1のOSセグメント301に割り当てられるI/Oデバイスの場合、属性2632には「第1の分割I/Oデバイス」が格納される。これによって、各OSセグメントが占有的に使用するI/Oデバイスを

定義することができる。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0 1 3 6

【補正方法】変更

【補正の内容】

【0 1 3 6】

記憶領域 4 0 0 は、物理計算機 1 0 が備えるメモリによって提供されるメモリの記憶領域を示す。本実施例では、P __ A d 1 (物理アドレス 1) から P __ A d 2 (物理アドレス 2) までの記憶領域が第 1 の分割メモリ 1 0 2 に対応し、P __ A d 2 (物理アドレス 2) から P __ A d 3 (物理アドレス 3) までの記憶領域が分割共有メモリ 1 0 7 に対応し、P __ A d 3 (物理アドレス 3) から P __ A d 4 (物理アドレス 4) までの記憶領域が第 2 の分割メモリ 1 0 5 に対応する。