

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

90826

Patent dodatkowy
do patentu nr _____

Zgłoszono: 12.01.74 (P. 168069)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 01.08.75

Opis patentowy opublikowano: 15.08.1977

MKP

G05f 1/58

H02h 7/20

Int. Cl.²

G05F 1/58

H02H 7/20

Twórcy wynalazku: Andrzej Świątkiewicz, Michał Wiśniewski

Uprawniony z patentu: Instytut Techniki Ciepłej, Łódź (Polska)

Układ elektroniczny do stabilizacji napięcia z zabezpieczeniem prądowym

1

Przedmiotem wynalazku jest układ elektroniczny do stabilizacji napięcia z zabezpieczeniem prądowym, stosowany zwłaszcza w zasilaczach prądowych elektronicznych urządzeń automatyki i pomiarów.

W znanych z opisów patentowych polskich NrNr 60 621 i 71 612 stabilizatorach napięcia, tranzystor szeregowy sterowany jest prądem kolektora tranzystora sterującego, którego emiter połączony jest poprzez rezystor z masą układu. W układach tych, prąd bazy tranzystora sterującego, a w konsekwencji i napięcie wyjściowe stabilizatora jest proporcjonalne do sygnału błędu uzyskanego z dodatkowego obwodu zawierającego źródło napięcia odniesienia oraz tranzystor porównujący napięcie wyjściowe ze źródłem napięcia odniesienia.

Układ elektroniczny do stabilizacji napięcia z zabezpieczeniem prądowym według wynalazku umożliwia niezależną i prostą regulację prądu i napięcia wyjściowego w szerokich granicach dzięki zastosowaniu diody Zenera stanowiącej obwód napięcia odniesienia oraz element stabilizujący potencjał bazy tranzystora sterującego, którego emiter połączony jest w znany sposób z masą układu.

Układ elektroniczny według wynalazku składa się z tranzystora, którego baza połączona jest z rezystorem i diodą Zenera stanowiącą układ napięcia odniesienia oraz z układem dzielnika napięcia wyjściowego łączącego się poprzez tranzystor porównujący i tranzystor wzmacniacza sygnału z emitern tranzystora sterującego i rezystorem ograniczającym prąd wyjściowy.

Zabezpieczenie prądowe zasilacza zrealizowano przez ograniczenie prądu bazy tranzystora spełniającego rolę

2

impedancji szeregowej. Po przekroczeniu określonej wartości prądu czerpanego z zacisków wyjściowych stabilizatora, tranzystor sterujący prądem bazy tranzystora szeregowego zostaje spolaryzowany zaporowo, co powoduje szybki wzrost rezystancji emiter-kolektor tranzystora szeregowego i w konsekwencji szybkie zmniejszenie prądu czerpanego z zacisków wyjściowych stabilizatora.

Układ elektroniczny według wynalazku przedstawiony jest w przykładach wykonania na rysunku, na którym fig. 1 i fig. 2 przedstawiają schematy ideowe układu.

Niestabilizowane napięcie wejściowe podawane jest na zacisk 1 i masę układu 12. Stabilizowane napięcie wyjściowe odbierane jest z zacisku 2 i masy układu 12. Między zaciskiem wejściowym 1 a zaciskiem wyjściowym 2 włączona jest szeregowo impedancja sterowana w postaci tranzystora 3, którego baza połączona jest galwanicznie z kolektorem tranzystora 4 sterującego i którego emiter połączony jest poprzez rezystor 5 z masą układu 12. Potencjał bazy tranzystora 4 względem masy 12 stabilizowany jest diodą Zenera 6, która w połączeniu z rezystorem 7 polaryzującym wytwarza jednocześnie napięcie odniesienia dla układu porównującego na tranzystorze 8, którego baza połączona jest z dzielnikiem napięcia wyjściowego 10, 11, a kolektor połączony jest galwanicznie z bazą tranzystora 9 stanowiącego wzmacniacz sygnału błędu. Prąd płynący przez złącze emiter-kolektor tranzystora 9 proporcjonalny jest do różnicy potencjału bazy i emitery tranzystora 8. Potencjał emitery tranzystora 8 stabilizowany jest diodą Zenera 6. Wzrost napięcia wyjściowego powoduje wzrost potencjału bazy tranzystora 8 i prądu kolektora tranzysto-

ra 9, powodując na rezystorze 5 zmniejszenie różnicy potencjału baza-emiter tranzystora 4 co powoduje zmniejszenie prądu bazy tranzystora 3 i zwiększenie rezystancji złącza emiter-kolektor tranzystora 3, co w konsekwencji zmniejsza napięcie wyjściowe.

Zabezpieczenie prądowe działa następująco: przy wzroście pobieranego prądu z zacisków wyjściowych 2 i 12 maleje napięcie wyjściowe i tranzystory 8, 9 przestają przewodzić. Tranzystory 4 i 3 polaryzowane są w kierunku wzrostu przewodzenia i napięcie wyjściowe wraca do poziomu stabilizowanego. W zakresie prądów wyjściowych mniejszych od granicznej wartości maksymalnej napięcie na rezystorze 5 jest wytworzone przez prądy emiter-kolektor tranzystorów 4 i 9. Dla przypadku granicznego prądu wyjściowego tranzystor 9 nie przewodzi. Wtedy prąd emiter-kolektor tranzystora 4 i napięcie na rezystorze 5 maleje ze względu na stabilizację potencjału bazy tranzystora 4, napięcie baza-emiter tranzystora 4 powoduje wprowadzenie tranzystorów 4 i 3 w stan zaporowy. Gdy dostatecznie wzrośnie rezystancja obciążenia zacisków wyjściowych 2, 12 układu, część prądu zerowego tranzystora 3 płynąc przez rezystor 7 i złącze baza-emiter tranzystora 4 spowoduje samoczynne odblokowanie układu i ponowną stabilizację napięcia na zaciskach wyjściowych. Zmieniając war-

tość rezystora 5 można zmieniać wartość maksymalną prądu wyjściowego. Włączenie w gałąź dzielnika napięcia wyjściowego 10, 11 potencjometru i połączenie jego ślizgacza z bazą tranzystora 8 umożliwia płynną regulację napięcia wyjściowego.

Regulacja maksymalnego prądu wyjściowego nie zależy od nastawionego poziomu napięcia wyjściowego, co pozwala na budowę dokładnych zasilaczy o szerokim zakresie regulacji napięć wyjściowych i prądów obciążenia przy zachowaniu wysokich parametrów technicznych i użytkowych.

Zastrzeżenie patentowe

Układ elektroniczny do stabilizacji napięcia z zabezpieczeniem prądowym, w którym emiter tranzystora sterującego bazą tranzystora szeregowego jest połączony poprzez rezystor z masą, **znamienny tym**, że baza tranzystora sterującego (4) połączona jest z układem napięcia odniesienia złożonym z rezystora (7) i diody Zenera (6), a jego emiter połączony jest w znany sposób z masą układu (12) poprzez nastawny rezystor (5) ograniczający prąd wyjściowy.

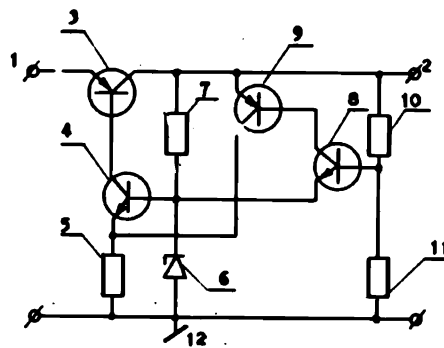


Fig. 1.

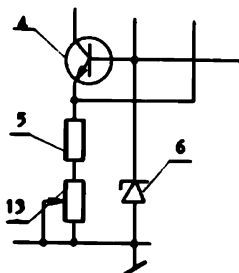


Fig. 2.