



(12) 发明专利申请

(10) 申请公布号 CN 104465558 A

(43) 申请公布日 2015. 03. 25

(21) 申请号 201410412630. X

(22) 申请日 2014. 08. 20

(30) 优先权数据

2013-190751 2013. 09. 13 JP

(71) 申请人 株式会社东芝

地址 日本东京

(72) 发明人 里见明洋

(74) 专利代理机构 北京鸿元知识产权代理有限公司

公司 11327

代理人 姜虎 陈英俊

(51) Int. Cl.

H01L 23/40(2006. 01)

H01L 23/13(2006. 01)

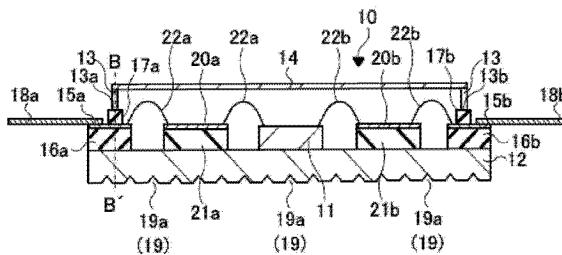
权利要求书2页 说明书8页 附图7页

(54) 发明名称

半导体封装件以及半导体装置

(57) 摘要

本发明涉及半导体封装件以及半导体装置。一实施例的半导体封装件具备基底金属部、框架体、多根配线以及盖体。所述基底金属部在背面具有多个沟槽,并在正面可搭载半导体芯片。所述框架体配置在所述基底金属部的正面上。所述多根配线设置成贯通所述框架体的侧面。所述盖体配置在所述框架体上。



1. 一种半导体封装件,其特征在于,具备:  
基底金属部,其在背面具有多个沟槽,在正面可搭载半导体芯片;  
框架体,配置在所述基底金属部的正面上;  
多根配线,设置成贯通所述框架体的侧面;以及  
盖体,配置在所述框架体上。
2. 根据权利要求1所述的半导体封装件,其特征在于,  
所述沟槽设置在所述基底金属部的整个背面。
3. 根据权利要求2所述的半导体封装件,其特征在于,  
所述沟槽为狭缝。
4. 根据权利要求3所述的半导体封装件,其特征在于,  
多个所述狭缝设置成网眼状。
5. 根据权利要求3所述的半导体封装件,其特征在于,  
多个所述狭缝设置成条纹状。
6. 根据权利要求1所述的半导体封装件,其特征在于,  
所述基底金属部具有背面的中心线平均粗糙度大于等于6.3a的多个凹部;  
所述沟槽为所述基底金属部所具有的凹部。
7. 根据权利要求1所述的半导体封装件,其特征在于,  
所述沟槽设置在所述基底金属部的背面的中央部。
8. 根据权利要求7所述的半导体封装件,其特征在于,  
所述沟槽为狭缝。
9. 根据权利要求8所述的半导体封装件,其特征在于,  
多个所述狭缝设置成网眼状。
10. 根据权利要求1所述的半导体封装件,其特征在于,  
借助焊锡安装在表面平坦的散热器上。
11. 一种半导体装置,其特征在于,具备:  
基底金属部,在背面具有多个沟槽;  
半导体芯片,搭载在所述基底金属部的正面上;  
框架体,在所述基底金属部的正面上以包围所述半导体芯片的方式配置;  
多根配线,设置成贯通所述框架体的侧面,一端电连接在所述半导体芯片;以及  
盖体,配置在所述框架体上。
12. 根据权利要求11所述的半导体装置,其特征在于,  
所述沟槽设置在所述基底金属部的整个背面。
13. 根据权利要求12所述的半导体装置,其特征在于,  
所述沟槽为狭缝。
14. 根据权利要求13所述的半导体装置,其特征在于,  
多个所述狭缝设置成网眼状。
15. 根据权利要求13所述的半导体装置,其特征在于,  
多个所述狭缝设置成条纹状。
16. 根据权利要求11所述的半导体装置,其特征在于,

所述基底金属部具有背面的中心线平均粗糙度大于等于 6.3a 的多个凹部；  
所述沟槽为所述基底金属部所具有的凹部。

17. 根据权利要求 11 所述的半导体装置,其特征在于,  
所述沟槽设置在所述基底金属部的背面的中央部。

18. 根据权利要求 17 所述的半导体装置,其特征在于,  
所述沟槽为狭缝。

19. 根据权利要求 18 所述的半导体装置,其特征在于,  
多个所述狭缝设置成网眼状。

20. 根据权利要求 11 所述的半导体装置,其特征在于,  
借助焊锡安装在表面平坦的散热器上。

## 半导体封装件以及半导体装置

[0001] 本申请以日本专利申请 2013-190751(申请日:2013年9月13日)为基础,并基于该申请享受优先权利益。本申请通过参照该申请而包含该申请的全部内容。

### 技术领域

[0002] 本发明的实施例涉及半导体封装件以及半导体装置。

### 背景技术

[0003] 以往的半导体装置具有搭载在半导体封装件内部的半导体芯片。在这种以往的半导体装置中,半导体封装件具有搭载了半导体芯片的基底金属部、以包围半导体芯片的方式设置在该基底金属部上的框状的陶瓷框架、以及安装在陶瓷框架上的盖体。半导体芯片通过陶瓷框架以及盖体被气密封装。

[0004] 这种以往的半导体装置为了释放半导体芯片所发出的热量,安装在散热器上进行使用。半导体装置优选为尽量以低热阻安装在散热器上。

[0005] 但是,基于构成半导体封装件的各个部件的线膨胀系数不同、以及与基底金属部的表面平行的截面中的半导体封装件的形状不同等影响,在半导体封装件的制造过程中的热处理工序中,有着基底金属部发生翘曲、半导体封装件整体发生翘曲的问题。当这样将发生翘曲的半导体封装件安装在散热器上时,在二者之间形成空气层。由于该空气层无法形成散热通道,因此二者之间的热阻会增加。

[0006] 作为抑制在半导体装置与散热器之间形成空气层的手段,在半导体封装件的基底金属部与散热器之间夹入散热贴片的手段、以及在半导体封装件的基底金属部与散热器之间涂布散热膏的手段为公众所知。

[0007] 但是,在以例如采用 GaAs 或 GaN 等形成的 FET(场效应晶体管)等的发热量大的功率半导体作为半导体芯片而搭载在半导体封装件中的情况下,上述方法难以充分地降低二者之间的热阻。

[0008] 由此,考虑用直接焊接的方法将半导体装置安装到散热器的手段。焊锡与散热贴片和散热膏相比,导热系数高。因此,认为能够更进一步降低半导体装置与散热器之间的热阻。

[0009] 但是,为了尽量减小半导体装置与散热器之间的热阻,通常使半导体封装件的基底金属部的背面平坦化。因此,半导体装置与散热器之间熔融的焊锡在平坦的基底金属部的背面扩散性差,有时会在焊锡内形成气泡。

[0010] 当这样在焊锡内形成气泡、即焊锡的质量下降时,半导体装置与散热器之间的热阻会增加。

### 发明内容

[0011] 本发明的目的在于提供一种能够利用焊锡以低热阻安装在散热器上的半导体封装件以及半导体装置。

[0012] 一实施例的半导体封装件具备基底金属部、框架体、多根配线以及盖体。所述基底金属部在背面具有多个沟槽,并在正面可搭载半导体芯片。所述框架体配置在所述基底金属部的正面上。所述多根配线设置成贯通所述框架体的侧面。所述盖体配置在所述框架体上。

[0013] 一实施例的半导体装置具备基底金属部、半导体芯片、框架体、多根配线以及盖体。所述基底金属部在背面具有多个沟槽。所述半导体芯片搭载在所述基底金属部的正面上。所述框架体在所述基底金属部的正面上,以包围所述半导体芯片的方式进行配置。所述多根配线设置成贯通所述框架体的侧面,一端电连接所述半导体芯片。所述盖体配置在所述框架体上。

[0014] 上述结构的半导体封装件以及半导体装置能够利用焊锡以低热阻安装在散热器上。

### 附图说明

[0015] 图 1 是模式化地示出涉及第一实施例的半导体装置的俯视图。

[0016] 图 2 是沿着图 1 的点划线 A-A' 的半导体装置的剖面图。

[0017] 图 3 是沿着图 2 的点划线 B-B' 的半导体装置的剖面图。

[0018] 图 4 是从背面侧观察涉及第一实施例的半导体装置的半导体封装件的情况下的俯视图。

[0019] 图 5 是示出安装在散热器上的涉及第一实施例的半导体装置的图,是与图 2 相对应的剖面图。

[0020] 图 6 是示出安装在散热器上的涉及第一实施例的半导体装置的图,是与图 3 相对应的剖面图。

[0021] 图 7 是示出将以往的半导体装置安装在散热器上的情况的俯视图。

[0022] 图 8 是示出将以往的半导体装置安装在散热器上的情况的俯视图,是沿着图 7 的点划线 C-C' 的剖面图。

[0023] 图 9 是示出涉及第一实施例的变形例的半导体装置的图,是与图 4 相对应的俯视图。

[0024] 图 10 是示出涉及第一实施例的变形例的半导体装置的图,是与图 2 相对应的剖面图。

[0025] 图 11 是示出涉及第一实施例的变形例的半导体装置的图,是与图 3 相对应的剖面图。

[0026] 图 12 是从背面侧观察涉及第二实施例的半导体装置的半导体封装件的情况下的俯视图。

[0027] 图 13 是沿着图 12 的点划线 D-D' 的涉及第二实施例的半导体装置的剖面图。

[0028] 图 14 是沿着图 13 的点划线 B-B' 的涉及第二实施例的半导体装置的剖面图。

### 具体实施方式

[0029] 一实施例的半导体封装件具备基底金属部、框架体、多根配线以及盖体。所述基底金属部在背面具有多个沟槽,并在正面可搭载半导体芯片。所述框架体配置在所述基底金

属部的正面上。所述多根配线设置成贯通所述框架体的侧面。所述盖体配置在所述框架体上。

[0030] 一实施例的半导体装置具备基底金属部、半导体芯片、框架体、多根配线以及盖体。所述基底金属部在背面具有多个沟槽。所述半导体芯片搭载在所述基底金属部的正面上。所述框架体在所述基底金属部的正面上,以包围所述半导体芯片的方式进行配置。所述多根配线设置成贯通所述框架体的侧面,一端电连接到所述半导体芯片。所述盖体配置在所述框架体上。

[0031] 以下,对涉及实施例的半导体封装件以及半导体装置进行说明。

[0032] (第一实施例)

[0033] 图1是模式化地示出涉及第一实施例的半导体装置的俯视图。另外,图2是沿着图1的点划线A-A'的半导体装置的剖面图。此外,在图1中,半导体封装件的内部结构用虚线示出。图1以及图2所示的半导体装置10在半导体封装件的内部搭载了半导体芯片11。

[0034] 半导体封装件由基底金属部12、框架体13以及盖体14构成(图2)。

[0035] 基底金属部12能够在正面搭载半导体芯片11等。该基底金属部12是通过例如将铜以及钼等的异种金属进行层叠加工而形成的,或者是通过使铜以及钨等的异种金属的粉末混合固化的粉末冶金法而形成的。铜具有高导热性,钼和钨的线膨胀系数与例如由GaAs、GaN等构成的半导体芯片11近似。由这样的异种金属形成的基底金属部12具有高导热性。进一步,如上所述那样由异种金属形成的基底金属部12能够抑制由于与所搭载的半导体芯片11的线膨胀系数不同而产生的翘曲。

[0036] 框架体13例如是由陶瓷组成的陶瓷框架,配置在基底金属部12的正面上。而且,在框架体13上设有例如由与框架体13相同的材料、即陶瓷构成的板状的盖体14(图2)。

[0037] 另外,在这样的半导体封装件中设有输入侧配线15a和输出侧配线15b,所述输入侧配线15a用于向搭载在内部的半导体芯片11输入高频信号等,所述输出侧配线15b用于输出在半导体芯片11中经过处理的高频信号等。这些配线15a、15b设置成贯通框架体13。

[0038] 图3是沿着图2的点划线B-B'的半导体装置的剖面图。如图3所示,在框架体13的一侧面设有凹部13a。而且,在凹部13a内,以填埋凹部13a的方式设有第一电介质块16a、输入侧配线15a以及第二电介质块17a。输入侧配线15a设置在第一电介质块16a上,第二电介质块17a以覆盖输入侧配线15a的方式设置在第一电介质块16a上。

[0039] 参考图1以及图2。第一电介质块16a以及输入侧配线15a设置成,从框架体13的内侧面朝半导体封装件的内部方向突出,并且从框架体13的外侧面朝半导体封装件的外部方向突出。第二电介质块17a也同样地设置成,从框架体13的内侧面朝半导体封装件的内部方向突出,并且从框架体13的外侧面朝半导体封装件的外部方向突出。但是,第二电介质块17a设置成覆盖输入侧配线15a的一部分,即使输入侧配线15a的一端以及另一端露出。而且,输入侧配线15a中从第二电介质块17a露出的另一端设有输入引线18a。

[0040] 虽然省略与图3相同的图示,但是在输出侧也形成为同样的结构。即,在与具有凹部13a的侧面相对的框架体13的另一侧面也设有凹部13b。而且,与输入侧同样地在该凹部13b内,以填埋凹部13b的方式设有第一电介质块16b、输出侧配线15b以及第二电介质块17b(图1以及图2)。

[0041] 第一电介质块 16b 以及输出侧配线 15b 设置成,从框架体 13 的内侧面朝半导体封装件的内部方向突出,并且从框架体 13 的外侧面朝半导体封装件的外部方向突出。第二电介质块 17b 也同样地设置成,从框架体 13 的内侧面朝半导体封装件的内部方向突出,并且从框架体 13 的外侧面朝半导体封装件的外部方向突出。但是,第二电介质块 17b 设置成使输出侧配线 15b 的一端以及另一端露出。而且,输出侧配线 15b 中从第二电介质块 17b 露出的另一端设有输出引线 18b。

[0042] 图 4 是从背面侧观察这种半导体封装件的情况下的俯视图。如图 4 所示,在半导体封装件的背面、即基底金属部 12 的背面设有多个狭缝 (slit) 19。多个狭缝 19 呈网状地设置在基底金属部 12 的整个背面。即,多个狭缝 19 使相互隔开且相互平行设置的多个第一狭缝 19a 与同样相互隔开且相互平行设置的多个第二狭缝 19b 相互交叉,从而形成在基底金属部 12 的整个背面。

[0043] 在涉及本实施例的半导体装置 10 中,多个狭缝 19 设置成使多个第一狭缝 19a 与多个第二狭缝 19b 相互在本质上垂直相交。

[0044] 如图 2 以及图 3 所示,各个狭缝 19 设置成在其垂直剖面中的形状呈 V 字状。例如,各个狭缝 19 设置成具有小于等于基底金属部 12 厚度的 1/3 左右、例如 0.1 ~ 3.0mm 左右的深度。在此,狭缝 19 的深度是指基底金属部 12 的背面与狭缝 19 的顶点(图 4 中虚线所示的部分)之间的距离。

[0045] 具有这样的多个狭缝 19 的基底金属部 12 例如以如下的方式形成。首先,对金属板反复进行铣削 (fraise) 加工,使金属板的背面平坦化,直到形成基底金属部 12 的金属板的背面的中心线平均粗糙度达到例如 1.6a 左右为止。接下来,例如通过加工中心等对平坦化的金属板的背面进行加工,由此设置多个狭缝 19。这样,形成基底金属部 12。

[0046] 此外,基底金属部 12 背面的多个狭缝 19 可以是例如铣削加工完成前的金属板所具有的多个凹部。即,金属板背面的中心线平均粗糙度大于等于 6.3a 的情况下,可以将这样的金属板背面的多个凹部作为多个狭缝。在将凹部作为狭缝的情况下,由于能够省略形成基底金属部 12 时的铣削加工重复次数以及用于形成狭缝 19 的加工工序,因此形成基底金属部 12 变得容易。

[0047] 以下,虽然在本申请中将上述狭缝 19 以及凹部称为沟槽,但是在实施例的说明中,对沟槽为狭缝 19 的情况进行说明。

[0048] 参考图 1 以及图 2。如上述说明那样的、在具有于背面设有多个狭缝 19 的基底金属部 12 的半导体封装件的内部,分别搭载有半导体芯片 11 以及输入输出用的匹配电路图案 20a、20b。它们在基底金属部 12 的正面上以被框架体 13 包围的方式进行搭载。

[0049] 半导体芯片 11 例如是采用氮化镓的高输出功率晶体管 (GaN-HEMT) 等的功率半导体,搭载在基底金属部 12 的正面上。此外,虽然如图 1 所示,在涉及实施例的半导体装置 10 中搭载有两个半导体芯片 11,但是并不限定半导体芯片 11 的数量。另外,被搭载的半导体芯片 11 不限于功率半导体。

[0050] 另外,输入用的匹配电路图案 20a 设置在电介质基板 21a 的表面上,该电介质基板 21a 在基底金属部 12 的正面上设置于输入侧配线 15a 与半导体芯片 11 之间。该匹配电路图案 20a 在一端连接半导体芯片 11,在另一端连接输入侧配线 15a 的一端。匹配电路图案 20a 的一端与半导体芯片 11 之间、匹配电路图案 20a 的另一端与输入侧配线 15a 的一端之

间分别通过例如电线等的连接导体 22a 连接。

[0051] 输出用的匹配电路图案 20b 设置在电介质基板 21b 的表面上,该电介质基板 21b 在基底金属部 12 的正面上设置于输出侧配线 15b 与半导体芯片 11 之间。该匹配电路图案 20b 在一端连接半导体芯片 11,在另一端连接输出侧配线 15b 的一端。匹配电路图案 20b 的一端与半导体芯片 11 之间、匹配电路图案 20b 的另一端与输出侧配线 15b 的一端之间分别通过例如电线等的连接导体 22b 连接。

[0052] 此外,如图 1 所示,在涉及实施例的半导体装置 10 中搭载有两个半导体芯片 11。因此,输入用的匹配电路图案 20a 形成从输入侧配线 15a 朝向半导体芯片 11 分成两条分支的分支电路,输出用的匹配电路图案 20b 形成从导体芯片 11 朝向输出配线 15b 将两条电路合波的合波电路。但是,输入用的匹配电路图案 20a 的分支数以及输出用的匹配电路图案 20b 的合波数分别根据被搭载的半导体芯片 11 的数量来决定。

[0053] 图 5 以及图 6 是分别示出安装在散热器上的涉及本实施例的半导体装置的图。图 5 是与图 2 相对应的剖面图,图 6 是与图 3 相对应的剖面图。如图 5 以及图 6 所示,半导体装置 10 借助焊锡 24 被安装在表面平坦的散热器 23 上。焊锡 24 设置成接触到包括基底金属部 12 的狭缝 19 内部在内的半导体装置 10 的整个背面,半导体装置 10 借助这样的焊锡 24 被安装在表面平坦的散热器 23 上。

[0054] 根据以上说明的涉及本实施例的半导体封装件以及半导体装置 10,由于在基底金属部 12 的背面设有多个狭缝 19,因此能够抑制基底金属部 12 发生翘曲,并能够抑制半导体封装件以及半导体装置 10 发生翘曲。以下对该效果进行说明。

[0055] 基于制造半导体封装件时的热处理,相对应于构成半导体封装件的各部件、半导体封装件的形状,出现基底金属部翘曲的现象。基于制造半导体封装件时的热处理而在基底金属部的各部分产生应力,该应力使基底金属部正面的长度与基底金属部背面的长度不相同,该现象由此而产生。

[0056] 例如基底金属部呈凸形翘曲的现象是基于应力造成基底金属部正面的长度变长,而基底金属部背面的长度变短而产生的。但是,在背面具有多个狭缝 19 的基底金属部 12 上产生这样的应力的情况下,各狭缝 19 的宽度变宽,以抑制基底金属部 12 正面的长度与基底金属部 12 背面的长度出现不一致。其结果是抑制基底金属部 12 呈凸状翘曲。

[0057] 另外,基底金属部呈凹状翘曲的现象是基于应力造成基底金属部正面的长度变短,而基底金属部背面的长度变长而产生的。但是,在背面具有多个狭缝 19 的基底金属部 12 上产生这样的应力的情况下,各狭缝 19 的宽度收缩,以抑制基底金属部 12 正面的长度与基底金属部 12 背面的长度出现不一致。其结果是抑制基底金属部 12 呈凹状翘曲。

[0058] 这样,根据涉及本实施例的半导体封装件以及半导体装置 10,通过设置在基底金属部 12 背面的多个狭缝 19 的宽度伸缩,抑制基底金属部 12 正面的长度与基底金属部 12 背面的长度出现不一致。其结果是抑制基底金属部 12 发生翘曲,并抑制半导体封装件以及半导体装置 10 发生翘曲。

[0059] 接下来,基于以上说明的涉及本实施例的半导体封装件以及半导体装置 10,由于在基底金属部 12 的背面设有多个狭缝 19,因此能够使得用于将半导体装置 10 安装在散热器 23 上的焊锡 24 的质量提高。以下,一边对半导体装置 10 安装到散热器 23 上的安装方法进行说明,一边对该效果进行说明。



[0060] 首先,在散热器 23 正面上的规定位置形成规定量的焊锡 24,并加热焊锡 24 使其熔融。

[0061] 接下来,以熔融的焊锡 24 接触到半导体装置 10 的背面的方式调整半导体装置 10 进行配置。当使熔融的焊锡 24 接触到半导体装置 10 的背面时,通过狭缝 19 的毛细管现象,熔融的焊锡 24 良好地扩散到半导体装置 10 的整个背面。此时,被封闭在半导体装置 10 与散热器 23 之间的气泡经狭缝 19 被释放到半导体装置 10 的外部。

[0062] 最后,使扩散到半导体装置 10 的整个背面的焊锡 24 冷却凝固。由此,如图 5 以及图 6 所示,半导体装置 10 被安装到散热器 23 上。

[0063] 此外,在散热器 23 的正面上形成焊锡 24,并预先在半导体装置 10 的背面也形成焊锡,由此能够提高安装操作的操作性,并且能够更容易地将半导体装置 10 安装在散热器 23 上。

[0064] 如以上说明的那样,根据涉及本实施例的半导体封装件以及半导体装置 10,通过在基底金属部 12 的背面设置多个狭缝 19,利用毛细管现象,能够将熔融的焊锡 24 容易地扩散到半导体装置 10 的整个背面。进一步,由于各狭缝 19 形成用于将封闭在半导体装置 10 与散热器 23 之间的气泡释放到半导体装置 10 外部的释放通道,因此能够抑制在散热器 23 与半导体装置 10 之间的焊锡 24 内形成气泡,从而能够提高焊锡 24 的质量。

[0065] 这样,根据涉及本实施例的半导体封装件以及半导体装置 10,由于在基底金属部 12 的背面设有多个狭缝 19,因此能够抑制基底金属部 12 的翘曲,并能够提高用于安装的焊锡 24 的质量。其结果是能够降低半导体装置 10 与散热器 23 之间的热阻。

[0066] 此外,在上述说明中,虽然对应用了在背面设有多个狭缝 19 的基底金属部 12 的情况进行了说明,但是即使应用具有背面的中心线平均粗糙度大于等于  $6.3a$  的多个凹部的基底金属部,也能够获得同样的效果。

[0067] (变形例)

[0068] 以下,对涉及第一实施例的半导体封装件以及半导体装置 10 的变形例进行说明。首先参考图 7 以及图 8,对安装在散热器上的以往的半导体装置进行说明。图 7 以及图 8 是示出将以往的半导体装置安装在散热器上的情况的图。图 7 是在从上侧观察以往的半导体装置的情况下的俯视图,图 8 是示出沿着图 7 的点划线 C-C' 的以往的半导体装置的剖面图。

[0069] 如图 7 以及图 8 所示,在将基底金属部 112 背面平坦的以往的半导体装置 100 安装在散热器 23 上的情况下,在用于将半导体装置 100 安装于散热器 23 上的焊锡 24 中,容易在半导体装置 100 的中央区域下方形成空气层 101。由于该空气层 101 无法形成散热通道,因此像这样将半导体装置 100 安装于散热器 23 上的情况下,二者之间的热阻升高。

[0070] 在此,在涉及第一实施例的半导体封装件以及半导体装置 10 中,在基底金属部 12 的整个背面设置了多个狭缝 19。但是,多个狭缝 19 未必需要设置在基底金属部 12 的整个背面,可以仅设置在基底金属部 12 背面的一部分区域。

[0071] 图 9、图 10 以及图 11 分别是示出涉及变形例的半导体封装件以及半导体装置的图。图 9 是与图 4 相对应的俯视图,图 10 是与图 2 相对应的剖面图,图 11 是与图 3 相对应的剖面图。此外,在图 9 ~ 图 11 中,对与涉及第一实施例的半导体装置 10 相同的部分赋予相同的符号。

[0072] 例如,如图 7 以及图 8 所示,在焊锡 24 内容易在半导体装置 100 的中央区域下方

形成空气层 101 的情况下,如图 9、图 10 以及图 11 所示,多个狭缝 19' 可以仅设置在容易形成空气层 101 的、发热的半导体芯片 11 正下方的区域,即,可以仅设置在例如基底金属部 12' 背面的中央部。即使是这样将多个狭缝 19' 仅设置在基底金属部 12' 背面的一部分区域的涉及变形例的半导体封装件以及半导体装置 10',也能够获得与涉及第一实施例的半导体封装件以及半导体装置 10 同样的效果。

[0073] (第二实施例)

[0074] 图 12 是从背面侧观察涉及第二实施例的半导体装置的半导体封装件的情况下的俯视图。另外,图 13 是沿着图 12 的点划线 D-D' 的涉及第二实施例的半导体装置的剖面图,图 14 是沿着图 13 的点划线 B-B' 的涉及第二实施例的半导体装置的剖面图。以下,参考图 12 ~ 图 14,对涉及第二实施例的半导体装置 30 进行说明。此外,在以下的说明中,对与涉及第一实施例的半导体装置 10 相同的部分赋予相同的符号,省略其说明。

[0075] 如图 12 ~ 图 14 所示,涉及第二实施例的半导体装置 30 与涉及第一实施例的半导体装置 10 比较,设置在半导体封装件的基底金属部 32 背面的狭缝 39 的结构不同。

[0076] 即,在涉及第二实施例的半导体装置 30 中,在半导体封装件的基底金属部 32 的整个背面设有互相平行且成条纹状的多个狭缝 39。

[0077] 如图 13 所示,各个狭缝 39 设置成在其垂直剖面中的形状呈 V 字状。例如,各个狭缝 39 设置成具有小于等于基底金属部 32 厚度的 1/3 左右、例如 0.1 ~ 3.0mm 左右的深度。在此,狭缝 39 的深度是指基底金属部 32 的背面与狭缝 39 的顶点(图 12 中虚线所示的部分)之间的距离。

[0078] 具有这样的多个狭缝 39 的基底金属部 32 与涉及第一实施例的半导体装置 10 所具有的半导体封装件的基底金属部 12 以同样的方式形成。

[0079] 另外,基底金属部 32 的背面的多个狭缝 39 可以是例如铣削加工完成前的金属板所具有的多个凹部。即,金属板背面的中心线平均粗糙度大于等于 6.3a 的情况下,可以将这样的金属板背面的多个凹部作为多个狭缝 39。这一点与涉及第一实施例的半导体装置 10 所具有的半导体封装件的基底金属部 12 是相同的。

[0080] 此外,这样的半导体装置 30 也与涉及第一实施例的半导体装置 10 同样地借助焊锡 24 安装在散热器 23 上,而此时的焊锡 24 设置成接触到包括狭缝 39 内部在内的半导体装置 30 的整个背面。

[0081] 在这样的涉及本实施例的半导体封装件以及半导体装置 30 中,由于也在基底金属部 32 的背面设有多个狭缝 39,因此能够抑制基底金属部 32 的翘曲,并能够提高用于安装的焊锡 24 的质量。其结果是能够降低半导体装置 30 与散热器 32 之间的热阻。

[0082] 此外,在涉及本实施例的半导体装置 30 中,即使应用具有背面的中心线平均粗糙度大于等于 6.3a 的多个凹部的基底金属部,也能够获得同样的效果。另外,虽未图示,与涉及第一实施例的半导体装置的变形例相同,相互平行的多个狭缝 39 可以仅设置在基底金属部 32 的中央区域等基底金属部 32 的一部分区域,即使是这样的半导体装置,也能够获得与涉及本实施例的半导体装置同样的效果。

[0083] 虽然对本发明的几个实施例进行了说明,但是这些实施例是作为示例而提出,并不意味着限定发明的保护范围。这些新的实施例可以以其他多种方式实施,在不偏离发明宗旨的范围内,可以进行各种省略、替换、变更。本实施例及其变形包含于发明的保护范围

---

以及宗旨内,并包含于权力要求书中记载的发明及其均等的保护范围内。

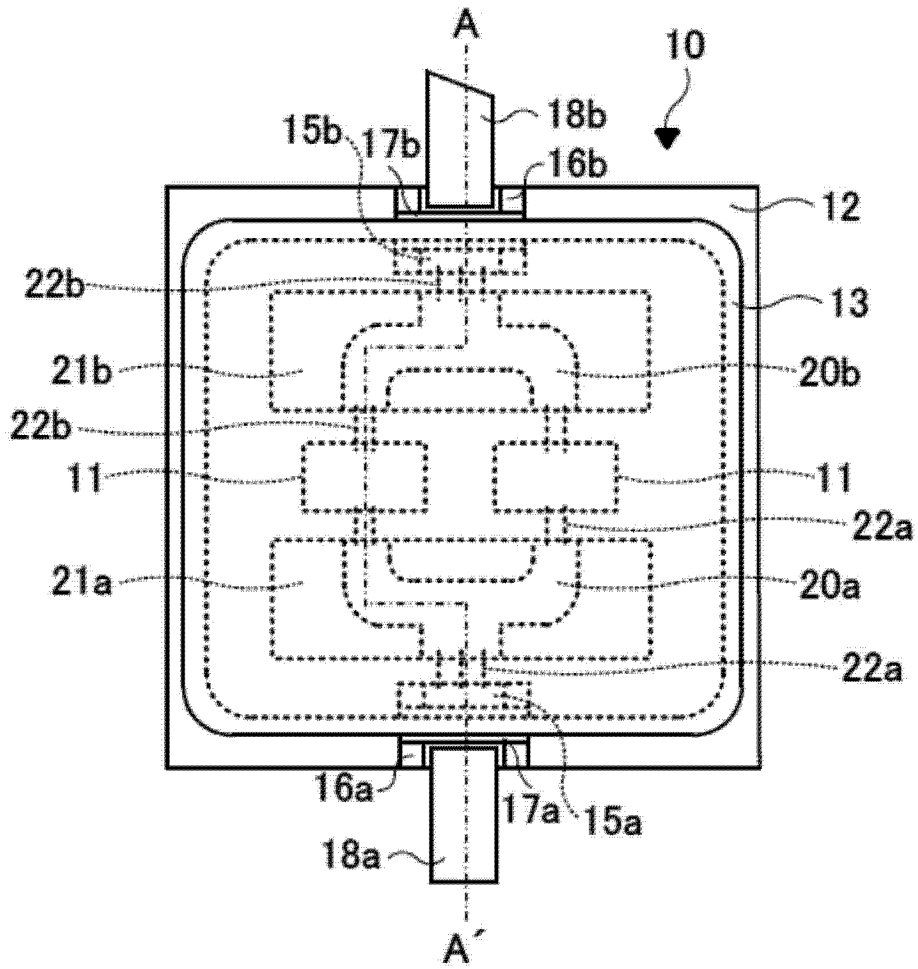


图 1

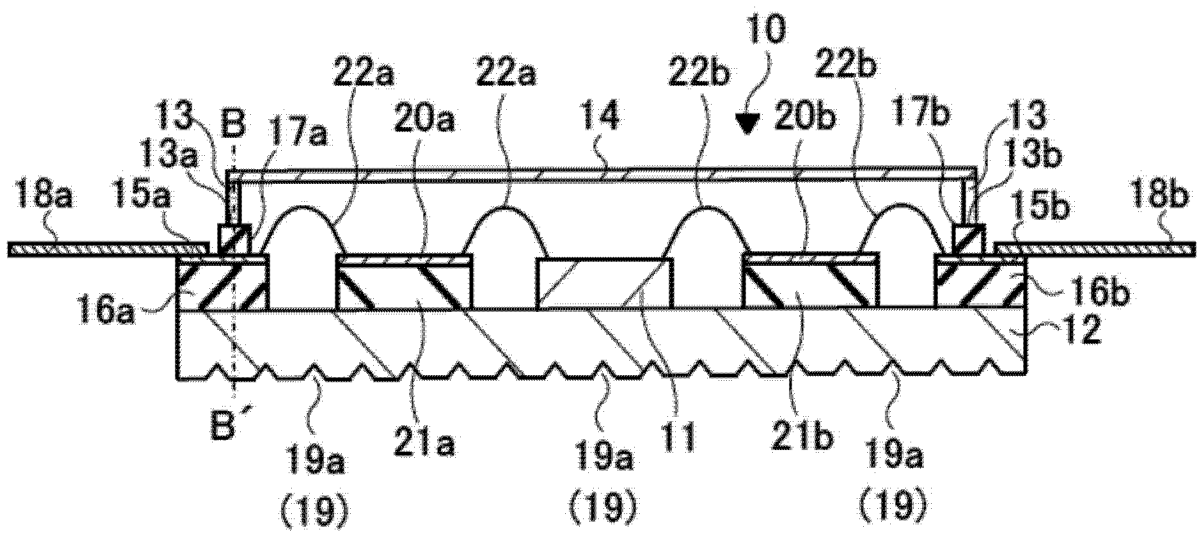


图 2

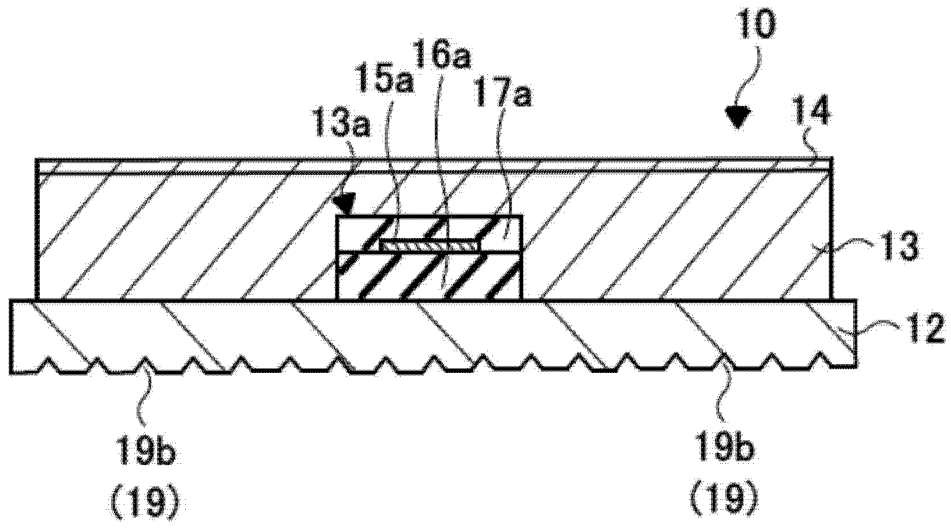


图 3

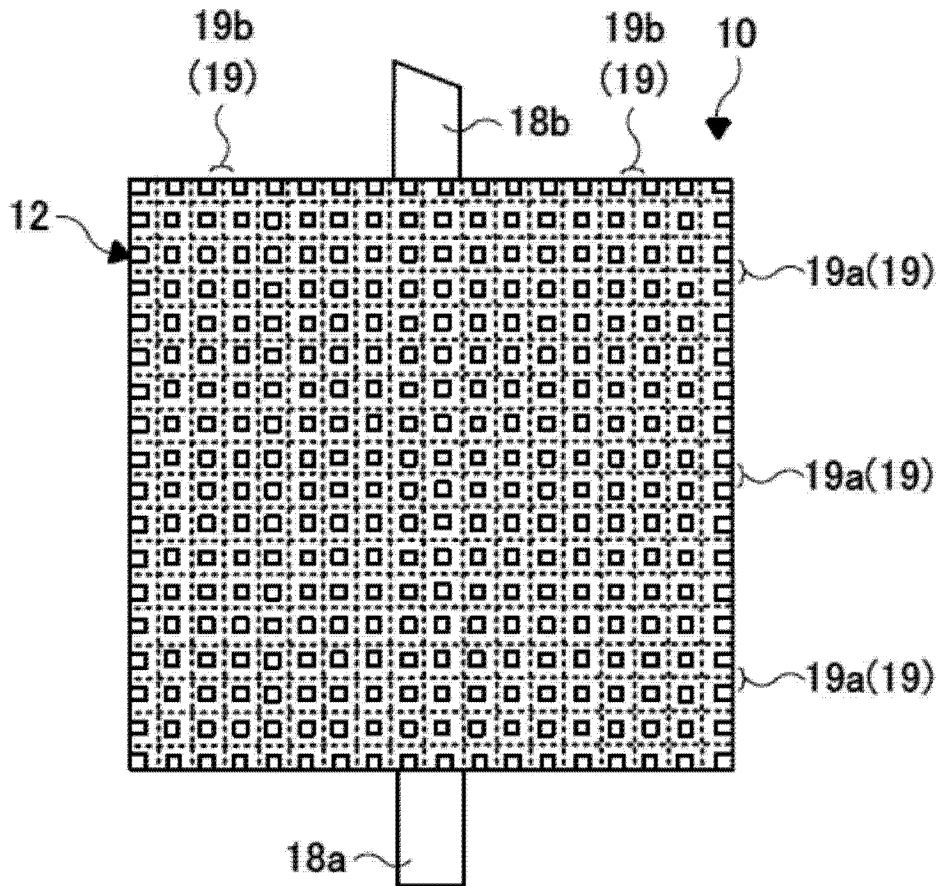


图 4

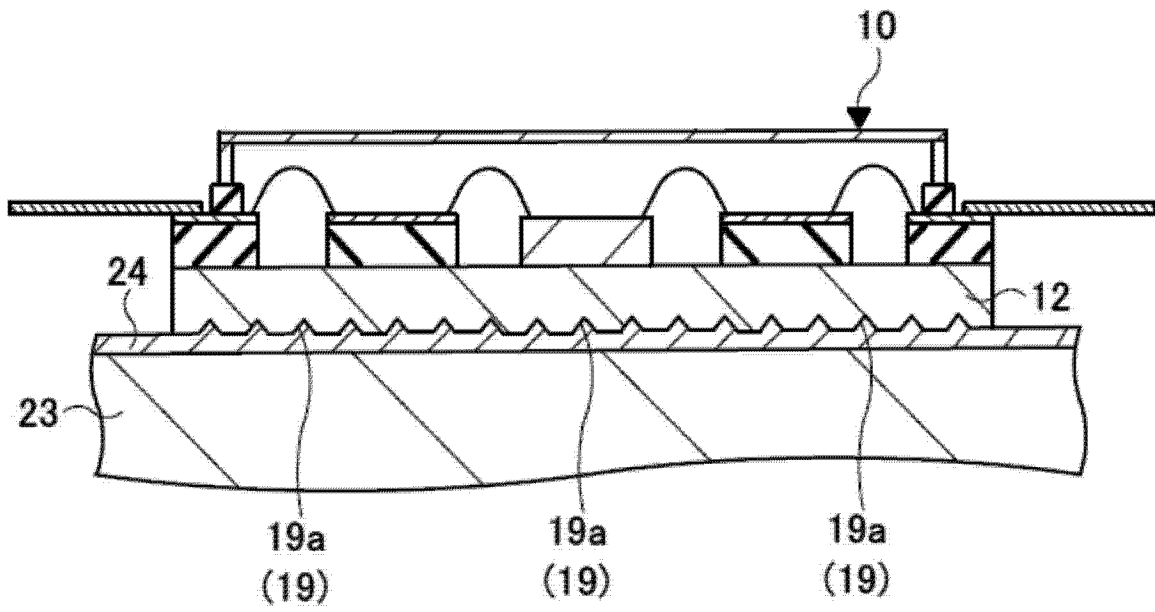


图 5

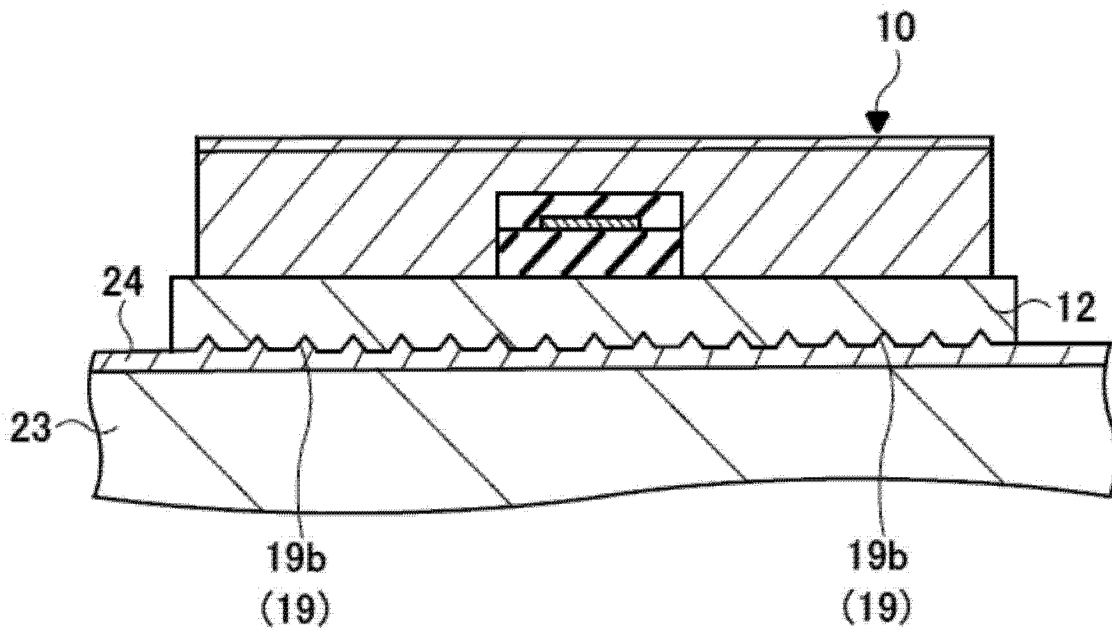


图 6

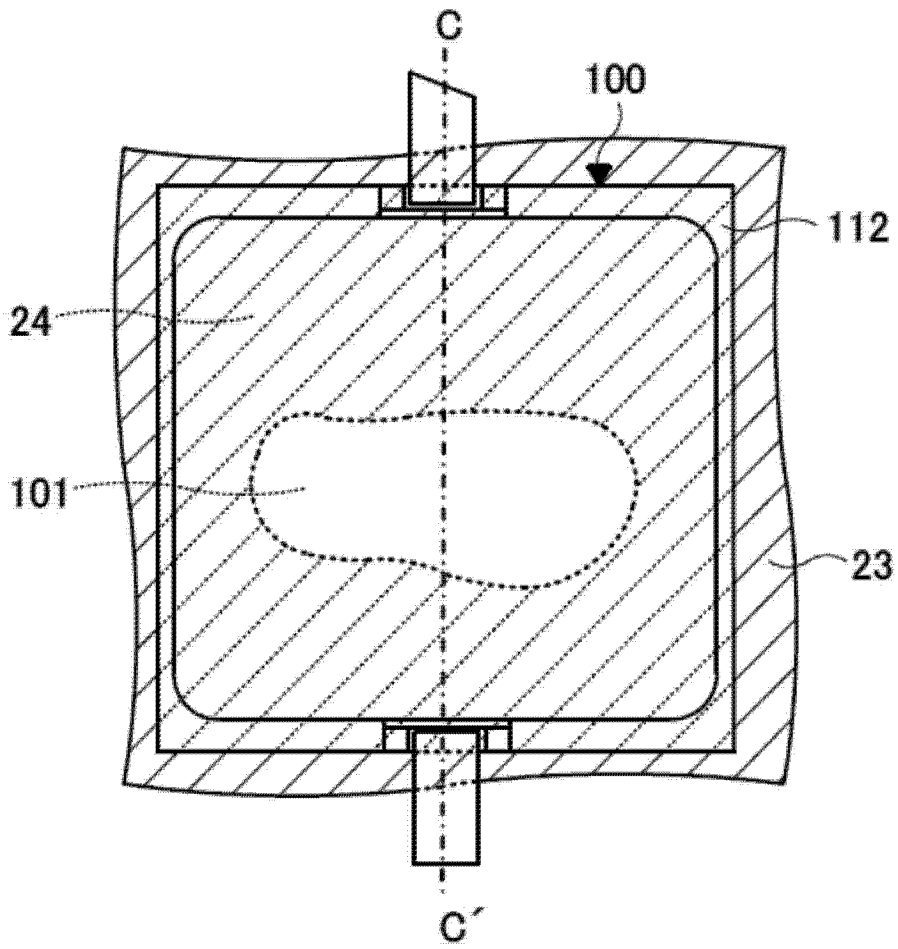


图 7

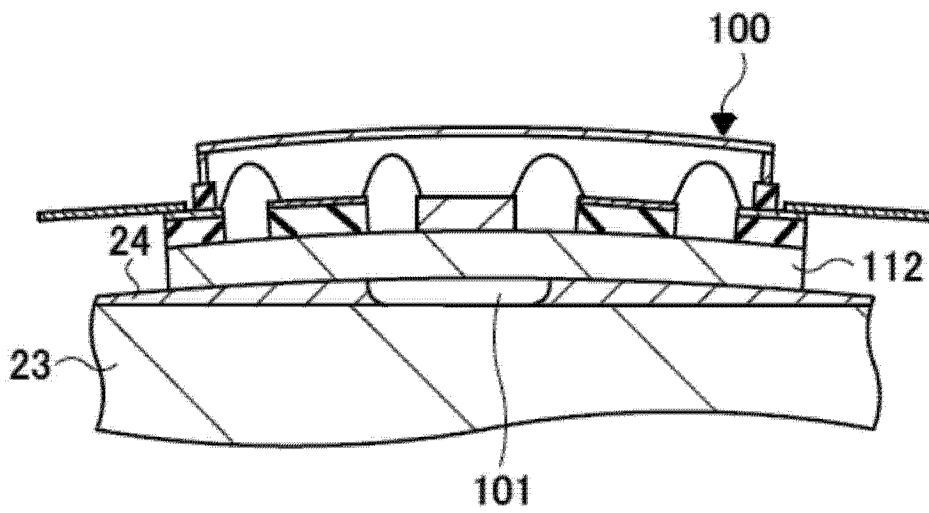


图 8

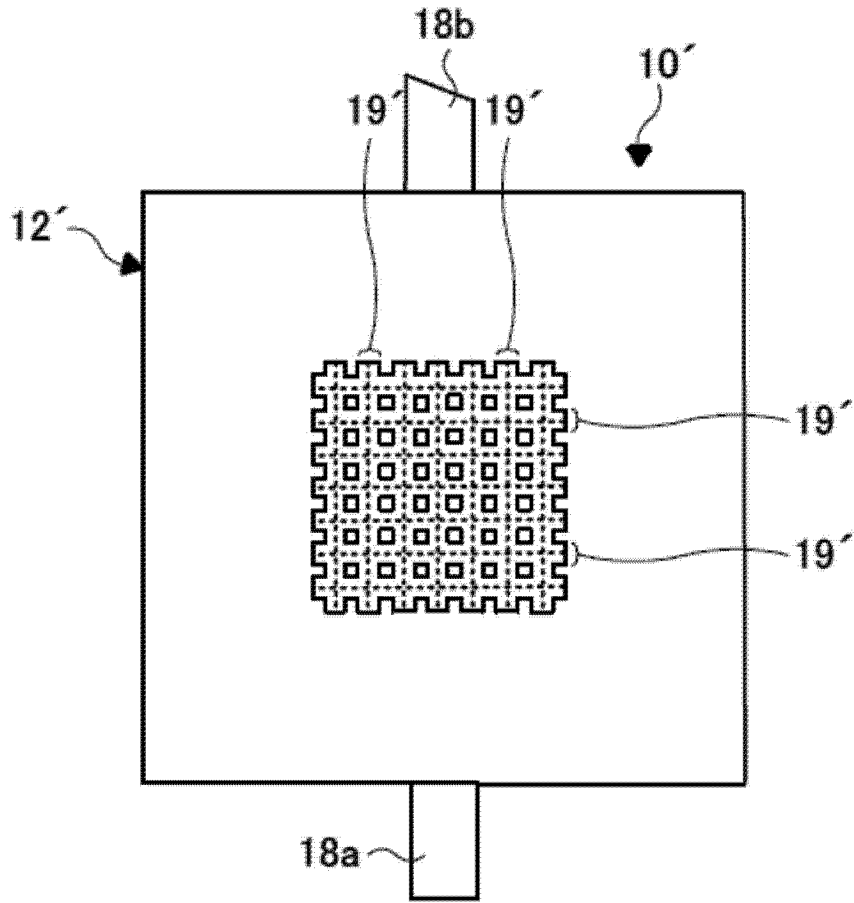


图 9

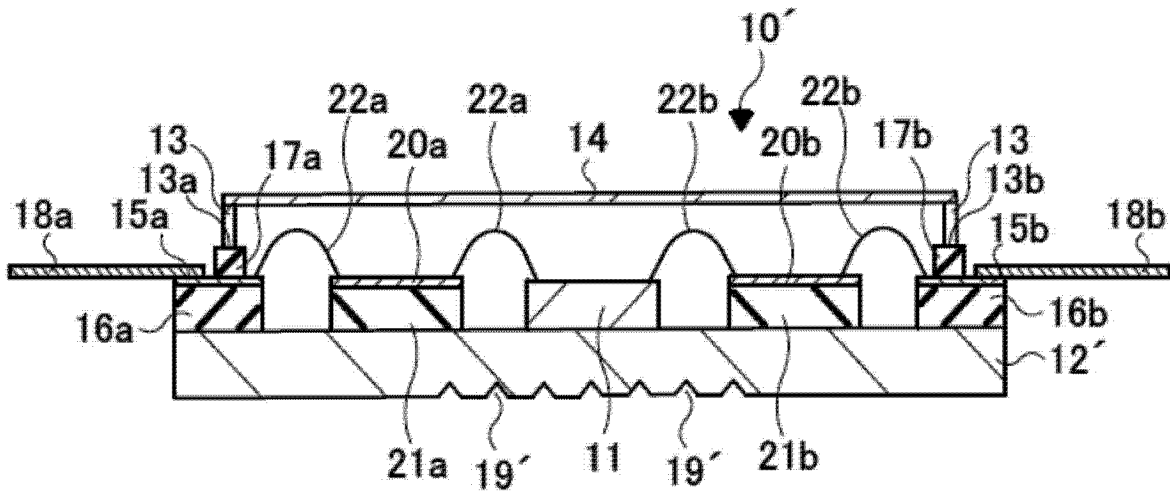


图 10



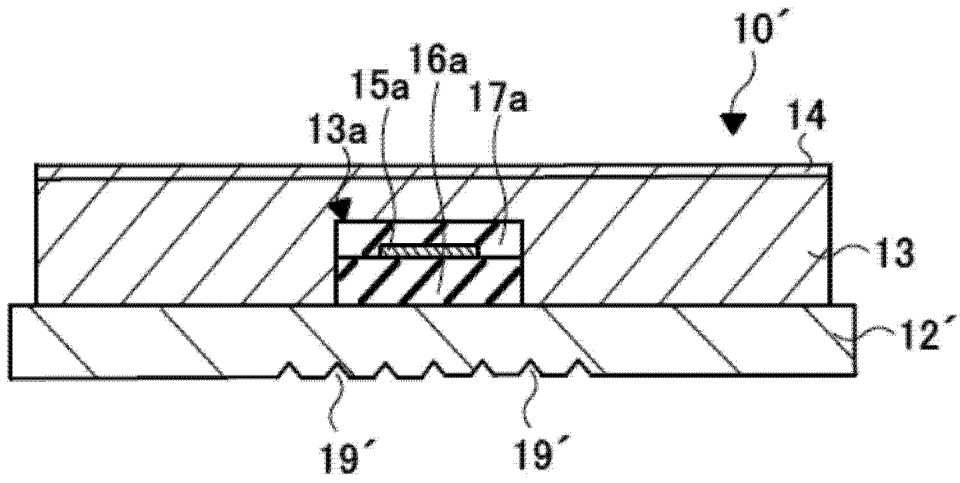


图 11

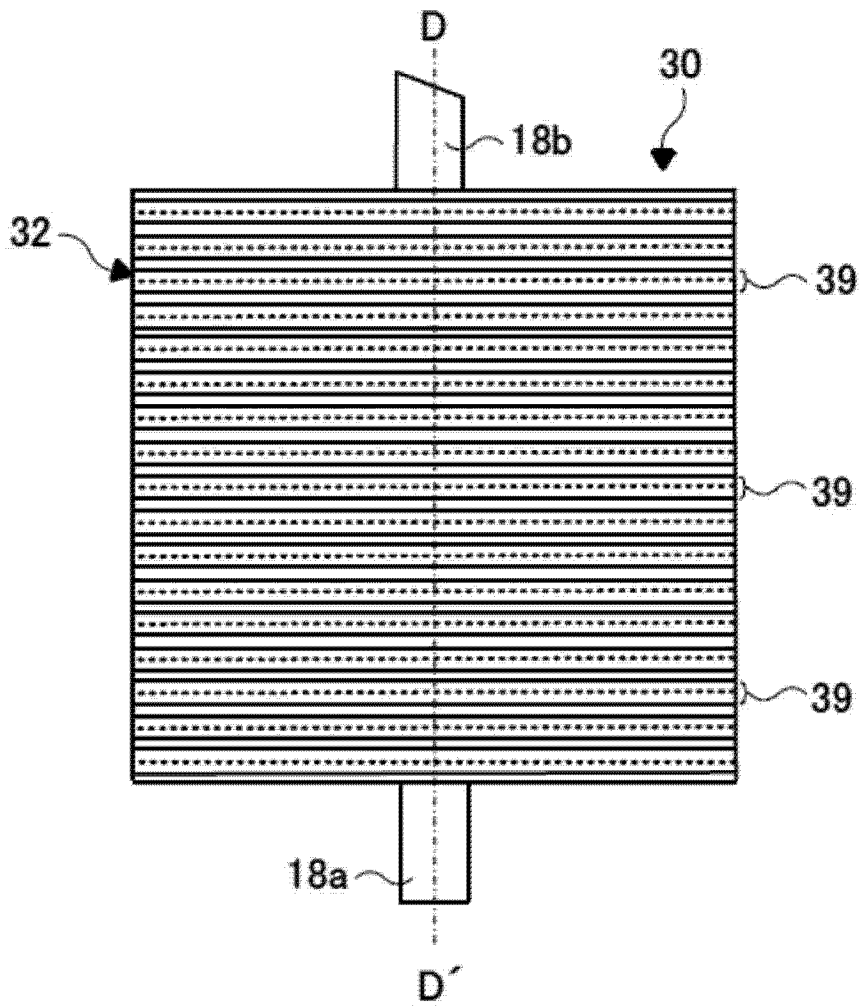


图 12

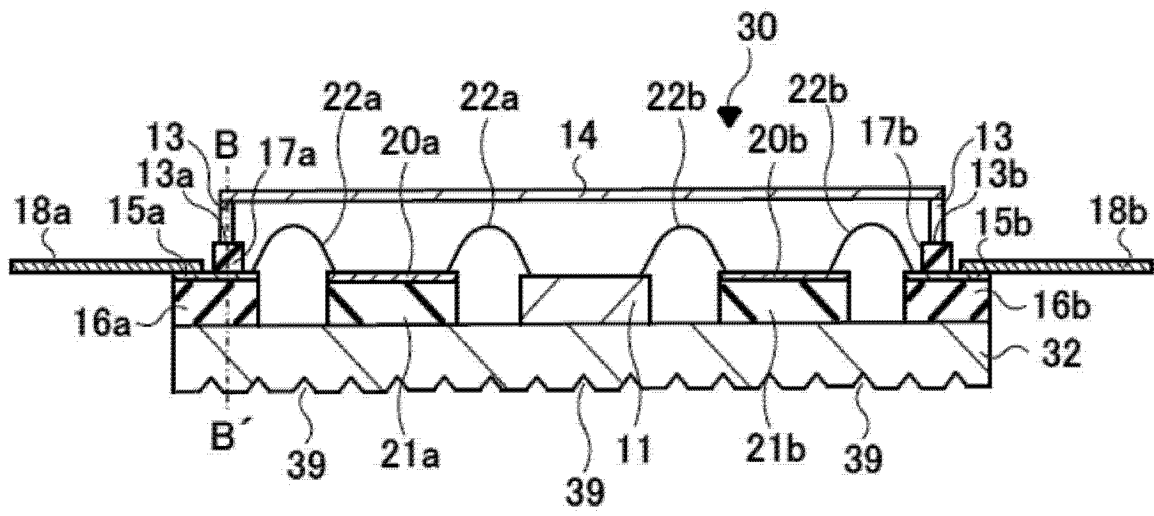


图 13

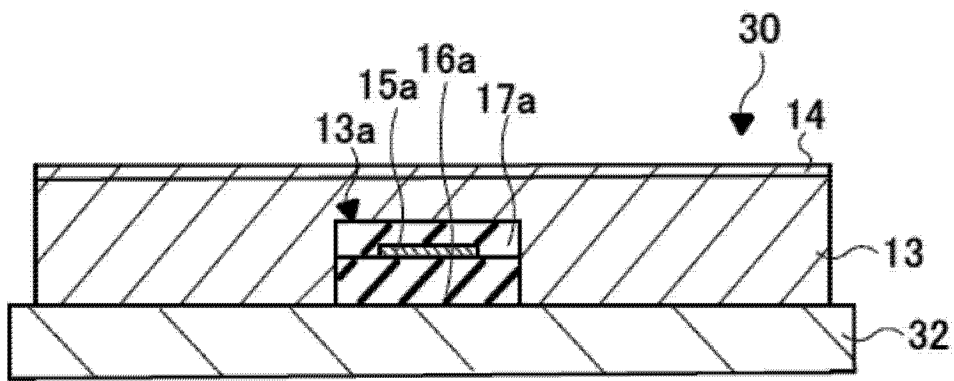


图 14