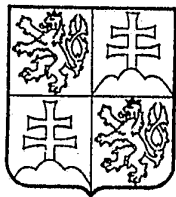


ČESKÁ A SLOVENSKÁ
FEDERATIVNÍ
REPUBLIKA
(19)



FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU K PATENTU

273 313

(11)

(13) B2

(51) Int. Cl.⁵
H 03 F 3/217

(21) PV 3390 - 84.Q

(22) Přihlášeno

08 05 84

(30) Právo přednosti od

10 05 83 CH

(2546/83-3)

(40) Zveřejněno

14 08 90

(45) Vydáno

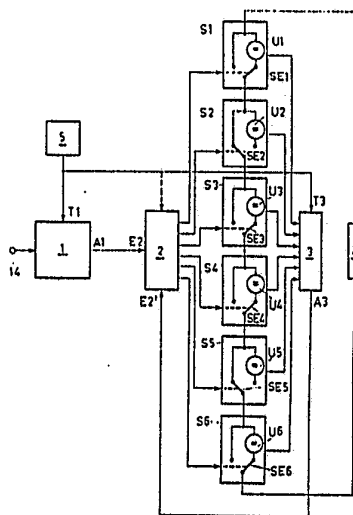
27 01 92

(72) Autor vynálezu FURRER ANDREAS, MÜNTAL (CH)

(73) Majitel patentu BBC AKTIENGESELLSCHAFT BROWN, BOVERI & CIE, BADEN (CH)

(54) Spínací zesilovač k číslicovému výkonovému zesilování

(57) Ve výkonovém spínacím zesilovači se rozsah (ESB) vstupního signálu rozděljuje do několika stejných napětových stupňů (V1 až V6) a budí se spínací stupně (S1 až S6), jejichž počet odpovídá počtu napětových stupňů (V1 až V6), přičemž jejich stejnoměrné napětové zdroje (U1 až U6) se zapojují do série. Variabilním přiřazením mezi napětovými stupni (V1 až V6) a spínacími stupni (S1 až S6) dochází ke stejnoměrnému zatížení všech spínacích stupňů (S1 až S6), a to snížením frekvence spínání. Zesilovač je určen zejména pro rozhlasové vysílače.



Vynález se týká spínacího zesilovače k číslicovému vykonovému zesilování analogového vstupního signálu, se vstupem, s měničem signálu a s větším počtem stejných spínacích stupňů zapojených do série, kde měnič signálu je zapojen na vstupu a svým výstupem je v činném spojení se spínacími stupni. Takový zesilovač je vhodný zejména pro rozhlasové vysílače.

Z německého spisu DOS č. 30 44 956 je známý zesilovač, ve kterém se celý možný napěťový rozsah analogového vstupního signálu rozděluje do většího počtu stejných napěťových stupňů a každému napěťovému stupni se přiřadí jeden spínací stupeň, a kde právě tolik spínacích stupňů, kolik je napěťových stupňů v každé amplitudě analogového vstupního signálu, se zapojuje svými výstupními napětími do série a tedy sumuje. Jako výstupní signál vzniká v tomto zesilovači časově závislé napětí schodovitého průběhu, které po vyhlazení v dolní propusti aproximuje zesílený analogový vstupní signál. Popsaný zesilovač se osvědčil zejména jako modulační zesilovač ve výkonových rozhlasových vysílačích a přispěl k podstatnému zvýšení účinnosti zesilovače, pokud jde o přivedenou elektrickou energii.

Podstatným znakem známého zesilovače je pevné přiřazení mezi jednotlivými napěťovými stupni vstupního signálu a příslušnými spínacími stupni na výstupní straně. Pokaždé, když amplituda vstupního signálu během zvyšování dosáhne určitého napěťového stupně, připojí se určitý spínací stupeň, příslušející tomuto napěťovému stupni, do sériového obvodu, takže jeho výstupní signál se na výstupu přičítá. Pokaždé, když amplituda vstupního signálu při zmenšování klesne pod tento určitý napěťový stupeň, odpojí se tentýž spínací stupeň do sériového obvodu, takže jeho výstupní napětí se nepřičítá. Když amplituda leží trvale pod nebo nad tímto napěťovým stupněm, zůstává příslušný spínací stupeň trvale odpojen případně připojen.

Protože při normálním zesilování, například v rozhlasovém vysílači, se v důsledku statistického rozložení vyskytují velmi malé a velmi velké amplitudy signálu při analogovém vstupním signálu poměrně méně často než střední amplitudy, nastávají ve spínacích stupních přiřazených k těmto okrajovým amplitudovým rozsahům poměrně zřídka spínací pochody. Spínací stupně příslušející malým amplitudám jsou po převážnou dobu připojené, zatímco spínací stupně příslušející velkým amplitudám jsou po převládající dobu odpojené. V souladu s nestejným rozložením amplitud pracují tedy následkem neproměnného přiřazení ve známém zesilovači různé spínací stupně v nestejných provozních podmínkách.

K nestejnému rozložení spínacích pochodů přistupuje další, velice nevýhodná nerovnost v zatížení spínacích stupňů, která vyplývá z principu sériového zapojení. Čím víc spínacích stupňů je při konstantním zatížení na výstupu zapojeno do série, tím vyšší je součet sériových výstupních napětí, tedy i proud protékající každým spínacím stupněm. Když se tedy k existujícímu sériovému zapojení několika spínacích stupňů připojí nebo od něho odpojí jeden spínací stupeň, musí se v tomto stupni připojovat nebo odpojovat podstatně vyšší proud než ve stupních na začátku sériového obvodu. Proudové zatížení spínacích prvků ve spínacích stupních je tedy větší, čím vyšší je amplituda vstupního signálu jim přiřazených napěťových stupňů, takže zjednodušeně řečeno při pevném přiřazení podle známého stavu techniky jsou horní spínací stupně zatíženy trvale vysokým zatížením při spínání, zatímco nižší spínací stupně jsou zatíženy podstatně méně.

Konečně dochází u popsaného známého zesilovače za jistých předpokladů k velice krátkým periodám připojení a odpojení jednotlivých spínacích stupňů, což vyžaduje zbytečně vysokou frekvenci spínání spínacích prvků zapojených ve spínacích stupních, takže například tyristory lze použít pouze omezeně v důsledku zpoždovacích pochodů, které jsou jim

vlastní a které jsou vyvolány připojenými prvky zapojení. Když se totiž například zesiluje vstupní signál s vyšším kmitočtem, jehož amplituda kolísá mezi dvěma sousedními napěťovými stupni, připojují a odpojují se příslušné spínací stupně s tímtež vyšším kmitočtem, zatímco ostatní spínací stupně zůstávají beze změny připojené případně odpojené.

Účelem vynálezu je vytvořit spínací zesilovač k číslicovému výkonovému zesilování analogového vstupního signálu tak, aby v něm byl zajištěn stejnoměrný provoz jednotlivých spínacích stupňů a aby umožňoval snížení nezbytné frekvence spínání v jednotlivých spínacích stupních.

Podstata vynálezu spočívá v tom, že spínací stupně mají každý jeden řídicí vstup a jeden kontrolní výstup, mezi spínacími stupni a měničem signálu je zapojena budicí jednotka se dvěma vstupy a s výstupy odpovídajícími počtem počtu spínacích stupňů, jejíž jeden vstup je spojen s výstupem měniče signálu a jejíž výstupy jsou připojeny každý k řídicímu vstupu jednoho spínacího stupně a spínacím stupňům je ke sledování jejich provozního stavu přiřazena kontrolní jednotka s počtem vstupů, odpovídajícím počtu spínacích stupňů a s výstupem, přičemž vstupy kontrolní jednotky jsou spojeny každý s kontrolním výstupem jednoho spínacího stupně a výstup kontrolní jednotky je připojen ke druhému vstupu budicí jednotky. Spínací stupně jsou tedy buzeny měničem signálu přes budicí jednotku, která před každým spínacím pochodem nově určuje přiřazení mezi napěťovým stupněm a spínacím stupněm. To má tu výhodu, že spínací stupně mohou pracovat nezávisle na druhu analogového vstupního signálu a jeho amplitudovém rozložení podstatně stejnoměrněji. Přitom je neustále sledován provozní stav spínacích stupňů a přiřazení mezi napěťovým a spínacím stupněm před spínacím pochodem je určováno na základě okamžitého provozního stavu spínacích stupňů, protože mezi provozním stavem a řízením spínacích stupňů je pak možná zpětná vazba, která reaguje individuálně na každý spínací stupeň. Podle dalšího výhodného provedení vynálezu každý spínací stupeň je spojen s časoměrným zařízením k měření doby mezi dvěma následujícími spínacími pochody a s pamětí k záznamu příslušného spínacího stavu a časoměrná zařízení a paměti jsou spojeny se srovnávací logikou. Časoměrná zařízení měří čas mezi dvěma následujícími spínacími pochody každého spínacího stupně a pro okamžité připojení nebo odpojení spínacího stupně se zvolí ten spínací stupeň, který je od svého posledního spínacího pochodu nejdelší dobu odpojen nebo připojen. Tímto způsobem lze zabránit příliš krátkým spínacím periodám ve spínacích stupních.

Časoměrná zařízení jsou s výhodou vytvořena jako číslicové čítače, spojené se zdrojem synchronizačních impulsů, a paměti jsou účelně tvořeny bistabilními klopnými obvody.

Vynález bude vysvětlen pomocí příkladu provedení znázorněného na výkresu, kde značí obr. 1 blokové schéma spínacího zesilovače podle vynálezu s přídatnou kontrolní jednotkou, obr. 2 příklad provedení kontrolní jednotky z obr. 1, obr. 3 příklad provedení budicí jednotky z obr. 1, obr. 4 příklad měniče signálu a obr. 5 až 9 přiřazení mezi napěťovými a spínacími stupni v zesilovači podle vynálezu pro dvě různé amplitudy vstupního signálu v porovnání ke stavu u techniky.

Na obr. 1 je blokové schéma spínacího zesilovače podle vynálezu s přídatnou kontrolní jednotkou. Ze vstupu 14 přichází analogový vstupní signál, který se má zesilovat, do měniče 1 signálu. Měníč 1 signálu vysílá na svém výstupu A1 řídicí rozkazy, které přicházejí na vstup E2 budicí jednotky 2. Z budicí jednotky 2 vedoucí řídicí vedení do většího počtu spínacích stupňů S1 až S6, z nichž je pro přehlednost znázorněno pouze šest stupňů. Spínací stupně S1 až S6 obsahují výkonové stejnosměrné napěťové zdroje U1 až U6 se stejným výstupním napětím a odpovídající spínací prvky SE1 až SE6, které mohou být například vytvoře-

ny jako přepínače a společně s napěťovými zdroji U1 až U6 zapojeny tak, že napěťové zdroje U1 až U6 mohou být výstupním napětím zapojeny do série. Z každého spínacího stupně S1 až S6 vede v tomto případě kontrolní vedení do společné kontrolní jednotky 3, ve které jsou sledovány určité provozní parametry spínacích stupňů S1 až S6. Kontrolní jednotka 3 vysílá na svém výstupu A3 řídicí a adresové rozkazy, které přicházejí přes vstup E2 zpátky do budicí jednotky 2, čímž vzniká zpětnovazební smyčka. Spínací stupně S1 až S6 pracují v sériovém zapojení do zátěže 4, kterou může být například vysokofrekvenční koncový stupeň rozhlasového vysílače a která může přídatně obsahovat k vyhlazení dolní propust. Časový průběh pochodů ve spínacím zesilovači podle vynálezu je mezi jednotlivými funkčními jednotkami účelně řízen a synchronizován společným zdrojem 5 synchronizačních impulsů, který je přes taktovací vedení spojen alespoň s měničem signálu 1 a s kontrolní jednotkou 3 a v případě potřeby i s budicí jednotkou 2.

Měnič 1 signálu rozděljuje, jak ukazuje obr. 5, rozsah ESB vstupního signálu, to znamená rozsah maximální amplitudy U₁ signálu, do několika stejných napěťových stupňů B1 až B6. Měnič 1 signálu snímá periodicky s frekvencí zdroje 5 synchronizačních impulsů okamžitou amplitudu analogového vstupního signálu a zjišťuje, kolik napěťových stupňů je v této snímané amplitudě obsaženo. Když se počet těchto napěťových stupňů zvýší oproti předchozí hodnotě, zjištěné při předchozím snímání, o jedničku, vznikne na výstupu A1 příslušný řídicí rozkaz, který způsobí připojení jednoho přídatného snímacího stupně do sériového obvodu. Když se počet napěťových stupňů o jedničku zmenší, vyšle se analogickým způsobem řídicí rozkaz, který vyvolá odpojení jednoho ze spínacích stupňů S1 až S6 ze sériového obvodu. Který ze spínacích stupňů S1 až S6 má být připojen, případně odpojen, se řídí řídicími a adresovými rozkazy z kontrolní jednotky 3.

Příklad provedení měniče 1 signálu podle obr. 1 je znázorněn na obr. 4. Analogový vstupní signál přechází ze vstupu 14 do analogově číslicového převodníku 11, který je přes taktovací vstup 11 řízen taktovacím signálem ze zdroje 5 synchronizačních impulsů a snímá například každých 10 μ s vstupní signál. Analogově číslicový převodník 11 vytváří číslicovou hodnotu, která odpovídá okamžité hodnotě amplitudy vstupního signálu a vysílá se do paměti 12 amplitudové hodnoty. Současně se zaznamenáním v paměti 12 amplitudové hodnoty přichází číslicová hodnota na vstup srovnávací logiky 13, která je rovněž synchronizována přes taktovací vstup 11. Na další vstup srovnávací logiky 13 přichází ta číslicová hodnota amplitudy, která pochází z předchozího snímání vstupního signálu, byla zaznamenána v paměti 12 velikosti amplitudy před záznamem nové hodnoty a současně se záznamem nové hodnoty se vymazává.

Tímto způsobem se ve srovnávací logice 13 porovnává právě zjištěná hodnota amplitudy s předchozí zjištěnou hodnotou ve formě ekvivalentních číslicových hodnot. Při zvýšení amplitudy vysílá srovnávací logika 13 řídicí rozkaz přes připojovací vedení Z, při poklesu amplitudy ovládací rozkaz přes odpojovací vedení W, která obě tvoří výstup A1.

Mimoto je rovněž možné brát jako srovnávací hodnotu pro srovnávací logiku 13 místo číslicové amplitudové hodnoty, vyplývající z předchozího snímání a odebrání z analogově číslicového převodníku 1, tu číslicovou hodnotu, která odpovídá počtu skutečně připojených spínacích stupňů S1 až S6. Tím se dá zabránit tomu, aby případné chyby v ovládání mezi měničem 1 signálu a spínacími stupni S2 až S6 nekorigovaně zkreslily průběh signálu na výstupu spínacího zesilovače.

Připojovací vedení Z a odpojovací vedení W vedou k příslušnému vstupu E2 budicí jednotky 2, jejíž provedení je znázorněno na obr. 3. Připojovací vedení Z končí v budicí jed-

notce 2 v přepínací logice 7, odpojovací vedení W ve stejné přepínací logice 8. Obě přepínací logiky 7, 8 jsou buzeny přes příslušné dekodéry 2, 10, které dostávají na vstupu EP z kontrolní jednotky 3 v kódované formě adresovou informaci o těch obou spínacích stupních S1 až S6, které se mají jako následující stupně připojit, případně odpojit. Jakmile jsou přicházející adresové informace dekodovány ve vybuzeném dekodéru 2 nebo 10, uvede tento dekodér v činnost příslušnou přepínací logiku 7 nebo 8, která vytvoří spojení mezi vstupním připojovacím vedením Z nebo odpojovacím vedením W, které vede k tomu spínacímu stupni S1 až S6, který je přiřazen zpracované adresové informaci.

Celkem je každý spínací stupeň S1 až S6 propojen s budicí jednotkou 2 přes dvojici vedení, která se skládá z připojovacího vedení Z a odpojovacího vedení W a přes kterou lze vysílat buď řídicí rozkaz k připojení nebo řídicí rozkaz k odpojení do příslušného spínacího stupně S1 až S6. Když je například spínací stupeň S5 ještě nepřipojen a přepínací logika 7 je nastavena tak, že následující spínací rozkaz přijde právě do tohoto spínacího stupně S5, zapojí se spínací stupeň S5 se svým stejnosměrným napětovým zdrojem U5 do sériového obvodu a zvýší výstupní napětí o příslušnou hodnotu. V kontrolní jednotce se nyní na základě provozních údajů o všech spínacích stupních S1 až S6 vytvoří nový, ještě nepřipojený spínací stupeň, a příslušná adresová informace se vyšle přes dekodér 2 do přepínací logiky 7; přepínací logika 7 vytvoří nové přiřazení mezi svým vstupem a výstupem, které odpovídá adresové informaci, takže při příchodu následujícího připojovacího rozkazu z měniče 1 signálu se připojí nově zvolený spínací stupeň S1 až S6. Analogický průběh nastává při odpojování pomocí dekodéru 10 v přepínací logice 8.

Vnitřní konstrukce kontrolní jednotky 3 se řídí v jednotlivostech podle toho, jakým způsobem má být sledován provozní stav jednotlivých spínacích stupňů S1 až S6. Podle výhodného provedení vynálezu se měří čas mezi dvěma následujícími spínacími pochody pro každý spínací stupeň S1 až S6 a pro okamžitý pochod připojení, případně odpojení, se zvolí ten spínací stupeň, který je od svého posledního spínacího pochodu odpojen nebo připojen nejdelší dobu. Zapojení kontrolní jednotky 3, vhodné pro tento způsob sledování, je znázorněno na obr. 2.

Z jednotlivých spínacích stupňů S1 až S6 vedou dvojice kontrolních vedení do kontrolní jednotky 3, přičemž každá dvojice obsahuje opět připojovací vedení Z a odpojovací vedení W. Každá dvojice kontrolních vedení je spojena s nastavovacím vstupem S a se zpětným nastavovacím vstupem R paměti F1 až F6, která je vytvořena jako bistabilní klopný obvod. Výstupy Q pamětí F1 až F6 jsou spojeny vedením s odpovídajícím počtem vstupů srovnávací logiky 6. Každá dvojice kontrolních vedení mezi spínacími stupni S1 až S6 a paměťmi F1 až F6 je dále spojena přes součtové hradlo G1 až G6 se zpětným nastavovacím vstupem R jednoho z řady čítačů Z1 až Z6, z nichž každý je přiřazen jednomu spínacímu stupni S1 až S6. Čítače Z1 až Z6 počítají taktovací impulsy ze zdroje 5 synchronizačních impulsů, které přicházejí přes taktovací vstup T3 na jednotlivé taktovací vstupy I čítačů Z1 až Z6. Okamžitý stav čítačů Z1 až Z6 se vysílá vedením do srovnávací logiky 6 a v ní se vyhodnocuje.

Popsaná kontrolní jednotka 3 pracuje takto: Pokaždé, když se jeden ze spínacích stupňů S1 až S6 připojí řídicím rozkazem z měniče 1 signálu například přes přepínací logiku 7, dojde impuls přes připojovací vedení Z příslušné dvojice kontrolních vedení na nastavovací vstup S příslušné paměti F1 až F6 a nastaví její výstup Q na logickou hodnotu 1. Tím se podává do srovnávací logiky 6 informace, že přiřazený spínací stupeň S1 až S6 je připojen a může být tedy v následujícím pouze odpojen. Současně přijde impuls přes součtové hradlo G1 až G6 na zpětný nastavovací vstup R příslušného čítače Z1 až Z6 a nastaví je na hodnotu 0. Počítáním taktovacích impulsů a zpětným nastavováním příslušného spí-

nacího stupně S1 až S6 při každém spínacím pochodu je chod čítače Z1 až Z6 mírou doby, která uplynula od posledního spínacího pochodu, v tomto případě od připojení spínacího stupně S1 až S6.

Když se spínací stupeň S1 až S6 řídicím rozkazem odpojí pře přepínací logiku g ze sériového obvodu, vyšle se impuls přes odpojovací vedení W dvojice kontrolních vedení na zpětný nastavovací vstup R paměti F1 až F6 a její výstup se tím nastaví na logickou hodnotu 0. Tím dostane srovnávací logika 6 údaj o tom, že připojený spínací stupeň byl odpojen a že se tedy dá znovu připojit. Současně dojde tento impuls přes součtové hradlo G1 až G6 na zpětný nastavovací vstup R čítače Z1 až Z6 a nastaví jej znovu na hodnotu 0.

Stav čítačů Z1 až Z6, který se při každém synchronizačním impulsu obecně zvýší o jedničku, je tedy neustále mírou doby, která u každého spínacího stupně S1 až S6 uplanula od posledního spínacího pochodu, a to nezávisle na tom, zda tento spínací pochod znamenal připojení spínacího stupně. Paměti F1 až F6 ukazují na svých výstupech Q, který spínací stupeň S1 až S6 je právě připojen a který je odpojen. Z tohoto rozdělení spínacích stupňů S1 až S6 na dvě skupiny a z informace o stavu čítačů Z1 až Z6 vytvoří srovnávací logika 6 porovnáním pro skupinu připojených spínacích stupňů informaci, který z nich je připojen po delší dobu, a pro skupinu odpojených stupňů analogickou informaci o tom, který z nich je nejdelší dobu odpojen. Adresové informace, to znamená kódovaná čísla obou zjištěných spínacích stupňů, se vysílají z výstupu A3 srovnávací logiky 6 přes oddělené připojovací a odpojovací vedení do dekodérů 2, 10 v budící jednotce 2.

Příklady provedení spínacího zesilovače a jeho součástí, popsané v souvislosti s obr. 1 až 4, mohou být v rámci vynálezu různě obměňovány a přizpůsobeny speciálním požadavkům. Mimo jiné je například možné v popsaném provedení kontrolní jednotky 3 podle obr. 2 vynechat kontrolní vedení od spínacích stupňů S1 až S6 ke kontrolní jednotce 3 a spojit kontrolní jednotku 3 s budící jednotkou 2 do společné jednotky. Řídicí rozkazy k připojení a odpojení spínacích stupňů pak přicházejí paralelně a současně jak do spínacích stupňů S1 až S6, tak do pamětí F1 až F6 kontrolní jednotky 3, takže odpadá zpětnovazební smyčka přes spínací stupeň S1 až S6.

Rovněž není bezpodmínečně nutné, aby všechna řídicí vedení uvnitř spínacího zesilovače byla vytvořena jako oddělené páry připojovacích vedení Z a odpojovacích vedení W. Řídicí rozkazy pro jeden spínací stupeň mohou být například přenášeny po společném vedení, zejména světlovodným vláknem, přičemž připojovací a odpojovací rozkaz je ve formě různě kódovaného signálu, ve tvaru logické hodnoty 0 nebo 1 nebo ve formě kladných a záporných boků impulsů.

Přiřazení mezi jednotlivými napěťovými stupni V1 až V6 rozsahu ESB vstupního signálu a mezi spínacími stupni S1 až S6, vyplývající z popsaných příkladů provedení, je znázorněno na obr. 5, 7, 9, zatímco obr. 6, 8 znázorňují ke srovnání takové přiřazení podle stavu techniky. Obr. 5 ukazuje časový průběh $u_i(t)$ dvou sinusových amplitud u_i signálu, z nichž jedna probíhá celým rozsahem ESB vstupního signálu, zatímco druhá tvoří přibližně třetinu první amplitudy. To odpovídá při použití zesilovače k modulaci výkonového vysílače různým stupňům modulace.

Rozsah ESB vstupního signálu je rozdělen podle počtu spínacích stupňů S1 až S6 na šest napěťových stupňů V1 až V6. Pokud uvažujeme nejprve větší z obou sinusových signálů, je okamžitě zřejmé, že amplituda u_i , vycházející od nuly, prochází postupně napěťovými stupni V4, V5, V6, nabývá maxima a potom v opačném sledu prochází napěťovými stupni V6 až V1 do

minima, resp. záporného minima. Analogickým způsobem se v zesilovači podle stavu techniky připojují podle obr. 6 nejprve spínací stupně S4, S5, S6, potom se v opačném sledu postupně odpojují spínací stupně S6 až S1. Z obr. 6 je vidět, že při pevném přiřazení jednotlivých spínacích stupňů S1 až S6 nastanou zmíněné nestejnomořné provozní podmínky: zatímco spínací stupně S1 a S6 jsou převážně připojené, případně odpojené, mají tedy velice krátké doby připojení, případně odpojení, jsou fáze připojení a odpojení stupňů S4 a S5 přibližně stejné.

Zcela odlišné provozní chování nastává podle obr. 7 při variabilním přiřazení mezi napěťovými stupni V1 až V6 a spínacími stupni S1 až S6, které se používá v zesilovači podle vynálezu a bylo podrobně vysvětleno v souvislosti s příklady jeho provedení. I v tomto případě se sice v takovém zesilovači podle stavu techniky při vzrůstající amplitudě u_i vstupního signálu nejprve postupně připojí spínací stupně S4, S5, S6. Jakmile však amplituda u_i klesá a přichází k minimální hodnotě, jsou zřetelné podstatné rozdíly proti známému zesilovači. Jako první se neodpojí spínací stupeň S6, nýbrž spínací stupeň S1, který byl v tomto okamžiku připojen nejdéle. Totéž platí pro spínací stupně S2, S3 až S6, které se odpojují postupně. Zatímco v tomto speciálním případě se sled při připojování spínacích stupňů S1 až S6 záměrným určováním těchto stupňů shoduje se sledem ve známém zesilovači, je při odpojování sled zcela opačný.

Sumace výstupních napětí připojených spínacích stupňů S1 až S6 a jejich stejnosměrných napěťových zdrojů U1 až U6 vede ke vzniku amplitudy u_o výstupního napětí, která, jak lze snadno dokázat, má v obou případech, viz obr. 5, obr. 6, vznik stejného schodovitěho napětí, které po vyhlazení odpovídá zesílenému vstupnímu signálu. Provozní chování spínacích stupňů S1 až S6 je však naprosto odlišné. Na rozdíl od zmíněných nerovnoměrných provozních podmínek, vznikajících následkem různě dlouhých fází spínání, jak ukazuje obr. 6, jsou podle obr. 7 spínací stupně S1 až S6 v zesilovači podle vynálezu připojeny rovnoměrně, takže fáze sepnutí pro každý stupeň jsou přibližně stejně dlouhé.

Ještě zřetelnější jsou výhody zesilovače podle vynálezu tehdy, když se bere v úvahu místo maximální amplitudy vstupního signálu vstupní signál s menší amplitudou, což se stává například u rozhlasového vysílače v důsledku amplitudového rozložení podstatně častěji. Takový signál, který kolísá pouze mezi dvěma napěťovými stupni V3 a V4, je rovněž znázorněn na obr. 5. Podle stavu techniky jsou spínací stupně S1 až S6 buzeny způsobem znázorněným na obr. 8: spínací stupně S1, S2 jsou v tomto případě připojeny trvale a spínací stupně S5 a S6 jsou trvale odpojeny. Tyto čtyři uvedené stupně nevyvolávají tedy spínací ztráty. Celé zatížení vyvolané spínáním nesou oba spínací stupně S3, S4, které jsou přiřazeny napěťovým stupňům V3, V4.

Zcela jinak probíhá buzení podle obr. 9 při variabilním přiřazení napěťových stupňů V1 až V6 a spínacích stupňů S1 až S6: všechny spínací stupně S1 až S6 jsou připojovány a odpojovány stejnoměrně, takže zatížení vyvolané spínáním je rozděleno na všechny spínací stupně. Další výhoda je rovněž zřejmá ve srovnání s obr. 8. Zatímco tam je frekvence spínání spínacích stupňů S3, S4 rovná frekvenci vstupního signálu, je v obr. 9 frekvence spínání snížena na třetinu frekvence signálu a rozložena na všechny spínací stupně S1 až S6, protože amplituda vstupního signálu je rovněž asi třetina rozsahu ESB vstupního signálu.

Tento vztah vyplývá z obecné zákonitosti, že při klesající amplitudě vstupního signálu frekvence spínání jednotlivých spínacích stupňů oproti frekvenci signálu rovněž klesá. Třebaže tedy celkový počet spínacích pochodů ve všech spínacích stupních společně

zůstává oproti známému zesilovači nezměněný, rozdělují se spínací pochody v každém případě naprosto stejnoměrně na všechny spínací stupně, což obecně vede ke snížení frekvence spínání v jednotlivých stupních a znamená vzhledem ke spínaným proudům stejnoměrnější zatížení všech stupňů.

Popsaný způsob buzení je výhodný zejména tehdy, když se má jako spínacích prvků ve spínacích stupních použít tyristorů, zvláště známých vypínacích tyristorů nebo tyristorů vypínaných hradlem. Tyristory jsou v důsledku své doby obnovení řídicí schopnosti vlivem vnějšího zapojení co do použitelnosti omezené, protože k tomu, aby byla zajištěna bezvadná funkce, musí mezi připojovacím a odpojovacím pochodem ležet poměrně dlouhý interval ve srovnání s výkonovými tranzistory. Tento interval se při použití zesilovače podle vynálezu v průměru podstatně prodlouží, takže se právě tím otvírá pro tyristory nový obor použití.

P Ř E D M Ě T V Y N Á L E Z U

1. Spínací zesilovač k číslicovému výkonovému zesilování analogového vstupního signálu, se vstupem, s měničem signálu a s větším počtem stejných spínacích stupňů zapojených do série, kde měnič signálu je zapojen na vstupu a svým výstupem je v činném spojení se spínacími stupni, vyznačený tím, že spínací stupně (S1 až S6) mají každý jeden řídicí vstup a jeden kontrolní výstup, mezi spínacími stupni (S1 až S6) a měničem (1) signálu je zapojena budicí jednotka (2) se dvěma vstupy (E2, E2') a s výstupy odpovídajícími počtem počtu spínacích stupňů (S1 až S6), jejíž jeden vstup (E2) je spojen s výstupem (A1) měniče (1) signálu a jejíž výstupy jsou připojeny každý k řídicímu vstupu jednoho spínacího stupně (S1 až S6), spínacím stupňům (S1 až S6) je ke sledování jejich provozního stavu přiřazena kontrolní jednotka (3) s počtem vstupů, odpovídajícím počtu spínacích stupňů (S1 až S6) a s výstupem (A3), přičemž vstupy kontrolní jednotky (3) jsou spojeny každý s kontrolním výstupem jednoho spínacího stupně (S1 až S6) a výstup (A3) kontrolní jednotky (3) je připojen ke druhému vstupu (E2') budicí jednotky (2).

2. Spínací zesilovač podle bodu 1, vyznačený tím, že každý spínací stupeň (S1 až S6) je spojen s časoměrným zařízením k měření doby mezi dvěma následujícími spínacími pochody a s pamětí (F1 až F6) k záznamu příslušného spínacího stavu, přičemž časoměrná zařízení a paměti (F1 až F6) jsou spojeny se srovnávací logikou (6).

3. Spínací zesilovač podle bodu 2, vyznačený tím, že měnič (1) signálu a kontrolní jednotka (3) jsou spojeny se zdrojem (5) synchronizačních impulsů a časoměrná zařízení jsou vytvořena jako číslicové čítače (Z1 až Z6), které jsou přes taktovací vstupy (T) připojeny ke zdroji (5) synchronizačních impulsů.

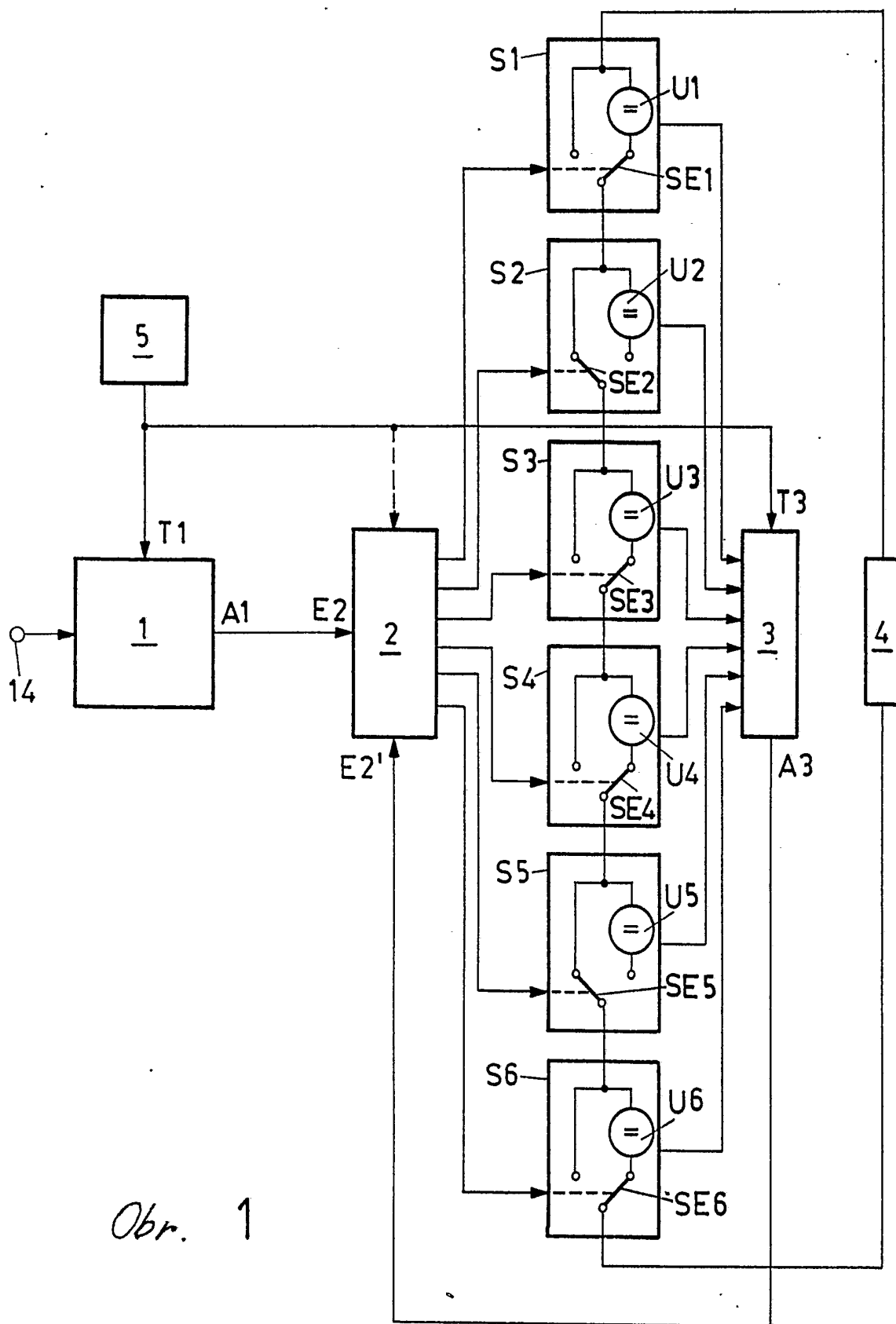
4. Spínací zesilovač podle bodů 2 a 3, vyznačený tím, že paměti (F1 až F6) jsou vytvořeny jako bistabilní klopné obvody.

5. Spínací zesilovač podle jednoho z bodů 1 až 4, vyznačený tím, že každý spínací stupeň (S1 až S6) obsahuje stejnosměrný napěťový zdroj (U1 až U6) a spínací prvek (SE1 až SE6) pro přemostění stejnosměrného napěťového zdroje (U1 až U6) nebo jeho zapojení do série se stejnosměrnými napěťovými zdroji (U1 až U6) ostatních spínacích stupňů (S1 až S6).

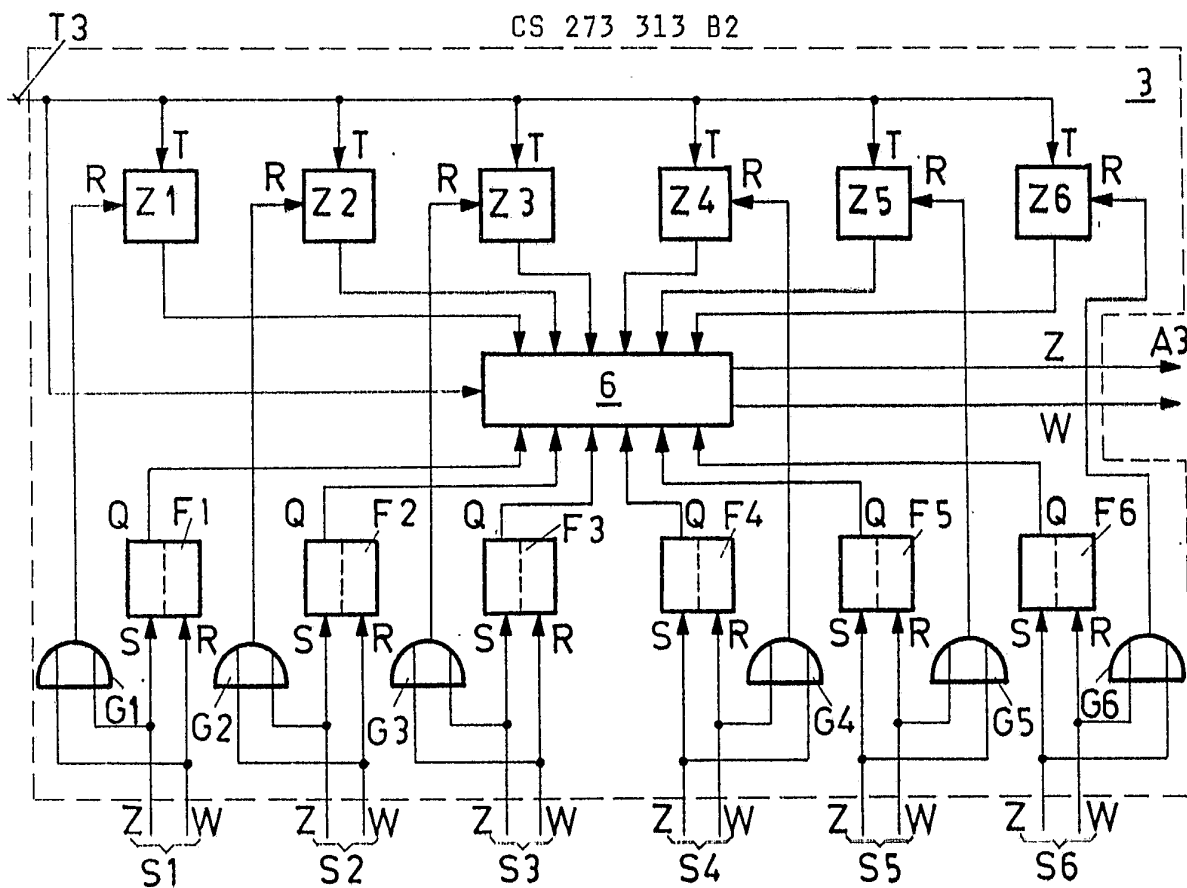
6. Spínací zesilovač podle bodu 5, vyznačený tím, že spínací stupně (S1 až S6) obsahují jako spínací prvky (SE1 až SE6) tyristory.

7. Spínací zesilovač podle jednoho z bodů 1 až 6, vyznačený tím, že měnič (1) signálu obsahuje analogově číslicový převodník (11) a za ním zapojenou paměť (12) amplitudové hodnoty, které jsou svými výstupy připojeny ke srovnávací logice (13) pro porovnání hodnoty amplitudy z paměti (12) amplitudové hodnoty s následující číslicovou hodnotou amplitudy.

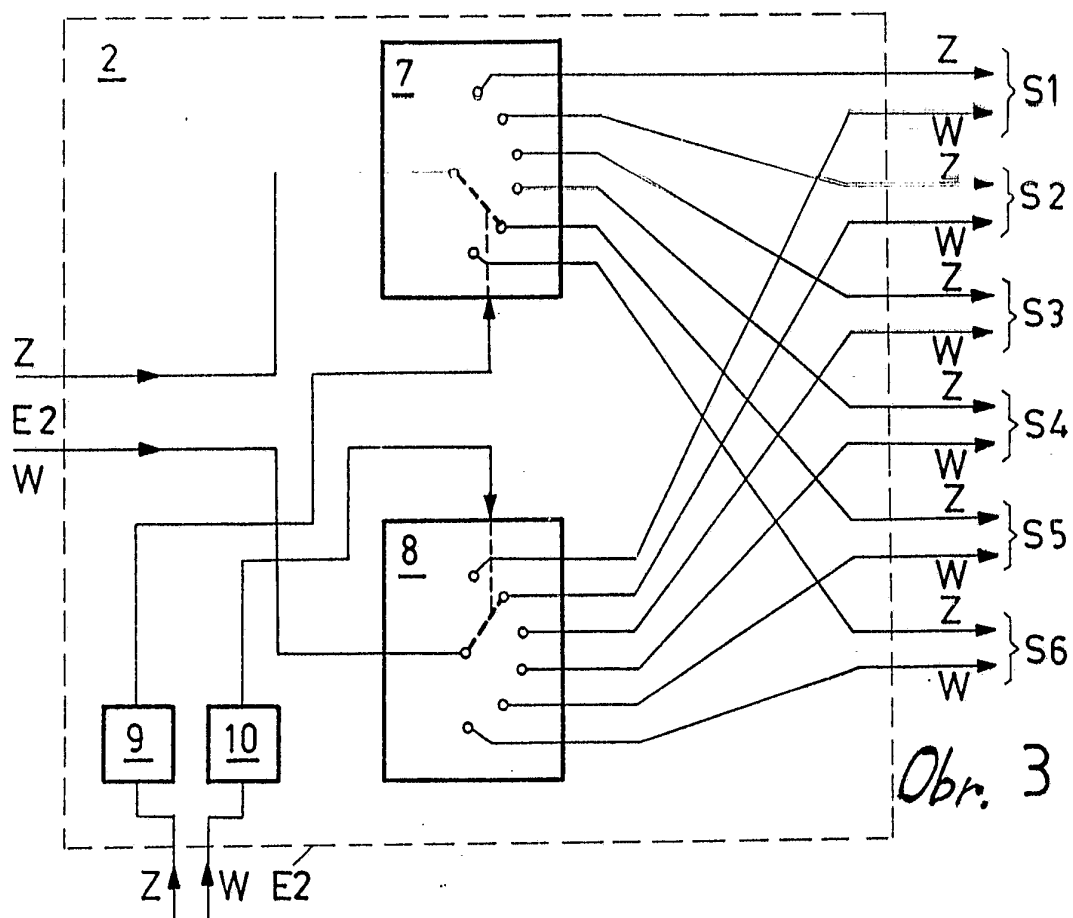
5 výkresů



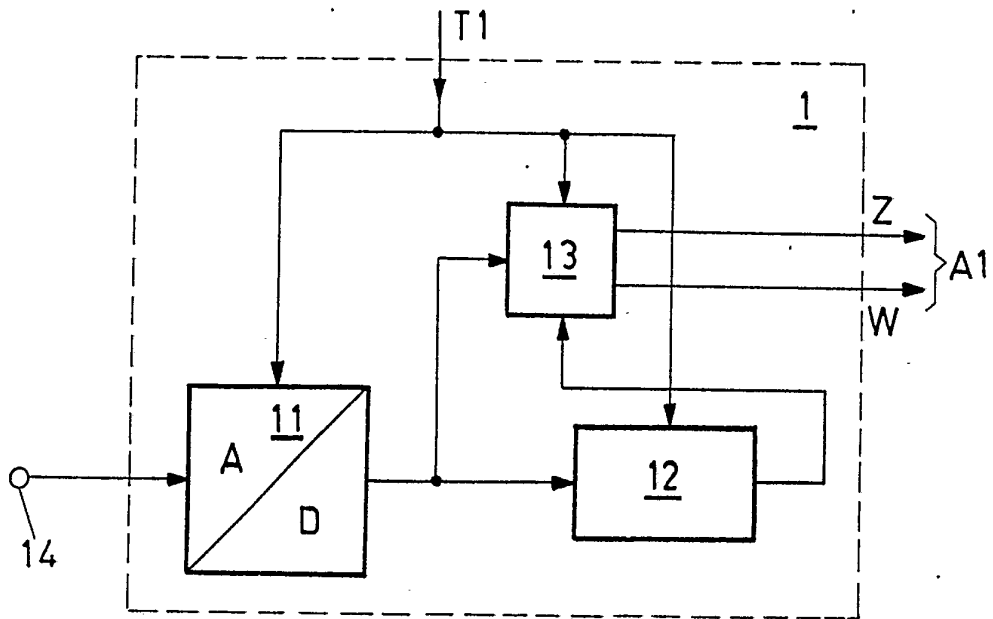
Obr. 1



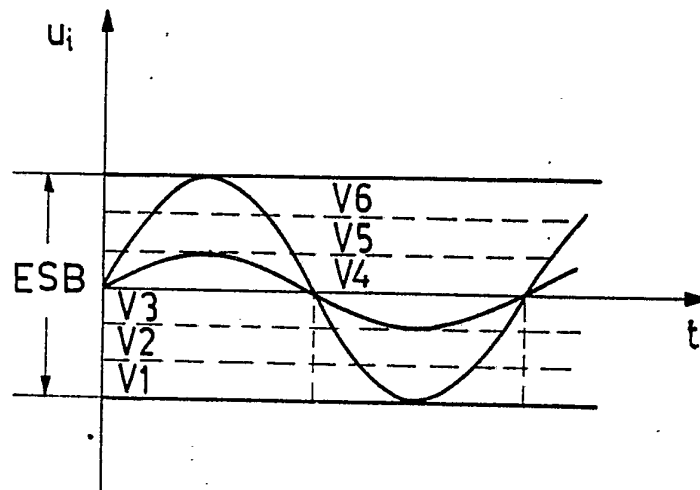
Obr. 2



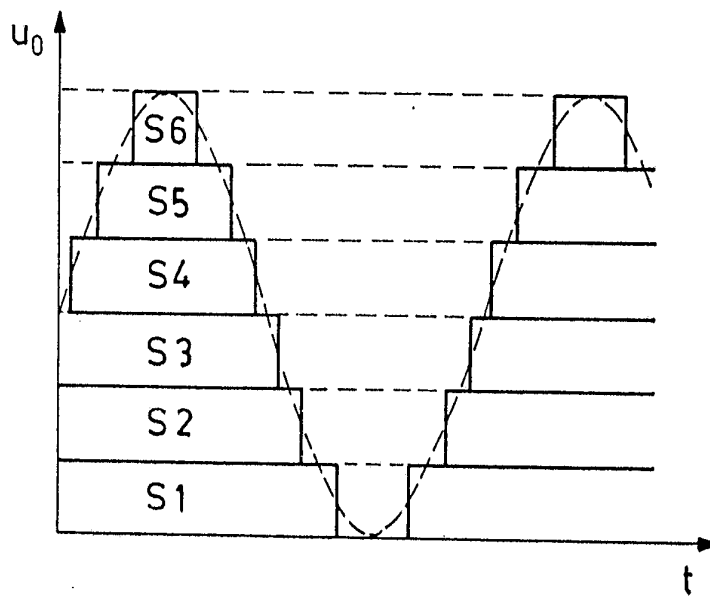
Obr. 3



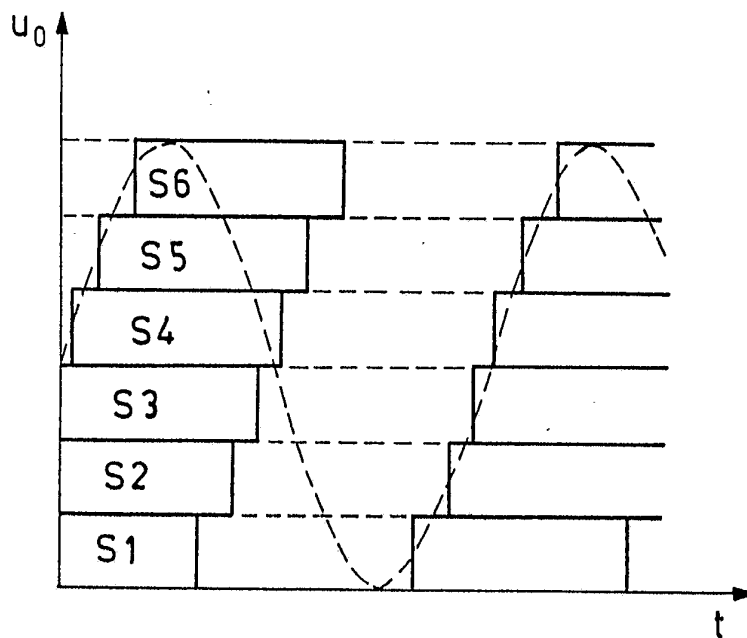
Obr. 4



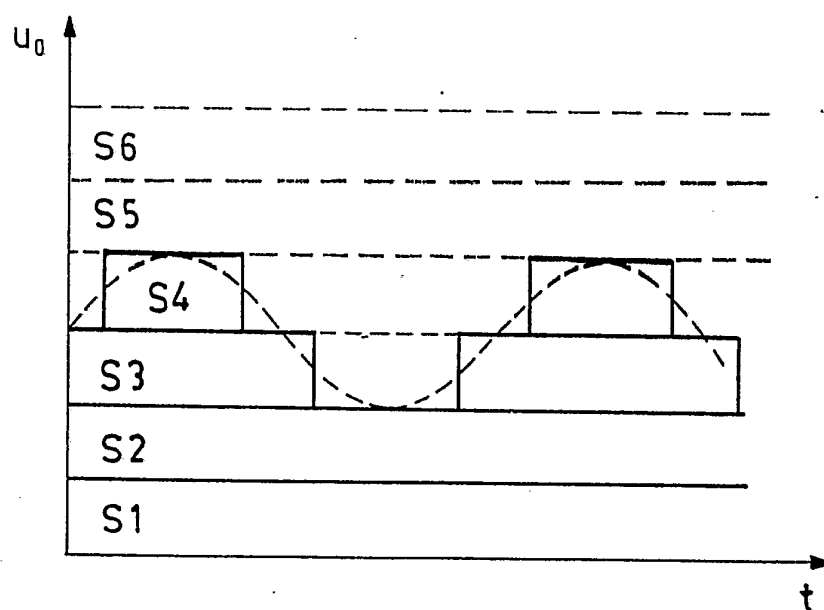
Obr. 5



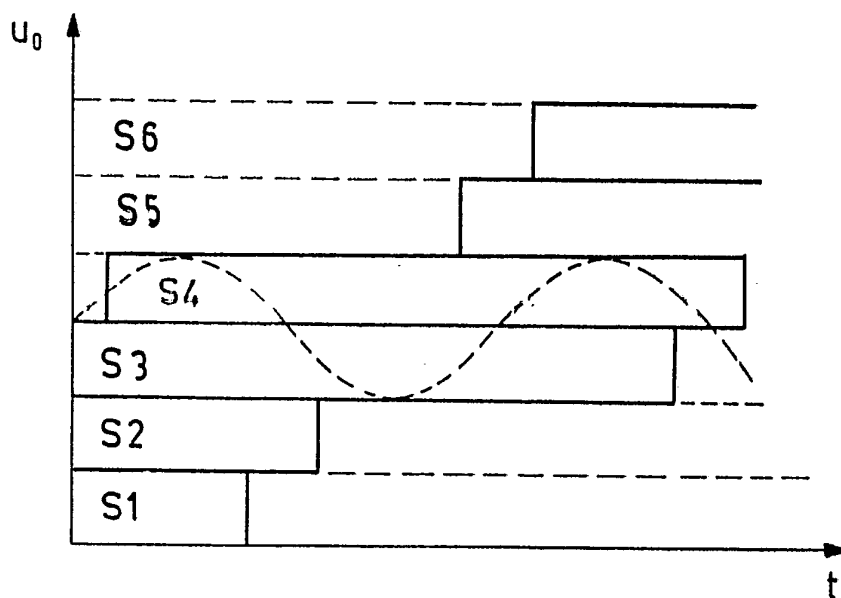
Obr. 6



Obr. 7



Obr. 8



Obr. 9