

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7678302号
(P7678302)

(45)発行日 令和7年5月16日(2025.5.16)

(24)登録日 令和7年5月8日(2025.5.8)

(51)国際特許分類

F I

G 0 5 F 1/56 3 2 0 C

G 0 5 F 1/56 3 1 0 X

請求項の数 7 (全11頁)

(21)出願番号	特願2021-128681(P2021-128681)	(73)特許権者	000006220
(22)出願日	令和3年8月5日(2021.8.5)		ミツミ電機株式会社
(65)公開番号	特開2023-23298(P2023-23298A)		東京都多摩市鶴牧2丁目11番地2
(43)公開日	令和5年2月16日(2023.2.16)	(74)代理人	100090033
審査請求日	令和6年7月11日(2024.7.11)		弁理士 荒船 博司
		(74)代理人	100093045
			弁理士 荒船 良男
		(72)発明者	高野 陽一
			東京都多摩市鶴牧2丁目11番地2 ミ
			ツミ電機株式会社内
		審査官	安池 一貴

最終頁に続く

(54)【発明の名称】 電源用半導体集積回路および電源用レギュレータ回路

(57)【特許請求の範囲】

【請求項1】

直流電圧が入力される電圧入力端子と電圧出力端子との間に接続された出力トランジスタと、出力のフィードバック電圧に応じて前記出力トランジスタを制御する制御回路と、を備えた電源用半導体集積回路であって、

前記電圧出力端子の電圧に比例した電圧と所定の複数段階のしきい値電圧の各電圧とを比較する複数の電圧比較回路を有し、前記電圧出力端子のオープン状態を検出するオープン異常検出回路と、

前記オープン異常検出回路による検出結果を外部へ出力するための複数の検出結果出力端子と、を備え、

前記複数段階のしきい値電圧は、前記オープン異常検出回路が、前記電圧出力端子に接続される複数の負荷のいずれかのオープン状態およびすべての負荷のオープン状態を検出することができるように設定されていることを特徴とする電源用半導体集積回路。

【請求項2】

前記電圧出力端子に接続される前記複数の負荷は2個のアンテナであって、前記複数の電圧比較回路は2つであり、

前記複数段階のしきい値電圧は2段階に設定され、2段階の電圧のうち一方の電圧は、アンテナが1個の場合の消費電流の最大値とアンテナが2個の場合の消費電流の最小値との間の値に対応する電圧であり、2段階の電圧のうち他方の電圧は、アンテナが1個の場合の消費電流の最小値に対応する電圧であることを特徴とする請求項1に記載の電源用半

導体集積回路。

【請求項 3】

前記アンテナは消費電流のバラつきが $\pm 33.3\%$ 以内であることを特徴とする請求項 2 に記載の電源用半導体集積回路。

【請求項 4】

前記出力トランジスタとカレントミラー回路を構成する第 1 トランジスタと、
前記第 1 トランジスタと直列に接続される抵抗素子と、
前記抵抗素子が外付け素子として接続される外部端子と、を備え、
前記複数の電圧比較回路は、前記抵抗素子により電流 - 電圧変換された電圧と前記複数段階のしきい値電圧の各電圧とを比較することを特徴とする請求項 1 ~ 3 のいずれかに記載の電源用半導体集積回路。

10

【請求項 5】

前記複数の検出結果出力端子は 2 つであり、
前記出力トランジスタとカレントミラー回路を構成する第 2 トランジスタと、
前記第 2 トランジスタと直列に接続される抵抗素子の電圧に基づいて前記電圧出力端子のショート状態を検出するショート異常検出回路と、
2 つの前記電圧比較回路の出力と前記ショート異常検出回路の出力を入力とし、2 ビットで、1 チャンネルオープンと 2 チャンネルオープンとショートと正常の 4 つの状態のいずれかを表わす信号を生成し出力するロジック回路と、を備え、
前記ロジック回路の 2 ビットの出力信号に応じた 2 ビットの信号が前記複数の検出結果出力端子より出力されるように構成されていることを特徴とする請求項 1 ~ 4 のいずれかに記載の電源用半導体集積回路。

20

【請求項 6】

前記負荷は、車両に搭載される地上デジタルテレビ放送用チューナに接続されるアンテナであることを特徴とする請求項 1 ~ 5 のいずれかに記載の電源用半導体集積回路。

【請求項 7】

直流電圧が入力される電圧入力端子と電圧出力端子との間に接続された出力トランジスタと、出力のフィードバック電圧に応じて前記出力トランジスタを制御する制御回路と、を備えた電源用レギュレータ回路であって、
前記電圧出力端子の電圧に比例した電圧と所定の複数段階のしきい値電圧の各電圧とを比較する複数の電圧比較回路を有し、前記電圧出力端子のオープン状態を検出するオープン異常検出回路と、
前記オープン異常検出回路による検出結果を外部へ出力可能に構成され、
前記複数段階のしきい値電圧は、前記オープン異常検出回路が、前記電圧出力端子に接続される複数の負荷のいずれかのオープン状態およびすべての負荷のオープン状態を検出することができるように設定されていることを特徴とする電源用レギュレータ回路。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、直流電圧を変換する電圧レギュレータまたは DC - DC コンバータのような直流電源装置を構成する電源用半導体集積回路（電源用 IC）に関し、特に複数チャンネルの負荷が接続される出力端子のオープン検知に利用して有効な技術に関する。

40

【背景技術】

【0002】

直流電圧入力端子と出力端子との間に設けられたトランジスタを制御して所望の電位の直流電圧を出力する電源装置としてシリーズレギュレータ（以下、レギュレータと略す）がある。

地デジ（地上デジタルテレビ放送）チューナが搭載された自動車では、車載のレギュレータによって地デジ用アンテナなどの車載電子機器に電源が供給される。また、フルセグ対応の車載用の地デジチューナにおいては、受信感度の調整やフルセグ / ワンセグの切替

50

えをチューナで行い、受信状況を最適化するために、地デジ用アンテナとして、4 c h (チャンネル) の同等アンテナであるダイバーシティアンテナが一般に使用されている。

【0003】

一方、車載用のチューナやアンテナは、コネクタを介して車載レギュレータに接続されるため、車体の振動でコネクタが外れて電源の出力端子がオープンになったり、負荷の内部でショートが発生したりすることがある。そのため、車載用のレギュレータには、そのような異常状態を検出する機能を備えたものがある。

そこで、出力端子のオープン状態を検出するオープン異常検出用コンパレータと、ショート状態を検出するショート異常検出用コンパレータとを設け、異常検出信号を生成して出力端子より出力するように構成したレギュレータ用半導体集積回路(レギュレータ用IC)に関する発明が提案されている(例えば特許文献1、2)。

10

【先行技術文献】

【特許文献】

【0004】

【文献】特開2017-45096号公報

【文献】特開2018-55545号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

従来、複数のアンテナを備えた車載用地デジシステムにおいては、共通のレギュレータから複数のアンテナへ電源を供給するのが一般的であった。この場合、いずれかの1 c hアンテナがオープンとなっても、他 c hで受信するため異常を検知せず動作することとなる。一方、いずれかの1 c hアンテナがオープンとなったことを検知できるようにするため、負荷としてのアンテナごとにオープン異常検出機能を備えたレギュレータを設けることも考えられる。しかし、そのようにすると、複数のレギュレータが必要であるため、大幅なコストアップおよび実装面積の増加を招くという課題がある。

20

【0006】

この発明は上記のような課題に着目してなされたもので、その目的とするところは、複数の負荷に電源を供給するとともにいずれかの負荷あるいは複数の負荷でオープン異常が発生したとしてもそれを検知して出力することができる電源用半導体集積回路および電源用レギュレータ回路を提供することにある。

30

【課題を解決するための手段】

【0007】

上記目的を達成するため、本発明は、

直流電圧が入力される電圧入力端子と電圧出力端子との間に接続された出力トランジスタと、出力のフィードバック電圧に応じて前記出力トランジスタを制御する制御回路と、を備えた電源用半導体集積回路において、

前記電圧出力端子の電圧に比例した電圧と所定の複数段階のしきい値電圧の各電圧とを比較する複数の電圧比較回路を有し、前記電圧出力端子のオープン状態を検出するオープン異常検出回路と、

40

前記オープン異常検出回路による検出結果を外部へ出力するための複数の検出結果出力端子と、を備え、

前記複数段階のしきい値電圧は、前記オープン異常検出回路が、前記電圧出力端子に接続される複数の負荷のいずれかのオープン状態およびすべての負荷のオープン状態を検出できるように設定されているように構成したものである。

【0008】

上記のような構成を有する電源用半導体集積回路によれば、1つの半導体集積回路から電圧出力端子に接続された複数の負荷に電源を供給することができるため、大幅なコストアップおよび実装面積の増加を招くことがないとともに、オープン異常検出回路により、電圧出力端子に接続される複数の負荷のいずれかのオープン状態およびすべての負荷のオ

50

オープン状態を区別して検出することができる。

【 0 0 0 9 】

また、直流電圧が入力される電圧入力端子と電圧出力端子との間に接続された出力トランジスタと、出力のフィードバック電圧に応じて前記出力トランジスタを制御する制御回路と、を備えた電源用レギュレータ回路であって、

前記電圧出力端子の電圧に比例した電圧と所定の複数段階のしきい値電圧の各電圧とを比較する複数の電圧比較回路を有し、前記電圧出力端子のオープン状態を検出するオープン異常検出回路と、

前記オープン異常検出回路による検出結果を外部へ出力可能に構成され、

前記複数段階のしきい値電圧は、前記オープン異常検出回路が、前記電圧出力端子に接続される複数の負荷のいずれかのオープン状態およびすべての負荷のオープン状態を検出することができるように設定されているように構成しても良い。

10

【発明の効果】

【 0 0 1 0 】

本発明によれば、複数の負荷に電源を供給するとともにいずれかの負荷あるいは複数の負荷でオープン異常が発生したとしてもそれを検知して出力することができる電源用半導体集積回路（レギュレータIC、DC-DCコンバータ用IC）および電源用レギュレータ回路を提供することができるという効果がある。

【図面の簡単な説明】

【 0 0 1 1 】

20

【図1】本発明を適用したレギュレータICの一実施形態を示す回路構成図である。

【図2】アンテナ1個の消費電流のバラつきaが33%の場合の2chのアンテナの消費電流と出力端子の状態との関係を示す図である。

【発明を実施するための形態】

【 0 0 1 2 】

以下、本発明の好適な実施の形態を図面に基づいて説明する。

図1は、本発明を適用した直流電源装置としてのシリーズレギュレータの一実施形態を示す。なお、図1において、一点鎖線で囲まれた部分は、単結晶シリコンのような半導体チップ上に半導体集積回路（レギュレータIC）10として形成され、該レギュレータIC10の出力端子OUTにコンデンサCoが接続されて安定な直流電圧を供給する直流電源装置として機能する。

30

【 0 0 1 3 】

本実施形態のレギュレータIC10においては、図1に示すように、直流電圧VDDが印加される電圧入力端子INと出力端子OUTとの間に、PチャンネルMOSトランジスタからなる電圧制御用のトランジスタQ1が接続され、出力端子OUTと接地電位GNDが印加されるグランドラインとの間には、出力電圧Voutを分圧するブリーダ抵抗R1、R2が直列に接続されている。

【 0 0 1 4 】

この出力分圧用の抵抗R1、R2により分圧された電圧VFBが、上記電圧制御用のトランジスタQ1のゲート端子を制御する誤差増幅回路としての誤差アンプ11の非反転入力端子にフィードバックされている。そして、誤差アンプ11は、出力のフィードバック電圧VFBと所定の参照電圧Vrefとの電位差に応じて電圧制御用のトランジスタQ1を制御して、出力電圧Voutが所望の電位になるように制御する。

40

本実施形態のレギュレータIC10においては、出力端子OUTに、負荷として2個のアンテナANT1、ANT2が接続された場合にも、それぞれの負荷に必要な電流を流すことができるように、電圧制御用のトランジスタQ1の特性、サイズが設計されている。

【 0 0 1 5 】

また、本実施形態のレギュレータIC10には、上記誤差アンプ11の反転入力端子に印加される参照電圧Vrefを発生するための基準電圧回路12と、誤差アンプ11や基準電圧回路12に動作電流を流すバイアス（Bias）回路13と、上記電圧制御用トラ

50

ンジスタQ 1のゲート端子に接続され出力電流を制限するためのカレントリミット回路14と、チップの温度が所定温度以上に上昇した場合に誤差アンプ11の動作を停止させてトランジスタQ 1をオフさせるサーマルシャットダウン(TSD)回路15とが設けられている。CEは、ICの動作をオン/オフする信号が入力される外部端子である。

【0016】

基準電圧回路12は、バンドギャップリファレンス、直列の抵抗およびツェナーダイオードなどで構成することができる。バイアス回路13には、外部のマイコン(CPU)などから外部端子CEに入力される制御信号に応じて、誤差アンプ11へのバイアス電流を供給したり遮断したりする機能が設けられている。カレントリミット回路14は、負荷の異常などで出力電流I_{out}が増加して出力電圧が低下し誤差アンプ11がトランジスタQ 1により多くの電流を流すようにゲート電圧を下げようとしたときに、所定以上にドレイン電流が大きくならないようにクランプをかけることで出力電流I_{out}を制限する。なお、この出力電流I_{out}は、出力端子OUTに接続される負荷としてのアンテナANT1, ANT2の消費電流I_{cc}として流される。

【0017】

さらに、本実施形態のレギュレータIC10においては、上記電圧制御用のトランジスタQ 1と並列に、Q 1とカレントミラー回路を構成するトランジスタQ 2, Q 3, Q 4が設けられ、これらのトランジスタQ 2~Q 4の制御端子としてのゲート端子に、電圧制御用のトランジスタQ 1のゲート端子に印加される電圧と同一の電圧が印加されている。これにより、Q 2~Q 4には、素子のサイズ比Nに応じて、Q 1のドレイン電流に比例した電流(1/Nの電流)が流れるようにされている。トランジスタQ 1を同一サイズのトランジスタをN個だけ並列形態に接続して構成し、Q 2~Q 4はそれぞれ1個のトランジスタで構成する場合には、素子の個数に比例した電流が流れるように設定される。

【0018】

また、本実施形態のレギュレータIC10には、チップの外部にて電流-電圧変換する抵抗R_{op}を接続するための外部端子P 1と、抵抗R_{sc}を接続するための外部端子P 2とが設けられ、上記カレントミラー・トランジスタQ 2のドレイン端子は外部端子P 1に接続され、カレントミラー・トランジスタQ 3のドレイン端子は外部端子P 2に接続されている。

さらに、外部端子P 1に反転入力端子が接続され非反転入力端子に参照電圧V_{op_1}, V_{op_2}(V_{op_1}>V_{op_2})が印加されたオープン異常検出用のコンパレータCMP 1, CMP 2と、外部端子P 2に非反転入力端子が接続され反転入力端子に参照電圧V_{sc}が印加されたショート異常検出用のコンパレータCMP 3とが設けられている。特に限定されるものでないが、オープン異常検出用コンパレータCMP 1, CMP 2とショート異常検出用コンパレータCMP 3には、ヒステリシス特性を有するものが使用される。

【0019】

上記外付け抵抗R_{op}は、カレントミラー・トランジスタQ 2に比較的小さなオープン異常の検出電流が流れたときに、抵抗の両端子間電圧が参照電圧V_{op_1}, V_{op_2}と同一の値となるように抵抗値が設定される。参照電圧V_{op_1}, V_{op_2}の設定の仕方については、後に詳しく説明する。一方、上記外付け抵抗R_{sc}は、カレントミラー・トランジスタQ 3に比較的大きなショート異常の検出電流が流れたときに、抵抗の両端子間電圧が参照電圧V_{sc}と同一の値となるように抵抗値が設定される。

【0020】

従って、出力端子OUTに接続されている2つのアンテナのうち一方が外れあるいは断線して電圧制御用のトランジスタQ 1およびカレントミラー・トランジスタQ 2に流れる電流が減少するとコンパレータCMP 1の出力OP_OUT1がロウレベル(L)からハイレベル(H)へ変化し、両方が外れて電圧制御用のトランジスタQ 1およびカレントミラー・トランジスタQ 2に流れる電流がさらに減少するとコンパレータCMP 1とCMP 2の出力OP_OUT1とOP_OUT2が共にLからHへ変化して、オープン異常を検知することができる。

10

20

30

40

50

このように、本実施形態では、外付け抵抗 R_{op} , R_{sc} でオープン異常とショート異常を検出する電流値を設定するため、使用するシステムに応じて検出電流値（しきい値）を任意に設定できる。なお、コンパレータ $CMP1$ または $CMP2$ に用いられる参照電圧 V_{op_1} または V_{op_2} の一方と、コンパレータ $CMP3$ に用いられる参照電圧 V_{sc} として同一の電圧値を用いることができる。

【0021】

また、本実施形態のレギュレータ $IC10$ には、上記オープン異常検出用コンパレータ $CMP1$, $CMP2$ の出力 OP_OUT1 , OP_OUT2 と上記ショート異常検出用コンパレータ $CMP3$ の出力 SC_OUT を入力とするロジック回路 16 が設けられている。

さらに、上記ロジック回路 16 の出力がゲート端子に入力される N チャンネル MOS トランジスタ $Q5$ と $Q6$ とが設けられている。そして、レギュレータ IC には、オープンドレイン形式で外部の CPU 等へ異常検出信号 Err_1 , Err_2 を出力するための外部端子 $P3$, $P4$ が設けられており、上記トランジスタ $Q5$ のドレイン端子が外部端子 $P3$ に接続され、上記トランジスタ $Q6$ のドレイン端子が外部端子 $P4$ に接続されている。

【0022】

表 1 には、出力端子 OUT の状態と、上記コンパレータ $CMP1 \sim CMP3$ の出力 OP_OUT1 , OP_OUT2 , SC_OUT と、異常検出信号 Err_1 , Err_2 との関係を示す真理値表が示されている。ロジック回路 16 は、表 1 に示すような関係の OP_OUT1 , OP_OUT2 , SC_OUT が入力された時に、表 1 に示すような関係の異常検出信号 Err_1 , Err_2 が出力されるようにトランジスタ $Q5$ と $Q6$ を駆動する信号を出力するように論理が構成されている。

【表 1】

動作状態	OP_OUT1	OP_OUT2	SC_OUT	Err_1	Err_2
正常	L	L	L	H	H
1ch オープン	H	L	L	L	H
2ch オープン	H	H	L	H	L
ショート	L	L	H	L	L

【0023】

上記の表 1 から分かるように、本実施形態のレギュレータ $IC10$ においては、出力端子 OUT に接続されているアンテナ $ANT1$, $ANT2$ のいずれか一方がはずれている 1 チャンネルオープン状態と、アンテナ $ANT1$, $ANT2$ の両方がはずれている 2 チャンネルオープン状態と、アンテナ $ANT1$, $ANT2$ のいずれか一方で短絡が発生しているショート状態を、2 ビットの異常検出信号 Err_1 , Err_2 によって区別して出力し、 CPU 等へ報知することができる。そのため、出力端子のオープン異常検出回路と出力端子のショート異常を検出する回路を備える場合に、少ない外部端子数で、異常検出結果をそれぞれ区別して出力することができる。

【0024】

次に、上記のような異常検出を行う本実施形態のレギュレータ $IC10$ における、オープン異常検出用コンパレータ $CMP1$, $CMP2$ の参照電圧 V_{op_1} , V_{op_2} の設定の仕方について説明する。

なお、2 個のコンパレータ $CMP1$ と $CMP2$ を用いて 1 チャンネルオープン状態と 2 チャンネルオープン状態を検出する場合、負荷としてのアンテナ $ANT1$, $ANT2$ に流れる消費電流 I_{cc} のバラつきが大きいと、これらの異常を区別して検出することは困難である。そこで、まず、2 つのオープン状態を区別して検出するための消費電流 I_{cc} のバラつき範囲について考える。

【0025】

表 2 には、1 つのアンテナにおける消費電流 I_{cc} のバラつきを $\pm a\%$ とおき、アンテナが 1 個の場合 (1 ch) とアンテナが 2 個の場合 (2 ch) における消費電流の最小値 (Min) と中央値 (Typ) と最大値 (Max) との関係が示されている。

【表 2】

	チャンネル数	Min	Typ	Max
消費電流	1ch	$I_{cc}-a\%$	I_{cc}	$I_{cc}+a\%$
	2ch	$(I_{cc}-a\%) \times 2$	$I_{cc} \times 2$	$(I_{cc}+a\%) \times 2$

10

表 2 に示すように、アンテナが 2 個の場合 (2 ch) はアンテナが 1 個の場合 (1 ch) の 2 倍の消費電流が流れる。

【0026】

また、図 2 には、アンテナ 1 個の消費電流のバラつき a が 33% の場合の 2 ch のアンテナの消費電流と出力端子の状態との関係が示されている。図 2 から分かるように、アンテナが 1 個の場合 (1 ch) の消費電流の最大値 ($I_{cc} + a\%$) が、アンテナが 2 個の場合 (2 ch) の最小値 ($I_{cc} - a\%$) $\times 2$ よりも小さければ、($I_{cc} + a\%$) と ($I_{cc} - a\%$) $\times 2$ との境界に対応する電圧にしきい値 (V_{op_1}) を設定することによって、出力端子が正常な状態といずれか 1 つのアンテナが外れている異常状態 (1 ch オープン) を区別して検出することができる。

20

具体的には、外付け抵抗 R_{op} が直列に接続されたカレントミラー・トランジスタ Q 2 には、電圧制御用トランジスタ Q 1 に流れる電流の $1/N$ の電流が流れるので、 $V_{op_1} = R_{op} \times (I_{cc} + a\%) / N$ に設定することによって、出力端子が正常な状態と 1 ch オープンの状態を区別して検出することができる。

【0027】

なお、ここで、上記バラつき a は、次式

$$I_{cc}(1 + a/100) = I_{cc}(1 - a/100) \times 2$$

を解くことによって、 $a = 100 / 3 = 33.3\%$ が得られる。これより、2 ch アンテナの場合、消費電流 I_{cc} のバラつきが $\pm 33.3\%$ 以内であれば、出力端子が正常な状態といずれか 1 つのアンテナが外れている異常状態 (1 ch オープン) を区別して検出することができることが分かる。

30

【0028】

また、図 2 より、 V_{op_2} を消費電流 ($I_{cc} - a\%$) に対応する電圧に設定する。具体的には、 $V_{op_2} = R_{op} \times (I_{cc} - a\%) / N$ に設定することによって、いずれか 1 つのアンテナが外れている異常状態 (1 ch オープン) と 2 つのアンテナが外れている異常状態 (2 ch オープン) を区別して検出することができることが分かる。

なお、使用するアンテナが変わってアンテナの消費電流 I_{cc} が変わった場合には、外部端子 P 1 に接続される外付け抵抗 R_{op} の抵抗値を調整すれば、上記と同様な原理で出力端子のオープン状態を検知することができる。

【0029】

40

ここで、上記のバラつき $a = 33.3\%$ は、出力端子 OUT に接続されている負荷 (アンテナ) が 2 個の場合であり、アンテナが n 個 (n ch) の場合には、次式

$$a = 100 \div \{n \times (n + 1) \div 2\}$$

により一般化して表わすことができる。この式より、アンテナが 3 個 (3 ch) の場合のオープン異常を区別可能な消費電流のバラつき範囲は約 $\pm 16.6\%$ 以内であり、アンテナが 4 個 (4 ch) の場合の異常を区別可能な消費電流のバラつき範囲は $\pm 10\%$ 以内であることが分かる。また、その場合、オープン異常を検出するコンパレータはそれぞれ 3 個と 4 個必要とする。そして、異常検出信号は 3 ビット以上で構成して出力するようにすると良い。

【0030】

50

従って、消費電流のバラつき a が上記条件を満たせば、本実施形態のレギュレータ IC の出力端子 O U T に、消費電流が同じである任意の複数のアンテナを接続して電流を流すことができる。そのため、複数のアンテナに応じて複数のレギュレータ IC を設けることに伴うコストアップを回避しつつ、いずれかのアンテナが外れた状態あるいはアンテナに断線が生じることによって発生するオープン状態を検出することができる。

【 0 0 3 1 】

以上説明したように、本実施形態のレギュレータ IC 1 0 においては、出力端子 O U T に 2 個のアンテナを接続して電流を流すことができるとともに、2 個のアンテナのいずれか一方がはずれている 1 チャンネルオープン状態と、2 個のアンテナの両方がはずれている 2 チャンネルオープン状態と、2 個のアンテナのいずれか一方で短絡が発生しているシ

10

ョート状態を、2 ビットの異常検出信号 Err_1 , Err_2 によって区別して出力し、C P U 等へ報知することができる。

【 0 0 3 2 】

そのため、オープン異常およびショート異常の検出機能を保持しつつ、アンテナごとにレギュレータを設ける場合に比べてコスト、実装面積および IC の消費電力を低減することができる。従って、車載のフルセグ対応の 4 c h 地デジ用アンテナを構成する場合には、2 個のレギュレータ IC を設けるだけで良い。また、3 つの異常状態を 2 ビットの異常検出信号で判別できるため、レギュレータ IC に設ける端子数を少なくすることができ、小型で安価なパッケージを使用できコストダウンを達成することができる。

20

【 0 0 3 3 】

なお、レギュレータ IC 内にオープン異常検出用のコンパレータ C M P 1 , C M P 2 を設ける代わりに、マイコン側に A / D 変換器を設けて抵抗 R o p が接続されている外部端子 P 1 の電圧をマイコンへ供給し、マイコン側でオープン異常を検出するようにすることも可能であるが、上記実施形態のように、2 ビットの異常検出信号 Err_1 , Err_2 を出力するように構成することによって、マイコンの I / O 部に A / D 変換器を設ける必要がないとともに、判別用のしきい値の設定が不要であり、システム設計が容易になるという利点がある。

【 0 0 3 4 】

また、出力端子に接続される負荷が、車両に搭載される地上デジタルテレビ放送用チューナに接続されるアンテナである場合、車載の地デジチューナにおいては、車体の振動でアンテナが比較的外れやすいので、上記実施形態の電源用半導体集積回路を用いた電源装置からアンテナへ電流を供給することで、複数のアンテナのいずれかのオープン状態およびすべての負荷のオープン状態を区別して検出することができる。

30

【 0 0 3 5 】

(変形例)

上記実施形態のレギュレータ IC (図 1) においては、1 チャンネルオープン状態と 2 チャンネルオープン状態とショート状態を検出して、2 ビットの異常検出信号 Err_1 , Err_2 によって区別して出力するようにしているが、ショート検出機能 (コンパレータ C M P 3) を省略するようにしても良い。また、ショート検出機能を省略した場合、ロジック回路 1 6 を省略して、オープン異常検出用のコンパレータ C M P 1 , C M P 2 の出力を、

40

【 0 0 3 6 】

また、ショート検出機能を省略した場合、ロジック回路 1 6 に、サーマルシャットダウン (T S D) 回路 1 5 の出力 T S D _ O U T を入力して、オープン異常検出用のコンパレータ C M P 1 , C M P 2 の出力との論理をとった信号を生成して 2 ビットの異常検出信号 Err_1 , Err_2 として出力するように構成しても良い。この場合、表 1 における「ショート」は「T S D 作動」と読み替えることとなる。

【 0 0 3 7 】

50

さらに、上記実施形態のレギュレータ IC (図 1) においては、出力端子 OUT に負荷としてアンテナを接続した車載の地デジ用電源装置として構成する場合を例にとって説明したが、負荷はアンテナに限定されず、同一の消費電流である 2 以上の負荷が接続される電源装置にも適用することができる。また、例えば負荷が 2 個の場合に、2 個の負荷が正常に接続されている場合のトータルの消費電流のバラツキの最小側と、一方が外れている状態 (断線を含む) の消費電流のバラツキの最大側と、がオーバーラップしないという条件が満たされれば、異なる種類つまり異なる消費電流の 2 個の負荷が出力端子 OUT に接続される場合における電源装置として使用することも可能である。

【 0 0 3 8 】

以上本発明者によってなされた発明を実施形態に基づき具体的に説明したが、本発明は前記実施形態に限定されるものではない。例えば、前記実施形態においては、レギュレータ IC 10 の内部回路を構成するトランジスタとして MOS トランジスタを使用したものを示したが、MOS トランジスタの代わりにバイポーラ・トランジスタを使用するようにしてもよい。

10

また、前記実施形態においては、本発明をレギュレータ IC に適用した場合について説明したが、本発明はレギュレータ IC に限定されるものでなく、絶縁型の DC - DC コンバータを構成する IC に適用することも可能である。

【符号の説明】

【 0 0 3 9 】

10 ... レギュレータ IC、11 ... 誤差アンプ、12 ... 基準電圧回路、13 ... バイアス回路、14 ... カレントリミット回路、15 ... サーマルシャットダウン回路、16 ... ロジック回路、CMP1, CMP2 ... オープン異常検出用コンパレータ、CMP3 ... ショート異常検出用コンパレータ、Q1 ... 電圧制御用トランジスタ (出力トランジスタ)、Q2, Q3, Q4 ... カレントミラー・トランジスタ、Q5, Q6 ... 異常検出信号出力用トランジスタ、P3, P4 ... 外部端子 (検出結果出力端子)

20

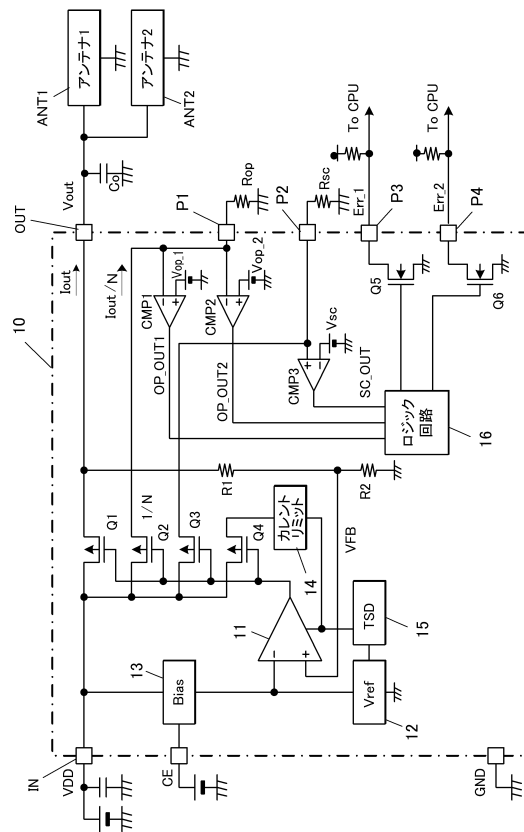
30

40

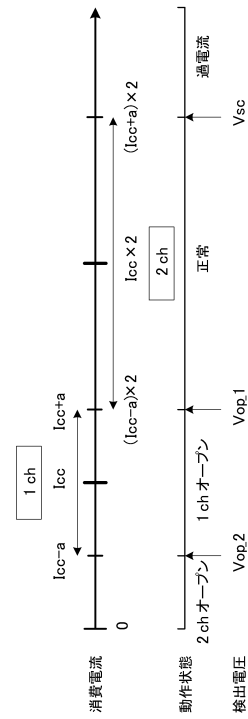
50

【 図面 】

【 図 1 】



【 図 2 】



フロントページの続き

- (56)参考文献 特開 2 0 1 8 - 0 5 5 5 4 5 (J P , A)
 特開 2 0 1 2 - 0 9 3 2 9 6 (J P , A)
 特開 2 0 1 6 - 0 8 0 5 5 9 (J P , A)
 米国特許出願公開第 2 0 1 6 / 0 1 8 2 0 3 9 (U S , A 1)
 特開 2 0 0 8 - 2 5 8 4 2 8 (J P , A)
 特開 2 0 1 0 - 1 8 1 2 5 5 (J P , A)
 特開 2 0 0 5 - 1 6 6 3 2 7 (J P , A)
- (58)調査した分野 (Int.Cl. , D B 名)
 G 0 5 F 1 / 5 6