

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和7年6月3日(2025.6.3)

【国際公開番号】WO2022/264833

【出願番号】特願2023-529778(P2023-529778)

【国際特許分類】

H 0 1 L 2 5 / 0 7 (2 0 0 6 . 0 1)

【 F I 】

H 0 1 L 2 5 / 0 4

C

10

【手続補正書】

【提出日】令和7年5月26日(2025.5.26)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

20

厚さ方向の一方側を向く第1主面および他方側を向く第1裏面を有する第1導電板と、前記厚さ方向の一方側を向く第2主面および他方側を向く第2裏面を有し、かつ、前記第1導電板に対して、前記厚さ方向に直交する第1方向に離間配置された第2導電板と、前記厚さ方向の他方側を向き、かつ前記第1主面および前記第2主面に対向する第3主面、および前記厚さ方向の一方側を向く第3裏面を有し、前記第1導電板および前記第2導電板に対して前記厚さ方向の一方側に離間配置された第3導電板と、

前記厚さ方向において前記第1主面および前記第3主面の間に配置され、スイッチング機能を有する第1半導体素子と、

前記厚さ方向において前記第3主面および前記第2主面の間に配置され、スイッチング機能を有する第2半導体素子と、

30

前記第1導電板に導通し、正極である第1入力端子と、

前記第2導電板に導通し、負極である第2入力端子と、

前記第3導電板に導通する出力端子と、

前記第1導電板、前記第2導電板および前記第3導電板の各々の少なくとも一部と、前記第1入力端子、前記第2入力端子および前記出力端子の各々の一部と、前記第1半導体素子および前記第2半導体素子と、を覆う封止樹脂と、を備える、半導体装置。

【請求項2】

前記厚さ方向に見て、前記第1導電板の面積は前記第2導電板の面積よりも大である、請求項1に記載の半導体装置。

【請求項3】

40

前記第1裏面、前記第2裏面および前記第3裏面は、前記封止樹脂から露出している、請求項1または2に記載の半導体装置。

【請求項4】

前記第1裏面、前記第2裏面および前記第3裏面の各々を覆う絶縁層をさらに備える、請求項3に記載の半導体装置。

【請求項5】

前記第1裏面、前記第2裏面および前記第3裏面は、前記封止樹脂に覆われており、前記封止樹脂の熱伝導率は5 W / m k 以上である、請求項1または2に記載の半導体装置。

【請求項6】

50

前記封止樹脂は、前記厚さ方向の一方側を向く樹脂主面および他方側を向く樹脂裏面を有し、

前記厚さ方向における前記第 1 裏面と前記樹脂裏面との間の第 1 寸法は、前記第 1 導電板の厚さよりも小であり、

前記厚さ方向における前記第 2 裏面と前記樹脂裏面との間の第 2 寸法は、前記第 2 導電板の厚さよりも小であり、

前記厚さ方向における前記第 3 裏面と前記樹脂主面との間の第 3 寸法は、前記第 3 導電板の厚さよりも小である、請求項 5 に記載の半導体装置。

【請求項 7】

前記第 1 裏面に対して前記厚さ方向の他方側に配置され、かつ前記厚さ方向に見て前記第 1 裏面および前記第 2 裏面と重なる第 1 絶縁層と、 10

前記第 3 裏面に対して前記厚さ方向の一方側に配置され、かつ前記厚さ方向に見て前記第 3 裏面と重なる第 2 絶縁層と、をさらに備える、請求項 1 または 2 に記載の半導体装置。

【請求項 8】

前記第 1 入力端子は、前記封止樹脂から露出し、かつ前記厚さ方向および前記第 1 方向の双方に直交する第 2 方向に延びる第 1 延出部を有し、

前記第 2 入力端子は、前記封止樹脂から露出し、かつ前記第 2 方向に延びる第 2 延出部を有し、

前記出力端子は、前記封止樹脂から露出し、かつ前記第 2 方向に延びる第 3 延出部を有する、請求項 1 または 2 に記載の半導体装置。 20

【請求項 9】

前記第 1 延出部は、前記第 1 導電板に対して前記第 2 方向の一方側に位置し、かつ前記第 2 方向の一方側に延びており、

前記第 2 延出部は、前記第 2 導電板に対して前記第 2 方向の一方側に位置し、かつ前記第 2 方向の一方側に延びており、

前記第 3 延出部は、前記第 3 導電板に対して前記第 2 方向の一方側に位置し、かつ前記第 2 方向の一方側に延びている、請求項 8 に記載の半導体装置。

【請求項 10】

前記第 1 延出部、前記第 2 延出部および前記第 3 延出部は、前記第 1 方向に見て互いに重なる、請求項 9 に記載の半導体装置。 30

【請求項 11】

前記第 1 半導体素子および前記第 2 半導体素子を制御するための第 1 制御端子および第 2 制御端子をさらに備え、

前記封止樹脂は、前記第 1 制御端子および前記第 2 制御端子の各々の一部を覆っている、請求項 8 に記載の半導体装置。

【請求項 12】

前記第 1 制御端子は、前記第 1 導電板に対して前記第 2 方向に離間配置され、かつ前記第 2 方向に延びており、

前記第 2 制御端子は、前記第 3 導電板に対して前記第 2 方向に離間配置され、かつ前記第 2 方向に延びている、請求項 11 に記載の半導体装置。 40

【請求項 13】

第 1 導電性接合材および第 2 導電性接合材をさらに備え、

前記第 1 半導体素子は、前記厚さ方向の一方側を向く第 1 ソース電極および前記厚さ方向の他方側を向く第 1 ドレイン電極を有し、

前記第 2 半導体素子は、前記厚さ方向の他方側を向く第 2 ソース電極および前記厚さ方向の一方側を向く第 2 ドレイン電極を有し、

前記第 1 導電性接合材は、前記第 1 主面と前記第 1 ドレイン電極とを導通接合し、

前記第 2 導電性接合材は、前記第 3 主面と前記第 2 ドレイン電極とを導通接合する、請求項 1 または 2 に記載の半導体装置。 50

【請求項 14】

前記第1ソース電極と前記第3主面との間に介在し、かつ前記第1ソース電極と前記第3主面とを導通させる第1金属部と、

前記第2ソース電極と前記第2主面との間に介在し、かつ前記第2ソース電極と前記第2主面とを導通させる第2金属部と、をさらに備える、請求項13に記載の半導体装置。

【請求項 15】

前記第1導電性接合材は、金属製の第1基層と、前記第1基層と前記第1ドレイン電極との間に介在し、前記第1ドレイン電極との接合界面で互いに直接接した状態で接合された第1層と、前記第1基層と前記第1導電板との間に介在し、前記第1導電板との接合界面で互いに直接接した状態で接合された第2層と、を含み、

10

前記第2導電性接合材は、金属製の第2基層と、前記第2基層と前記第2ドレイン電極との間に介在し、前記第2ドレイン電極との接合界面で互いに直接接した状態で接合された第3層と、前記第2基層と前記第3導電板との間に介在し、前記第3導電板との接合界面で互いに直接接した状態で接合された第4層と、を含む、請求項13に記載の半導体装置。

【請求項 16】

前記第1基層および前記第2基層の各々は、アルミニウムを含有し、

前記第1層、前記第2層、前記第3層および前記第4層の各々は、銀を含有する、請求項15に記載の半導体装置。

【請求項 17】

前記第1導電板、前記第2導電板および前記第3導電板の各々は、銅を含有する、請求項1または2に記載の半導体装置。

20

30

40

50