



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

215269
(11) (B1)

(51) Int. Cl.³
H 03 K 21/16

(22) Přihlášeno 17 11 78

(21) (PV 7515-78)

(40) Zveřejněno 30 10 81

(45) Vydáno 01 08 85

(75)

Autor vynálezu

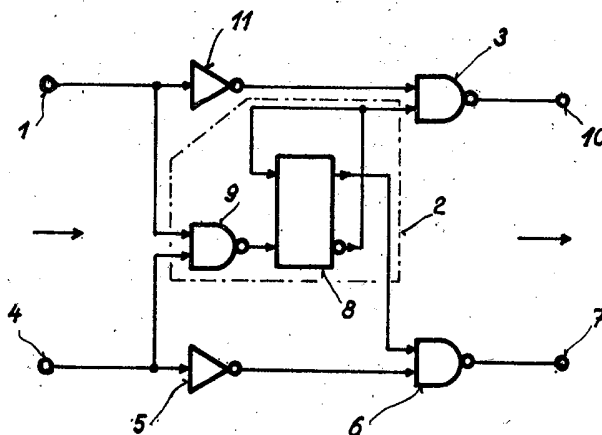
HOLUB IGOR ing., PRAHA

(54) Zapojení stupně asynchronního vratného čítače

Problém, který vynález řeší: zjednodušení zapojení, snížení nákladů a zvýšení spolehlivosti, zrychlení reakce vratného čítače na čítaný impuls, možnost řazení obvodů do kaskády a vytváření asynchronních čítačů, snadnější zpracování výstupních signálů čítače.

Stručný výklad podstaty vynálezu: zapojení je vytvořeno z jednoho dvoustavového obvodu a ze dvou otevíracích obvodů. Dvoustavový obvod je vytvořen z bistabilního klopného obvodu a jednoho, třetího negovaného součinnového hradla. Zapojení konečně obsahuje první a druhá negovaná součinnová hradla. Otevírací obvody jsou realizovány například invertory. Zapojení má dvě vstupní a dvě výstupní svorky.

Možné obory, v nichž lze vynálezu využít: automatizace řízení chemických a technologických procesů, výpočetní technika.



Vynález se týká zapojení stupně asynchronního vratného čítače, které je vytvořeno z obvodů pro generování přenosu digitálních signálů do vyššího řádu čítače. Zapojení se skládá z jednoho dvoustavového obvodu a ze dvou otevíracích obvodů.

Dosud známá zapojení stupně asynchronního vratného čítače jsou vybavena obvody pro vytvoření přenosu, jež jsou tvořeny logickým obvodem, jehož významnou částí je hradlo, které je otevíráno náběžnou hranou vstupního čítaného impulsu a uzavíráno jeho závěrnou hranou. Touto závěrnou hranou jsou teprve překlápěny klopné obvody čítače, takže případné parazitní impulsy, vzniklé průběhem překlápění, se už v přenosu neprojeví a neuplatní. Rovněž se neprojeví změny stavu čítače, způsobené vstupními impulsy na druhém vstupu, pokud se impulsy na obou vstupech vzájemně ani částečně nepřekrývají.

Nevýhodou dosud známých zapojení je jejich složitost a s ní spojené vyšší realizační náklady a nižší spolehlivost. Kromě toho je nevýhodou skutečnost, že vratné čítače mění svůj stav až se závěrnou hranou čítaného impulsu, takže jejich reakce je o délku tohoto impulsu zpožděna.

Nevýhody a nedostatky zapojení dosud známých a užívaných jsou do velké míry odstraněny vynálezem, jehož podstatou je zapojení stupně asynchronního vratného čítače, které je vytvořeno z obvodů pro generování přenosu digitálních signálů do vyššího řádu čítače, skládající se z jednoho dvoustavového obvodu a ze dvou otevíracích obvodů. Vstup prvního otevíracího obvodu, vytvořeného například invertorem, je připojen k první vstupní svorce zapojení. Výstup prvního otevíracího obvodu je připojen k prvnímu vstupu prvního negovaného součinnového hradla, jehož výstup je připojen k první výstupní svorce zapojení. — Podle vynálezu je k první vstupní svorce zapojení připojen první vstup dvoustavového obvodu, jehož první výstup je připojen k druhému vstupu prvního negovaného součinnového hradla. Druhý vstup dvoustavového obvodu je připojen jednak ke druhé vstupní svorce zapojení, jednak ke vstupu druhého otevíracího obvodu, vytvořeného například invertorem, jehož výstup je připojen k druhému vstupu druhého negovaného součinnového hradla. První vstup druhého negovaného součinnového hradla je připojen k druhému výstupu dvoustavového obvodu a výstup druhého negovaného součinnového hradla je připojen ke druhé výstupní svorce zapojení. — Podle vynálezu je dále dvoustavový obvod vytvořen z bistabilního klopného obvodu typu D a ze třetího negovaného součinnového hradla. Negovaný výstup Q bistabilního klopného obvodu typu D je spojen s jeho vstupem D a zároveň s prvním výstupem dvoustavového obvodu, zatímco vstup TC bistabilního klopného obvodu typu D je spojen s výstupem třetího negovaného součinnového hradla, jehož první vstup je připojen k prvnímu vstupu dvoustavového obvodu a jehož druhý vstup je připojen k druhému vstupu dvoustavového obvodu a přímý výstup Q bistabilního klopného obvodu typu D je spojen se druhým výstupem dvoustavového obvodu.

Hlavní výhodou zapojení podle vynálezu je jeho jednoduchost, snadná možnost řazení obvodů do kaskády, to znamená vytváření asynchronních čítačů, dále snadnější zpracování výstupních signálů čítače ve srovnání se synchronním čítačem vlivem toho, že u asynchronních čítačů je vyloučena možnost vzniku některých hazardních stavů při překlápění klopných obvodů a taktéž reakce na náběžnou hranu vstupního impulsu. Určitou nevýhodou může naproti tomu být nižší dosažitelná číselná rychlost ve srovnání s čítačem synchronním v případech, kdy je zapotřebí čekat s vysláním dalšího vstupního impulsu na ustálení stavu celého čítače.

Podstata vynálezu je dále vysvětlena na příkladu jeho provedení, které je popsáno pomocí výkresu; na němž je první vstupní svorka 1 zapojení, určená pro případ impulsů pro čítání vpřed, připojena ke vstupu prvního otevíracího obvodu 11, například invertoru a zároveň k prvnímu vstupu dvoustavového obvodu 2. Druhá vstupní svorka 4 zapojení, určená pro případ impulsů pro čítání vzad, je připojena ke vstupu druhého otevíracího obvodu 5, například invertoru, a zároveň ke druhému vstupu dvoustavového obvodu 2. Výstup prvního otevíracího obvodu 11 je připojen k prvnímu vstupu prvního negovaného součinnového hradla 3, jehož výstup je připojen k první výstupní svorce 10 zapojení. Výstup druhého otevíracího obvodu 5 je připojen ke druhému vstupu druhého negovaného součinnového hradla 6, jehož výstup je připojen ke druhé výstupní svorce 7 zapojení. První vstup dvoustavového obvodu 2 je připojen k prvnímu vstupu třetího negovaného součinnového hradla 9 a obdobně druhý vstup dvoustavového obvodu 2 je připojen ke druhému vstupu třetího negovaného součinnového hradla 9, jehož výstup je připojen ke vstupu TC bistabilního klopného obvodu 8 typu D. Vstup D tohoto bistabilního klopného obvodu 8 typu D je spojen s jeho negovaným výstupem Q a dále s prvním výstupem dvoustav. obv. 2 a zároveň se druhým vstupem prvního negovaného součinnového hradla 3. Přímý výstup Q bistabilního klopného obvodu 8 typu D je připojen ke druhému výstupu dvoustavového obvodu 2 a zároveň k prvnímu vstupu druhého negovaného součinnového hradla 6.

Činnost obvodů zapojených podle vynálezu je následující: vstupní impuls přivedený na první vstupní svorku 1 zapojení přichází jednak na první vstup dvoustavového obvodu 2, jednak na vstup prvního otevíracího obvodu 11, jímž je například invertor. Protože průchod impulsu dvoustavovým obvodem 2 je rychlejší, nežli průchod impulsu otevíracím obvodem 11, výstup prvního negovaného součinnového hradla 3 není ovlivněn stavem dvoustavového obvodu 2 před jeho přiklopením, ale je určen pouze stavem po překlopení, tedy ustáleným stavem, který se během trvání impulsu ani skončením vstupního impulsu již nemění.

Při vratném čítání lze u téhož dvoustavového obvodu 2 použít nezávislého kanálu pro každý směr čítání. Pro čítání vpřed je určena první výstupní svorka 10 zapojení, pro čítání zpět je určena druhá výstupní svorka 7 zapojení. Při čítání vpřed se jed-

notlivé po sobě následující impulsy sečítají; při čítání zpět se jednotlivé po sobě následující impulsy odečítají.

Využití zapojení podle vynálezu je mnohostranné, což vyplývá ze samotného označení.

PŘEDMĚT VYNÁLEZU

1. Zapojení stupně asynchronního vratného čítače, které je vytvořeno z obvodů pro generování přenosu digitálních signálů do vyššího řádu čítače, skládající se z jednoho dvoustavového obvodu a ze dvou otevíracích obvodů, přičemž vstup prvního otevíracího obvodu, vytvořeného například invertorem, je připojen k první vstupní svorce zapojení a výstup prvního otevíracího obvodu je připojen k prvnímu vstupu prvního negovaného součinnového hradla, jehož výstup je připojen k první výstupní svorce zapojení, vyznačené tím, že k první vstupní svorce (1) zapojení je připojen první vstup dvoustavového obvodu (2), jehož první výstup je připojen k druhému vstupu prvního negovaného součinnového hradla (3), druhý vstup dvoustavového obvodu (2) je připojen jednak ke druhé vstupní svorce (4) zapojení, jednak ke vstupu druhého otevíracího obvodu (5), vytvořeného například invertorem, jehož výstup je připojen k druhému vstupu druhého negovaného součinnového hradla (6), zatímco první vstup dru-

hého negovaného součinnového hradla (6) je připojen k druhému výstupu dvoustavového obvodu (2) a výstup druhého negovaného součinnového hradla (6) je připojen ke druhé výstupní svorce (7) zapojení.

2. Zapojení podle bodu 1, vyznačené tím, že dvoustavový obvod (2) je vytvořen z bistabilního klopného obvodu typu D a ze třetího negovaného součinnového hradla (9), přičemž negovaný výstup Q bistabilního klopného obvodu (8) typu D je spojen s jeho vstupem D a zároveň s prvním výstupem dvoustavového obvodu (2), zatímco vstup TC bistabilního klopného obvodu (8) typu D je spojen s výstupem třetího negovaného součinnového hradla (9), jehož první vstup je připojen k prvnímu vstupu dvoustavového obvodu (2) a jehož druhý vstup je připojen ke druhému vstupu dvoustavového obvodu (2), a přímý výstup Q bistabilního klopného obvodu (8) typu D je spojen se druhým výstupem dvoustavového obvodu (2).

1 výkres

