



## (12) 发明专利

(10) 授权公告号 CN 101248505 B

(45) 授权公告日 2010.12.15

(21) 申请号 200680030708.5

代理人 王新华

(22) 申请日 2006.07.10

(51) Int. Cl.

(30) 优先权数据

H01J 37/302 (2006.01)

60/697,780 2005.07.08 US

(56) 对比文件

(85) PCT申请进入国家阶段日

US 4967380 A, 1990.10.30, 全文.

2008.02.22

US 6242751 B1, 2001.06.05, 全文.

(86) PCT申请的申请数据

US 6753538 B2, 2004.06.22, 全文.

PCT/US2006/026725 2006.07.10

审查员 许晓昕

(87) PCT申请的公布数据

W02007/008792 EN 2007.01.18

(73) 专利权人 耐克斯金思美控股公司

地址 美国加利福尼亚州

(72) 发明人 迈克尔·约翰·桑尼

杰弗里·温菲尔德·斯科特

马克·焦瑟菲·本纳米阿斯

马克·安东尼·麦瑟

(74) 专利代理机构 中科专利商标代理有限责任

公司 11021

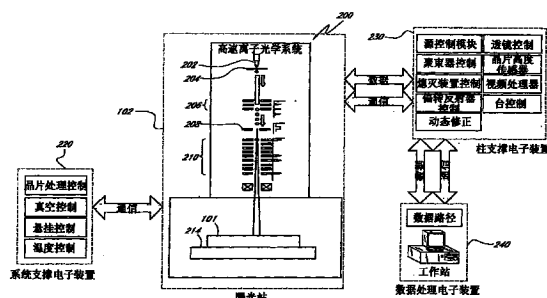
权利要求书 21 页 说明书 25 页 附图 26 页

## (54) 发明名称

受控粒子束制造用的设备和方法

## (57) 摘要

一种用于用带电粒子对工件进行曝光的室包括:带电粒子源,用于生成带电粒子流;准直器,配置用于沿着轴线准直和引导来自带电粒子源的带电粒子流;位于准直器下游的束数字化装置,配置用于通过调整沿着所述轴线的带电粒子之间的纵向间距,形成包括至少一个带电粒子的组的数字化束;位于所述束数字化装置下游的偏转反射器,所述偏转反射器包括一系列的沿着所述轴线纵向设置的偏转电极台,以偏转所述数字化束;以及位于偏转反射器的下游的工件台,所述工件台配置用于保持工件。



1. 一种用于用带电粒子对工件进行曝光的室,所述室包括:

带电粒子源,所述带电粒子源用于生成带电粒子流;

准直器,配置用于沿着轴线准直和引导来自带电粒子源的带电粒子流;

位于准直器下游的束数字化装置,所述束数字化装置配置用于通过调整沿着传播轴线的带电粒子之间的纵向间距,来形成包括至少一个带电粒子的组的在时间上和在空间上被分解的数字化闪束;

位于所述束数字化装置下游的偏转反射器,所述偏转反射器包括一系列的沿着所述轴线纵向设置的偏转电极台,以便偏转所述数字化闪束,从而使得所述数字化闪束横向和纵向分布到传播方向上,由此形成空间图案,所述空间图案包括用于曝光所述工件的所选择的部分的虚拟数字化模版;

位于偏转反射器下游的物镜组件,以便缩小所述数字化闪束或至少一组所述数字化闪束,并将所述虚拟数字化模版聚焦到所述工件的表面上;以及

位于偏转反射器的下游的工件台,所述工件台配置用于保持工件。

2. 根据权利要求1所述的室,其中所述室适用于引导在  $5\text{keV} \sim 500\text{keV}$  的电势下加速的带电粒子束。

3. 根据权利要求1所述的室,其中所述带电粒子包括离子。

4. 根据权利要求3所述的室,其中所述离子带正电。

5. 根据权利要求3所述的室,其中所述离子带负电。

6. 根据权利要求3所述的室,其中所述离子带一个电荷。

7. 根据权利要求3所述的室,其中所述离子带两个电荷。

8. 根据权利要求1所述的室,其中所述带电粒子包括电子。

9. 根据权利要求1所述的室,其中所述带电粒子包括正电子。

10. 根据权利要求1所述的室,其中所述带电粒子源包括液体金属离子源(LMIS)。

11. 根据权利要求1所述的室,其中所述带电粒子源包括等离子体离子源(PIS)。

12. 根据权利要求1所述的室,其中所述带电粒子源包括体积等离子体离子源(VPIS)。

13. 根据权利要求1所述的室,其中所述带电粒子源包括气体场离子化源(GFIS)。

14. 根据权利要求1所述的室,其中所述带电粒子源包括碳纳米管场发射器。

15. 根据权利要求1所述的室,其中所述带电粒子源包括自由电子激光器。

16. 根据权利要求1所述的室,其中所述带电粒子源包括脉冲烧蚀离子源。

17. 根据权利要求1所述的室,其中所述带电粒子源包括磁约束等离子体阳极源(MAP)。

18. 根据权利要求1所述的室,其中所述带电粒子源包括热场发射电子源(TFE)。

19. 根据权利要求1所述的室,其中所述带电粒子源适用于生成多个带电粒子种类。

20. 根据权利要求1所述的室,其中所述源适用于提取在  $5\text{keV} \sim 30\text{keV}$  的电势下加速的粒子流。

21. 根据权利要求1所述的室,其中所述带电粒子源适用于为在工件上测量到的  $10\text{nm}$  的束斑尺寸提供  $1 \times 10^5 \text{A}/\text{cm}^2$  的电流。

22. 根据权利要求1所述的室,其中所述准直器包括透镜。

23. 根据权利要求1所述的室,其中所述准直器包括反射式光学元件。

24. 根据权利要求 1 所述的室,其中所述准直器包括透镜和反射式光学元件。
25. 根据权利要求 1 所述的室,其中所述准直器包括两个反射式光学元件。
26. 根据权利要求 1 所述的室,其中所述准直器包括多个透镜。
27. 根据权利要求 1 所述的室,其中所述准直器配置用于准直带电粒子流。
28. 根据权利要求 1 所述的室,其中所述准直器配置用于将带电粒子流缩小为具有小于  $1\mu\text{m}$  的半高宽直径的束斑尺寸的高斯光束。
29. 根据权利要求 1 所述的室,其中所述准直器配置用于将带电粒子流缩小为具有小于  $100\text{nm}$  的半高宽直径的束斑尺寸的高斯光束。
30. 根据权利要求 1 所述的室,其中所述准直器配置用于将带电粒子流缩小为具有小于  $10\text{nm}$  的半高宽直径的束斑尺寸的高斯光束。
31. 根据权利要求 1 所述的室,还包括质量分离器,所述质量分离器包括质量分离器孔径板,所述质量分离器被置于所述准直器和所述束数字化装置之间,并配置用于将所选择的带电粒子种类偏转向质量分离器孔径板。
32. 根据权利要求 27 所述的室,其中所述质量分离器包括反射式光学元件。
33. 根据权利要求 27 所述的室,其中所述质量分离器包括 ExB 透镜。
34. 根据权利要求 27 所述的室,其中所述质量分离器包括电磁交叉场分析器。
35. 根据权利要求 1 所述的室,其中所述束数字化装置被置于准直器和束偏转反射器之间。
36. 根据权利要求 1 所述的室,其中所述束数字化装置被置于束熄灭装置和束偏转反射器之间,所述束熄灭装置配置用于熄灭和 / 或压缩带电粒子流。
37. 根据权利要求 1 所述的室,其中所述束数字化装置包括聚束器。
38. 根据权利要求 37 所述的室,其中所述聚束器采用具有  $1\text{MHz} \sim 100\text{GHz}$  的频率的电磁辐射。
39. 根据权利要求 37 所述的室,其中所述聚束器采用具有  $1\text{MHz} \sim 25\text{GHz}$  的至少两个共振频率的电磁辐射。
40. 根据权利要求 37 所述的室,其中所述聚束器采用配置用于调制电磁辐射的幅度的电磁辐射。
41. 根据权利要求 37 所述的室,其中所述聚束器采用配置用于调制电磁辐射的频率的电磁辐射。
42. 根据权利要求 37 所述的室,其中所述聚束器包括一系列电极,所述聚束器电极适用于以射频 (RF) 电压调制。
43. 根据权利要求 37 所述的室,其中所述聚束器采用一定方式的电磁辐射,以便与所述带电粒子流的平均速度相匹配。
44. 根据权利要求 1 所述的室,其中所述束数字化装置包括熄灭装置,所述熄灭装置配置用于熄灭所述带电粒子流。
45. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于调制带电粒子源的接通 / 关断状态,以便熄灭所述带电粒子流。
46. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于调制带电粒子源的接通 / 关断状态,以便熄灭所述带电粒子流。

47. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于采用配置用于熄灭所述带电粒子流的电磁辐射。

48. 根据权利要求 1 所述的室,其中所述束数字化装置包括等离子体拍波调制器,所述等离子体拍波调制器配置用于熄灭所述带电粒子流。

49. 根据权利要求 1 所述的室,其中所述束数字化装置包括空间电荷尾波场调制器,所述空间电荷尾波场调制器配置用于熄灭所述带电粒子流。

50. 根据权利要求 1 所述的室,其中所述束数字化装置包括共振吸收空间电荷尾波场调制器,所述共振吸收空间电荷尾波场调制器配置用于熄灭所述带电粒子流。

51. 根据权利要求 1 所述的室,其中所述束数字化装置包括通用相衬调制器,所述通用相衬调制器配置用于熄灭所述带电粒子流。

52. 根据权利要求 1 所述的室,其中所述束数字化装置包括脉冲入射中性束调制器,所述脉冲入射中性束调制器配置用于熄灭所述带电粒子流。

53. 根据权利要求 1 所述的室,其中所述束数字化装置包括脉冲激光束调制器,所述脉冲激光束调制器配置用于熄灭所述带电粒子流。

54. 根据权利要求 37 所述的室,其中所述聚束器包括螺旋线圈,所述线圈适用于以射频电压调制。

55. 根据权利要求 37 所述的室,其中所述聚束器配置用于改变所述粒子的相对速度,由此形成压缩组,所述压缩组形成所述在时间上和空间上被分解的数字化闪束,所述数字化闪束形成数字化束。

56. 根据权利要求 37 所述的室,其中所述聚束器配置用于施加电场以纵向地将带电粒子压缩或会聚成所述在时间上和空间上被分解的数字化闪束,所述数字化闪束形成数字化束。

57. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于产生数字化束,所述数字化束包括每数字化闪束  $1 \sim 7,000,000$  个带电粒子。

58. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于产生数字化束,所述数字化束包括每数字化闪束  $1 \sim 100,000$  个带电粒子。

59. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于产生数字化束,所述数字化束包括每数字化闪束  $1 \sim 10,000$  个带电粒子。

60. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于产生数字化束,所述数字化束包括每数字化闪束  $1 \sim 5,000$  个带电粒子。

61. 根据权利要求 1 所述的室,其中所述数字化束的平均速度在  $1 \times 10^4$  米/秒至  $3 \times 10^8$  米/秒之间。

62. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在  $1\text{nm} \sim 9.99$  米的数字化束行程的数字化束的相邻数字化闪束之间形成周期。

63. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在  $1\text{nm} \sim 1$  米的数字化束行程的数字化束的相邻数字化闪束之间形成周期。

64. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在  $1\text{nm} \sim 10\text{cm}$  的数字化束行程的数字化束的相邻数字化闪束之间形成周期。

65. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在  $1\text{nm} \sim 1\text{cm}$  的数字化

束行程的数字化束的相邻数字化闪束之间形成周期。

66. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在  $1\text{nm} \sim 100\text{ }\mu\text{m}$  的数字化束行程的数字化束的相邻数字化闪束之间形成周期。

67. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在  $1\text{nm} \sim 10\text{ }\mu\text{m}$  的数字化束行程的数字化束的相邻数字化闪束之间形成周期。

68. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在  $1\text{nm} \sim 100\text{ }\mu\text{m}$  的数字化束行程的数字化束的相邻数字化闪束之间形成周期。

69. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在数字化束的相邻数字化闪束之间形成  $1\text{nm} \sim 10$  米的数字化束行程的间距。

70. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在数字化束的相邻数字化闪束之间形成小于 10 米的数字化束行程的间距。

71. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在数字化束的相邻数字化闪束之间形成小于 1 米的数字化束行程的间距。

72. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在数字化束的相邻数字化闪束之间形成小于  $1\text{cm}$  的数字化束行程的间距。

73. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在数字化束的相邻数字化闪束之间形成小于  $1\text{mm}$  的数字化束行程的间距。

74. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在数字化束的相邻数字化闪束之间形成小于  $100\text{nm}$  的数字化束行程的间距。

75. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在数字化束的相邻数字化闪束之间形成小于  $10\text{nm}$  的数字化束行程的间距。

76. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在数字化束的相邻数字化闪束之间形成小于  $1\text{nm}$  的数字化束行程的间距。

77. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在  $2\text{nm}$  到  $12\text{mm}$  的闪束之间形成间距。

78. 根据权利要求 1 所述的室,其中所述束数字化装置配置用于在闪束之间形成可变的间距。

79. 根据权利要求 1 所述的室,其中所述相邻的数字化闪束之间的间距是大致相等的。

80. 根据权利要求 1 所述的室,其中所述相邻的数字化闪束之间的间距是谐波的。

81. 根据权利要求 1 所述的室,其中所述相邻的数字化闪束之间的间距是随机的。

82. 根据权利要求 1 所述的室,其中所述多个闪束形成数字化束,所述数字化束由沿传播轴线纵向的带电离子压缩波构成。

83. 根据权利要求 1 所述的室,其中所述数字化闪束具有工件台处的三维高斯几何形状。

84. 根据权利要求 1 所述的室,其中所述数字化闪束具有沿着轴线的梯形横截面。

85. 根据权利要求 1 所述的室,其中所述数字化闪束是三维的,并具有几何的横截面,所述横截面具有矩形、三角形、圆形或正方形形状。

86. 根据权利要求 1 所述的室,其中所述数字化闪束的电流密度是可调整的。

87. 根据权利要求 1 所述的室,其中所述数字化闪束的周期是可调整的。

88. 根据权利要求 1 所述的室,其中所述数字化闪束之间的间距是可调整的。
89. 根据权利要求 1 所述的室,其中所述数字化闪束的地址布局是可调整的。
90. 根据权利要求 1 所述的室,其中每个所述数字化闪束的能量是可调整的。
91. 根据权利要求 1 所述的室,其中每个所述数字化闪束的大小是可调整的。
92. 根据权利要求 1 所述的室,其中所述偏转反射器由沿着数字化束传播的光轴的经过准直的偏转电极的阵列构成。
93. 根据权利要求 1 所述的室,其中所述偏转反射器配置用于偏转与轴线大致垂直的数字化束的数字化闪束。
94. 根据权利要求 1 所述的室,其中所述每个偏转电极台包括至少一个电极。
95. 根据权利要求 1 所述的室,其中所述每个偏转电极台包括至少两个电极。
96. 根据权利要求 1 所述的室,其中所述每个偏转电极台包括至少三个电极。
97. 根据权利要求 1 所述的室,其中所述每个偏转电极台包括至少四个电极。
98. 根据权利要求 1 所述的室,其中所述偏转电极台的纵向位置是可调整的。
99. 根据权利要求 1 所述的室,其中所述偏转反射器配置用于将数字化束的每个数字化闪束或每组数字化闪束设置成三维时空。
100. 根据权利要求 92 所述的室,其中所述偏转电极台适用于使数字化束的数字化闪束的偏转同步,以便形成数字化束或可调整的虚拟数字化模版的每个数字化闪束或者每组数字化闪束的分布图案。
101. 根据权利要求 1 所述的室,其中每个所述偏转电极台的电势适用于与所述数字化束的平均速度同步。
102. 根据权利要求 1 所述的室,其中每个所述偏转电极台的电势适用于与所述数字化束的速度以谐波方式同步。
103. 根据权利要求 92 所述的室,其中每第二个的偏转电极台配置用于使数字化束的每个数字化闪束或每组数字化闪束朝向预期的轨道移动。
104. 根据权利要求 92 所述的室,其中每第三个的偏转电极台配置用于使数字化束的每个数字化闪束或每组数字化闪束朝向预期的轨道移动。
105. 根据权利要求 92 所述的室,其中所述偏转反射器包括 N 组偏转电极台,且其中每第 N 个偏转电极台配置用于使数字化束的每个数字化闪束或每组数字化闪束朝向预期的轨道移动。
106. 根据权利要求 1 所述的室,其中每个所述偏转电极台的电势适用于与所述数字化束的每个数字化闪束或每组数字化闪束的速度随机地同步。
107. 根据权利要求 1 所述的室,其中每个所述偏转电极台的电势适用于使数字化束的每个数字化闪束或每组数字化闪束朝向预期的轨道部分地移动。
108. 根据权利要求 1 所述的室,其中一个所述偏转电极台的电势适用于使数字化束的每个数字化闪束或每组数字化闪束朝向预期的轨道基本完全地移动。
109. 根据权利要求 1 所述的室,其中多个所述偏转电极台的电势适用于使数字化束的每个数字化闪束或每组数字化闪束朝向预期的轨道基本完全地移动。
110. 根据权利要求 92 所述的室,其中沿着轴线的纵向的数字化束的相邻数字化闪束的相位配置成基本相等的,且其中所述偏转电极台之间的间距适用于与所述相位同步。

111. 根据权利要求 92 所述的室,其中沿着轴线的纵向的数字化束的相邻数字化闪束的相位配置成单谐波的,且其中所述偏转电极台之间的间距适用于与所述相位同步。

112. 根据权利要求 92 所述的室,其中沿着轴线的纵向的数字化束的相邻的数字化闪束的相位配置成多次谐波的,且其中所述偏转电极台之间的间距适用于与所述相位同步。

113. 根据权利要求 92 所述的室,其中沿着轴线的纵向的数字化束的相邻的数字化闪束的相位配置成随机的,且其中所述偏转电极台之间的间距适用于与所述相位同步。

114. 根据权利要求 1 所述的室,其中所述偏转电极台还包括数字反馈系统。

115. 根据权利要求 1 所述的室,其中对于所述偏转台电极,场周界被定义为次偏转场且大小依赖于可变的数字化束的能量。

116. 根据权利要求 1 所述的室,其中对于所述偏转台电极,场周界被定义为次偏转场且距离光轴中心沿 x 或 y 方向具有小于 4mm 的位移。

117. 根据权利要求 1 所述的室,其中对于所述偏转台电极,场周界被定义为次偏转场且距离光轴中心沿 x 或 y 方向具有小于 2mm 的位移。

118. 根据权利要求 1 所述的室,其中对于所述偏转台电极,场周界被定义为次偏转场且距离光轴中心沿 x 或 y 方向具有小于 1mm 的位移。

119. 根据权利要求 1 所述的室,其中对于所述偏转台电极,场周界被定义为次偏转场且距离光轴中心沿 x 或 y 方向具有小于 100  $\mu\text{m}$  的位移。

120. 根据权利要求 1 所述的室,还包括设置在偏转反射器和工件台之间的物镜组件。

121. 根据权利要求 1 所述的室,其中所述物镜组件配置用于将数字化束或可调整的虚拟数字化模版的每个数字化闪束或每组数字化闪束缩小、聚焦和偏转到工件的表面上。

122. 根据权利要求 1 所述的室,其中所述物镜组件还包括电磁透镜。

123. 根据权利要求 1 所述的室,其中所述物镜组件包括多个偏转板。

124. 根据权利要求 1 所述的室,其中所述物镜组件包括反射式光学元件。

125. 根据权利要求 1 所述的室,其中所述物镜组件包括反射式光学元件和衍射透镜的组合。

126. 根据权利要求 1 所述的室,其中所述物镜组件包括反射式光学元件和偏转电极的组合。

127. 根据权利要求 1 所述的室,其中所述物镜组件包括偏转电极和衍射透镜的组合。

128. 根据权利要求 1 所述的室,其中所述物镜组件包括至少一个偏转电极台。

129. 根据权利要求 128 所述的室,其中所述物镜的偏转电极台包括至少一个电极。

130. 根据权利要求 1 所述的室,其中所述物镜组件配置用于将数字化束的单个数字化闪束或单组数字化闪束缩小和聚焦小于 1000x 的缩减因子。

131. 根据权利要求 1 所述的室,其中所述物镜组件配置用于将数字化束的单个数字化闪束或单组数字化闪束缩小和聚焦小于 100x 的缩减因子。

132. 根据权利要求 1 所述的室,其中所述物镜组件配置用于将数字化束的单个数字化闪束或单组数字化闪束缩小和聚焦小于 10x 的缩减因子。

133. 根据权利要求 1 所述的室,其中对于所述物镜组件偏转,场周界被定义为主偏转场且尺寸依赖于可变的数字化束能量。

134. 根据权利要求 1 所述的室,其中对于所述物镜组件偏转,场周界被定义为主偏转

场且距离光轴中心沿 x 或 y 方向具有小于 10mm 的位移。

135. 根据权利要求 1 所述的室,其中对于所述物镜组件偏转,场周界被定义为主偏转场且距离光轴中心沿 x 或 y 方向具有小于 4mm 的位移。

136. 根据权利要求 1 所述的室,其中对于所述物镜组件偏转,场周界被定义为主偏转场且距离光轴中心沿 x 或 y 方向具有小于 2mm 的位移。

137. 根据权利要求 1 所述的室,其中对于所述物镜组件偏转,场周界被定义为主偏转场且距离光轴中心沿 x 或 y 方向具有小于 1mm 的位移。

138. 根据权利要求 1 所述的室,其中对于所述物镜组件偏转,场周界被定义为主偏转场且距离光轴中心沿 x 或 y 方向具有小于 100  $\mu\text{m}$  的位移。

139. 根据权利要求 1 所述的室,其中工件台配置用于在 X、Y 和 Z 轴的尺度上连续地移动。

140. 根据权利要求 1 所述的室,其中工件台配置用于在垂直于数字化束的光轴的每个方向上连续地移动直至 600mm 的尺度。

141. 根据权利要求 1 所述的室,其中工件台配置用于沿着数字化束的光轴连续地移动直至 60mm 的尺度。

142. 根据权利要求 1 所述的室,其中工件台包括线性驱动的工件台。

143. 根据权利要求 1 所述的室,其中工件台包括空气轴承工件台。

144. 根据权利要求 1 所述的室,其中工件台包括干涉仪,所述干涉仪配置用于确定工件台在水平面中的位置。

145. 根据权利要求 1 所述的室,其中工件台包括干涉仪,所述干涉仪配置用于确定工件台在水平面和垂直轴线中的位置。

146. 根据权利要求 1 所述的室,还包括工件台控制系统,所述工件台控制系统配置用于测量和调整工件台的 x、y 和 z 位置以及偏摆、俯仰和滚动。

147. 根据权利要求 146 所述的室,其中所述工件台控制系统配置用于限制工件台的运动。

148. 根据权利要求 146 所述的室,其中所述工件台控制系统配置用于限制工件台的速度。

149. 根据权利要求 146 所述的室,其中所述工件台控制系统配置用于限制工件台的位置。

150. 根据权利要求 146 所述的室,其中所述工件台控制系统配置用于限制工件台的分离力。

151. 根据权利要求 146 所述的室,其中所述工件台控制系统配置用于限制工件台的高度。

152. 根据权利要求 146 所述的室,其中所述工件台控制系统配置用于限制工件台的阻力。

153. 根据权利要求 1 所述的室,其中工件台适用于进行全动态写入 (FMW) 以在曝光过程中连续地移动。

154. 根据权利要求 1 所述的室,其中工件台配置用于在 0.5 秒的曝光过程中不停地移动超过 5 纳秒。



155. 根据权利要求 1 所述的室,其中工件台配置用于补偿数字化束或自适应虚拟数字化模版的每个数字化闪束、每组数字化闪束的水平位置。

156. 根据权利要求 1 所述的室,其中工件台配置用于在曝光过程中以直至 40,000rpm 的转数旋转工件。

157. 根据权利要求 1 所述的室,其中工件台配置用于以静电方式夹持工件。

158. 根据权利要求 1 所述的室,其中工件台配置用于温度控制校正。

159. 根据权利要求 1 所述的室,还包括工件对准系统。

160. 根据权利要求 1 所述的室,还包括检测系统,所述检测系统配置用于检测数字化束的飞行时间。

161. 根据权利要求 1 所述的室,还包括定位传感器。

162. 根据权利要求 161 所述的室,其中所述定位传感器配置用于检测从工件台或工件上的定位标记入射的发射物。

163. 根据权利要求 162 所述的室,其中所述发射物包括电子。

164. 根据权利要求 162 所述的室,其中所述发射物包括二次离子。

165. 根据权利要求 161 所述的室,其中所述定位传感器配置用于检测来自工件上的多个定位标记的发射物。

166. 根据权利要求 161 所述的室,其中所述定位传感器配置用于检测和处理来自多个定位传感器的差分信号。

167. 根据权利要求 161 所述的室,其中所述定位传感器配置用于全局地检测穿过工件的发射物。

168. 根据权利要求 161 所述的室,其中所述定位传感器配置用于局部地检测穿过工件的部分的发射物。

169. 根据权利要求 161 所述的室,其中所述定位传感器配置用于检测来自工件的后侧的发射物。

170. 根据权利要求 161 所述的室,其中所述定位传感器配置用于检测来自工件的边缘的发射物。

171. 根据权利要求 161 所述的室,其中工件上的所述定位标记包括莫尔图案。

172. 根据权利要求 1 所述的室,还包括高度控制系统,所述高度控制系统配置用于测量工件台的高度。

173. 根据权利要求 172 所述的室,其中所述高度控制系统包括激光器和检测器,所述检测器配置用于接收从激光器发出的和被工件反射的光。

174. 根据权利要求 172 所述的室,其中所述高度控制系统包括激光器和多个检测器,所述多个检测器配置用于接收从激光器发出的和被工件反射的光。

175. 根据权利要求 172 所述的室,其中所述高度控制系统适用于通过调整所述台的升降来补偿工件台的测量高度的变化。

176. 根据权利要求 175 所述的室,其中所述高度控制系统配置用于补偿小于 1 微米的高度变化。

177. 根据权利要求 175 所述的室,其中所述高度控制系统包括静电夹具和压电装置。

178. 根据权利要求 1 所述的室,其中所述工件包括半导体晶片。

179. 根据权利要求 1 所述的室,其中所述工件包括半导体器件。
180. 根据权利要求 1 所述的室,其中所述工件包括光掩模。
181. 根据权利要求 1 所述的室,其中所述工件包括数字化介质盘。
182. 一种工件处理设备,包括:  
承载室;  
权利要求 1 所述的室;以及  
处理室,其中所述处理室从沉积室、蚀刻室和温度调节室中选出。
183. 根据权利要求 182 所述的设备,其中所述处理室从沉积室、蚀刻室和快速退火室中选出。
184. 根据权利要求 182 所述的设备,其中所述设备包括多个处理室。
185. 根据权利要求 182 所述的设备,还包括工件台控制系统。
186. 根据权利要求 182 所述的设备,还包括反馈系统,所述反馈系统配置用于基于检测到的位置和图案精度信息调整闪束。
187. 根据权利要求 186 所述的设备,其中所述反馈系统配置用于对彗差、数字化束的像差、数字化束纯变形、色差、球差和场曲中的至少一种进行校正。
188. 根据权利要求 182 所述的设备,还包括集成图案数据和束偏转校正系统。
189. 根据权利要求 182 所述的设备,还包括图案数据转移系统,所述图案数据转移系统配置用于接收待写入的图案以及产生可用于生成和偏转数字化束的格式。
190. 根据权利要求 182 所述的设备,还包括图案数据转移系统,所述图案数据转移系统配置用于将待写入的图案从第一种格式转换成第二种格式,以对曝光和写策略运算的数据进行运算,并产生可用于生成和偏转数字化束的第三种格式。
191. 根据权利要求 182 所述的设备,还包括软件,所述软件包括图案制备软件、图案写入软件、自动处理软件、图案校准软件、图案定位软件、自动对准软件、自动工艺开发软件和自动度量软件。
192. 根据权利要求 182 所述的设备,还包括运输模块,所述运输模块配置用于在设备内移动工件。
193. 根据权利要求 182 所述的设备,还包括工件预对准器。
194. 根据权利要求 193 所述的设备,其中所述工件预对准器配置用于确定工件对准特征的重叠参数。
195. 根据权利要求 194 所述的设备,其中所述重叠参数包括 x 和 y 偏移量。
196. 根据权利要求 194 所述的设备,其中所述重叠参数包括旋转量。
197. 根据权利要求 182 所述的设备,还包括粒子检测器。
198. 根据权利要求 182 所述的设备,还包括温度淬冷站。
199. 根据权利要求 182 所述的设备,还包括用于检索和辨别工件的系统。
200. 根据权利要求 182 所述的设备,还包括度量站。
201. 根据权利要求 200 所述的设备,其中所述度量站包括二次离子质谱仪 (SIMS)。
202. 根据权利要求 200 所述的设备,其中所述度量站包括扫描电子显微镜 (SEM)。
203. 根据权利要求 200 所述的设备,其中所述度量站包括二维激光扫描成像仪。
204. 根据权利要求 200 所述的设备,其中所述度量站包括三维激光成像激光雷达

(LADAR)。

205. 根据权利要求 200 所述的设备,其中所述度量站包括热成像仪。

206. 根据权利要求 200 所述的设备,其中所述度量站包括毫米波成像仪。

207. 根据权利要求 200 所述的设备,其中所述度量站包括工件成像仪。

208. 根据权利要求 200 所述的设备,其中所述度量站包括照相机。

209. 根据权利要求 200 所述的设备,其中所述度量站包括能量色散分析仪 (EDS)。

210. 根据权利要求 200 所述的设备,其中所述度量站包括波长色散分析仪 (WDS)。

211. 根据权利要求 182 所述的设备,其中所述处理室包括温度控制系统,所述温度控制系统包括自动控制硬件和软件。

212. 根据权利要求 182 所述的设备,其中所述处理室包括压力控制系统,所述温度控制系统包括自动控制硬件和软件。

213. 根据权利要求 212 所述的设备,其中所述压力控制系统配置用于控制处理室中的气体种类的部分的压力。

214. 根据权利要求 182 所述的设备,其中所述承载室适用于接受前端开口片盒 (FOUP)。

215. 根据权利要求 182 所述的设备,其中所述承载室配置用于处理多个工件。

216. 根据权利要求 182 所述的设备,其中所述室被安装到振动隔离系统上。

217. 根据权利要求 216 所述的设备,其中所述振动隔离系统包括主动阻尼。

218. 根据权利要求 216 所述的设备,其中所述振动隔离系统包括被动阻尼。

219. 根据权利要求 216 所述的设备,其中所述振动隔离系统包括主动阻尼和被动阻尼。

220. 根据权利要求 182 所述的处理设备,其中所述工件被从初始状态加工为基本完成的状态,而不需要将工件从设备中去除。

221. 根据权利要求 220 所述的处理设备,其中所述初始状态包括裸衬底。

222. 根据权利要求 220 所述的处理设备,其中所述初始状态包括含有沉积的氧化物层的衬底。

223. 根据权利要求 220 所述的处理设备,其中所述初始状态包括含有表面上的抗蚀剂材料的衬底。

224. 根据权利要求 220 所述的处理设备,其中所述初始状态包括含有表面上的抗蚀剂材料和沉积的氧化物层的组合的衬底。

225. 根据权利要求 220 所述的处理设备,其中所述初始状态包括制备有覆盖工件表面的相互作用的涂层的衬底。

226. 根据权利要求 220 所述的处理设备,其中所述初始状态包括制备有覆盖工件表面的非相互作用的涂层的衬底。

227. 根据权利要求 220 所述的处理设备,其中所述基本完成的状态包括至少一个工艺层。

228. 根据权利要求 220 所述的处理设备,其中所述基本完成的状态包括至少一个临界层。

229. 根据权利要求 220 所述的处理设备,其中所述基本完成的状态包括数字化束对晶

片表面的部分曝光。

230. 根据权利要求 220 所述的处理设备,其中所述基本完成的状态包括至少一个器件。

231. 根据权利要求 220 所述的处理设备,其中所述基本完成的状态包括至少一个准备钝化的器件。

232. 根据权利要求 220 所述的处理设备,其中所述基本完成的状态包括不需要其他工艺层的完全完成的工件。

233. 一种处理工件的方法,所述方法包括步骤:

将工件的部分用带电粒子在曝光室中曝光,所述曝光包括:

形成带电粒子流;

沿着轴线准直和传播所述带电粒子流;

将所述带电粒子流数字化为在时间上和空间上被分解的数字化闪束的数字化束,每个数字化闪束包括至少一个带电粒子;

采用沿着所述轴线纵向设置的一系列偏转电极台在次偏转场内偏转所述数字化束,以使得所述数字化闪束、所述数字化闪束组形成图案化分布,所述图案化分布包括三维自适应虚拟数字化模版;

缩小并聚焦由所述数字化束形成的图案;以及

在主偏转场的周界内将数字化闪束或数字化闪束组或自适应虚拟数字化模版的图案化分布偏转到所述工件表面上。

234. 根据权利要求 233 所述的方法,还包括:

在曝光之后,将所述工件转移到所述设备的处理室;以及  
在处理室中处理工件的被曝光部分。

235. 根据权利要求 233 所述的方法,还包括:

在曝光之后,将所述工件转移到所述设备的分离室;以及  
在处理室中处理工件的被曝光部分。

236. 根据权利要求 233 所述的方法,还包括:

在曝光之后,将所述工件转移到所述设备外部的处理室。

237. 根据权利要求 233 所述的方法,还包括:

在曝光之后,将所述工件转移到所述设备外部的处理室;以及  
处理工件的被曝光部分;以及  
使工件返回用于进一步曝光。

238. 根据权利要求 233 所述的方法,还包括:

在曝光之后,将所述工件转移到所述设备的处理室;以及  
在处理室中处理工件的未被曝光部分。

239. 根据权利要求 233 所述的方法,还包括:

在曝光之后,将所述工件转移到所述设备的分离室;以及  
在处理室中处理工件的未被曝光部分。

240. 根据权利要求 233 所述的方法,还包括:

在曝光之后,将所述工件转移到所述设备外部的处理室;以及

处理工件的未被曝光部分 ;以及  
使工件返回用于进一步曝光。

241. 根据权利要求 233 所述的方法,其中所述工件包括半导体晶片。

242. 根据权利要求 233 所述的方法,其中所述工件包括半导体器件。

243. 根据权利要求 233 所述的方法,其中所述工件包括光掩模。

244. 根据权利要求 233 所述的方法,其中所述工件包括数字化介质盘。

245. 根据权利要求 233 所述的方法,其中所述数字化步骤包括聚束。

246. 根据权利要求 233 所述的方法,其中所述数字化步骤包括将电压以射频 (RF) 施加到一系列电极上。

247. 根据权利要求 246 所述的方法,其中所述 RF 配置用于匹配带电粒子流的平均速度。

248. 根据权利要求 233 所述的方法,其中所述数字化步骤包括熄灭。

249. 根据权利要求 233 所述的方法,其中所述偏转步骤包括选择性地施加横跨偏转电极台的电压。

250. 根据权利要求 249 所述的方法,其中所述选择性地施加电压步骤包括将大电压施加到第一偏转电极台,而将较小的电压施加到其它偏转电极台。

251. 根据权利要求 249 所述的方法,其中所述选择性地施加电压步骤包括将小电压施加到第一偏转电极台,而将较大的电压施加到其它偏转电极台。

252. 根据权利要求 249 所述的方法,其中所述选择性地施加电压步骤包括将大致相等的电压施加到每个偏转电极台。

253. 根据权利要求 248 所述的方法,其中所述熄灭步骤包括将数字化束的每个数字化闪束的上升时间用于束熄灭的前沿。

254. 根据权利要求 248 所述的方法,其中所述熄灭步骤包括将数字化束的每个数字化闪束的下降时间用于束熄灭的后沿。

255. 根据权利要求 248 所述的方法,其中所述偏转步骤包括使数字化束的每个数字化闪束之间的波腹周期与偏转周期同步。

256. 根据权利要求 248 所述的方法,还包括通过利用定位栅格上测量的偏转位移测量微分台位置,来采用反馈移动保持工件的工件台。

257. 根据权利要求 248 所述的方法,还包括使工件在 1 秒的时间周期中移动过 50 厘米的尺度。

258. 根据权利要求 248 所述的方法,其中所述工件在每 0.5 秒中不停地移动超过 5 纳秒。

259. 根据权利要求 248 所述的方法,其中缩小步骤包括将数字化闪束的宽度减小和聚焦到小于 200nm。

260. 根据权利要求 248 所述的方法,其中缩小步骤包括将数字化闪束的宽度减小和聚焦到小于 50nm。

261. 根据权利要求 248 所述的方法,其中缩小步骤包括将数字化闪束的宽度减小和聚焦到小于 10nm。

262. 根据权利要求 248 所述的方法,其中缩小步骤包括将数字化闪束的宽度减小和聚

焦到小于 5nm。

263. 根据权利要求 248 所述的方法,其中缩小步骤包括将数字化闪束的宽度减小和聚焦到小于 1nm。

264. 根据权利要求 1 所述的设备,其中所述数字化束能够实现多图案曝光策略,以优化每个数字化闪束中的、数字化闪束组中的、或自适应虚拟数字化模版中的曝光剂量、种类、图案质量和束能量。

265. 根据权利要求 264 所述的设备,其中所述数字化束能够在写策略内离散地修改每个数字化闪束中的曝光剂量、种类、图案质量和束能量。

266. 根据权利要求 248 所述的方法,还包括采用数字化束图案曝光策略,所述曝光策略包括:主场中的矢量扫描;次场中的矢量扫描;以及在待曝光的特征内的单通道中的光栅扫描,且其中包括曝光坐标的像素是数字化束的束斑尺寸的一部分。

267. 根据权利要求 248 所述的方法,还包括采用数字化束图案曝光策略,所述曝光策略包括:主场中的矢量扫描;次场中的矢量扫描;以及在待曝光的特征内的单通道中的光栅扫描,且其中包括曝光坐标的像素等于数字化束的束斑尺寸。

268. 根据权利要求 248 所述的方法,还包括采用数字化束图案曝光策略,所述曝光策略包括:主场中的矢量扫描;次场中的矢量扫描;以及以在待曝光的特征内的单通道改变两个横轴 X 和 Y 中的像素的光栅扫描,且其中包括曝光坐标的像素是数字化束的束斑尺寸的一部分。

269. 根据权利要求 248 所述的方法,还包括采用数字化束图案曝光策略,所述曝光策略包括:主场中的矢量扫描;次场中的矢量扫描;以及在包括一系列通道中的交叉隔行像素的特征内的光栅扫描,每个所述通道在 X 和 Y 轴上与其他通道偏移一个写地址片段,以获得复合像素阵列。

270. 根据权利要求 248 所述的方法,还包括采用数字化束图案曝光策略,所述曝光策略包括:主场中的矢量扫描;次场中的矢量扫描;以及在包括一系列通道中的交叉隔行像素的特征内的光栅扫描,每个所述通道在 X 和 Y 轴上与其他通道偏移一个写地址片段,所述数字化束的束斑尺寸大于所述像素地址,以获得复合像素阵列。

271. 根据权利要求 248 所述的方法,还包括采用数字化束图案曝光策略,所述曝光策略包括:主场中的矢量扫描;次场中的矢量扫描;以及在特征内以形成多个偏移复合特征图案的方式的光栅扫描,所述方式包括在 X 和 Y 轴上的交叉隔行像素,并针对具有偏移的多个偏移图案中的每个重复光栅扫描,所述偏移是像素地址的一个片段,所述数字化束的束斑尺寸大于所述像素地址,以获得每个复合像素阵列。

272. 根据权利要求 248 所述的方法,还包括:采用数字化束图案曝光策略,所述曝光策略包括:主场中的矢量扫描;次场中的矢量扫描;以及在特征内以形成多个偏移复合特征图案的方式的光栅扫描,所述方式包括在 X 和 Y 轴上的交叉隔行像素,并针对具有偏移的多个偏移图案中的每个重复光栅扫描,所述偏移是像素地址的一个片段,所述数字化束的束斑尺寸大于所述像素地址,以获得每个复合像素阵列;以及采用用于数字化束的束剂量,所述束剂量被改变用于形成 0%~100%的多级像素强度。

273. 一种用于从工件蚀刻材料的处理方法,所述方法包括如下步骤:

将含有带电粒子的数字化束引导到第一室中的图案中的工件上,所述含有带电粒子的

数字化束是通过调整沿着传播轴线的带电粒子之间的纵向间距,来形成包括至少一个带电粒子的组的在时间上和在空间上被分解的数字化闪束;

通过偏转反射器偏转所述数字化闪束,从而使得所述数字化闪束横向和纵向分布到传播方向上,由此形成空间图案,所述空间图案包括用于曝光所述工件的所选择的部分的虚拟数字化模版;

将所述工件转移到第二室中;以及

应用反应气体蚀刻工件表面上的被数字化束曝光的区域。

274. 一种用于将材料沉积到工件上的处理方法,所述方法包括如下步骤:

将含有带电粒子的数字化束引导到第一室中的图案中的工件上,所述含有带电粒子的数字化束是通过调整沿着传播轴线的带电粒子之间的纵向间距,来形成包括至少一个带电粒子的组的在时间上和在空间上被分解的数字化闪束;

通过偏转反射器偏转所述数字化闪束,从而使得所述数字化闪束横向和纵向分布到传播方向上,由此形成空间图案,所述空间图案包括用于曝光所述工件的所选择的部分的虚拟数字化模版;

将所述工件转移到第二室中;以及

应用反应气体将材料沉积在工件表面上的被数字化束曝光的区域上。

275. 一种用于将材料注入到工件中的处理方法,所述方法包括:

将含有带电粒子的数字化束引导到曝光室中的图案中的工件上,所述含有带电粒子的数字化束是通过调整沿着传播轴线的带电粒子之间的纵向间距,来形成包括至少一个带电粒子的组的在时间上和在空间上被分解的数字化闪束;

通过偏转反射器偏转所述数字化闪束,从而使得所述数字化闪束横向和纵向分布到传播方向上,由此形成空间图案,所述空间图案包括用于曝光所述工件的所选择的部分的虚拟数字化模版。

276. 根据权利要求 273 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{17}$  个带电粒子/cm<sup>2</sup>。

277. 根据权利要求 273 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{16}$  个带电粒子/cm<sup>2</sup>。

278. 根据权利要求 273 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{14}$  个带电粒子/cm<sup>2</sup>。

279. 根据权利要求 273 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{13}$  个带电粒子/cm<sup>2</sup>。

280. 根据权利要求 273 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{12}$  个带电粒子/cm<sup>2</sup>。

281. 根据权利要求 273 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{11}$  个带电粒子/cm<sup>2</sup>。

282. 根据权利要求 273 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{10}$  个带电粒子/cm<sup>2</sup>。

283. 根据权利要求 274 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{17}$  个带电粒子/cm<sup>2</sup>。

284. 根据权利要求 274 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{16}$  个带电粒子 / $\text{cm}^2$ 。

285. 根据权利要求 274 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{14}$  个带电粒子 / $\text{cm}^2$ 。

286. 根据权利要求 274 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{13}$  个带电粒子 / $\text{cm}^2$ 。

287. 根据权利要求 274 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{12}$  个带电粒子 / $\text{cm}^2$ 。

288. 根据权利要求 274 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{11}$  个带电粒子 / $\text{cm}^2$ 。

289. 根据权利要求 274 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{10}$  个带电粒子 / $\text{cm}^2$ 。

290. 根据权利要求 275 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{17}$  个带电粒子 / $\text{cm}^2$ 。

291. 根据权利要求 275 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{16}$  个带电粒子 / $\text{cm}^2$ 。

292. 根据权利要求 275 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{14}$  个带电粒子 / $\text{cm}^2$ 。

293. 根据权利要求 275 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{13}$  个带电粒子 / $\text{cm}^2$ 。

294. 根据权利要求 275 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{12}$  个带电粒子 / $\text{cm}^2$ 。

295. 根据权利要求 275 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{11}$  个带电粒子 / $\text{cm}^2$ 。

296. 根据权利要求 275 所述的方法,其中曝光数字化束的剂量小于  $5 \times 10^{10}$  个带电粒子 / $\text{cm}^2$ 。

297. 根据权利要求 273 所述的方法,其中所述从工件蚀刻材料在不使用气体、化学抗蚀剂或光刻图案化掩模版的情况下在曝光室中单独出现。

298. 根据权利要求 273 所述的方法,其中所述从工件蚀刻材料在使用气体作为多重反应物的情况下在曝光室中单独出现。

299. 根据权利要求 273 所述的方法,其中所述蚀刻步骤包括在被数字化束曝光的区域中,利用温度和反应气体进行从工件的材料的图案化蚀刻。

300. 根据权利要求 273 所述的方法,其中所述处理步骤包括用数字化束曝光抗蚀剂。

301. 根据权利要求 274 所述的方法,其中所述处理步骤包括在曝光室中被曝光的工件区域中,将材料沉积在工件上。

302. 根据权利要求 274 所述的方法,其中所述处理步骤包括在不使用化学抗蚀剂或光刻图案化掩模版(掩模)的情况下,在被工件的数字化束曝光的区域中,将材料图案化地沉积在工件上。

303. 根据权利要求 274 所述的方法,其中所述处理步骤包括在被工件的数字化束曝光



的区域中,利用温度和前驱气体的辅助,通过材料生长的多核活化沉积过程,将材料图案化地沉积在工件上。

304. 根据权利要求 274 所述的方法,其中所述处理步骤包括在被数字化束曝光的区域中,利用升高的温度和多前驱气体的辅助,通过材料生长的多核活化沉积过程,将材料图案化地沉积在工件上。

305. 根据权利要求 274 所述的方法,其中所述处理步骤包括在被工件的数字化束曝光的区域中,利用升高的温度和前驱气体的辅助,通过材料生长的多原子层沉积过程,将材料图案化地沉积在工件上。

306. 根据权利要求 274 所述的方法,其中所述处理步骤包括在被工件的数字化束曝光的区域中,利用温度和多前驱气体的辅助,通过材料生长的多原子层沉积的活化沉积过程,将材料图案化地沉积在工件上。

307. 根据权利要求 275 所述的方法,其中所述处理步骤包括在不使用化学抗蚀剂或者光刻图案化掩模版(掩模)的情况下,在曝光的区域中,将数字化束材料图案化地沉积在工件上。

308. 根据权利要求 275 所述的方法,其中所述处理步骤包括在不使用化学抗蚀剂或者光刻图案化掩模版(掩模)的情况下,在工件的曝光区域中,将数字化束材料图案化地注入到工件上。

309. 根据权利要求 275 所述的方法,其中所述处理步骤包括在工件表面上的化学气体活化的辅助下,在被曝光的工件区域中,将数字化束材料图案化地注入到工件上。

310. 根据权利要求 275 所述的方法,其中所述处理步骤包括对工件的曝光区域中的分子进行退火。

311. 根据权利要求 234 所述的方法,其中所述曝光步骤还包括对工件上的抗蚀剂部分进行曝光,且其中所述处理步骤包括去除抗蚀剂的被曝光的或者没有被曝光的部分。

312. 根据权利要求 233 所述的方法,还包括对工件上的数字化介质盘的布局图进行曝光。

313. 根据权利要求 233 所述的方法,还包括对工件上的集成电路的布局图进行设计。

314. 根据权利要求 233 所述的方法,其中曝光、转移和处理的工序配置用于对集成电路进行充分加工。

315. 根据权利要求 314 所述的方法,其中曝光和所述工序在少于 1 个月内进行。

316. 根据权利要求 314 所述的方法,其中曝光和所述工序在少于 1 周内进行。

317. 根据权利要求 314 所述的方法,其中曝光和所述工序在少于 2 天内进行。

318. 根据权利要求 314 所述的方法,其中曝光和所述工序在少于 1 天内进行。

319. 根据权利要求 314 所述的方法,其中曝光和所述工序在少于 1 小时内进行。

320. 根据权利要求 314 所述的方法,其中曝光和所述工序在少于 10 分钟内进行。

321. 根据权利要求 314 所述的方法,其中曝光和所述工序在少于 1 分钟内进行。

322. 根据权利要求 314 所述的方法,其中曝光和所述工序在少于 10 秒钟内进行。

323. 根据权利要求 314 所述的方法,其中曝光和所述工序在少于 1 秒钟内进行。

324. 根据权利要求 234 所述的方法,其中曝光、转移和处理的工序配置用于对集成电路进行部分地加工。

325. 根据权利要求 234 所述的方法,其中曝光还包括测试工件的参数。

326. 根据权利要求 233 所述的方法,还包括在曝光过程中将气体喷射到工件附近。

327. 一种处理工件的方法,所述方法包括如下步骤:

以数字化束曝光工件,所述工件在曝光过程中是无抗蚀剂的,所述数字化束是通过调整沿着传播轴线的带电粒子之间的纵向间距,来形成包括至少一个带电粒子的组的在时间上和空间上被分解的数字化闪束;

通过偏转反射器偏转所述数字化闪束,从而使得所述数字化闪束横向和纵向分布到传播方向上,由此形成空间图案,所述空间图案包括用于曝光所述工件的所选择的部分的虚拟数字化模版;

在曝光后处理所述工件,其中所述处理是从沉积、蚀刻和快速退火中选出的;

在处理之后,以数字化束第二次曝光所述工件,所述工件在第二次曝光中是无抗蚀剂的;且

在第二次曝光之后,对所述工件进行第二次处理,其中所述处理是从沉积、蚀刻和快速退火中选出的。

328. 根据权利要求 327 所述的方法,其中所述曝光和第二次曝光包括利用带电粒子的数字化束曝光。

329. 根据权利要求 327 所述的方法,其中所述曝光、处理、第二次曝光和第二次处理在不离开设备的情况下进行。

330. 根据权利要求 327 所述的方法,其中所述曝光和第二次曝光是不同的。

331. 根据权利要求 327 所述的方法,其中所述多个曝光和处理步骤形成基本完成的工艺层。

332. 根据权利要求 327 所述的方法,其中所述多个曝光和处理步骤形成基本完成的工件。

333. 根据权利要求 332 所述的方法,其中所述形成基本完成的工件的多个曝光和处理步骤在少于 1 周内进行。

334. 根据权利要求 332 所述的方法,其中所述形成基本完成的工件的多个曝光和处理步骤在少于 2 天内进行。

335. 根据权利要求 332 所述的方法,其中所述形成基本完成的工件的多个曝光和处理步骤在少于 1 天内进行。

336. 根据权利要求 332 所述的方法,其中所述形成基本完成的工件的多个曝光和处理步骤在少于 1 个小时内进行。

337. 一种用于将至少一种掺杂剂注入工件中的方法,所述方法包括:

将含有至少一个离子种类的数字化束引导到所述工件上,所述离子种类的数字化束是通过调整沿着传播轴线的带电粒子之间的纵向间距,来形成包括至少一个带电粒子的组的在时间上和空间上被分解的数字化闪束;

通过偏转反射器偏转所述数字化闪束,从而使得所述数字化闪束横向和纵向分布到传播方向上,由此形成空间图案,所述空间图案包括用于曝光所述工件的所选择的部分的虚拟数字化模版;和

在引导过程中,变更数字化束的至少一个参数。

338. 根据权利要求 337 所述的方法,其中所述参数是离子种类。

339. 根据权利要求 337 所述的方法,其中所述参数是束能量。

340. 根据权利要求 339 所述的方法,其中变更束能量的步骤包括在 5keV 和 500keV 之间改变束能量。

341. 根据权利要求 339 所述的方法,其中变更束能量的步骤包括在 5 和 200keV 之间改变束能量。

342. 根据权利要求 339 所述的方法,其中在工件上的 20nm 的区域内执行束能量变更。

343. 根据权利要求 337 所述的方法,其中所述参数是数字化束中的带电粒子密度。

344. 根据权利要求 337 所述的方法,其中所述变更步骤在工件上的晶体管内进行。

345. 根据权利要求 337 所述的方法,其中所述变更步骤在工件上的管芯内进行。

346. 根据权利要求 327 所述的方法,还包括将工件转移到承载室。

347. 根据权利要求 327 所述的方法,还包括采用包含多个处理室的设备。

348. 根据权利要求 327 所述的方法,还包括采用从沉积室、蚀刻室和快速退火室中选出的处理室。

349. 一种加工辐射硬化的包括源极和漏极的晶体管的方法,所述方法包括:

用在时间上和空间上被分解的数字化闪束的数字化束对所述辐射硬化的包括源极和漏极的晶体管的部分进行曝光,所述每个数字化闪束包括至少一个带电粒子,所述数字化闪束产生注入;

通过偏转反射器偏转所述数字化闪束,

在单层工艺步骤内的源漏区域表面的水平间距上改变所述闪束的势能,由此结合轻掺杂漏极。

350. 根据权利要求 349 所述的方法,其中晶体管包括硅晶体管。

351. 根据权利要求 349 所述的方法,其中改变闪束注入能是在 5 和 200KeV 之间变化的。

352. 一种加工辐射硬化的包括源极和漏极的晶体管的方法,所述方法包括:

用在时间上和空间上被分解的数字化闪束的数字化束对所述辐射硬化的包括源极和漏极的晶体管的部分进行曝光,所述每个数字化闪束包括至少一个带电粒子,所述数字化闪束产生注入,

通过偏转反射器偏转所述数字化闪束,

其中所述闪束的注入包括在单层工艺步骤中的源漏区域表面中注入的一个种类或者多个种类,由此结合轻掺杂漏极。

353. 根据权利要求 352 所述的方法,其中闪束注入包括在单层工艺步骤中的单个种类。

354. 根据权利要求 352 所述的方法,其中闪束注入包括在单层工艺步骤中的多个种类。

355. 根据权利要求 352 所述的方法,其中晶体管包括硅晶体管。

356. 一种加工辐射硬化的包括漏极的晶体管的方法,所述方法包括:

用在时间上和空间上被分解的数字化闪束的数字化束对所述辐射硬化的包括源极和漏极的晶体管的部分进行曝光,所述每个数字化闪束包括至少一个带电粒子,所述数字化

闪束产生注入；

通过偏转反射器偏转所述数字化闪束，

仅在单层工艺步骤内的漏区域表面的水平间距上改变所述闪束的势能。

357. 根据权利要求 356 所述的方法，其中闪束注入在沟道边缘上产生浅结，而在触点下设置深结。

358. 根据权利要求 356 所述的方法，其中晶体管包括硅晶体管。

359. 根据权利要求 356 所述的方法，其中改变闪束注入能是在在 5 和 200KeV 之间变化的。

360. 根据权利要求 359 所述的方法，其中闪束注入产生轻掺杂漏极。

361. 一种加工辐射硬化的包括漏极的晶体管的方法，所述方法包括：

用在时间上和空间上被分解的数字化闪束的数字化束对所述辐射硬化的包括源极和漏极的晶体管的部分进行曝光，所述每个数字化闪束包括至少一个带电粒子，所述数字化闪束产生注入；

通过偏转反射器偏转所述数字化闪束，

仅在单层工艺步骤内的漏区域表面的水平间距上改变所述闪束的剂量。

362. 根据权利要求 361 所述的方法，其中晶体管包括硅晶体管。

363. 根据权利要求 361 所述的方法，其中改变闪束注入能是在 5 和 200KeV 之间变化的。

364. 根据权利要求 361 所述的方法，其中闪束注入在沟道边缘上产生浅结，而在触点下设置深结。

365. 根据权利要求 361 所述的方法，其中闪束注入产生轻掺杂漏极。

366. 一种加工辐射硬化的包括具有氧化物周界的结的器件的方法，所述方法包括：

用在时间上和空间上被分解的数字化闪束的数字化束对所述辐射硬化的包括源极和漏极的晶体管的部分进行曝光，所述每个数字化闪束包括至少一个带电粒子，所述数字化闪束产生注入；

通过偏转反射器偏转所述数字化闪束，

通过在单层工艺步骤内增加较厚的氧化物下的剂量，在所述结的氧化物周界周围径向的水平间距上改变所述闪束的剂量，由此结合保护环壁垒。

367. 一种加工辐射硬化的包括具有氧化物周界的结的器件的方法，所述方法包括：

用在时间上和空间上被分解的数字化闪束的数字化束对所述辐射硬化的包括具有氧化物周界的结的器件的部分进行曝光，所述每个数字化闪束包括至少一个带电粒子，所述数字化闪束产生注入，

通过偏转反射器偏转所述数字化闪束，

其中所述闪束注入包括在单层工艺步骤内的所述结的氧化物周界周围径向地注入的一个种类或多个种类，由此结合保护环壁垒。

368. 根据权利要求 367 所述的方法，其中闪束注入包括在单层工艺步骤中的一个种类。

369. 根据权利要求 367 所述的方法，其中闪束注入包括在单层工艺步骤中的多个种类。

370. 一种加工辐射硬化的包括具有氧化物周界的结的器件的方法,所述方法包括:

用在时间上和空间上被分解的数字化闪束的数字化束对所述辐射硬化的包括具有氧化物周界的结的器件的部分进行曝光,所述每个数字化闪束包括至少一个带电粒子,所述数字化闪束产生注入;

通过偏转反射器偏转所述数字化闪束,

通过在单层工艺步骤内增加较厚的氧化物下的能量,在所述结的氧化物周界周围径向的水平间距上改变所述闪束的势能,由此结合保护环壁垒。

371. 一种加工辐射硬化的包括具有氧化物周界的结的器件的方法,所述方法包括:

用在时间上和空间上被分解的数字化闪束的数字化束对所述加工辐射硬化的包括具有氧化物周界的结的器件的部分进行曝光,所述每个数字化闪束包括至少一个带电粒子,所述数字化闪束产生注入;

通过偏转反射器偏转所述数字化闪束,

改变在单层工艺步骤内的晶体管之间的闪束的剂量,由此结合横向无定形隔离壁垒。

372. 根据权利要求 371 所述的方法,其中所述晶体管包括 p 型晶体管。

373. 根据权利要求 1 所述的室,其中所述束数字化装置包括布拉德伯里-尼尔森栅极(BNG)粒子束调制装置,所述调制装置配置用于熄灭所述带电粒子流。

374. 根据权利要求 220 所述的设备,其中所述初始状态包括在形成作为特定的器件的一部分的层之前的半导体晶片。

375. 根据权利要求 374 所述的设备,其中最终状态包括在形成所述的特定器件之后的所述半导体晶片。

376. 一种用于用带电粒子对工件进行曝光的室,所述室包括:

带电粒子源,所述带电粒子源用于生成带电粒子流;

准直器,配置用于沿着轴线准直和引导来自带电粒子源的带电粒子流;

位于准直器下游的束数字化装置,所述束数字化装置配置用于通过调整沿着所述轴线的带电粒子之间的纵向间距,来形成包括至少一个带电粒子的组的数字化束;

位于所述束数字化装置下游的偏转反射器,所述偏转反射器包括一系列的沿着所述轴线纵向设置的偏转电极台,以偏转所述带电粒子组;以及

位于偏转反射器的下游的工件台,所述工件台配置用于保持工件。

377. 一种设备,所述设备在不将工件从设备中去除的情况下将工件从初始状态处理成基本完成的状态,所述设备包括:

承载室;

权利要求 1 所述的室;以及

处理室。

378. 一种在设备中处理工件的方法,所述方法包括步骤:

将工件的部分用带电粒子在曝光室中曝光,所述曝光包括:

形成带电粒子流;

将所述带电粒子流沿着轴线准直和传播;

将所述带电粒子流数字化为包括至少一个带电粒子的数字化束,所述带电粒子的数字化束是通过调整沿着传播轴线的带电粒子之间的纵向间距,来形成包括至少一个带电粒子

的组的在时间上和在空间上被分解的数字化闪束；

采用沿着所述轴线纵向设置的一系列偏转电极台偏转所述数字化束；

缩小所述数字化束；以及

将被缩小的数字化束引导到所述工件上。

## 受控粒子束制造用的设备和方法

[0001] 交叉引用

[0002] 本发明要求 2005 年 7 月 8 日递交的在 35U.S.C. § 119(e) 下的序列号为 60/697,780 的发明名称为“受控的离子束半导体制造”的临时申请,在此以引用的方式整体并入本文。

### 技术领域

[0003] 本发明涉及半导体制造,更具体地涉及用于引导写半导体制造的方法和设备。

### 背景技术

[0004] 光刻具有在大多数集成电路制造过程中的关键的图案化步骤。抗蚀剂,光敏感塑料,被旋涂在工件上,被在图案中通常通过紫外光被烘烤和曝光。在显影和第二次烘烤之后,使所述表面被抵抗所述工件经受的各种处理的惰性有机薄膜部分地覆盖。这种处理包括通过湿法化学蚀刻或通过气体等离子体蚀刻去除材料,通过离子注入(例如宽束注入)掺杂以及材料附加(例如发射(lift-off))。抗蚀剂的制备、曝光、显影、清洗、保管和剥离可以增加十倍的加工步骤数量,需要昂贵的装备和设施以建立稳定、量化和高产量的加工。

[0005] 光刻已经具有用于处理小到 45 纳米(nm)的抗蚀剂图案的主要的光刻工具。然而,目前的和未来的微电子将需要 45nm 以下的最小特征尺寸。尽管多种光刻技术(例如,紫外、极紫外出现、无掩模出现、激光、相移、投影离子以及电子束光刻(EBL))的发展可以使得能够在高比例下对这些尺寸进行生产,但是它们都正在接近相对于波长、重叠精度和/或成本的理论极限。随着被推进到所述极限,每种工艺的缺点导致难题,而得到的图案缺陷可以导致很大的产量损失。

### 发明内容

[0006] 在一定的实施例中,用于用带电粒子对工件进行曝光的室包括:带电粒子源,用于生成带电粒子流;准直器,配置用于沿着轴线准直和引导来自带电粒子源的带电粒子流;位于准直器下游的束数字化装置,配置用于通过调整沿着所述轴线的带电粒子之间的纵向间距,形成包括至少一个带电粒子的组的数字化束;位于所述束数字化装置的偏转反射器,包括一系列的沿着所述轴线纵向设置的偏转台,以偏转所述带电粒子的组;以及位于偏转反射器的下游的工件台,配置用于保持所述工件。在一些实施例中,工件处理设备包括从沉积、蚀刻和温度调整室中所选出的所述室、承载室(loadlock chamber)以及处理室。

[0007] 在一定的实施例中,用于将工件从初始状态处理成基本完成的状态,而不需要将所述工件从设备中移走的设备包括承载室、曝光室和处理室。

[0008] 在一定的实施例中,在设备中处理工件的方法包括将工件部分用带电粒子在曝光室中曝光。所述曝光包括:形成带电粒子流;将所述流沿着轴线准直和传播;将所述流数字化为数字化束,所述数字化束包括至少一个带电粒子;采用沿着所述轴线纵向设置的一系列偏转台偏转所述带电粒子的组;缩小所述组;以及将被缩小的组引导到所述工件上。

[0009] 在一定的实施例中,用于处理工件的方法包括:曝光所述工件,所述工件在曝光过程中是无抗蚀剂的;在曝光后处理所述工件,其中所述处理从沉积、蚀刻和快速退火中选出;在处理之后,第二次曝光所述工件,所述工件在第二次曝光中是无抗蚀剂的;且在第二次曝光之后,对所述工件进行第二次处理,其中所述处理从沉积、蚀刻和快速退火中选出。

[0010] 在一定的实施例中,用于将至少一种掺杂剂注入工件中的方法,包括在引导、变更所述束的至少一个参数的过程中,将含有至少一个离子的束引导到所述工件上。

[0011] 在一定的实施例中,用于从工件上蚀刻材料的方法包括:将含有带电粒子的束引导到所述工件的表面以对所述表面部分进行化学改性,所述工件的表面处于第一室中的图案中;将所述工件转移到第二室中;以及将蚀刻剂应用到所述工件中,所述蚀刻剂与经过化学改性的部分进行反应,以使得材料去除。

[0012] 在一定的实施例中,用于将材料沉积到工件上的方法包括:将含有带电粒子的束引导到所述工件的表面以对所述表面部分进行化学改性,所述工件的表面处于第一室中的图案中;将所述工件转移到第二室中;以及将蚀刻剂应用到所述工件中,所述蚀刻剂与经过化学改性的部分进行反应,以使得材料沉积。

[0013] 出于总结本发明以及在现有技术中实现所具有的优势的目的,本发明的一定的目标和优势在之前已经进行了描述。当然,应当理解,根据本发明的任何特定的实施例,并不需要实现所有这些目的或优势。于是,例如,本领域的技术人员将理解本发明可以以如下方式实现或执行:将一个优势或一组优势如本文所描述或建议的方式实现或优化,而不需要实现或优化如本文所描述或建议的方式的其他的目的或优势。

[0014] 所有这些实施例试图落入在此公开的本发明的保护范围中。这些和其他实施例根据参照附图的优选的实施例的下列详细描述,对于本领域的技术人员是显而易见的,本发明不试图限制所公开的任何特定的优选实施例。

## 附图说明

[0015] 本发明在此所公开的这些和其他的特征、方面和优势在下文中参照优选实施例的附图进行描述,所述优选的实施例试图说明而不是限制本发明。

[0016] 图 1A 是用于受控的粒子束制造的典型的设备的透视图;

[0017] 图 1B 是图 1A 的设备的俯视示意图;

[0018] 图 2 是典型的带电粒子曝光室的示意框图;

[0019] 图 3A 是典型的带电粒子柱;

[0020] 图 3B 示意性地示出带电粒子聚束;

[0021] 图 3C 示意性地示出典型的聚束器;

[0022] 图 3D 示意性地示出典型的熄灭装置;

[0023] 图 4A 示出随时间周期的典型的写策略;

[0024] 图 4B 是典型的工件台和控制电子元件的示意框图;

[0025] 图 4C 和 4D 是典型的束测量技术的示意框图;

[0026] 图 5 示出数字化束中的典型的带电粒子组;

[0027] 图 6A 示出偏转反射器的俯视示意图;

[0028] 图 6B 是图 6A 的偏转反射器的右上四分之一象限的局部透视图;



- [0029] 图 7 是另一个典型的带电粒子柱的示意框图；
- [0030] 图 8 示出典型的写策略；
- [0031] 图 9A 至 9C 示意性地示出辅助化学蚀刻工艺的典型的数字化束的各种不同阶段下的工件的横截面；
- [0032] 图 10A 至 10C 示意性地示出辅助沉积工艺的典型的数字化束的各种不同阶段下的工件的横截面；
- [0033] 图 11A 至 11C 示意性地示出典型的数字化束注入工艺的各种不同阶段下的工件的横截面；
- [0034] 图 11E 至 11I 示出在数字化束改进工艺过程中的典型的改进；
- [0035] 图 12A 至 12C 示出以受控的粒子束处理的轻掺杂漏结构的典型的横截面；
- [0036] 图 13A 至 13B 示出分别以受控的粒子束和其掺杂浓度分布处理的横向沟道掺杂结构的典型的横截面；
- [0037] 图 14A 至 14B 示出用于绝缘以受控的粒子束处理过的栅极场效应管结构的异质结的典型的横截面；
- [0038] 图 15 示出以受控的粒子束处理的重掺杂二极管结构随时间的典型的横截面；
- [0039] 图 16A 至 16K 示出砷化镓微波单片集成电路结构随着被受控的粒子束处理的时间而变化的典型的横截面；
- [0040] 图 17 示出以受控的粒子束处理的异质结双极晶体管结构的典型的横截面；
- [0041] 图 18 示出半导体结构随着被受控的粒子束处理的时间而变化的典型的横截面；
- [0042] 图 19A 示出以受控的粒子束处理的辐射抵抗结构的典型的俯视图；
- [0043] 图 19B 是沿着线 19B-19B 得到的图 19A 的辐射抵抗结构的示意性剖视图；
- [0044] 图 20 示出物镜组件的分解剖面示意图；
- [0045] 图 21A 至 21G 示意性地示出束写策略。

## 具体实施方式

[0046] 尽管下文将公开一定的优选实施例和示例，但是对于本领域的技术人员，应当理解，本发明扩展超过特定地公开的实施例和 / 或本发明及其显见的改进和等价物的使用。因此，在此所公开的本发明的范围应当不受到下文所属的特定地公开的实施例的限制。

[0047] 通过以带电粒子束直接刻写可以获得更小的器件几何尺寸。聚焦离子束 (FIB) 系统通常没有足够多的离子曝光以支撑高生产量的制造。进而，仅仅相对低速的偏转采用已有的离子光学元件 / 偏转电子元件方法学可获得，以防止对半导体器件的图案化层的有效直接刻写。同样，FIB 已经受限于掩模（例如掩模版）和半导体修补。随着 FIB 技术的进步，对于在不使用抗蚀剂的情况下在工件上直接同时进行沉积、蚀刻和注入图案的能力得到支撑。然而，剩余的问题，包括具有从小到无 (little-to-no) 的晶片刻写软件的低能量系统、无度量系统以及需要最小的束电流密度和偏转速度以支撑在高制造缩放比例下的光刻。根据在此所述的实施例对于 FIB 系统的改进和提高在半导体工件及其他介质（例如，掩模、CD 光盘、DVD 光盘、高清晰度 DVD (HD DVD)、蓝光光盘 (Blue-Ray) 等）的抗蚀剂处理和无抗蚀剂加工中都可以获得合适的制造产量。

[0048] 沿着轴线行进并具有与所述轴的横向分布的带电粒子束的物理属性可以被改变

以提供高速、数字（脉冲）式分布的刻写束。各种方法可以被用于形成被高密度带电粒子节点和低密度（或无密度）波腹在时间上和空间上定义的波，所述波沿着加速粒子的纵向路径（在此称为“数字化束”）移动。例如，聚束器可以被用于形成带电粒子的局部组（或“闪束（flash）”或“包”）。这些带电粒子的组可以包括至少一个带电粒子。然后数字化束通过偏转反射器，在其上，电压的变化使得所述带电粒子的组改变相对于传播方向的位置。电压的改变可以以粒子节点在相位上计时，由此进行有效的偏转。所述波腹的锐边有效地为直接刻写提供快速的束熄灭。将所述数字化束应用到工件表面允许无抗蚀剂图案化处理，所述无抗蚀剂图案化处理包括将材料沉积、蚀刻和 / 或注入到工件的表面，和 / 或高分辨率抗蚀剂曝光。

[0049] 图 1A 是根据在此所公开的一定的实施例的典型的设备 100 的透视图。图 1B 是图 1A 的设备 100 的俯视图。设备 100 包括曝光室 102、承载室 104、运输模块 106 和多个处理室 108。尽管未示出，但是应当理解，设备 100 包括气体集合系统和自动处理控制器，这将在下文中进行详细描述。

[0050] 承载室 104 可以容纳工件 101，所述工件 101 例如在设备 100 中处理之前和 / 或之后没有被处理。在一定的实施例中，承载室 104 配置用于实现真空，以使得与承载室 104 进行通信的运输模块 106 的自动材料处理系统（AMHS）110 可以插入和 / 或去除工件 101，而不必须抽取到在每个转换之间的真空中或从所述真空中抽取。在一定的实施例中，承载室 104 配置用于接受前端开口片盒（front opening unified pod, FOUP）。

[0051] 运输模块 106 配置用于在设备内移动工件 101。运输模块 106 包括 AMHS110，所述 AMHS110 配置用于操作至少一个工件 101。合适的 AMHS 110 可以基于曝光室 102、承载室 104、运输模块 106 和 / 或处理室 108 进行选择。在一定的实施例中，AMHS 110 包括多个运输臂，以使得工件 101 可以被同时（或并行）操作。

[0052] 在一些实施例中，运输模块 106 包括工件预对准器，以使得被运输臂 110 拿走并随后放进曝光室 102 或处理室 108 中的工件 101 处于准备在曝光室 102 或处理室 108 中处理的取向。例如，所述预对准器可以采用电荷耦合器件（CCD）或其他成像器件定位工件 101 的平面、缺口或其他可辨别的特征。在一些实施例中，所述预对准器配置用于确定工件 101 上的对准特征的重叠参数。所述重叠参数可以包括 x 和 y 偏移、旋转等。

[0053] 依赖于工件 101 的类型和尺寸，各种真空和输送系统可以被用于设备 100 中。能够输送各种工件的系统优选地采用高速工件输送系统。通过在工件台上在真空下对准工件而不是在真空系统外部对准工件可以增加工件进入真空的吞吐量。标准的工件保持器（例如晶片夹）可以在几分钟内被抽成高度真空。工件 101 在真空下的对准可以增加晶片进入真空的吞吐量。

[0054] 在一些实施例中，运输模块 106 包括至少一个处理分站，例如包括用于在处理步骤之间保持工件 101 的至少一个过渡区、粒子污染检测器、温度淬冷站和 / 或度量站。所述度量站可以从适合于工件的所述类型的任何工具中选择出，所述测量站可以包括但不限于能量色散分析仪（energydispersive spectrometry, EDS）、波长色散分析仪（WDS）、二次离子质谱仪（SIMS）、扫描电子显微镜（SEM）、二维激光扫描成像仪、三维激光成像雷达（LADAR）、热成像仪、毫米波成像仪、工件成像仪和照相机。

[0055] 曝光室 102 配置用于以带电粒子的数字化束对工件 101 进行曝光。如图 2 所示，

曝光室 102 包括射束柱 200, 如图 3A 更详细地所示。射束柱 200 包括用于生成带电粒子流的带电粒子源 202。尽管在此在一定的实施例中参照离子对系统和方法进行描述, 但是应当理解, 一些系统和方法可以利用包括电子和正电子的带电粒子。带电粒子可以包括至少一个正负带电离子, 以及一价、二价、三价等带电离子。在一些实施例中, 带电粒子源 202 配置用于生成多个离子种类。在一些实施例中, 带电粒子源 202 配置用于提供 1000 安培 / 厘米<sup>2</sup> (A/cm<sup>2</sup>) 的电流聚焦成 10nm 的光斑, 以在目标上进行测量。

[0056] 液体金属离子源 (liquid metal ion source, LMIS) 技术使得形成高电流密度的带电粒子束。用于形成 LMIS 的典型的技术是被加热的液态金属存储器, 针从所述存储器向下伸出。金属由毛细管作用沿着所述针流动。来自提取电极的电场将在所述针的尖部上的液体吸入锋利的尖端 (“泰勒锥”), 离子被从所述尖端发出。所述点源十分明亮 (例如, 大约 10<sup>9</sup> A/steradian/cm<sup>2</sup>), 且在合适的光学元件条件下, 所述点源允许所述束直径小到 2nm。各种合金提供半导体加工所共用的多个离子种类。

[0057] 加速和聚焦离子的分布能量可以引起色差, 所述色差导致离子光学系统的电流密度效率的损失。离子束能量分布可以被测量作所述束的半高宽 (FWHM), 并可以被分配为多达 12%。提供电流密度效率以及分解长短项稳定性问题可以使得 LMIS 性能足以满足半导体处理工具的要求。本发明的多个实施例中的一个方面是实现: 带电粒子束由高低能量轨迹的分布组成, 所述能量轨迹可以被有利地组合。

[0058] 至少两种机制可以有助于所述能量分布的展宽: 第一, 关于离子形成的效应; 而第二, 在离子形成后的空间电荷力。从 LMIS 源的离子发射通过在发射器尖部上的离子的直接场解吸附作用或者通过在离所述发射器尖部一定距离处的被解吸附的原子的场离子化来形成。在尖部表面附近生成的离子可以与下游的中性原子交换电荷, 并在该点上强制零能量离子。由于在所述发射器区域中的电场很高 (例如, 在大约 20 和 50 伏特 /nm 之间), 在离所述发射器不同距离处形成的离子可以具有不同的能量。空间电荷效应展宽所述束的能量分布, 尤其是在低速的情况下。因此, 所述柱 200 优选地配置用于将所述离子形成之后直接加速到全能量。低质量种类的使用, 在所述种类的使用是合适的情况下, 可以辅助离子加速。

[0059] 空间电荷效应也被更高的电流加剧。对于 LMIS 源, 能量分布的宽度优选地正比于 2/3 功率处的电流。同样, 将传统的 LMIS 源实际应用到光刻显示出类似于电子束的行为。

[0060] 对于基于 LMIS 的系统可以获得的最大电流密度的限制由离子束的能量分布所导致, 所述离子束的能量分布由上面的离子光学系统中的色差造成。然而, 采用位于带电粒子源 202 的下游的束数字化装置 206 可以有效地放缓移动较快的粒子并可以加速移动较慢的粒子以获得一致的速度, 并因此在每组数字化束中获得一致的能量分布 (加速电压), 由此降低带电粒子源色差的作用, 如图 3B 所示, 所述束数字化器 206 配置用于调整带电粒子之间的纵向间隔, 以便形成沿着所述传播轴线的在时间和空间上分解的带电粒子组。

[0061] 类似于电子束的漂移, LMIS 泰勒锥发射不可预见地在大约一个小时的周期里在图 8 的图案中漂移。在未经检测的情况下, 该漂移可能造成图案的位移误差。源的寿命和电流稳定性是对于采用传统的 LMIS 源的生产吞吐量处理工具的实际应用的保障。在带电粒子源 202 上的进一步改进可以提供稳定性和寿命, 由此减少了频繁的源更换工作。与粒子形成相关联的能量分布的展宽可以通过在低温下操作 LMIS 被减小或最小化, 由此降低所述

尖部附近区域的中性原子密度。所述能量分布也可以通过选择低蒸发压的种类,例如通过选择被双重离子化的种类以及采用具有小的虚辐射源的益处的种类被减少或最小化,所述被双重离子化的种类具有低的电荷交换横截面,并在所述尖部的表面上形成,已知具有窄的能量分布。

[0062] 在一定的实施例,带电粒子源 202 的寿命的延长可以通过在操作之前调节源驱动参数来实现。同样,自动调节程序的合并可以有助于带电粒子源 202 的寿命和稳定性的延长。附加地,连续的流动策略(例如具有硬化的尖部的饱和的电极型针),可以进一步延长带电粒子源 202 的寿命期限。经过提高的寿命期限的第二级效应可以包括发射电流和位置稳定性提高。源发射位置稳定性可以通过采用从偶然的束重合的误差反馈并对源的伺服电机进行调整而被成功地纠正。尽管优选离子束电流密度被增加,但是在曝光室 102 中的柱 200 不需要增加所述束的电流密度。

[0063] 其他带电粒子源 202 也可以被用于在此公开的实施例。例如但不限于,带电粒子源 202 可以包括等离子体离子源(plasma ion source,PIS)、体积等离子体离子源(volume plasma ion source,VPIS)、气体场离子化源(gas field ionization source,GFIS)、碳纳米管场发射器、自由电子激光器和目标、脉冲式激光器烧蚀离子源、磁约束等离子体阳极源(magnetically confined plasma anode source,MAP)以及热场发射电子源(thermal field emission electron source,TFE)。

[0064] 从带电粒子源 202 射出的带电粒子流被准直器 204 沿着轴线准直和引导。包括光学元件组合的各种准直器 204 适用于柱 200。例如,在不受限制的情况下,准直器 204 可以包括至少两个透镜或者一个透镜和一个反射光学元件。准直器 204 还可以包括配置用于对所述带电粒子束进行整形的孔。在一定的实施例下,所述准直器配置用于以在大约 5 和 30 千电子伏(keV)的加速电势引导所述带电粒子流。在一定的实施例中,曝光室 102 配置用于以在大约 5 和 500keV 的加速电势引导所述带电粒子流。在一些实施例中,准直器 204 的电压可以附加在例如由下柱出口施加的附加电压上。

[0065] 在带电粒子源 202 配置用于生成多个离子种类的实施例中,各个离子种类可以通过以粒子滤波器(例如光谱仪滤波器)过滤带电粒子流,针对具体的处理应用被选择出来。例如,质量分离器可以配置用于使所选择的离子种类偏转入质量分离器孔径板。所述质量分离器优选地设置于准直器 204 和束数字化装置 206 之间。在一些实施例中,质量分离器包括反射光学元件。在一些实施例中,所述质量分离器包括 ExB 透镜。在一些实施例中,所述质量分离器包括电磁交叉场分析器(Wein filter)。

[0066] 束数字化装置 206 配置用于形成数字化束,所述数字化束通过调整沿着传播轴的带电粒子之间的纵向间距,包含多组离散的至少一个带电粒子。在一定的实施例中,束数字化装置 206 配置用于形成组,所述组包括大约 1 到 7,000,000 之间个带电粒子、大约 1 到 100,000 之间个带电粒子、大约 1 到 10,000 之间个带电粒子、或者大约 1 到 50,000 之间个带电粒子。在一些实施例中,束数字化器 206 配置用于在带电粒子组之间的束移动小于大约 10 米、小于大约 1 米、小于大约 10 厘米、小于大约 10 毫米、小于大约 1 毫米、小于大约 500 微米、小于大约 300 微米、小于大约 100 微米、小于大约 10 微米、小于大约 100 纳米、小于大约 10 纳米、小于大约 1 纳米的情况下形成带电粒子组之间的纵向间距 D。在一些实施例中,束数字化器 206 配置用于在带电粒子组之间的束行程在大约 1 纳米到 10 米之间、小

于大约 1 纳米到 1 米之间、小于大约 1 纳米到 10 厘米之间、小于大约 1 纳米到 10 毫米之间、小于大约 1 纳米到 1 毫米之间、小于大约 1 纳米到 500 微米之间、小于大约 1 纳米到 300 微米之间、小于大约 1 纳米到 100 微米之间、小于大约 1 纳米到 10 微米之间、小于大约 1 纳米到 100 纳米之间、小于大约 1 纳米到 10 纳米之间的情况下形成带电粒子组之间的纵向间距。在所述带电粒子组之间的纵向间距可以是大致相等的、不相等的、周期的、谐波的等。

[0067] 在一定的实施例中，束数字化装置 206 包括聚束器。在射频 (RF) 聚束器中，带电粒子流通过所述聚束器的间隙，在所述间隙中，所述带电粒子被施加交变电势、RF 或多个调制电势波形、拍波、谐波、变元或其组合。速度调制将所述带点粒子压缩到一起，以使得它们形成空间上和时间上分解的离散的带电粒子组。在一定的实施例中，频率和聚束器间隙长度配置用于匹配所述带电粒子的组的平均速度。所施加的电势在通过所述聚束器时对每个带电粒子的纵向速度进行调制，以使得一些带电粒子（例如，低于平均速度的带电粒子）被加速而其他带电粒子（例如，高于平均速度的带电粒子）被减速（例如，如图 3B 所示）。所述聚束器间隙的间隙长度、所施加的电势的幅度和频率、以及通过柱 200 的带电粒子的飞行时间 (TOF) 确定数字化束以及在工件 101 的表面上的带电粒子组的最终特性。

[0068] 图 3C 示意性地示出通过聚束器移动的带电粒子流。电势可以穿过聚束器的电极 302、304 施加，所述聚束器由聚束器间隙 G 分离。如果此后电势是非交变的，所述带电粒子开始形成组，所述组的长度 L 和间隔（间距）D 依赖于所述带电粒子在通过所述聚束器之后移动了多远。在一些实施例中，所述聚束器配置用于在移动过程中将所述带电粒子压缩入所述组。在一些实施例中，所述聚束器配置用于施加电场以纵向地压缩所述带电粒子的组。所述带电粒子优选地在到达工件 101 时，在纵向上被充分压缩（例如，如图 3C 所示）。由所述聚束器所施加的能量可以由带电粒子流的初始能量和在时间上和空间上被分解的带电粒子组的最终能量之间的差别确定。

[0069] 在一定的实施例中，所述聚束器包括多个聚束器电极，并因此包括多个聚束器间隙。所述电势可以被选择性地施加在两个电极之间，以便改变数字化束的特性。例如，电势可以在，并在 3 厘米的聚束器间隙 G 的情况下被施加在电极之间，以形成具有较高的带电粒子密度的节点。

[0070] 在聚束器输入参数（例如束能量和聚束器能量、频率和间隙长度）与聚束器输出特性（例如间隔 D、长度 L 和密度）之间的关系是公知的。聚束器优选地操作用于为每组提供给定数量的带电粒子。首先，聚束器间隙、频率和束能量可以被保持恒定，而电流被调整。第二，束能量和聚束器电流可以被保持恒定，而所述聚束器间隙、频率被调整。

[0071] 在一些实施例中，所述聚束器包括螺旋线圈，所述螺旋线圈以电流频率被调制，得到磁场。在所述线圈的匝之间的纵向间距（“间隙”）中，所施加的电流的幅度和频率以及通过柱 200 的带电粒子的飞行时间 (TOF) 确定在工件 101 的表面上的数字化束的最终特性。在一定的实施例中，频率和线圈匝之间的纵向间距配置用于匹配所述数字化束的平均速度。

[0072] 聚合带电粒子允许通过改变聚束器频率、幅度和占空因数对带电粒子水平上的剂量变化进行写策略优化，所述占空因数如上所述依次改变带电粒子的密度。因此，聚束器参数优选地根据所述写策略进行调整。

[0073] 在一定的实施例中，束数字化装置 206 包括束熄灭装置（例如，可以在足以形成数

数字化束的速度下操作的束熄灭装置)。例如,在不受限的情况下,高速熄灭装置可以包括配置用于以一定间隔吸收带电粒子的孔径板。所述孔径板进行初始定位,以使得所述流流过孔径板的内部边缘附近的孔径板中的孔。电极配置用于将所述流偏转入所述孔径板,所述孔径板截取粒子流,以形成在时间上和空间上分解的数字化束。图 3D 示意性地示出通过高速熄灭装置移动的带电粒子流。孔径板 316 被定位在所述带电粒子流附近。电极 312、314 配置用于将电势施加到所述带电粒子流上,以形成在时间上和空间上分解的数字化束的带电粒子组。如果此后所述电势不是交变的,带电粒子继续以长度 L 和间隔 D 移动,而不管所述带电粒子在通过所述高速熄灭装置之后移动多远。

[0074] 束数字化装置 206 的其他的实施例也是可以的。在一些实施例中,束数字化装置 206 配置用于调制带电粒子源 202 的接通 / 断开状态。在一些实施例中,束数字化装置 206 配置用于调制带电粒子源 202 沿轴线的纵向位置,以便对所述带电粒子组进行偏移。

[0075] 在一些实施例中,束数字化装置 206 配置用于施加电磁辐射,例如具有大约 1 兆赫 (MHz) 和 100 吉赫 (GHz) 之间的频率或者大约 1MHz 和 25GHz 之间的频率。在这种实施例中,束数字化装置 206 可以配置用于调制例如电磁辐射的幅度、电磁辐射的频率及其组合等。在一些实施例中,束数字化装置 206 配置用于将拍波应用到包含带电粒子的等离子体上。在一些实施例中,束数字化装置 206 配置用于将空间电荷应用到尾波场。在这种实施例中,束数字化装置 206 可以配置用于共振地吸收空间电荷。在一些实施例中,束数字化装置 206 配置用于熄灭通过吸收孔的束。在一些实施例中,束数字化装置 206 配置用于将脉冲式的入射中性束应用于带电粒子源 202。在一些实施例中,束数字化装置 206 配置用于将脉冲式激光束应用于带电粒子源 202。

[0076] 在一定的实施例中,这里所述的部件被有利地组合。在实施例中,柱 200 包括位于准直器 204 下游的束熄灭装置以及位于所述束熄灭装置的下流的聚束器。来自所述束熄灭装置并进入所述聚束器的数字化束可以被进一步用于在时间上和空间上分解所述数字化束中的各个组。在另一个实施例中,柱 200 包括位于准直器 204 下游的聚束器以及位于所述聚束器下游的束熄灭装置。其他配置也是可以的。

[0077] 柱 200 还包括位于束数字化装置 206 下游的偏转反射器 210。偏转反射器 210 包括沿着所述数字化束的轴线纵向设置的一系列偏转台(例如电极台、磁性台)。偏转反射器 210 对所述数字化束中的各个带电粒子的组进行偏转。如在此所使用的,术语“次场偏转”表示由偏转反射器 210 实现的各个带电粒子的组的偏转。在一些实施例中,偏转反射器 210 配置用于使数字化束中的组沿着大致垂直于传播轴线的方向偏转。在一定的实施例中,所述偏转反射器包括大约在 1 和 1,000 或 4 之间个偏转台。在一定的实施例中,所述偏转反射器包括至少一个、两个、三个或四个偏转台。在一些实施例中,每个偏转台包括至少两个电极。在一些实施例中,至少一个偏转台包括四个电极。其他数量的偏转台和电极也是可以的。

[0078] 在一定的实施例中,在数字化束中的带电粒子组的平均速度在大约  $1 \times 10^4$  米 / 秒 (m/s) 和  $3 \times 10^8$  m/s 之间。在一些实施例中,由每个偏转电极台所施加的电势配置用于与通过所述偏转反射器的带电粒子组的平均速度同步。例如,偏转电极台可以配置用于仅仅当在通常情况下一个带电粒子的组正在通过偏转反射器时和在特殊情况下通过特定的偏转电极台时施加电压。在一些实施例中,由每个偏转电极台施加的电势配置用于与通过所

述偏转反射器的带电粒子组的平均速度以谐波方式同步。例如,在偏转反射器的至少一部分中的每个偏转电极台可以配置用于仅仅当在通常情况下特定的带电粒子的组正在通过偏转反射器时和在特殊情况下通过特定的偏转电极台时施加电压。在一些实施例中,由每个偏转电极台施加的电势配置用于与通过所述偏转反射器的带电粒子组的平均速度随机地同步。如在这里所使用的,术语随机地同步被给予了其最广泛的可能的含义,包括但不限于,通过偏转电极台将电压应用于具有随机间距的带电粒子组上的同步或者通过随机偏转电极台将电压应用于具有随机或其他间距的带电粒子组上的同步。

[0079] 在一定的实施例中,当每组数字化束的带电粒子通过时,偏转台的电极施加大致相等的电势。每个带电粒子的组的偏转量依赖于被顺序激活的电极数量。在一些实施例中,当每个带电粒子的组通过时,可变电势被应用于每个偏转电极台上。例如,第一偏转电极台具有最小电压,而后续电极具有逐渐增加的电压,随着电极被激活而导致线性偏转。反之亦可,在这种情况下,第一偏转电极台具有最大的电压而后续电极具有逐渐降低的电压。被激活的偏转电极台的数量限定每组数字化束的带电粒子的偏转量。应用于所述偏转反射器上的信号时间和名义上的电压可以针对各个偏转电极台进行校准,甚至在每个偏转电极台内针对各个电极进行校准。如果需要匹配每组数字化束的带电粒子的入射(“相位匹配”) (例如由于带电粒子速度、种类和质量的变化、偏转台位置、图案分辨率、图案场误差、物方偏转场内的误差、工艺具体补偿、写策略及其组合等),则可以延迟触发各个偏转电极台的所采用的电压。在一定的实施例中,所述偏转电极台的场的周界被定义为距离传播轴线的中心在 x 或 y 方向上偏移小于 4mm、小于 2mm、小于 1mm 或者小于 100  $\mu\text{m}$  的次偏转场。

[0080] 在一定的实施例中,每个偏转电极台的电势配置用于部分地将所述带电粒子的组朝向预想的轨道移动。每组被 N 个偏转电极台中的每一个部分地偏转预想的偏转距离的第  $1/N$ 。在一定的实施例中,第一偏转电极台或者任何单个偏转电极台配置用于大致完全地使至少一组(例如全部)带电粒子朝向预想的轨道移动,且其他的偏转电极台被用于精调所述组的偏转。其他的组合也是可以的。

[0081] 在一些实施例中,例如如上所述的被和谐地同步的偏转反射器,至少一部分偏转反射器包括 N 组偏转电极台,其中每组偏转电极台包括 N 个偏转电极,在所述偏转电极台中,每第 N 个偏转电极台配置用于将特定的带电粒子的组朝向预想的轨道移动。如果至少一部分偏转反射器包括两组偏转电极台,则在所述组偏转电极台中的每两个偏转电极台可以配置用于将特定的带电粒子的组朝向预想的轨道移动。如果至少一部分偏转反射器包括三组偏转电极台,则在所述组偏转电极台中的每三个的偏转电极台可以配置用于将特定的带电粒子的组朝向预想的轨道移动。其他的变体和配置也是可以的。

[0082] 图 6A 示出包括在每个偏转电极台中的至少一个电极的偏转反射器 210 的俯视图。包括带电粒子的数字化束配置用于流经偏转反射器 602 的中心孔。所述组电极 604、606 和 608、610 可以带正电荷或负电荷,这些带电粒子的组被垂直于偏转反射器的纵向轴线和路径偏转。优选地,在相对两侧上的电极,例如电极 604 和 606 所带电荷相反。图 6B 是偏转反射器 210 的右上四分之一象限的局部透视图。电极 606 在该实施例中被绝缘件 612 隔离开。绝缘件材料包括  $\text{SiO}_2$ 、 $\text{SiN}_x$ 、 $\text{SiO}_x\text{N}_y$  及其组合等。应当理解,偏转反射器 210 可以包括一系列偏转反射器,其中每个偏转反射器包括至少一个偏转电极台,而不是单个偏转反射器包括多个偏转电极台。例如,偏转反射器 210 可以包括三组偏转反射器。如图 6B 所示,

当所述带电粒子的组沿着路径移动时,它们被每个偏转电极台偏转。其他偏转反射器和电极配置是可以的。

[0083] 在一定的实施例中,偏转反射器 210 配置用于将所述带电粒子的组设置入三维时间空间(“自适应虚拟数字模版”)。在一定的实施例中,偏转反射器 210 配置用于形成横向分布的所述带电粒子的组的图案。在一些实施例中,偏转反射器 210 还包括配置用于缩小所述图案或所述虚拟模版的偏转反射器透镜。所述偏转反射器透镜可以包括静电透镜、电磁透镜、反射透镜、反射和折射组合透镜、反射和偏转反射组合透镜、偏转反射和折射组合透镜、及其组合等。图 7 是柱 200 的原理框图,在所述框图中,来自偏转反射器 210 的所述带电粒子的组被设置在虚拟数字模版 702 中,每个带电粒子的组已经经历次场偏转。所述次场偏转、主场偏转以及工件 101 的运动的组合可以被用于对工件 101 上的带电粒子的图案进行曝光。

[0084] 在一定的实施例中,沿着轴线纵向的所述组数字化束的带电粒子的相位配置成大致相等的、单谐波的、多次谐波的、随机的及其组合的等。偏转台之间的间距可以配置成同步的,并可以配置成与所述带电粒子的组同相。在一些实施例中,偏转电极台的纵向位置是可调整的。在一些实施例中,偏转反射器 210 包括数字反馈系统,例如所述数字反馈系统用于调整所述偏转电极台之间的间距。压电元件等可以被用于定位所述电极或偏转台。

[0085] 在一些实施例中,柱 200 还包括设置在偏转反射器 210 和工件台 214 之间的物镜组件 212。所述物镜组件 212 可以包括透镜、反射镜、反射光学元件、反射光学元件与折射透镜的组合、反射光学元件和偏转电极的组合、偏转电极和折射透镜的组合、及其组合等。在一些实施例中,物镜组件 212 包括减损的透镜组件或者偏转反射器电极组件,所述减损的透镜组件或者偏转反射器电极组件配置用于缩小、聚焦和 / 或偏转所述带电粒子的组或所述自适应虚拟数字模版。例如,在一定的但不受限的实施例中,具有大约 200nm 的直径(或“光斑尺寸”)的带电粒子组被减小 10 倍成为大约 20nm 的直径。物镜组件 212 也可以配置用于将所述组或所述模版 100 倍或 1000 倍。在物镜组件 212 配置用于偏转虚拟数字模版的实施例中,所述偏转可以被称为主场偏转。在一些实施例中,物镜组件 212 的场的周界被定义为距离传播轴线的中心在 x 或 y 方向上偏移小于 10mm、小于 5mm、小于 1mm 或者小于 100  $\mu\text{m}$  的次偏转场。在一定的实施例中,出口包括一个出口。

[0086] 再次参照图 2,曝光室 102 包括位于下物镜组件 212 的下游的工件台 214。工件台 214 配置用于保持工件 101。优选地,工件台 214 包括干涉仪台,其中所述台的相对位置采用光学干涉进行测量。工件台 214 可以通过温度控制减小工件中的放大误差,所述放大误差可能导致重叠误差。工件台优选地配置成连续移动的,同时工件 101 被所述带电粒子的组曝光。例如,工件台 214 可以配置成在曝光过程中在 1 秒的周期内 25 厘米的尺度上连续移动。再例如,所述工件台可以配置用于在曝光过程中在每 0.5 秒中停顿不超过 5 纳秒的状态下移动。在不停顿地移动工件台 214 的同时连续曝光的能力可以增加效率和生产量。

[0087] 在一定的实施例中,工件台 214 包括干涉仪,所述干涉仪配置用于确定工件台 214 在水平面中的位置。所述台的 x/y 相对位置可以采用光学干涉进行测量。也可以采用其他方法,例如所述工件台可以包括定位标记、栅格或可被二次离子质谱仪(SIMS)检测的特征、背散射电子元件、或者设置在定位栅格下面的法拉第筒。所述定位标记优选地被包括在可以平行于柱 200 移动的组件中,以便对相对于所述工件的定位标记的工作高度进行优



化,由此减少柱校准和定位误差。所述数字化束可以被周期地或随机地朝向所述定位标记引导,以检查所述柱的对准。所述定位标记也可以被用于在曝光工件之前、之后和 / 或过程中校准所述柱 200。

[0088] 在一些实施例中,室 102 还包括高度控制系统,所述高度控制系统测量工件台 214 和 / 或定位标记的高度。所述高度控制系统可以包括例如激光器;多个检测器,配置用于接收从所述激光发出并被所述工件反射的光;工件台 214、和 / 或工件移动的表面。所述高度控制系统可以通过调整台的升降(例如通过采用静电夹具、压电元件等)补偿工件台的测量到的高度的变化。在一些实施例中,所述高度控制系统配置用于补偿小于  $1\mu\text{m}$  的高度变化。静电夹持可以被用于将所述工件固定到工件台 214 上并确保足够的热接触和工件的平坦度。

[0089] 全动态写入(full motion writing, FMW)可以消除在曝光工件时的工件台运动的辅助操作时间。在 FMW 中,偏转反射器 210 系统实时地更新,以追踪工件台 214 的运动,由此允许所述系统在所述工件台处于运动中时写图案。这种工艺优选地采用高速光学控制器(例如激光)追踪工件台 214 的位置。例如,在控制器上的电路可以将多普勒频移的激光偏转测量转换成可以被存储在台位置寄存器中的激光脉冲。干涉仪、激光偏转测量、或者其他光学技术可以被用于追踪所述工件的位置。因此,光刻系统的生产量可以通过减少或消除在台重新定位和调整工序的过程中得以提高。

[0090] 在曝光工件的同时,每个偏转场的中心由机会窗口(W00)定义。在所述工件台处于运动中而偏转场忽略未刻写的 W00 时,台控制器向偏转控制器发出信号,以对曝光进行初始化。在这段时间里,所述偏转系统通过工件台的实际位置的工件台位置寄存器更新。

[0091] 工件台可以允许实时的偏转校正。通过改变 W00 的尺寸或帧尺寸,或者通过平滑逐帧的图案数据,可以针对连续刻写对所述系统进行动态地优化。典型的帧 / W00 密度如图 4A 所示。

[0092] 工件台可以配置用于提供合适的速度性能(例如以 100 厘米 / 秒的速度)。所述工件台可以配置用于在曝光中以高达大约每分钟 40,000 转(rpm)旋转工件。例如,所述工件台可以具有尽可能小的惯性,且可以提供可兼容的工件台电机设计。使用真空可兼容空气轴承导轨和线性电机可以给振动源提供足够的减振。正如附加的示例,所述工件台电机可以置于真空系统中,轻量材料可以针对所述工件台使用,且所述工件可以在台上被对准,由此消除所述工件盒和盒夹持硬件。附加地,台位置的首先的三个导数(速度、加速度和加加速度)可以被电子硬件限制和衰减,以正确地控制所述工件台的运动。图 4B 是典型的工件台和控制电子装置的示意图。

[0093] 曝光室 102 可以与控制电子装置(例如包括晶片运输装置控制、真空控制、悬挂控制、温度控制、压力控制等的系统支撑电子装置 220 以及包括源控制模块、数字化器控制、偏转反射器控制、透镜控制、晶片高度传感器、视频处理器、台控制和动态校正器(例如,对于实时柱相差校正)的柱支撑电子装置 230)进行通信。所述柱支撑电子装置 230 可以与数据处理电子装置 240(例如工作站)进行通信。

[0094] 在此所述的系统的典型的应用通过在工件上直接刻写来进行原位工件处理或抗蚀剂曝光。优选地,实现光学元件对目标工件的精确定位,但是工具引起的位移(TIS)和工件引起的位移(WIS)误差可能由于温度效应、工件处理效应和光学变形造成。典型的解决

方案是测量在工件上的初始图案（例如至少一个对准标记），并将测量数据用于精确地将新的图案化的图像置于工件上（例如通过调整曝光参数）。

[0095] 定位传感器优选地可以自动地检测和识别各种定位和对准标记图案、材料和形貌而不影响曝光生产量的数量。用于获得这种传感器的示例包括但不限于：采用具有已有的硬件的高分辨率、高速定位系统；确定定位策略的限制和柔性（例如通过以管芯到管芯的定位映射工件）并合并温度调节台；以及引入管芯到管芯的定位的高速莫尔（光栅）干涉仪系统；及其组合等。也可以采用其他的途径。

[0096] 高分辨率、高速定位系统可以采用已有的硬件，并可以类似于已有的电子束定位，但是可以采用多个成像模式。以数字化束扫描目标（例如，定位或对准标记）的表面产生二次电子发射、二次离子发射和离子溅射。双轴或圆柱形微通道板可以被用于检测二次电子（例如通过偏置目标电压之上的电压）和二次离子（例如通过偏置目标电压之下的电压）。也可以采用其他的配置。图像可以通过测量在所述束影响目标所在的每个点上的二次离子和二次电子的信号产率。产率的变化表示工件的表面拓扑或成分的变化。该信号的位置分辨率是在定位过程中的所测量到的束斑尺寸和偏转像素尺寸的乘积，且通过数字统计的度量被增加。所溅射的离子提供更大的标记识别能力，这是因为这种离子可以被收集并通过二次离子质谱仪（SIMS）进行质量分析。SIMS 定位技术发展得很好，并对于标记检测和工艺开发诊断都可以被采用。具有所述束斑尺寸的空间分辨率的原子分布可以为标记检测提供很高的精度。

[0097] 为了对定位进行优化，检测器视频信号与所述定位或对准标记的计算机生成图像的乘积可以被用于从高噪声的背景中增强或再现其他的不可识别的目标信号。这可以通过将所述视频增益和偏置自动地相关来实现以实现初始信号的增强。一旦所述特性被正确地调整，则所述信号可以被与计算机生成（CAD）的定位图像或者对准标记相关联，以提供被增强的标记图像。其他信号是可以从数字化束标记的相互作用中检测的。诸如来自二次电子和背散射电子的那些信号可以被用于该工艺。附加地，来自二次电子和背散射电子的信号可以被以微分方式采用，以改善检测限制（例如，信噪比）。例如，最终检测信号可以是 SIMS 和其他信号之间的差别。定位速度可以通过定位电子装置被限制，但是合并现代电子装置（例如，数字信号处理（DSP））可以将定位时间减少几个数量级，而不牺牲定位分辨率。

[0098] 在定位的数量和速度中的另一种考虑是在曝光之前用于工件的寄存器的配置。依赖于工件在经过预先调节和在工艺中的温度稳定性，多种策略可以用于补偿变形和生产量问题。工件映射通常对准单个管芯，提供被减少的或最小的系统生产量的开支，但是在曝光过程中没有对由温度的不稳定性造成的图案变形进行校正。在管芯曝光之前立即进行的管芯到管芯的定位（例如用于最小化温度变形效应），通常采用每级每个管芯四个定位标记。这种技术消除以螺旋形方式刻写的能力，由存储器加载辅助操作时间极大地限制了系统的生产量。然而，在多个管芯上同时进行定位可以保持在包括多个管芯的场内以螺旋形方式刻写的能力，由此使得在减少或最小化图案变形的同时增加或最大化生产量。

[0099] 重叠精度随着器件几何尺寸的变小而变得越来越重要。对于数字化束工具，将多级图案直接曝光到用于制造所需的集成电路的单个工件上包括精确的层间定位。典型的工件对准技术具有三个特征：根据数字化束的表面作用的足够信号的生成；用于处理所检测到的信号的检测算法；以及对准特征加工技术。

[0100] 带电粒子对工件的影响可以形成介质（例如二次电子、背散射电子、光子和二次离子），其中每个在检测效率上具有一定的优势。然而，出于定位的目的选择特定的介质依赖于所述带电粒子的种类、带电粒子的能量以及所述束的电流密度。信号检测器可以针对给定介质进行优化。例如，电子光电倍增器通常适合于二次电子，固态二极管通常适合于背散射电子，而二次离子质量检测器通常适合于光子和二次离子。

[0101] 数字信号处理器处理来自信号检测器的信息，以便确定对准标记的位置。传统的检测方法包括以数字化束进行一维线扫描。随着数字化束通过偏转迁移穿过对准标记，对检测到的视频信号进行调制。因为对准标记和工件的轮廓的差别而出现调制。实际的对准标记位置可以通过经由数字信号处理模块处理经过调制的信号的分布。另一种检测方法包括数字化束的 X/Y 扫描模式，以要求对准标记的视频图像。为了获得精确的边缘检测，采用数字信号处理算法。经过改进的对准特征边缘的检测通过二维成像方法实现，所述方法将多帧视频数据平均，并通过灰度信号处理确定所述对准标记的实际位置。

[0102] 优选地，对准标记在工件的整个工作区域上以等间距的两维栅格的喜事形成。一种构成方法是被提升的多层半导体结构的构造，所述结构构成硅、二氧化硅（ $\text{SiO}_2$ ）和多晶硅层，在晶片的多晶硅层上形成对准标记。在另一种构成方法中，对准标记被蚀刻入硅晶片的表面，且一层重金属（例如钽或钨）被沉积在沟道中。含有重金属的对准标记发出相对于硅衬底的高水平的背散射，由此为低能量背散射离子检测提供轮廓细节。合适的对准特征构成方法的选择依赖于被工艺步骤所指示的信号介质和信号检测器。

[0103] 三个对准标记的最小值被优化，以便精确地辨别平移、旋转和放大误差。测量到的误差被反馈到工件台控制系统以进行校正，由此减小工件和工具引起的移动误差。全局对准标记的处理可以通过去除总误差，允许更快和更精确的局部对准标记的检测。无论工件何时被插入曝光室，无论工件何时从设备被去除，对准处理可以在重要的处理步骤等之间被重复。也可以采用其他技术。

[0104] 图案化工具以可以在短时间（例如纳秒）内被操作（例如，从数字转换成模拟）的格式转移大量的微电子电路图案数据。所述数据通常为针对超大规模集成（VLSI）计算机辅助设计（CAD）的格式，如下所述。该数据例如被用于通过偏转反射器 210、偏转反射器透镜、物镜 212 和 / 或工件台 214 的移动控制偏转，并可以被调整用于调整光学元件中的像差。带电粒子曝光室可能具有缺陷（例如像差、偏转误差），例如由于制造或安装缺陷和光学系统的物理限制。作为示例，如果系统被以相对于工件台 214 的轻微转动安装，则束偏转将相对于工件台 214 的运动被旋转。也可以存在更复杂的误差，例如以所述束追踪大方块的外轮廓的尝试可能产生枕形或筒形图案。这些效应的幅度正比于数字化束的偏转的幅度，这可以限制偏转场的尺寸，并可以形成系统刻写质量的非线性变形。因此，采用数字化束的高分辨率刻写优选地能够增加变换的数据以补偿偏转场变形、晶片变形图案位移误差、台位置等。

[0105] 此外，可能引入处理误差。图案变形或者偏转变形可能由在用数字化束曝光工件时的多种因素导致。例如，在曝光室 102 中或者工件 101 中的温度波动可能造成放大误差。再例如，将工件 101 固定地夹持到工件台 214 上也可能造成旋转误差或者可能引起导致图像剪切的应力。而再例如，不可恢复的非线性图案变形可能由后续处理（例如退火）导致。再例如，光学元件的制造或安装可能是有缺陷的（例如相对于工件台轻微转动），且光学元

件具有一定的物理限制。更复杂的误差可能由一定的工艺引起,例如但不限于,以数字化束追踪大方块可能导致枕形或筒形图案。误差的幅度可能正比于束偏转的幅度,以使得它们可以限制偏转场的尺寸且可以形成系统刻写质量的非线性变形。自适应虚拟数字模版在任何给定的时间点上以软件代码表示。同样,在所述模版在主场中被偏转的同时,所述模版可以在时间上和空间上自适应地实时校正次场内的非线性图案的偏移、增益、旋转和校正。这些校正可以在特征、管芯中进行,或者可以在整个工件上进行。

[0106] 数字化束光刻系统优选地可以实现图案和束校正,以补偿在工件上的处理导致的误差和光学误差(例如,彗差、象散、图像纯变形、色差、球差、场曲等)。这种校正可以提高刻写质量并增强系统的生产量。

[0107] 图案和偏转变形问题可以通过将数据操作偏置电子装置(硬件和软件)合并入系统中而被校正。例如,工艺控制软件可以采用计量学测量以校正所述数字化束的偏转。这种计量学测量优选地在对工件进行曝光之前进行。数字化束的质量可以在初始被优化以提供从后续的度量的改进的或优化的测量。在一些实施例(例如如图 4C 所示),刀刃状的微孔网状物栅格被置于二极管检测器上,所述栅格被数字化束扫描。相对于扫描位置的束电流的二阶导数提供高分辨率束轮廓(例如,如图 4D 所示)。以光学元件控制系统对束轮廓进行优化(例如自动优化)允许所述束的聚焦。

[0108] 一旦数字化束已经被以小的或最小的偏转角优化,则系统可以通过将工件台 214 移动到变形的偏转场的外部界限内的多个位置,对更大的可用的偏转场内的数字化束轮廓进行校正。然后,数字化束被偏转到为束优化而扫描栅格所在的位置上。所述工序在偏转场的扩展尺寸上被重复。然后,可以将束优化数据与干涉仪或者工件台 214 的其他的位置监测系统相关联。在一定的实施例中,在非线性误差被作为纯记忆存储的同时,误差的线性分布被作为变元存储。也可以将依赖于主场内的次场的位置的束的变形相关联。在次场内,栅格校准偏转变形的使用可以通过自适应虚拟数字模版的主场偏转以适应在栅格上的扫描,在不移动工件台的情况下进行。因此,束轮廓的自动优化或改进可以在扩展的偏转系统内实现,由此允许刻写质量和生产量性能的提高。

[0109] 因为工件 101 可以由于处理所造成的温度或应力效应而被转动和扭曲,所以最终测量可以在对工件 101 的部分(例如独立的管芯)进行曝光之前进行。如果已经含有之前的图案级的图案被刻写在工件 101 上,则新的级可以被调整成重叠在之前的级上(例如通过定位管芯的三个或四个角并然后在每个管芯内采用放大或旋转校正)。例如,校准软件可以在曝光之前自动地测量每个管芯边缘上的特征,并在对准、处理或运输工件的同时采用测量对所造成的任意图案位移、放大或转动进行校正。

[0110] 如上所述,曝光室 102 可以通过提供集成电路(IC)设计数据(例如以 CAD 图表的形式)以生成和曝光在工件上的图案。设备 100 的用户沿着任何特定的对准配置和/或处理参数输出待刻写的所需图案。一旦针对器件的设计(例如集成电路)被开发,则可以布置所述设计的多个图案层以根据需要覆盖工件(例如覆盖整个工件)。带有用户界面的完整的曝光数据制备(EDP)包可以被用于将原始设计(例如以 CAD 或图像数据系统(GDSII))转换为曝光室 102 可用的格式(例如,曝光准备格式(ERF))。在将图案数据加载到系统上之前,多种格式的变化(例如将类似的图案特征进行压缩和合并并减少交叠的程序)可以被用于增加或最大化曝光室的生产量。一旦所述图案数据已经被压缩成减小的或最小的尺

寸,则场分割程序可以定义图案数据的主、次偏转场并采用平滑程序对每帧数据中的密度进行归一化。归一化减小了刻写重复的相邻的多个密度图案时的台的加加速度。在进行如上所述的定位之后,图案被不知在工件上,采用定位数据将所需的束图案与实际的工件图案进行校准,并采用任何补偿以提高重叠精度。

[0111] 在各种实施例中,例如 GDSII、OASIS 或其他何时的格式的图案数据被输入到系统中。然后,所述输入数据被分为子场,并辨别它们是将“被刻写”还是“不被刻写”。被刻写的子场的映射被送给用于光栅化(例如转换成位图)的数据路径模块。通过移动工件台,并将所述束从一个被刻写子场偏转到不相邻的被刻写的子场而不对不被刻写的子场曝光。不花费时间处理没有图案数据的不被刻写的子场。

[0112] 可以采用各种偏转技术以带电粒子对工件进行曝光。光栅扫描是束在整个工件上向后和向前移动的扫描模式;所述束在指定区域上接通并直到下一个指定区域被关断。矢量扫描是数字化束仅仅扫描被选择的区域的扫描模式,在所述被选择的区域上,图案将被放置;在所选择的区域的扫描完成之后,所述束被关断并被移动到代扫描的所选择的区域。混合矢量光栅技术采用用于数据图案子场之间的主场的矢量近似,并采用广深扫描技术偏转子场内的高斯或成形的数字化束。生产量提高可以由仅仅将工件台移动到接受曝光的位置上。另一种形式的矢量光栅包括在主场中的矢量偏转、在次场内的图案特征之间的矢量偏转,以及在次场内的特征的光栅图像。矢量光栅系统的适量能力可以提供比纯光栅扫描系统更高的生产量,且矢量光栅系统的光栅能力允许良好的图案保真度和具有小的停留时间的高电流。

[0113] 如上所述,在一定的优选实施例中,数字化束的次场偏转通过偏转反射器实现,这之所以可行是因为,所述带电粒子的组的空间上和时间上的纵向间距允许每组的独立偏转。在一定的实施例中,施加于每个偏转电极台上的电压被计时以与每个带电粒子的组的速度匹配。

[0114] 在所述带电粒子的组之间的间距可以有效地提供熄灭。尤其,这种在组之间的熄灭有效地采用连续的或接近连续的带点粒子流的全通量。在组之间的时间上的间距允许偏转误差校正(误差校正信号总和可以补偿台的布置、偏转像差、光学像差和写模式处理调整)。生产量的改进可以通过对数字化束曝光工件的时间进行最大化来实现。

[0115] 在一定的优选的实施例中,数字化束能够实现多种图案曝光策略。这种策略可以设计用于修改曝光剂量、种类、图案质量、每个带电粒子的组的束能量、成批的所述组的束能量以及用于自适应虚拟数字模版的束能量。设备也能够离散地在特定的写策略内的修改曝光剂量、种类、图案质量、每个带电粒子的组的束能量、成批的所述组的束能量以及用于自适应虚拟数字模版的束能量,以优化特定的工艺的特定的写策略。

[0116] 在写策略的实施例中,束以光栅的方式穿过工件的整个区域被扫描。在一定的实施例中,束斑的尺寸大于光栅中的栅格间距(例如,如图 21A 所示)。在一定的实施例中,束斑的尺寸大致等于光栅中的栅格间距(例如,如图 21B 所示)。即,所述图案是在主场中被扫描的矢量、次场中被扫描的矢量和在待曝光的特征内的单个通道中的被扫描的光栅。当进行蚀刻、注入和沉积时,以数字化束进行的特征处理可以调整每个像素的剂量变化,以提高特征边缘的质量。在一些实施例中,大于一的数字化束斑尺寸与像素之比可以平均所述带电粒子的组的位移,并可以减少曝光过程误差。大的数字化束斑尺寸与像素的比提高线

边缘的粗糙度,并允许由于交叠束的累积剂量造成的更高的剂量沉积。该工艺也可以在有抗蚀剂或没有抗蚀剂的情况下进行。

[0117] 在写策略的另一个实施例中,以大的斑尺寸和小的像素尺寸之比进行行和列的交替曝光。以数字化束曝光交替的像素产生与所选择的特征同样宽的像素曝光半宽,由此增加在两个轴上的目标值上的特征的临界尺寸(例如,如图 21C 所示)。即,所述图案是在主场中被扫描的矢量、次场中被扫描的矢量和在待曝光的特征内的单个通道中的被沿着 x 和 y 方向交替的像素中被扫描的光栅。通过有效地减少每个瞬间的带电粒子的数量,生产量被增加,但是牺牲了临界尺寸控制的成本。对于采用针对数字化束的这种刻写模式存在优势,例如当进行无抗蚀剂蚀刻、注入和沉积工艺时,将每个像素剂量变化或多种类的曝光用于提高器件性能、特征边缘质量和生产量。由于系统生产量随着有效的刻写栅格的方块增加,所以生产量的提高可能是很大的。该工艺可以在有抗蚀剂或没有抗蚀剂的情况下进行。

[0118] 而写策略的另一个实施例将以像素间隔矩阵(或“组成物”)分隔,并将在一系列通道中隔行交叉的组成物的组合的曝光重叠,每个通道沿着 x 和 y 方向都与其他通道偏移一个写地址的片段。即,所述图案是在主场中被扫描的矢量、次场中被扫描的矢量和在待曝光的特征内的使像素交叉隔行的一系列通道中的被扫描的光栅。束尺寸可以被设定成比像素尺寸大 25-100%,以便对闪束进行平均化,并减少每组的带电粒子数量(例如,如图 21D 所示)。相对像素尺寸的更大的束斑尺寸通过对系统误差进行平均,帮助减小线边缘的粗糙度,以允许更大的剂量沉积(例如,如图 21E 所示)。针对数字化束采用该刻写模式具有优势,例如能够在进行直接蚀刻、注入和沉积工艺时,将每个像素剂量的变化用于改善特征边缘质量,由此提高特征边缘质量。该工艺也可以在有抗蚀剂或者没有抗蚀剂的条件下进行。特征质量被提高,但是多个通道在对生产量影响很小或没有影响的情况下实现。

[0119] 写策略的另一个实施例实现具有预定的输入地址尺寸的单元的阵列的采样矩阵。每个通道产生由单个通道中的束位移之间的距离限定的刻写栅格。即,所述图案是在主场中被扫描的矢量、次场中被扫描的矢量和在待曝光的特征内的沿着 x 和 y 方向偏移以形成使像素交叉隔行的多个偏移组成物特征图案的一系列通道中的被扫描的光栅。所有通道的组成物形成有效的曝光栅格(例如,如图 21F 所示)。所述束的剂量也可以被在系统的操作包迹内自由变化。针对数字化束采用该刻写模式具有优势,例如能够在进行直接蚀刻、注入和沉积工艺时,将每个像素剂量的变化用于改善特征边缘质量,由此提高特征边缘质量。该工艺也可以在有抗蚀剂或者没有抗蚀剂的条件下在大于大约 400MHz 的像素率下进行。在特征质量和生产量之间的良好平衡由此可以实现。所述束的剂量也可以在系统的工艺限定的操作包迹中变化(例如,如图 21G 所示)。这可以以多种技术实现,所述技术包括对聚束器的工作周期进行调制。多级像素强度被从束强度的 0% 至 100% 提供。部分强度的像素被沿着特征边缘使用,以便将所述边缘定位在笛卡尔光栅扫描栅格的线之间。剂量调制可以被用户经由图案数据文件指定。针对数字化束处理采用该刻写模式具有优势,例如能够在进行无抗蚀剂蚀刻、注入和沉积工艺时,将每个像素剂量的变化用于改善特征边缘质量,由此提高特征边缘质量。该工艺也可以在有抗蚀剂或者没有抗蚀剂的条件下进行。在特征质量和生产量之间的良好平衡由此可以实现。

[0120] 图 8 示出采用数字化束的典型的矢量光栅写策略。工件被分为方块像素 1 至 44。束通常以螺旋形运动穿过工件刻写,从 1 到 4,然后从 5 到 12,然后从 13 到 22 等。每个像素

被分成带,而每个带被分成场,所述场被分成子场。所述束通常以螺旋形运动穿过每个带、场和子场刻写。在每个子场中,所述束能够仅仅在被刻写的特征存在的位置上刻写。类似于矢量扫描,数字化束仅仅扫描被选择区域,但是所述束不需要为移动到另一个区域而被关断,至少所述束被关断的时间由于所述带电粒子的组之间的死区可以为此目的而被使用而减少。

[0121] 随着器件几何尺寸的减小,具有精确的重叠的图案化优选地至少比最小尺寸或临界尺寸低一个量级。工件处理和运输可能引起在工件上的图案的误差,所述误差对于位移误差有贡献,尤其当几何尺寸落入 0.25 微米以下时。然而,串联的图案化装备(例如具有数字化束的曝光室)具有用于通过定位和图案数据增加校正这些误差的柔性。完全自动的度量程序要求所述数字化束自对齐,并进行偏转/工件定位校准,以及对晶片图案变形进行校正,所述完全自动的度量程序不仅可以消除在最近级上的图案缺陷,而且可以消除其他图案误差。

[0122] 如上所述,束测量和激光干涉仪系统具有几埃以内的精度。使用这些测量,系统校准软件可以收集针对主、次偏转场的偏转增益、线性度、偏移和旋转。所述偏转被激光干涉仪校准,提供运转良好的偏转运动和在偏转场内的数字化束的分布。所述数字化束分布相对于所述束偏转的线性和非线性误差也可以被测量和校正。因为每个管芯在曝光之前被定位,所以可以通过增加对图案软件的校正和在被校正的状态下曝光该管芯,而进行温度补偿,所述温度补偿使得系统减少或消除图案变形,所述图案变形由退火、真空辐射泄漏和蒸发以及不正确的调节造成。

[0123] 电子数据制备(EDP)软件的柔性允许图案更换以获得处理的变化能力。图案编辑、色调反转和特征偏移将增加的柔性提供给设备 100 的用户。另外,特征边界、根据尺寸的剂量以及根据类型的剂量可以在小的几何尺寸下改善数字化束辅助化学蚀刻(DBACE)和数字化束成核沉积(DBND)。

[0124] 优选地,数据操作偏移系统,例如通过增加将经过校正的数据应用于光学元件控制系统的图案数据,对图案和偏转变形进行校正。数据运算器系统在光学元件控制之前为最终的图案数据施加偏斜,并因此可以包括非常快的电子元件(例如,系统中最快的电子元件)。该系统将图案数据校正、偏转变形校正和工件台运动校正累加到光学元件控制系统的前端。在所述光学元件控制系统的前端上的数字模拟转换器将来自数据运算器的数字信号进行转换。这些模拟信号一旦被放大,则驱动柱 200。

[0125] 重叠精度可以限制亚微米光刻。例如,传统的光刻系统不能对由晶片处理造成的非线性图案变形进行校正,这通过工件尺寸的增加和器件几何尺寸的减小而加剧。然而,因为所述图案没有被固定在掩模版上但在曝光过程中可以改变,所以在此所述的一定的数字化束系统可以有利地校正这些误差。自适应虚拟数字模版以软件代码的形式处于在时间上的任何给定点上。因此,在主场中偏转的同时,可以在时间上和空间上对于次场内的非线性图案的偏置、增益、旋转和校正自适应地进行实时校正。这些校正可以在特征、管芯或到整个晶片内进行。

[0126] 在曝光室 102 中处理工件 101 的方法包括将工件 101 以带电粒子的数字化束进行曝光。在一定的实施例,对工件 101 进行曝光包括:形成带电粒子流;将所述流沿着轴线准直和传播;将所述流数字化为数字化束,所述数字化束包括组(或包或闪束),所述组

包括至少一个带电粒子；采用沿着所述轴线纵向设置的一系列偏转台偏转所述带电粒子的组；缩小所述组；以及将被缩小的带电粒子的组聚焦到工件 101 上。曝光剂量优选地小于大约  $1 \times 10^{17}$  个带电粒子 / 厘米<sup>2</sup>。如上所述，对所述束进行数字化可以包括例如聚束、高速熄灭及其组合等。

[0127] 在一些实施例中，将所述带电粒子的组偏转包括将电压选择性地跨过偏转电极台施加在每个偏转电极台上。选择性地施加电压可以包括给第一偏转电极台施加大电压和给其他偏转电极台施加较小的电压。选择性地施加电压也可以包括给第一偏转电极台施加小电压和给其他偏转电极台施加较大的电压。选择性地施加电压也可以包括在每个偏转电极台上施加近似相等的电压。所述带电粒子的组的缩小优选地产生小于大约 200nm、小于大约 50nm、小于大约 10nm、小于大约 5nm 或者小于大约 1nm 的包直径。所述工件台可以在曝光过程中连续地移动。例如，所述工件台可以在大约 100cm 的尺度上在 1 秒的时间周期里连续移动。再例如，所述工件台可以以每 0.5 秒中停顿不超过 5 纳秒的方式移动。

[0128] 图 5 示出多个带电粒子的组 502、504。在一些实施例中，带电粒子组的偏转在工件上的死区 512 中出现，以使得在偏转过程中没有曝光出现。饱和束脉冲的上升时间 509 可以用于空白的和非空白的边缘。在一些实施例中，所述带电粒子的组的几何尺寸在垂直于时间的 x 和 y 维度上是高斯的，以及对于传播轴线的速度也是高斯的。在一些实施例中（例如，如图 5 所示），所述带电粒子的组 502、504 具有沿着纵轴的梯形截面。在图 5 中，两个带电粒子的组 502 和 504 被示出。每个数字化束具有密度分布上升时间 506 和下降时间 508。在没有电荷带电粒子和带电粒子的峰值密度之间的时间是快速脉冲上升时间 509。每组 502、504 具有带电粒子的峰值密度所在的时间是数字化的闪束光时间 510。在带电粒子的全浓度和没有带电粒子之间的时间是快速下降时间 511。没有带电粒子的时间是死区 512（波腹区域）。在第一个组（例如组 502）中的全浓度的带电粒子和后续组（例如组 504）中的初始浓度的带电粒子的最后时刻之间的时间是偏转时间 514。在第一个组（例如组 502）中的第一浓度的带电粒子和第二后续组（例如组 504）中的初始浓度的带电粒子之间的时间是闪束光工作周期（或“闪束光斑速率”）516，并用于次场内的特征到特征的偏转时间。然而，在一些实施例中，在多个工作循环上可以出现熄灭。可以采用熄灭装置。

[0129] 再次参照图 1A 和 1B，设备 100 还可以包括至少一个专用的处理室 108。附加的处理室可以根据情况用于预先的处理。处理室 108 可以包括任何类型的工件处理装备。例如但不限于，处理室 108 可以包括蚀刻、沉积（例如氧化、成核等）、快速热退火（RTA）及其组合等。一些处理室 108 可以配置用于处理已经在曝光室 102 中被曝光的工件 101，同时其他的处理室 108 可以配置用于在其他处理室 108 处理之前或之后、曝光室 108 中的处理之前等时候对工件 101 进行处理。在一定的实施例中，处理室 108 可以包括校准或度量工具。在一定的实施例中，设备 100 包括多个处理室 108，以使得工件 101 可以从裸衬底转变成大致完成的产品。优选地，工件 101 可以被充分地处理，而不被从设备 100 中去除。在一定的实施例中，从开始制作衬底到大致完成产品的持续时间小于一周，更优选地小于两天，或甚至更优选地小于一天，或者更优选地小于一小时。

[0130] 在典型的实施例中，两个处理室 108 被专门用于成核和氧化沉积，第三个处理室 108 专门用于快速热退火，而第四处理室 108 专门用于化学辅助数字化束蚀刻（CADBE）。尽管一个处理室 108 可以配置用于进行所有这些处理，但是贡献允许，例如采用坚固的材料



以避免在 CADBE 室中的腐蚀。

[0131] 自动处理软件可以被用于监测和分析所有方面的系统性能,以进行所有功能操作的自动控制,并对由系统实现的每个工艺进行优化。软件可以进行在系统的所有传感器上的数据搜集程序,并将所述结果组织成为操作的与性能相关的读取系统的状态的报告。软件也可以针对通过包括与实际工艺相比的目标工艺的系统的处理的每个工件制备处理报告,所述报告可以被用于确定缺陷分析和处理边界。将处理参数反馈入自动控制环(例如基于知识的程序)允许在开发过程中的高杠杆作用。软件可以将至少一个度量工艺搜集到的数据合并以增强这种工艺开发,例如用于监测和调整蚀刻速率、沉积厚度和污染。尽管图案曝光可以由图案生成系统控制,但是软件可以优选地运行所有的系统功能,包括处理工序、针对每个工序的处理参数等。也可以采用其他配置。在一定的实施例中,也采用用户控制和调整。

[0132] 蚀刻是用于半导体电路制造的处理。高杠杆(leverage)的微电子集成电路通常利用在临界尺寸和位置内的材料的高分辨率蚀刻。在特征深度、一致性、各向异性和可复制性上的精确控制的蚀刻金属、半导体和电介质对于许多应用是需要的。标准处理技术典型地利用与抗蚀剂相关的图案化步骤以进行材料去除,湿或干化学蚀刻跟在所述与抗蚀剂相关的图案化步骤之后。

[0133] 抗蚀剂图案化限制了蚀刻工艺的形貌、尺寸、深度和一致性。在被经过聚焦的离子束曝光之后的铣削或蚀刻提供材料的高分辨率去除而不使用抗蚀剂。然而,高剂量和低敏感度造成装备的减速,且铣削还没有在商业上成功地实现。化学辅助工艺(例如,化学辅助离子束蚀刻(CAIBE)和反应离子蚀刻(RIE))被引入以增强铣削,但是因为气体与曝光室内的多个部件进行反应,所以它们不能被合并入FIB装备中。相反,如这里所述,与在可与无抗蚀剂的处理兼容的组中的浓缩的带电粒子结合的低剂量工艺提供质量图案和高生产率。

[0134] 在一定的实施例中,工件的蚀刻、注入和沉积可以在曝光室102中进行。被数字化束和处理气体曝光的多重活化可以极大地提高所有三种工艺的效率。从能量、种类和电流的角度为特定的工艺专门设计的数字化束因为所述数字化束的参数是可调整的而能够实现,所述数字化束可以影响和分解一部分工艺气体分子。经过分解的分子撞击工件的原子表面以将新原子溅射或注入工件,或者将新原子沉积在工件表面。在一些实施例中,工件的部分和/或全部在曝光过程中被加热。

[0135] 蚀刻技术的新家族理想地适合于采用无抗蚀剂工艺的高分辨率、高生产量的微电子制造。该新工艺家族被称为数字化束辅助化学时刻(DBACE)并比铣削对离子曝光敏感多达10至100倍。所述工艺包括至少两个步骤,所述步骤包括将图案以数字化束曝光到待蚀刻的区域上。工件的目标表面以很低的剂量的离子能量曝光,形成对于化学试剂的反应区域。然后,工件被引入到隔离室内的反应气体。因此,高分辨率干化学蚀刻工艺活跃地将所需的位置内的材料去除,而作为用于数字化束图案在曝光室内的其他工件上的曝光的平行工艺。作为示例,DBACE可以在具有氯气( $\text{Cl}_2$ )或氟气( $\text{F}_2$ )的硅和二氧化硅( $\text{SiO}_2$ )上、在具有 $\text{Cl}_2$ 的砷化镓( $\text{GaAs}$ )上、具有氧(例如 $\text{O}_2$ )氧化亚氮( $\text{N}_2\text{O}_3$ )的碳(例如金刚石)上、在具有三氟化碳溴( $\text{CBrF}_3$ )的钨和钼上、和具有湿式氢氧化物化学物质(例如氢氧化钠( $\text{NaOH}$ )、氢氧化钾( $\text{KOH}$ ))的高温超导物(例如,铜酸盐,如 $\text{La}_{1.85}\text{Ba}_{0.15}\text{CuO}_4$ 、 $\text{YBa}_2\text{Cu}_3\text{O}_{7-x}$ (钇钡铜氧化物、YBCO、Y123、钇钡铜酸盐))以及具有或不具有正常的金属区域的钙钛矿铜氧陶瓷)上进

行。DBACE 已经被成功地应用于蚀刻砷化镓场效应管 (FET) 的栅极凹槽器件而不破坏潜在的活性器件区域。

[0136] 图 9A-9C 示意性地示出典型的数字化束辅助化学蚀刻工艺。在图 9A 中,氧化物层 902 已经被沉积在砷化镓上。在图 9B 中,氧化物层 902 在曝光室 102 中被例如镓离子 ( $\text{Ga}^+$ ) 曝光,如箭头 904 所示。然后,工件被转移到蚀刻剂室。在图 9C 中,氯气 ( $\text{Cl}_2$ ) 蚀刻去除在曝光室 102 中被曝光的氧化物层,以及分别以氯化镓 ( $\text{GaCl}_2$ ) 和氯化砷 ( $\text{AsCl}_2$ ) 的形式的潜在的镓和砷。结果得到砷化镓中的沟槽,如图 9C 所示。应当理解,其他的离子种类和蚀刻种类可以依赖于待蚀刻的材料进行选择。

[0137] 薄膜沉积已经成为微电子加工中的常用工艺。许多技术已经被用于沉积薄膜,包括蒸镀、物理气相沉积 (PVD) (例如溅射沉积)、化学气相沉积 (CVD)、原子激光沉积 (ALD)、电镀 (例如电解电镀) 和涂覆 (例如旋涂)。在常规的加工中,这些技术通常将材料沉积在工件的整个表面上,并通过采用抗蚀剂图案化工艺提升或铣削工艺将材料形成图案。由于抗蚀剂图案化工艺的成本、复杂性和物理限制,其他的无抗蚀剂技术通常在半导体工艺中是优选的。沉积技术可以通过在应用沉积工艺之前、之中或之后以粒子束进行曝光而有利地避免抗蚀剂图案化工艺,所述沉积技术包括粒子束和热活化沉积,例如但不限于,数字化束活化 CVD、数字化束活化热成核、数字化束活化 ALD 以及化学辅助数字化束沉积。

[0138] 直接图案沉积的两个示例是离子束成核沉积 (IBND) 和化学辅助离子束沉积 (CAIBD)。两种技术分解工件的表面上的原子或使工件的表面上的原子成核,但是可以被慢束刻写技术所限制。CAIBD 在以上相对于采用数字化束的优势进行描述,但是其可以不用数字化束实现。IBND 是多 PVD/CVD 工艺,在所述工艺中,有机气体在被粒子束曝光以后被引入到工件上。生长从类似于 ALD 的成核 (曝光) 位置出现。IBND 通常采用大约比 CAIBD 低五个量级的剂量,这能够使 IBND 比 CAIBD 快 100,000 倍。

[0139] 原位沉积工艺为加工硅互补金属氧化物半导体 (CMOS)、砷化镓和其他器件提供各种所需的材料。然而,沉积生产量和薄膜质量对于这些工艺而言都要求很高。在 IBND 之前,晶片加工的合理的生产量沉积不能采用原位束处理。作为示例,采用大离子剂量 (例如  $4 \times 10^6$  离子 / 厘米<sup>2</sup>) 的 CAIBD 的薄膜沉积速率将被束电流限制到大约  $100\text{A}/\text{cm}^2$ ,沉积一平方厘米的 500 埃厚的层将耗费超过 20 年。然而,IBND 能够产生所需的薄膜厚度,同时也满足生产量和质量关系。例如,导致 300mm 直径的工件 (大约  $200\text{cm}^2$ ) 的可用表面被 2.5 埃的沉积材料覆盖 30% 的工艺将耗费大约 5 秒以采用具有  $10\text{A}/\text{cm}^2$  的束电流密度的曝光室 102 曝光,这可以在  $10\text{cm}^2/\text{s}$  的量级上对成核位置进行曝光。然后,工件可以被运送到用于沉积的成核室中,同时另一个工件在曝光室 102 中被曝光。

[0140] 图 10A-10C 示意性地示出典型的数字化束辅助沉积工艺。以图 10A 中的未处理工件开始,所述工件的部分被图 10B 中的箭头 1002 表示的数字化束的带电粒子组曝光。然后,工件被转移到沉积室,在所述沉积室中,其被反应剂 (例如反应剂流体,优选反应剂气体) 曝光。所述反应剂与经过曝光的区域进行反应,以使材料成核或者自动地沉积,结果得到具有被沉积的材料的区域 1104 的图 10C 的工件。

[0141] 硅、砷化镓和其他电子器件的集成微电子制造采用离子注入在晶体管连接边缘上变更器件的流动性分布。传统的注入技术通常包括抗蚀剂沉积、图案化、显影和烘烤,之后是离子注入、抗蚀剂去除 (例如通过灰化和 / 或剥离) 以及清洗。器件加工采用一系列这

些注入技术,由此需要大量图案化步骤。图案化可以通过采用串行注入被减少,但是用于将梯度注入、轻掺杂漏(LDD)和共注入合并的器件可以获得更好的性能,并通常为增加器件的性能而简化工艺。例如,高分辨率注入的位移精度可以导致器件可靠性和/或工艺鲁棒性的增加。与传统的注入技术相关联的生产量限制被需要大量注入的器件恶化。采用常规的CMOS工艺作为示例,单独注入(即,抗蚀剂沉积、图案化、显影和烘烤,之后是离子注入、抗蚀剂去除和清洗)可能需要大约70个工艺步骤。因此,下一代高杠杆的电子器件的成本是很高的。

[0142] 这种注入方案的开发可以以特别低的成本进行。例如,在抗蚀剂图案化步骤中使用的掩模版的加工可能花费多个月和数以万计的美元。工艺开发(例如,适合于掩模版、抗蚀剂类型、抗蚀剂厚度等的抗蚀剂曝光条件)可能又耗费多个月。一旦开发完成,引导加工可能花费多周或多月。如果测试曝光了在掩模版设计或工艺步骤中的缺陷,则所述工艺可能需要从头开始,并一直反复到功能器件可以被可靠地形成。这种长期的开发对于一定的器件是不实际的或甚至是不可能的(例如,生产数量受限的器件的特定的军用器件)。

[0143] 采用无抗蚀剂的直接刻写注入可以提供制造柔性和快速显影时间以将研究中的先进技术(例如,单级梯度注入、LDD和共注入)、引导生产和完全生产的环境相结合。这种系统可以获得在例如大约20nm以内、范围从大约5千电子伏特(keV)到大约500keV的垂直注入分布。这些系统可以具有柔性,以选择离子束的种类和将所述束置于梯度能量或剂量分布中的其自身的9nm内,这可以被用于实现先进的注入工艺,例如单级梯度注入、LDD和共注入。

[0144] 图11A到11D示意性地示出经过直接刻写注入处理的工件的横截面。以图11A中的未处理工件开始,所述工件被图11B中的箭头1100所表示的第一组数字化束曝光分布注入。结果得到具有掺杂材料的区域1102的图11C的工件。然后,进行由具有图11C中的箭头1104表示的第二数字化束曝光分布的注入。结果得到具有掺杂区域1102和掺杂区域1106的图11D的工件。所述工件可以在每次注入之后或一系列注入之后被退火以活化掺杂剂。在一定的实施例中,如图11D所示的工件可以以单次注入进行(例如采用如图11E到11I所示的技术)。

[0145] 在图11E中,所述带电粒子的组的带电粒子密度随着它们如箭头1108所示穿过工件扫描而被变更。工件的区域1110是轻掺杂的(例如 $n^-$ ),而区域1120是重掺杂的(例如 $n^{++}$ )。图11F是剂量与类似于图11E中的工件的工件位置的对数图。剂量分布可以例如通过将图11E的束进行交叠而成为线性。在图11G中,所述束的能量随着其穿过由箭头1122表示的工件被扫描而变更。工件的区域1124是浅掺杂的(例如类似轻掺杂漏),而区域1134是深掺杂的(例如 $n$ 阱)。图11H是注入深度与类似于图11G中的工件的工件位置的对数图。剂量分布可以例如通过将图11G的束进行交叠而成为线性。在一些实施例中,能量在大约5和500keV之间,或者更优选地在大约5和200keV之间变化。在图11I中,所述组的带电粒子密度和所述组的能量随着所述数字化束如箭头1136所示穿过工件而变更。工件的区域1138是轻掺杂和浅掺杂都有的,而区域1148是重掺杂和深掺杂都有的。尽管未示出,应当理解,也可以变更其他的束参数,例如种类。在一定的实施例中,束穿过晶体管、穿过管芯或者穿过工件而被变更。在一定的实施例中,束在工件上的大约20nm的区域内被变更。所述束的变更也可以增强蚀刻、沉积和其他工艺。

[0146] 用于在具有  $1.5\mu\text{m}$  的栅极长度的器件中获得可接受的可靠性水平的标准途径是将轻掺杂漏 (LDD) 工艺的使用合并。该两个步骤的注入工艺形成源极和漏极区域,所述源极和漏极区域降低了沟道边缘的电场,这降低了碰撞电离率,并导致更少的热载流子能够迁移进栅极氧化物,由此增强器件的长期稳定性。束注入能够形成源极 / 漏极注入的正确水平坡度,这使得整个 LDD 工艺在一个步骤中完成。同样,束注入可以消除两个光敏抗蚀剂步骤以及对侧壁定位件及其相关蚀刻工艺的需要,这可以尤其由于硅衬底的损坏而影响生产率。

[0147] LDD 工艺可能将  $1\mu\text{m}$  栅极长度的器件的跨导峰值降低大约 10%,将  $0.5\mu\text{m}$  栅极长度的器件的跨导峰值降低 20% 之多。然而,在一侧上消除离子注入可能导致器件性能的很大提高。以常规的处理,这将需要附加的图案化步骤,以遮蔽源极侧,并因此几乎不会进行。然而,束注入使得 LDD 被仅仅置于晶体管沟道的漏极侧上,其中电场高,且离子注入可以从源极侧被忽略。图 12A 到 12C 示出在工件内的注入结构的典型的横截面示意图。

[0148] 束注入也可以被用于改善器件尺寸。控制器件尺寸的受限因素是源极 / 漏极的结深。结越浅,短沟道效应就越小,而可测度就越大。然而,浅结导致寄生源极 / 漏极的阻抗增加。该源极 / 阻抗的影响对于深亚微米器件是合适的。束曝光的横向梯度电势尤其可以用于该情况下,例如通过制作在晶体管沟道附近很浅而在晶体管触点下面很深的漏极。沟道边缘附近的浅结导致短沟道效应的减小,而在所述触点下面的深结提升了低的系列阻抗。另一个选项是将深结置于源极侧而将逐级的结至于漏极侧上。这可以在减小漏极的负面效应引起的漏极侧上的壁垒降低的同时,将所述系列阻抗以最小值保持在源极侧上,其中这是最重要的。

[0149] 由数字化束注入产生的横向沟道掺杂变化允许构造高性能、高生产率的平面栅极 FET。LDD 区域增加晶体管的输出阻抗和崩溃电压,这增加了电源能力。如图 13A 所示,增加源极的掺杂和栅极下面 (图 13A 的区域 1302) 的掺杂可以降低源极栅极之间的阻抗,以通过增加沟道电流改善 FET 的跨导。这些所需的横向掺杂变化,如图 13B 的图表所示,可以通过改变沿着沟道长度的段中的注入剂量而产生。可以采用的不同的段的数量仅仅被数字化束的尺寸限制。

[0150] 尽管 GaAs FET 是许多微波 (或毫米波) 单片集成电路 (MIMIC) 的关键元件,但是其他元件 (例如肖特基 (Schottky) 二极管) 被在用于高性能器件的相同的工件上多次加工。然而,FET 栅极不能被用作理想的二极管,这是因为截止频率比高质量的肖特基二极管低得多。在相同的工件上的 FET 和肖特基二极管的加工对于外延的生长或包层注入处理是很难实现的。数字化束处理很适合相同的工件上的 FET 和二极管的选择性的离子注入处理,这是因为用于在工件上的不同位置上进行离散处理的能力,如图 15 所示。得到的器件是大致平坦的,这提高了生产率。由于在此所述的所有工艺是真的,所以其他的处理步骤可以与传统的工艺相结合。

[0151] GaAs MIMIC 在传统上是采用包层注入和沉积步骤以及批量蚀刻和合金化处理步骤制作的。光敏抗蚀剂被用于选择性地遮蔽和限定在每个级上的器件和电路图案。总之,传统方法采用包括 12 个掩模级的超过 25 个不同的工艺步骤。前端 (顶侧) 工艺通常单独耗费 240 小时以完成 6 个工件批次。因为需要大量的辅助操作时间和接触劳动,所述工艺效果很差。通过基于注入、沉积和蚀刻设计选择性的像素的数字化束工艺,GaAs MIMIC 处理

可以被极大地改善和简化以增加生产率和降低成本。数字化束处理提供在 GaAs MIMIC 工艺的简化和改善方面的很大益处,由此导致更快的循环时间、更高的电路生产率和更低的新片成本。原位处理可以消除通常需要耗费近 100 小时来进行的一打工艺步骤,并能够进行主工艺改进,以在可接受的时间框架内提高器件性能、生产率,降低成本和扩展能力。例如,数字化束工艺可以包括仅仅 9 个步骤和 19 个操作,以将循环时间减小为每个晶片 40 分钟。如图 16A 至 16K 所示,典型的 GaAs MIMIC 数字化束工艺包括选择性的沟道和在退火前的接触注入。欧姆触点被描绘且触点材料通过数字化束沉积而沉积,数字化束隔离注入跟在所述数字化束沉积之后。所述触点通过退火被合金化。薄膜电阻、FET 栅极、金属互连、绝缘体和钝化层被数字化束沉积。

[0152] 多功能 MIMIC (MFIC) 将多种功能集成在单个器件中。传统地, GaAs MFIC 在接收器功能的集成水平增加的情况下被加工,将模拟和数字功能结合,并将发送器和接收器的功能结合。MFIC 通过减小零件数量、尺寸、重量和装配 / 调节成本降低系统成本。晶片规模集成 (WSI) 能够集成许多不相似的功能以在晶片上形成完整的系统,很好地适用于许多代未来的微电子元件。MFIC 通常需要先进的相位阵列天线系统,所述先进的相位阵列天线系统将具有光学控制和数字信号处理的复杂的射频功能集成。示例是系统级集成电路 (SLIC)。为相位阵列应用而开发的大多数部件被采用混合装配技术独立地设计。足够的支撑功能没有被集成,因此,不能被直接插入系统。电路功能的单片集成减少了零件数量、尺寸、重量和装配成本。

[0153] 高电子流动性晶体管 (HEMT) 是具有在常规的 GaAs FET 上提高了很多的性能的异质结 FET。HEMT 通常被用于在毫米波频率下操作的高速数字电路和低噪声放大器。高度、极低功率的数字电路典型地具有在相同的工件上被加工的互补的 n 沟道和 p 沟道 FET,这,即使在选择性的外延材料生长技术的条件下也是困难的。数字化束处理注入很好地适合于加工相同的晶片上的互补的异质结绝缘栅极 (HIG) FET。基础的 n 和 p 沟道 HIGFET 器件的横截面分别如图 14A 和 14B 所示。所述器件大致为平坦的,并被嵌入半绝缘的衬底。包括硅的数字化束可以被用于 n 沟道器件注入,而包括铍的数字化束可以被用于 p 沟道器件注入。金属硅化物 (例如肖特基栅极) 和欧姆触点 (例如,包括 AuGe 和 AuZn) 可以通过数字化束沉积。这种工序允许两步骤的原位器件加工工艺。因此,器件的独有特征将成为具有最小步骤工艺的高分辨双重近似印刷。

[0154] 异质结双极晶体管 (HBT) 通常用于具有高线性度、精度的模拟数字 / 数字转换器以及微波功率应用的器件中。然而,振荡的电流增益和最大频率分别被寄生基极阻抗和集电极的电容所限制。GaAs HBT 器件的性能和生产率可以通过选择性的数字化束注入被改善。首先,铍在触点金属化降低触点阻抗之前注入衬底。基极层相对相同的基极触点可以具有较低的掺杂浓度,这通过提升通过 p 型基极的电子转移增加电流增益。第二,在发射极和基极之间的氧和硼的注入隔离和限制电流通过器件垂流而不是横向重组。这减少了杂散电容并提高的操作频率。因为尺寸小和光敏抗蚀剂处理增加表面重组,而所述种族降低增益,所以这种加工工艺对于以标准光敏抗蚀剂处理技术进行是困难的。

[0155] 束注入的横向掺杂能力也可以改善器件通过沟道阻断注入的可测性。这种沟道阻断注入通常减少窄的晶体管的有效器件宽度,减少结的电容并增加技术的性能。在常规的注入下,沿着场氧化物的边缘修整掺杂浓度可以导致比进入活性区域所需要的更多的注

入。在束曝光情况下,注入可以在时间上被控制用于保持沿着场氧化物边缘的足够的但不过多的表面浓度。

[0156] 改变沟道阻断注入可以包括沿着鸟喙为沟道阻断或者保护环注入设置坡度,以防止从离子化辐射造成的场倒转。因为硬度所需的注入剂量足够高,以改善来自  $n^+/p^+$  区域的附近区域的崩溃问题,所以保护环的方式通常导致大的面积损失。在所述保护环和  $n^+$  注入层之间保留空隙可以解决该崩溃问题(例如,如图 19A 所示)。该方式尽管有效,但可能导致大的密度损失,尤其是当器件被量测到亚微米模式时。采用数字化束曝光,水平掺杂梯度可以减少结的边缘附近的离子剂量,在所述结的边缘附近,场氧化物薄并由此对辐射的敏感度较低,且可以增加在场氧化物的较厚的部分下的离子剂量。采用这种策略可以获得优异的辐射硬度,同时又不会由于前在的崩溃问题危害布局密度。非导电层的注入可以被用于形成很低密度的隔离途径。足够的剂量(例如,在大约  $1 \times 10^{15}$  带电粒子/厘米<sup>2</sup> 和  $1 \times 10^{17}$  带电粒子/厘米<sup>2</sup> 之间)的注入形成具有实际上无限大的电阻率的无定形区域(例如,如图 19B 所示)。因此,器件可以通过该高阻区域互相隔离。该隔离区域的尺寸可以极小,例如比氧化物隔离保护环小得多,导致电路密度得以很大地提高。

[0157] 在一些 CMOS 的应用中,采用双极晶体管可能是非常需要的。这已经导致了对 BICMOS 技术的广泛的兴趣。许多这种应用不需要高频双极器件,并因此不一定与 BICMOS 相关联的工艺复杂度会极大增加。横向双极器件存在于每个 CMOS 技术中,但是通常性能太差以至于不能广泛使用。采用束曝光注入可以极大地提高该横向双极晶体管技术的性能。在沟道(基极)区域中的水平坡度可能导致辅助少数载流子运输的电场,提高晶体管的贝塔(beta)值以及迁移频率( $F_t$ )。LDD 工艺破坏该双极器件的发射极效率,因此,用于选择性地 LDD 放置在所述沟道的漏极侧上的能力允许所述源极区域用作发射极并不被作为 LDD 处理。

[0158] 应当理解,数字化束注入能够被用于其他的应用和器件,而在此所述的实施例仅仅是示例。也应当理解,包括蚀刻、注入和沉积的数字化束工艺的组合能够被用于形成广泛的类型的半导体器件,而在此所述的实施例仅仅是示例。例如,图 18 示出用于建立大致完成的半导体器件的工序。一些步骤可以以传统的方法实现并与数字化束处理结合,或者,优选地,每个工艺步骤采用数字化束处理实现。

[0159] 退火是一种工艺,通过所述工艺,材料层中的原子或分子被加热或被激发,以便激活掺杂剂,改变薄膜到薄膜或者薄膜到晶片衬底的界面,增大沉积的薄膜的密度,改变生长的薄膜的状态,修补离子注入的破损,移动掺杂剂,将掺杂剂从一个薄膜驱动到另一个薄膜中或者从薄膜驱动到晶片衬底中,将过量的溶剂馏出(例如,来自抗蚀剂沉积、电介质上的旋涂等)及其他。同样,退火结合直接刻写工艺尤其有用。然而,应当理解,在快速退火之前,工件不需要在束曝光室中被曝光。

[0160] 上述工艺和其他工艺的组合可以被用于生产工件,所述工件在单一的处理工具中由裸衬底(例如,单晶体晶片、具有沉积场氧化物的工件)基本加工完成(例如,准备进行钝化、准备进行管芯切割等)。

[0161] 对于军用和商用的电子元件将持续地驱动在使用相同或相似形式的逻辑单元的集成电路的广阔的范围中的发展。在过去的很多年里,多重曝光技术已经被用于满足减小以后的节点的临界几何尺寸的需要。通常,增加处理步骤的数量降低制造生产率和生产量,

导致每个新设计规则的权宜成本增加。针对新器件的未来发展的有前途的制造技术目前还不存在,所述有前途的制造技术同时实现成本、分辨率和生产量以及工艺生产率的提高。由此,将半导体工艺和光刻组合以提供数字化束的图案工艺可能为产业的未来提供解决方案。

[0162] 结合全自动化的无掩模数字化束曝光辅助沉积、蚀刻和注入工艺,高生产量簇处理工具可能使得高性能和 / 或高密度集成电路的制造成本的显著降低。例如,部分原位 15nm 源极 / 漏极 BICMOS 器件的制造可以分别包括钨、硅氧化物、用于对准或金属化的铂、电介质绝缘体和硅化物。深亚微米多晶硅梯度注入源极 / 漏极技术可以被用于在将器件的性能最大化的同时将注入级的数量最小化。DBACE 可以被用于 LOCOS 和栅极氧化物的构成。用于注入、栅极和钝化极的多晶硅可以被沉积在设备上的 CVD 室中的整个晶片上。场氧化物可以是在所有其他工艺之前仅在系统外部完成的在位置之外的工艺。

[0163] 多个不同的像素 / 数字化束斑尺寸组合可以被用于在不同的工件等级上曝光,一边同时将处理工具的分辨率和生产量最大化。曝光策略也可以被用于补偿上述一致的成核沉积。为了增加数字化束曝光辅助沉积工艺的敏感度,多个等级可以在不降低系统的生产量的情况下以被减小的束电流密度被曝光。为了实现完整的原位工艺,工具可以包括至少一种专用的氧化作用(例如,等离子体增强 CVD(PECVD))和成核室。

[0164] 能够出现广泛类型的变化。可以增加、去除或重新排列部件。可以替代不同的部件。布置和构造可以是不同的。类似地,处理步骤可以被增加、去除或重新排列。

[0165] 本领域中的技术人员应当理解,上述的方法和涉及具有另外的应用,且相关的应用不限于以上所特定描述的。本发明也可以在不偏离再次所述的实质特征的情况下,以其他具体的形式体现。上述实施例在所有方面被考虑,其仅仅是说明性的,而不是以任何方式限制的。

[0166] 该技术的应用实际上是不受限的,并远远地跨过明天的微电子部件的发展。上述是用于展示无抗蚀剂处理的潜力的少量的高杠杆电子元件应用(例如在军用和商用电子元件工业中)。可以有广泛类型的其他应用。应当理解,大多数原位工艺步骤可以包括系统束电流密度降低到  $40\text{A}/\text{cm}^2$ 。这相当于今天的技术并极大地降低了这些任务中的每个任务的风险。

[0167] 尽管本发明已经在一定的优选实施例和示例的上下文中被公开,但是本领域的技术人员应当理解,本发明超过特定的公开的实施例延伸到其他替代的实施例和 / 或本发明及其显见的改进和等价物的应用。另外,尽管本发明的多种变体已经被详细地示出和描述,但是在本发明的保护范围内的其他的改变对于本领域的技术人员,在本公开的基础上是显然的。也期望,实施例的具体特征和方面的各种组合或子组合可以被实现并仍落入本发明的保护范围内。应当理解,所公开的实施例的各种特征和方面可以互相组合和替代,一边形成所公开的发明的变化模式。因此,希望再次公开的本发明的保护范围应当不被上述特定的公开的实施例所限制,而是应当仅仅通过所附的权利要求的清楚地阅读而确定。

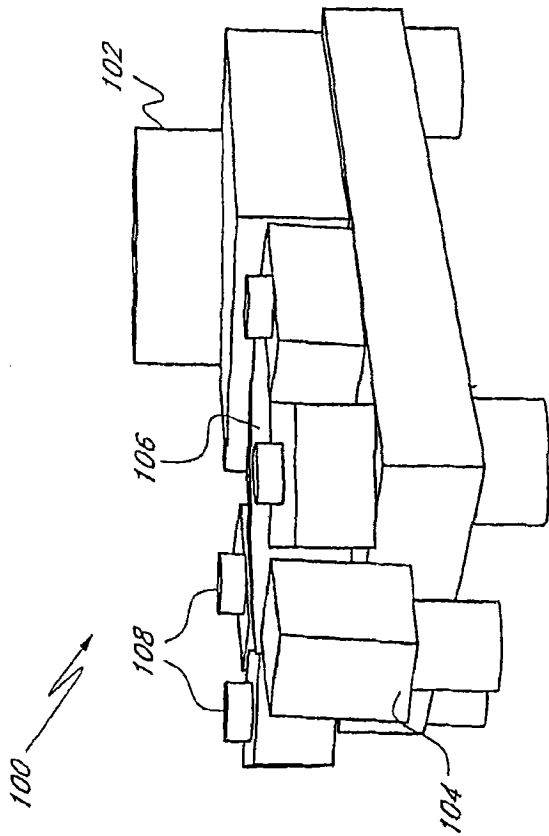


图 1A

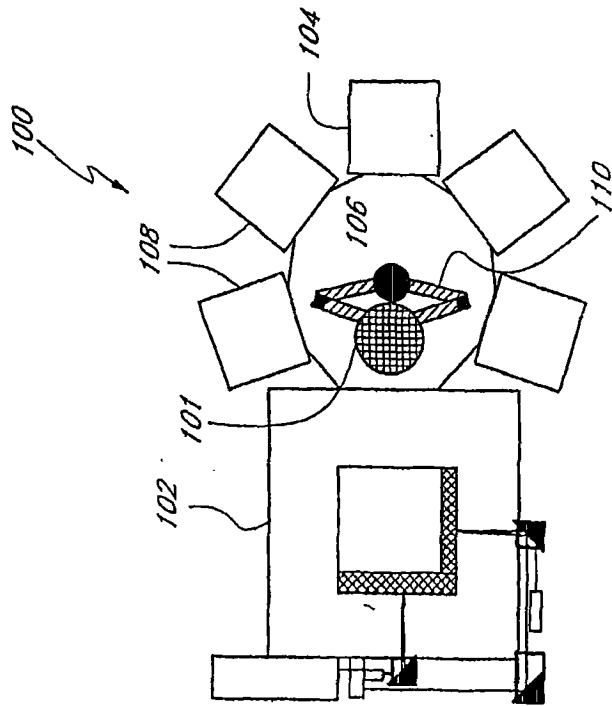


图 1B



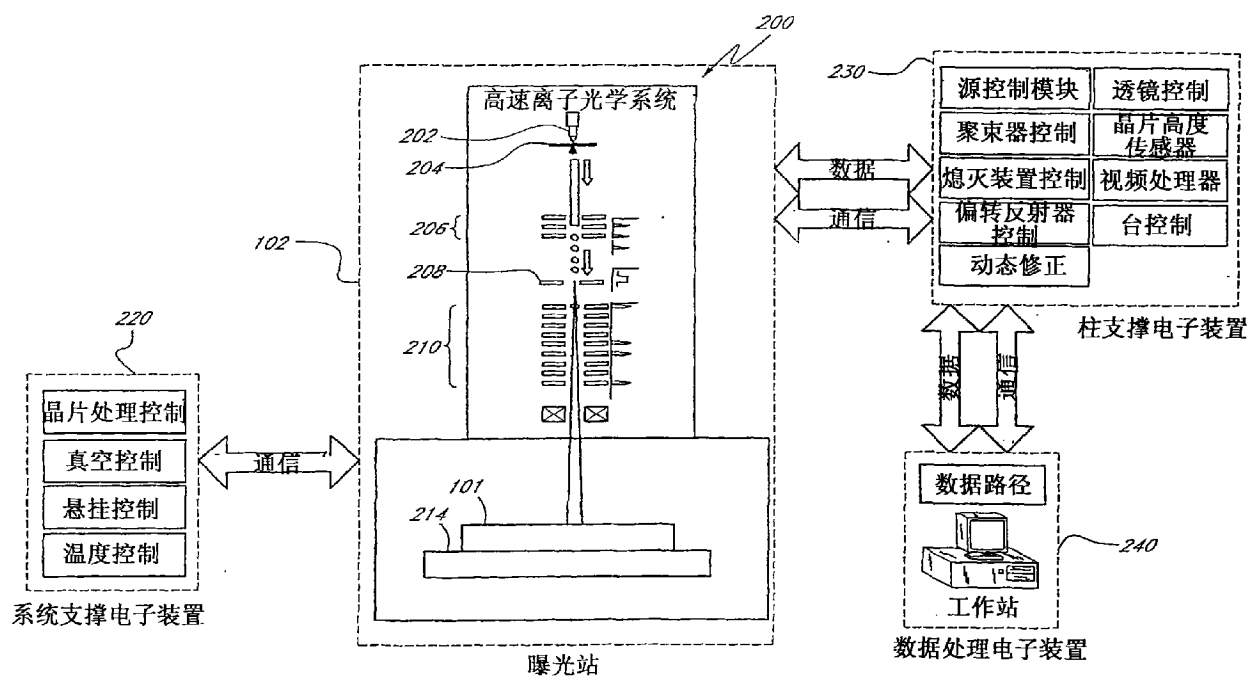


图 2

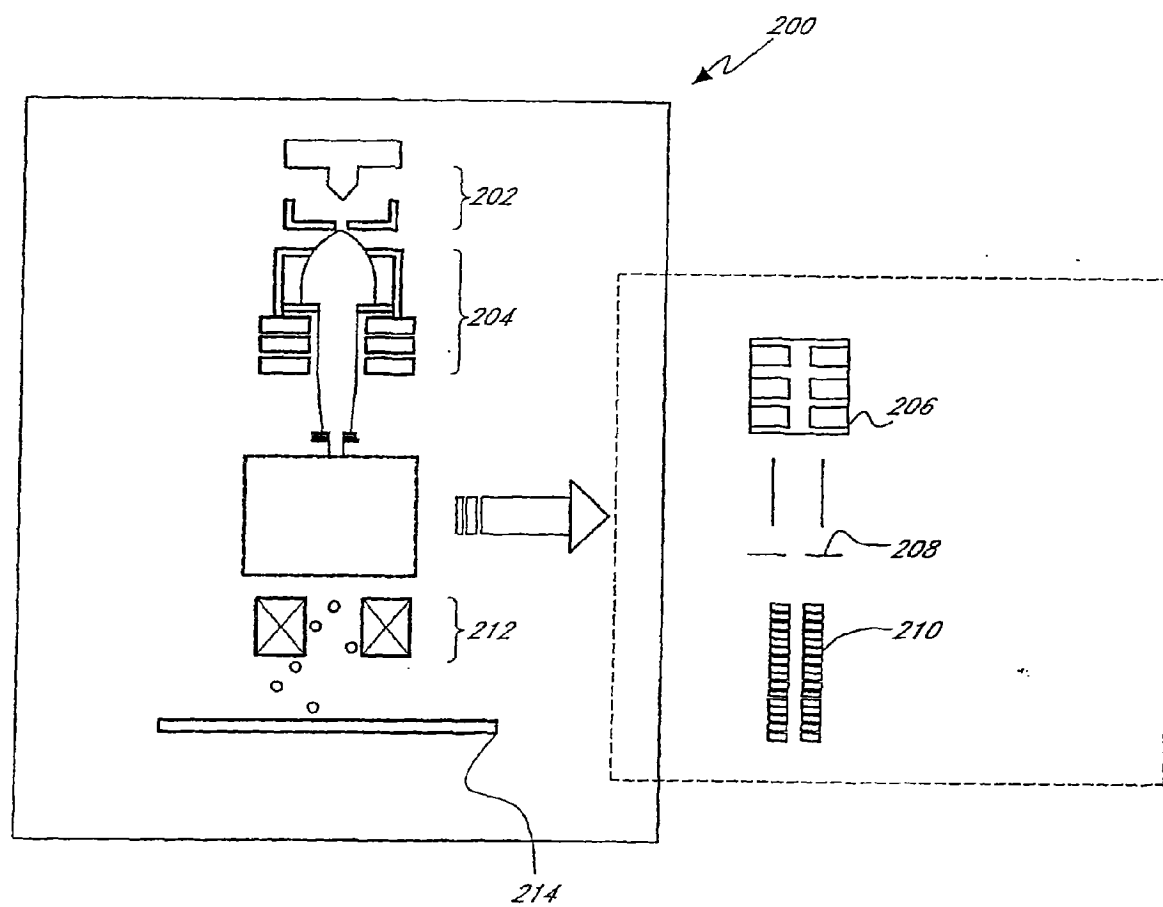


图 3A

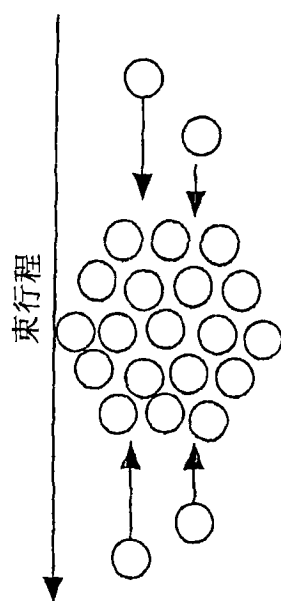


图 3B

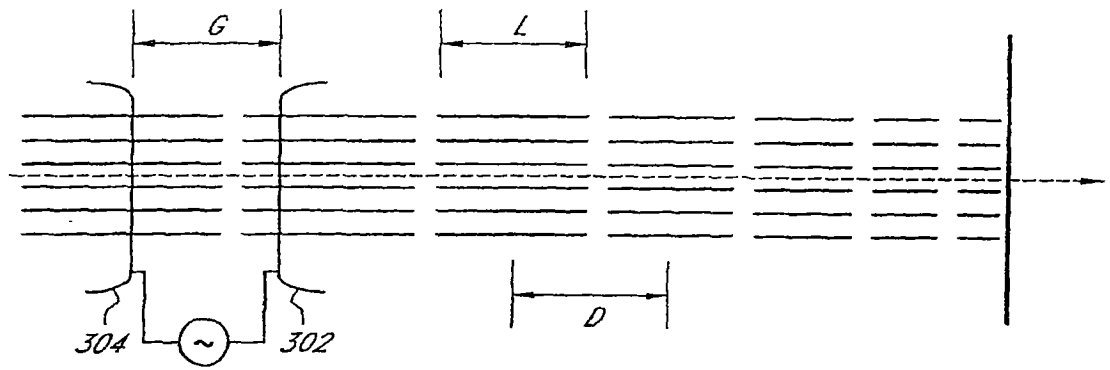


图 3C

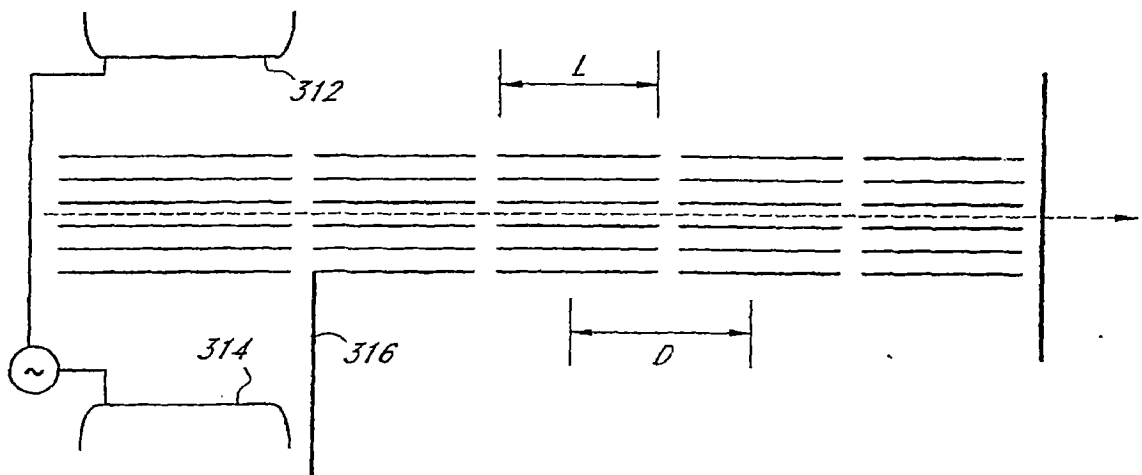


图 3D

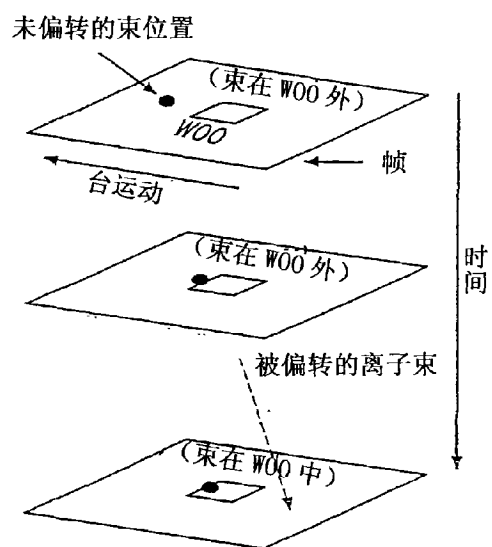


图 4A

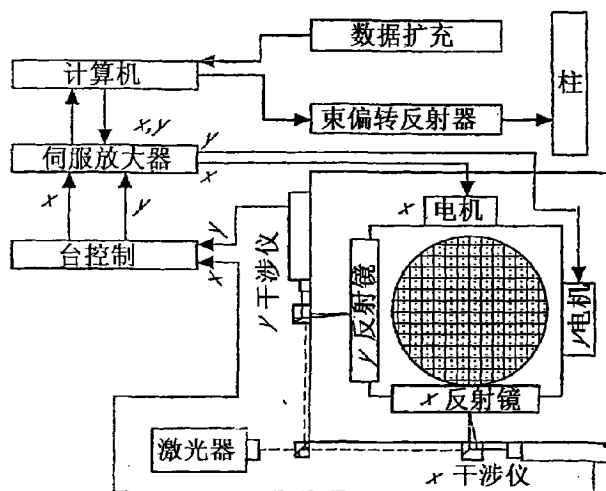


图 4B

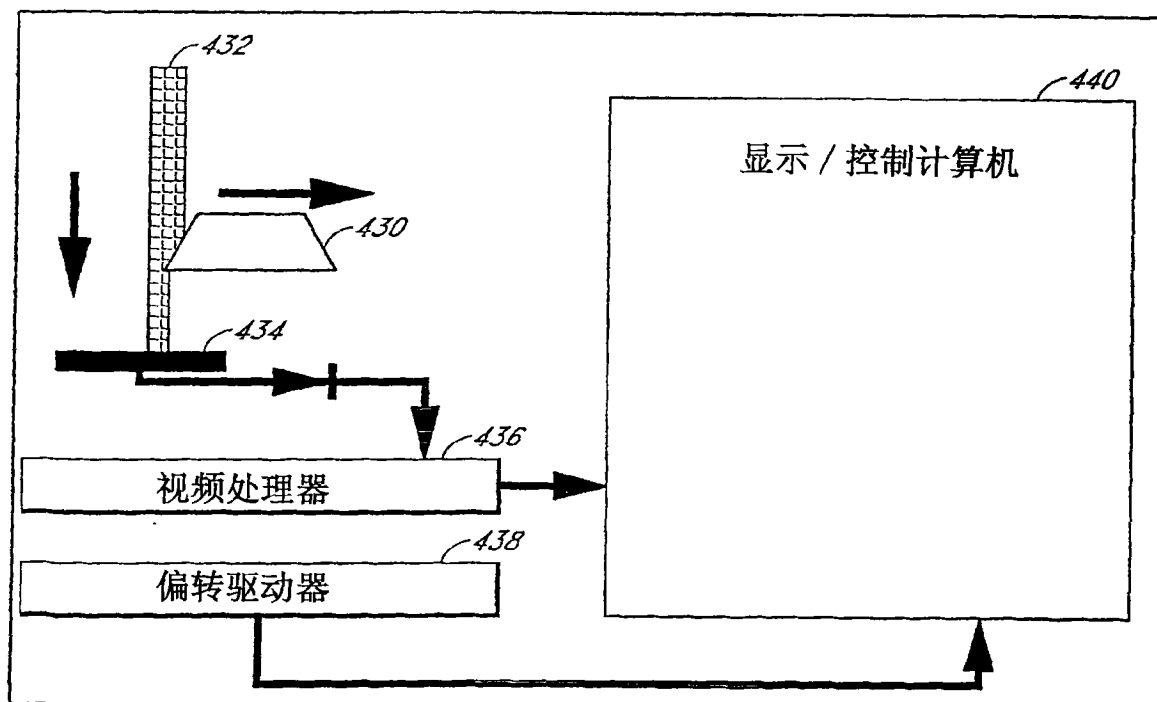


图 4C

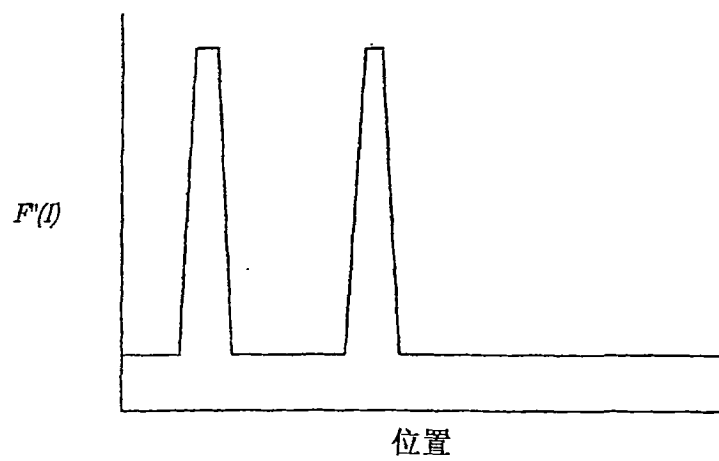


图 4D

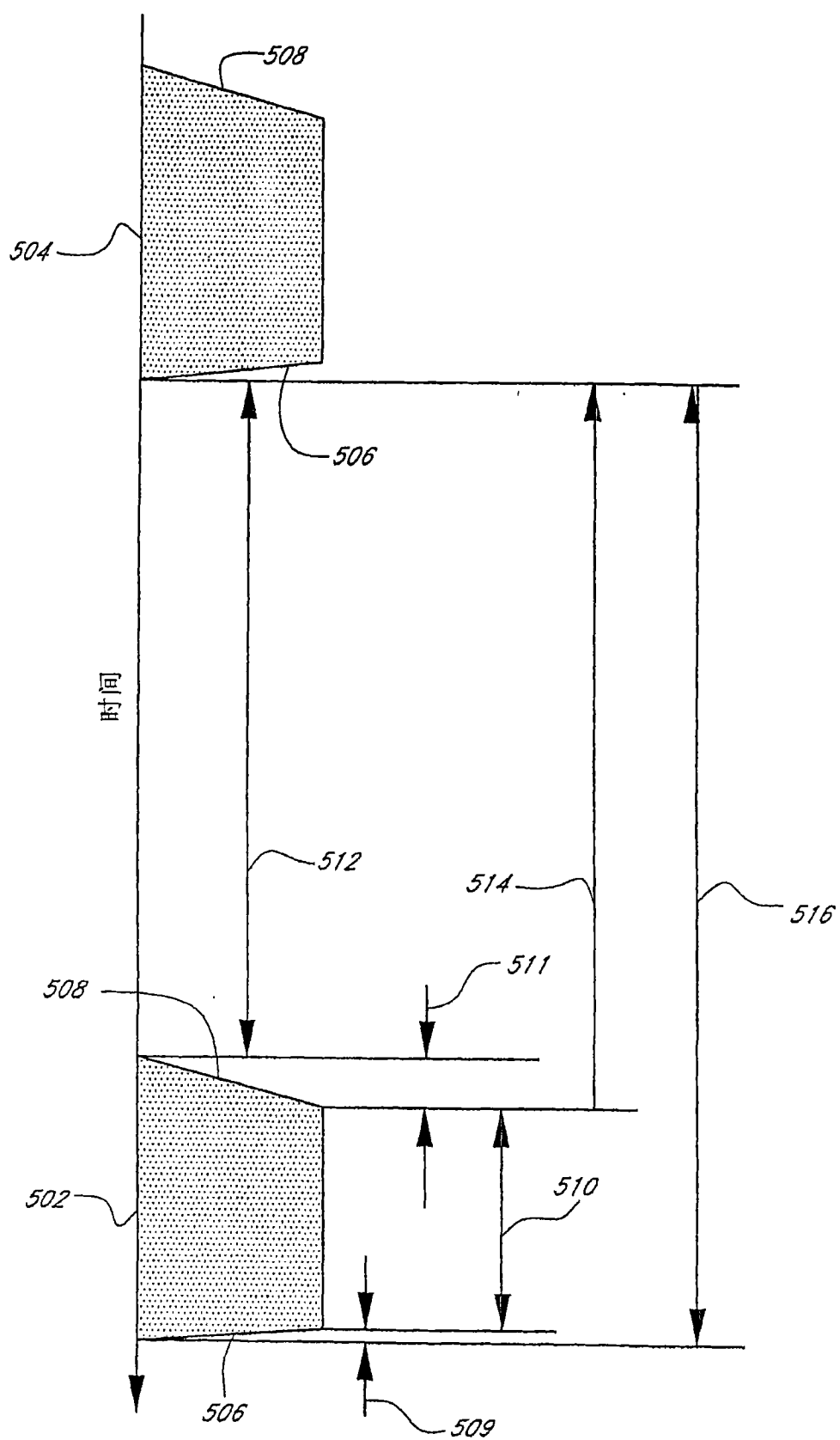


图 5

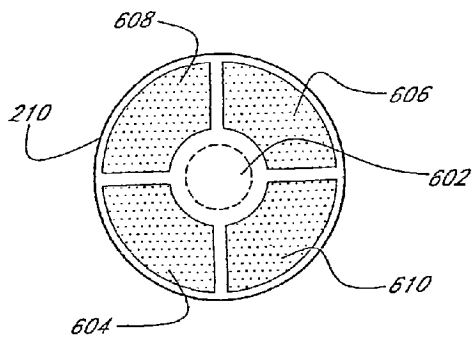


图 6A

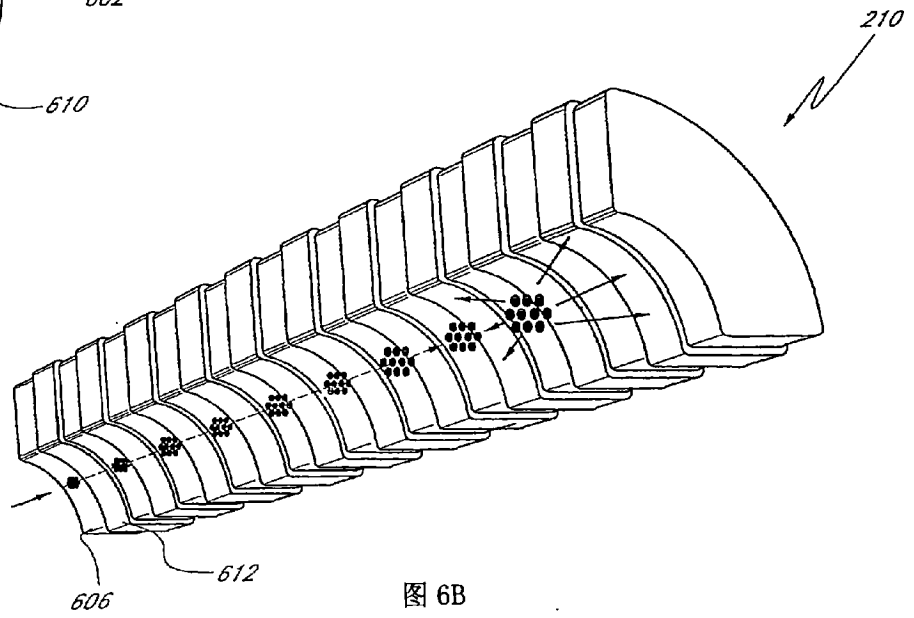


图 6B



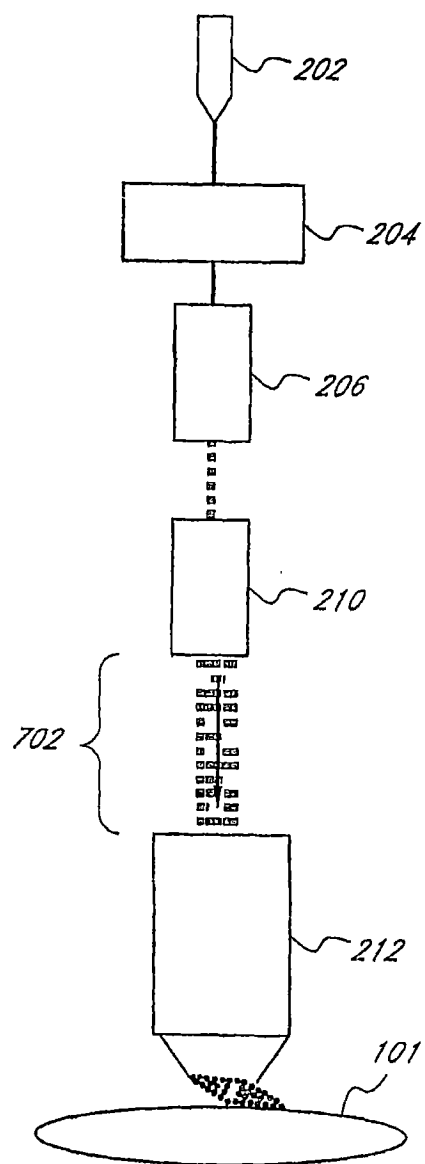
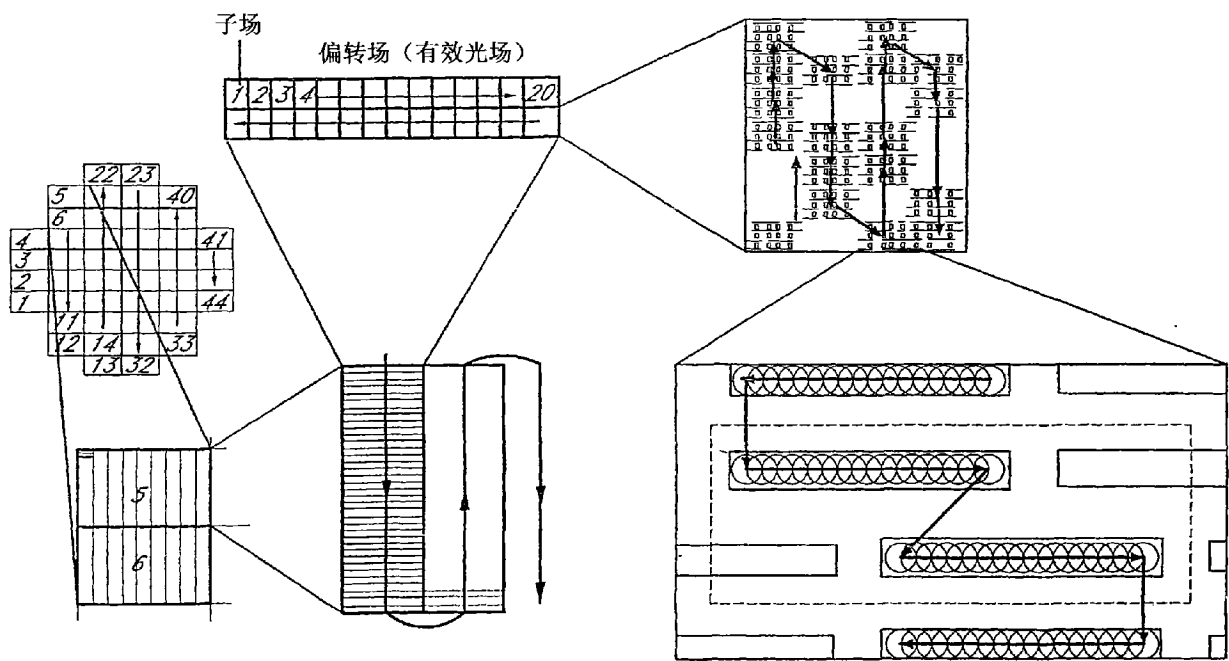


图 7



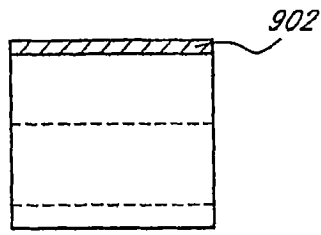


图 9A

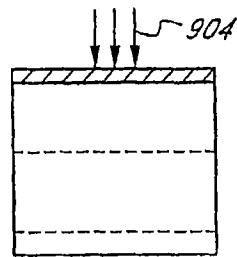


图 9B

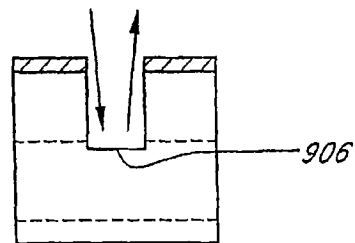


图 9C

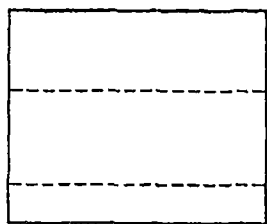


图 10A

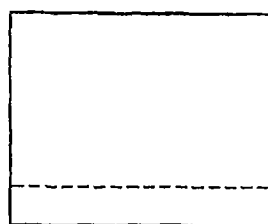


图 11A

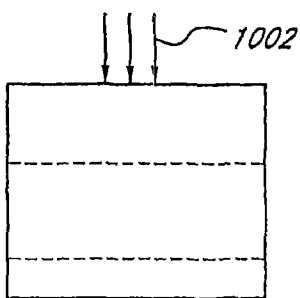


图 10B

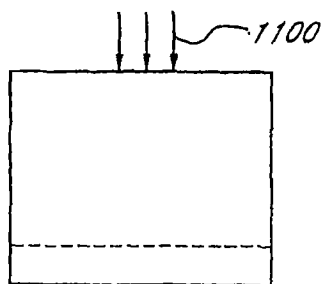


图 11B

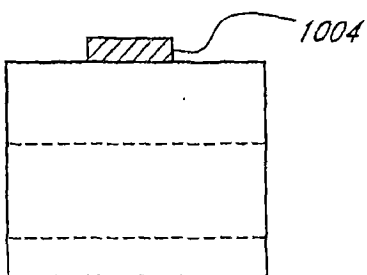


图 10C

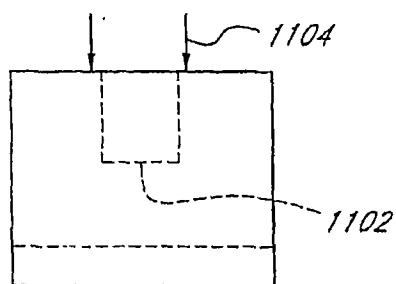


图 11C

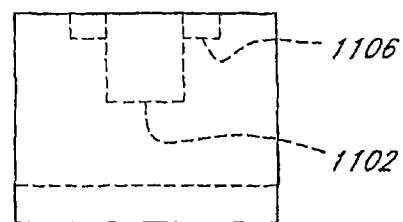


图 11D

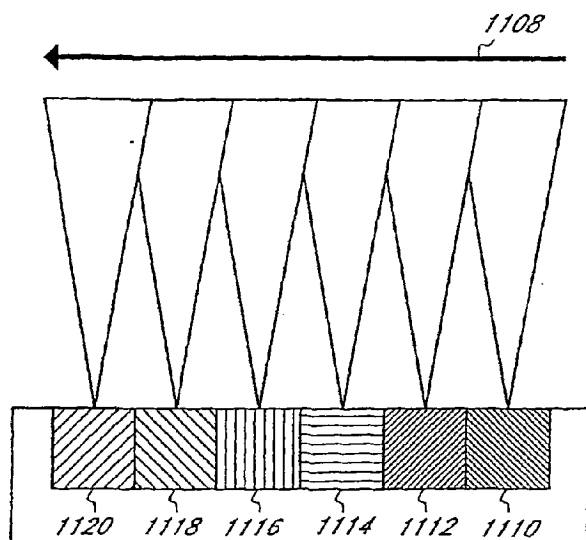


图 11E

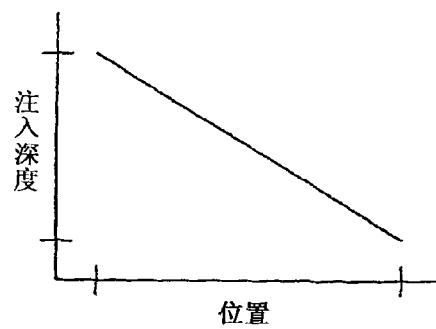


图 11F

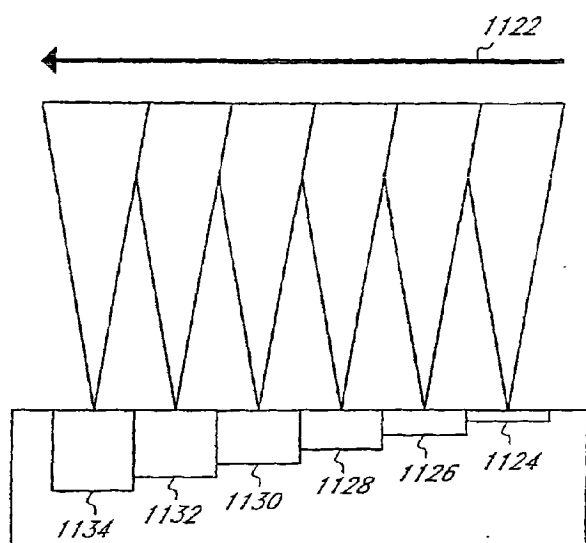


图 11G

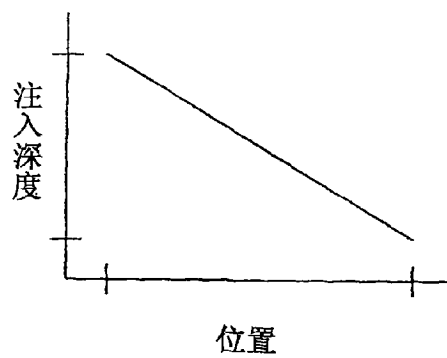


图 11H

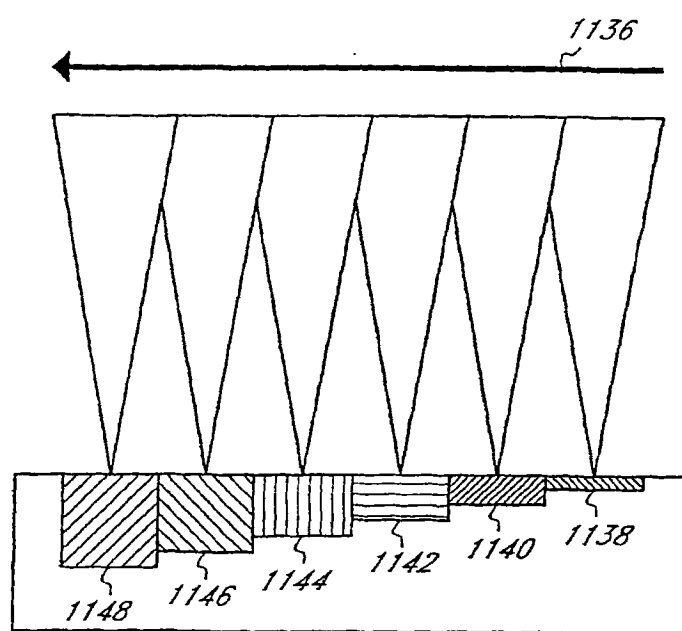


图 11I

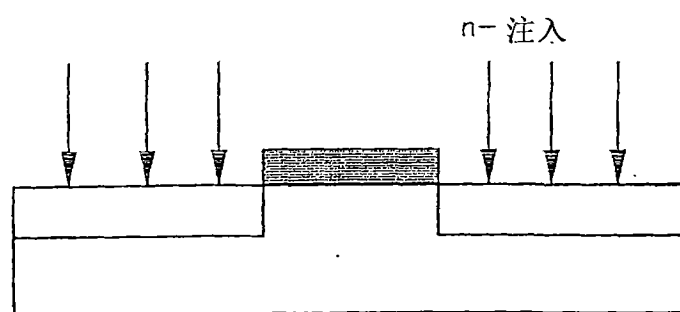


图 12A

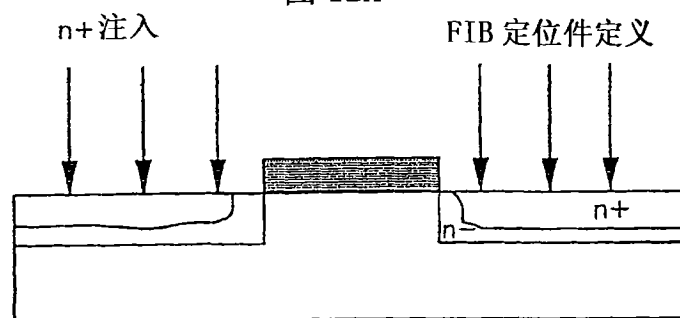


图 12B

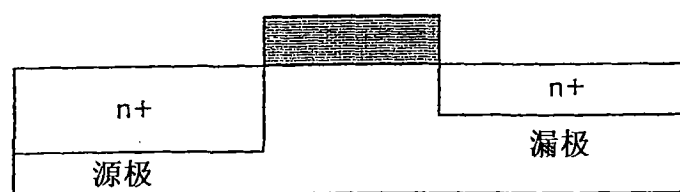


图 12C

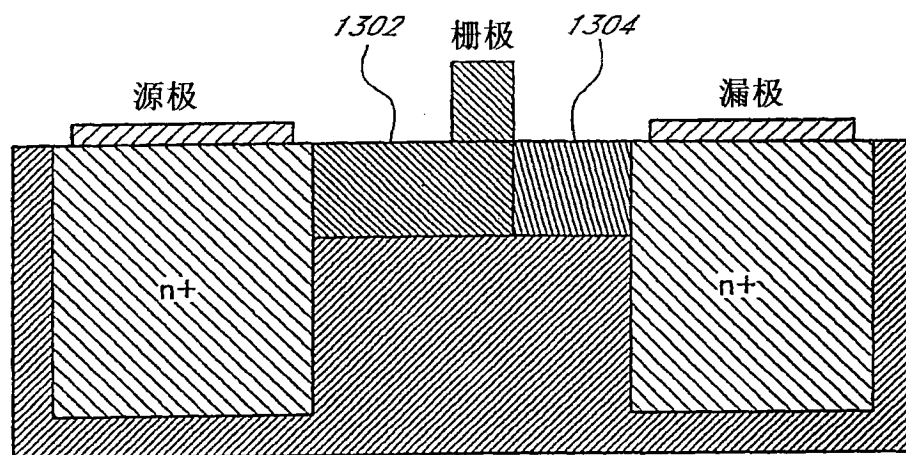


图 13A

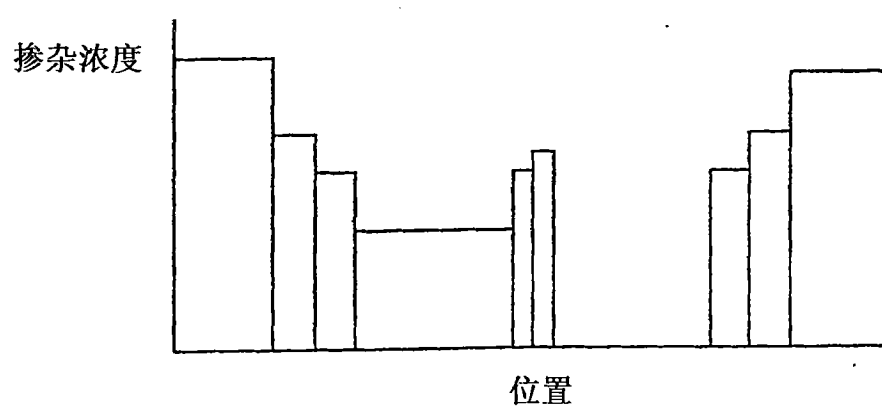


图 13B

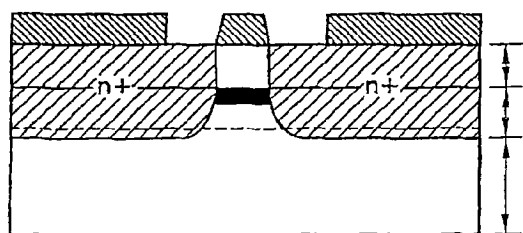


图 14A

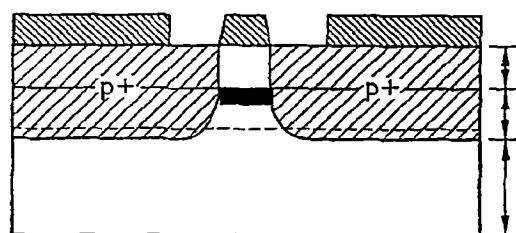


图 14B



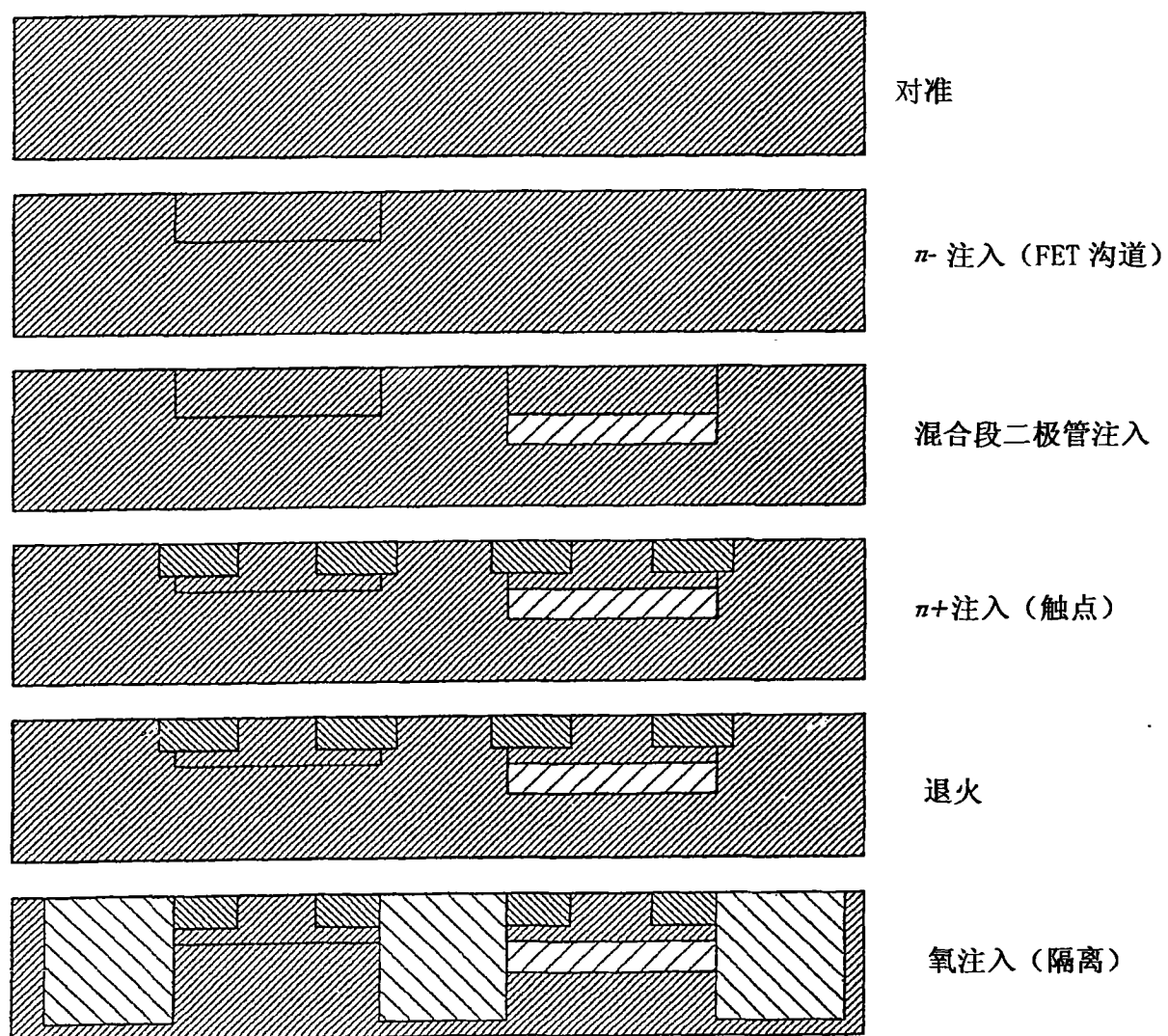


图 15A



图 16A



图 16B

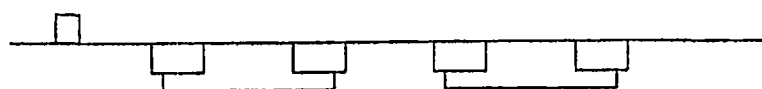


图 16C



图 16D

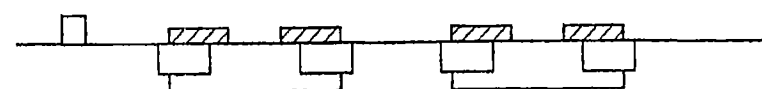


图 16E

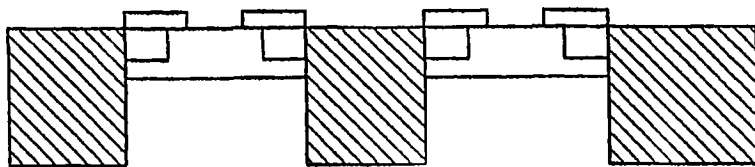


图 16F

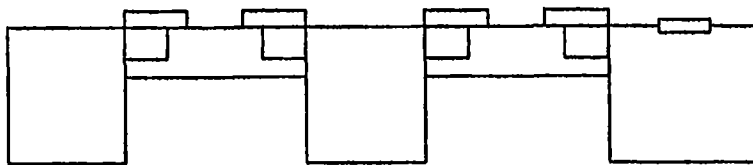


图 16G

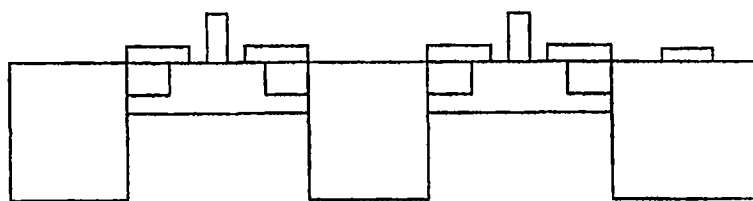


图 16H

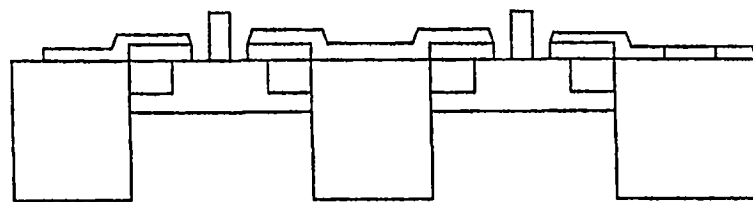


图 16I

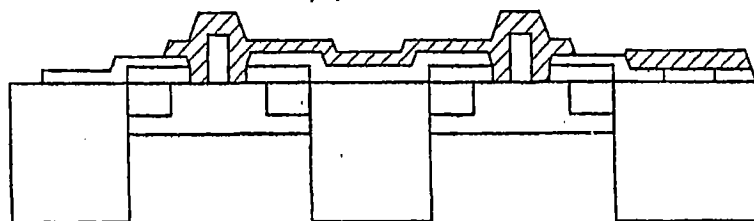


图 16J

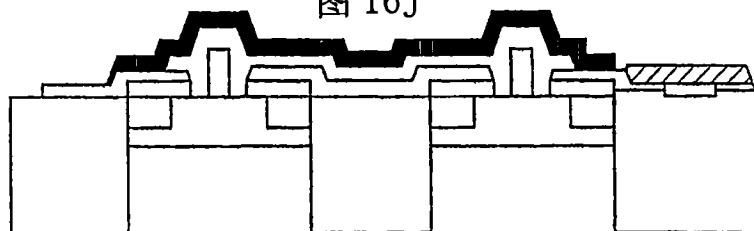


图 16K

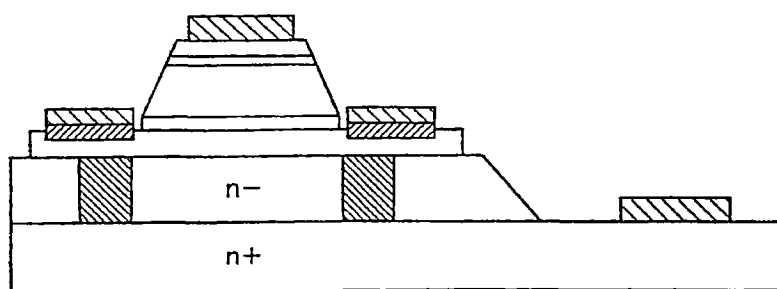


图 17

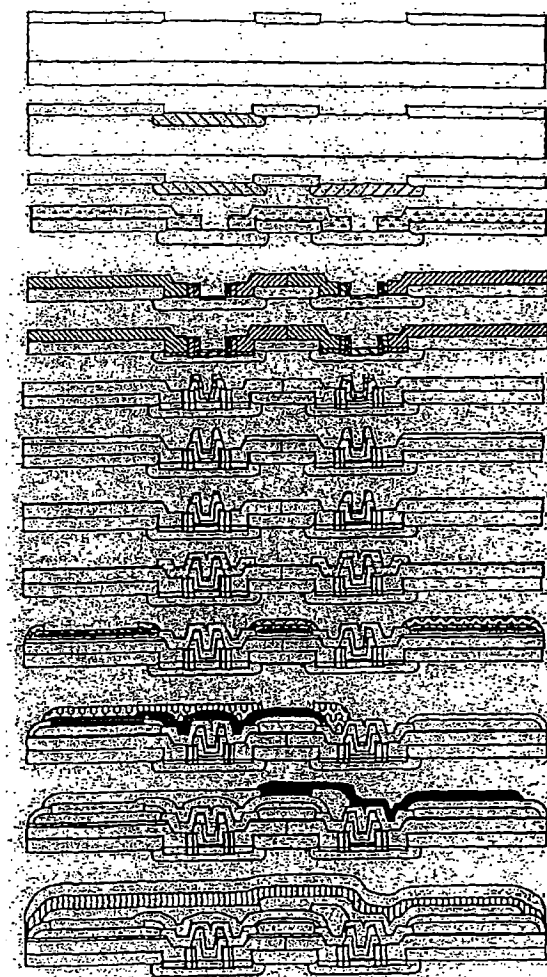


图 18A

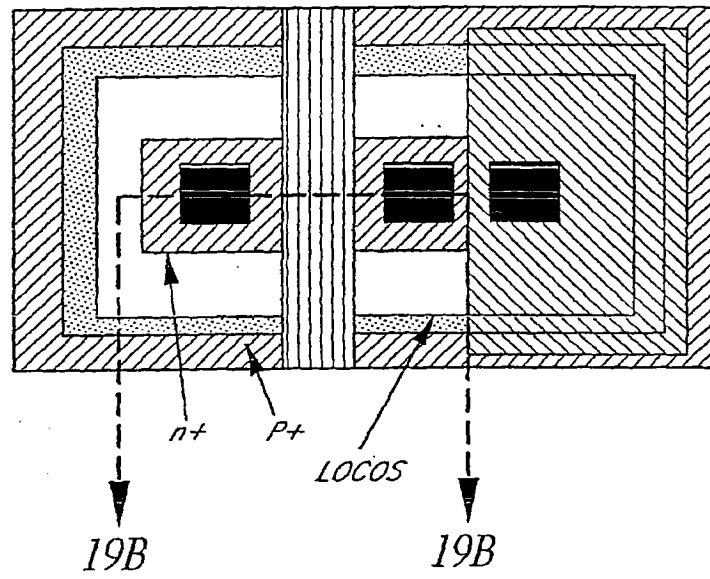


图 19A

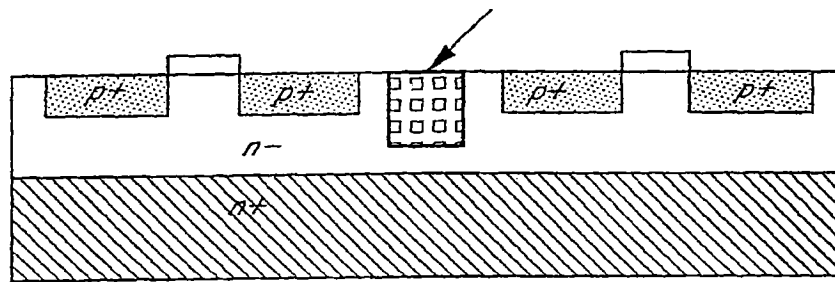


图 19B

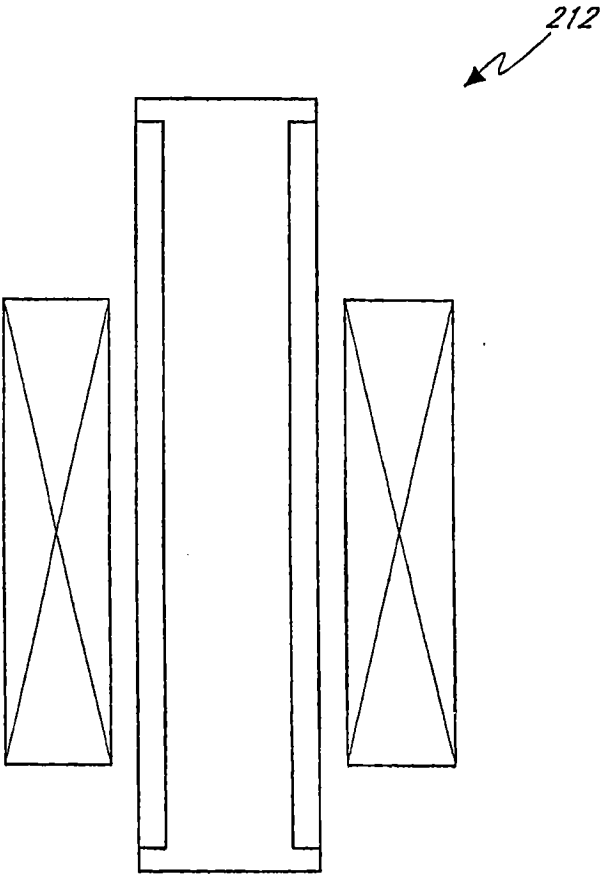


图 20

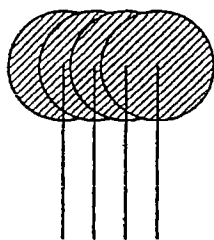


图 21A

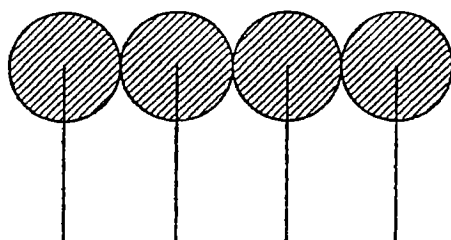


图 21B

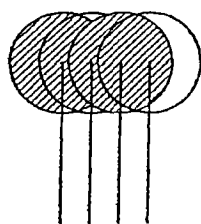


图 21C

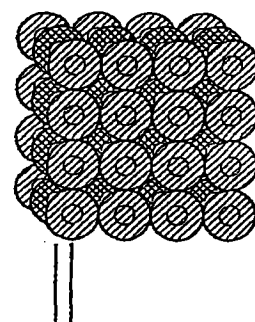
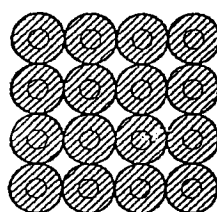
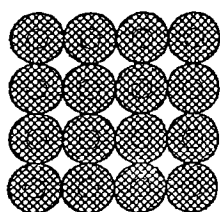
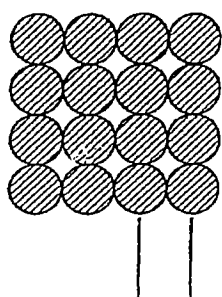


图 21D



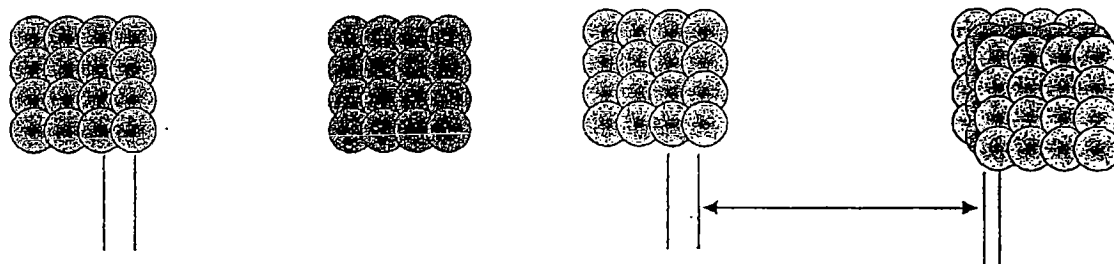


图 21E

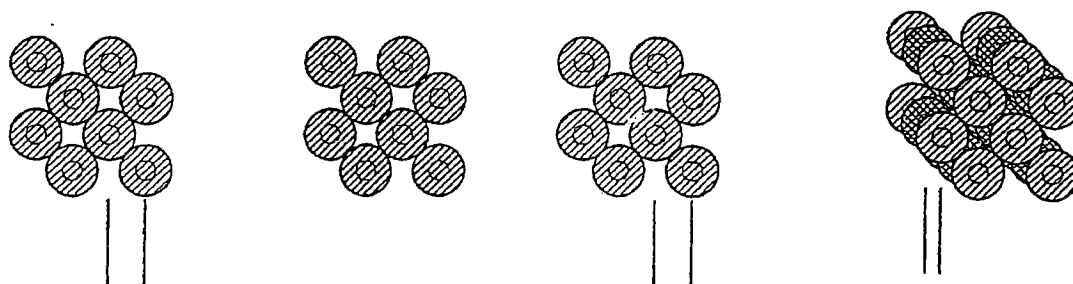


图 21F

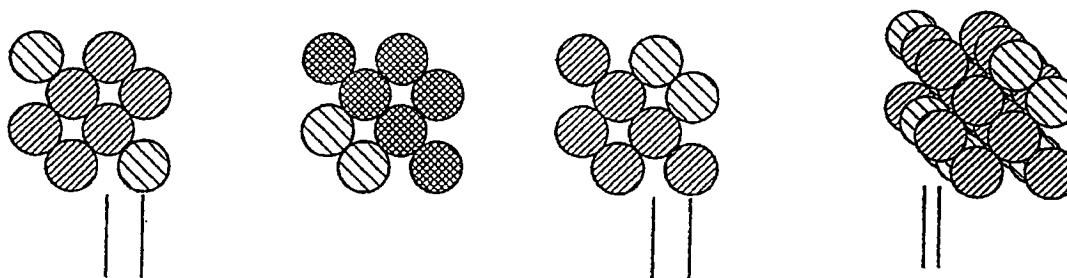


图 21G