

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-172702

(P2006-172702A)

(43) 公開日 平成18年6月29日(2006.6.29)

(51) Int. Cl.

G 1 1 C 11/407 (2006.01)

F I

G 1 1 C 11/34 3 5 4 D

G 1 1 C 11/34 3 6 2 S

テーマコード (参考)

5MO24

審査請求 未請求 請求項の数 23 O L (全 17 頁)

(21) 出願番号 特願2005-359515 (P2005-359515)
 (22) 出願日 平成17年12月13日 (2005.12.13)
 (31) 優先権主張番号 10-2004-0104713
 (32) 優先日 平成16年12月13日 (2004.12.13)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
 三星電子株式会社
 Samsung Electronics
 Co., Ltd.
 大韓民国京畿道水原市靈通区梅灘洞416
 416, Maetan-dong, Yeongtong-gu, Suwon-si
 Gyeonggi-do, Republic of Korea

(74) 代理人 100076428

弁理士 大塚 康德

(74) 代理人 100112508

弁理士 高柳 司郎

(74) 代理人 100115071

弁理士 大塚 康弘

最終頁に続く

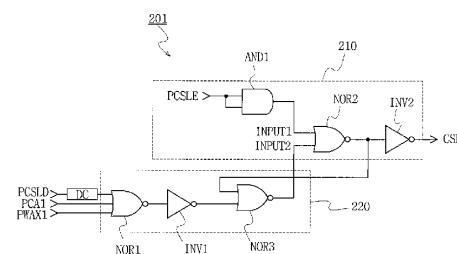
(54) 【発明の名称】 半導体メモリ装置のカラム選択線信号生成装置

(57) 【要約】

【課題】 半導体メモリ装置のカラム選択線信号生成装置を提供することにある。

【解決手段】 半導体メモリ装置のカラム選択線信号生成装置において、コマンドがライト命令に連続して印加される場合には第1動作モードを有し、前記コマンドが前記ライト命令に連続して印加されない場合には第2動作モードを有し、カラム選択線イネーブル信号によりカラム選択線信号がイネーブルされ、前記カラム選択線信号の動作区間は前記第1及び第2動作モードで互いに異なることを特徴とする。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

半導体メモリ装置のカラム選択線信号生成装置において、
コマンドがライト命令に連続して印加される場合には第 1 動作モードを有し、前記コマンドが前記ライト命令に連続して印加されない場合には第 2 動作モードを有し、カラム選択線イネーブル信号によりカラム選択線信号がイネーブルされ、前記カラム選択線信号の動作区間は前記第 1 及び第 2 動作モードで互いに異なることを特徴とするカラム選択線信号生成装置。

【請求項 2】

前記カラム選択線イネーブル信号は動作クロックサイクルに応じて印加された前記コマンドにより生成された動作活性化信号に応じて生成されることを特徴とする請求項 1 に記載のカラム選択線信号生成装置。 10

【請求項 3】

前記カラム選択線信号生成装置は、前記カラム選択線イネーブル信号が入力された場合に第 1、第 2 区間制御信号に応じて互いに異なった動作区間を有するカラム選択線信号を生成するカラム選択線信号生成部と、

前記第 1 動作モードでは前記動作活性化信号に応じて前記第 1 区間制御信号を出力し、前記第 2 動作モードではカラム選択線ディスエーブル信号に応じて前記第 1 区間制御信号の遷移時点よりも遅い前記第 2 区間制御信号を出力する区間制御信号生成部と、を備えることを特徴とする請求項 2 に記載のカラム選択線信号生成装置。 20

【請求項 4】

前記カラム選択線ディスエーブル信号は前記動作クロックサイクルの次の動作クロックサイクルの第 2 動作クロックサイクルにより活性化されることを特徴とする請求項 3 に記載のカラム選択線信号生成装置。

【請求項 5】

前記コマンドは前記第 1 動作モードで前記第 2 動作クロックサイクルの次の動作クロックサイクルの第 3 動作クロックサイクルに応じて印加されることを特徴とする請求項 4 に記載のカラム選択線信号生成装置。

【請求項 6】

前記コマンドは前記第 2 動作モードで前記第 3 動作クロックサイクル以後の第 4 動作クロックサイクルに応じて印加されることを特徴とする請求項 5 に記載のカラム選択線信号生成装置。 30

【請求項 7】

半導体メモリ装置のカラム選択線信号生成装置において、コマンドがライト命令に連続して印加される場合には第 1 動作モードを有し、前記コマンドが前記ライト命令に連続して印加されない場合には第 2 動作モードを有し、前記コマンドにより生成されたカラム選択線イネーブル信号が入力される場合に第 1、2 区間制御信号に応じて前記第 1、2 動作モードで互いに異なったパルス区間を有するカラム選択線信号を生成するカラム選択線信号生成部と、

前記第 1 動作モードでは前記コマンドが印加される動作クロックサイクルの次の動作クロックサイクルの遷移時点と略一致するプリコマンドパルスに応じて前記第 1 区間制御信号を出力し、前記第 2 動作モードではディスエーブル信号に応じて前記第 2 区間制御信号を前記第 1 区間制御信号の遷移時点とは異にして出力する区間制御信号生成部と、を備えることを特徴とするカラム選択線信号生成装置。 40

【請求項 8】

前記プリコマンドパルスは前記第 1 動作モードで前記ディスエーブル信号よりも先に形成されることを特徴とする請求項 7 に記載のカラム選択線信号生成装置。

【請求項 9】

前記プリコマンドパルスは前記第 2 動作モードで前記ディスエーブル信号よりも遅く生成されることを特徴とする請求項 8 に記載のカラム選択線信号生成装置。 50

【請求項 10】

前記第 1 区間制御信号の遷移時点は前記第 2 区間遷移時点よりも早いことを特徴とする請求項 7 に記載のカラム選択線信号生成装置。

【請求項 11】

前記ディスエーブル信号は遅延セルにより前記プリコマンドパルスよりも遅く生成されることを特徴とする請求項 8 に記載のカラム選択線信号生成装置。

【請求項 12】

1 つのアクセストランジスタとストレージキャパシタからなる単位メモリセルが行と列の交差点にマトリックス形態に連結されるメモリブロックを複数個だけ有するメモリセルアレイと、

10

前記メモリセルの行を選択するためのロー選択回路と、

コマンドがライト命令に連続して印加される場合には第 1 動作モードを有し、前記コマンドが前記ライト命令に連続して印加されない場合には第 2 動作モードを有し、カラム選択線イネーブル信号によりイネーブルされ、前記第 1 及び第 2 動作モードで互いに異なった動作区間を有するカラム選択線信号により前記メモリセルの列を選択するためのカラム選択回路を有することを特徴とする半導体メモリ装置。

【請求項 13】

前記イネーブル信号は動作クロックサイクルに応じて印加される前記コマンドにより生成される動作活性化信号に応じて生成されることを特徴とする請求項 12 に記載の半導体メモリ装置。

20

【請求項 14】

前記カラム選択線イネーブル信号が入力される場合に第 1, 2 区間制御信号に応じて互いに異なった動作区間を有するカラム選択線信号を生成するカラム選択線信号生成部と、

前記第 1 動作モードでは前記動作活性化信号に応じて前記第 1 区間制御信号を出力し、前記第 2 動作モードではカラム選択線ディスエーブル信号に応じて前記第 1 区間制御信号の遷移時点よりも遅い前記第 2 区間制御信号を出力する区間制御信号生成部と、を備えることを特徴とする請求項 13 に記載の半導体メモリ装置。

【請求項 15】

前記カラム選択線ディスエーブル信号は前記動作クロックサイクルの次の動作クロックサイクルの第 2 動作クロックサイクルにより活性化されることを特徴とする請求項 14 に記載の半導体メモリ装置。

30

【請求項 16】

前記コマンドは前記第 1 動作モードで前記第 2 動作クロックサイクルの次の動作クロックサイクルの第 3 動作クロックサイクルに応じて印加されることを特徴とする請求項 15 に記載の半導体メモリ装置。

【請求項 17】

前記コマンドは前記第 2 動作モードで前記第 3 動作クロックサイクル以後の第 4 動作クロックサイクルに応じて印加されることを特徴とする請求項 16 に記載の半導体メモリ装置。

【請求項 18】

40

データアクセスのためにメモリセルと連結されるカラムラインを選択するためのカラム選択線信号を使用する半導体メモリ装置でのカラム線選択信号生成回路において、

前記データアクセスのためのコマンドが設定された連続ウィンド区間内でライト命令に連続して印加されるかどうかをチェックする連続判定部と、

前記連続判定部に動作的に連結され、前記連続するかどうかに従い互いに異なったパルス区間を有するカラム選択線信号を差別的に生成する信号生成部と、を備えることを特徴とするカラム線選択信号生成回路。

【請求項 19】

前記連続ウィンド区間は前記コマンドが応ずる動作クロックサイクルから前記動作クロックサイクルよりも 2 サイクル以前の動作クロックサイクルに応じてライト命令が入力さ

50

れる区間であることを特徴とする請求項 18 に記載のカラム選択線信号生成回路。

【請求項 20】

データアクセスのためにメモリセルと連結されるカラムラインを選択するカラム選択回路を備える半導体メモリ装置でのカラム選択線信号生成方法において、

前記データアクセスのためのコマンドが設定された連続ウィンド区間内でライト命令に連続して印加されるかどうかに従い、互いに異なったパルス区間を有するカラム選択線信号を差別的に生成することを特徴とするカラム選択線信号生成方法。

【請求項 21】

前記連続ウィンド区間は前記コマンドが応ずる動作クロックサイクルから前記動作クロックサイクルよりも 2 サイクル以前の動作クロックサイクルに応じてライト命令が入力される区間であることを特徴とする請求項 20 に記載のカラム選択線信号生成方法。 10

【請求項 22】

前記コマンドはリード命令、ライト命令、及びロープリチャージ命令のうちいずれ 1 つであることを特徴とする請求項 1 に記載のカラム選択線信号生成装置。

【請求項 23】

前記カラム選択線信号のディスエーブルは前記第 1 動作モードでは前記コマンドにより生成される動作活性化信号により制御され、前記第 2 動作モードではカラム選択線ディスエーブル信号により制御されることを特徴とする請求項 1 に記載のカラム選択線信号生成装置。

【発明の詳細な説明】 20

【技術分野】

【0001】

本発明は、半導体メモリ装置に係るもので、詳しくは、半導体メモリ装置のカラム選択線信号生成装置に関する。

【背景技術】

【0002】

半導体メモリ装置の動作特性を表す要素の中に t R D L というアクティブ・コマンドパラメーターがある。t R D L は時間的な面からみたときにカラム選択線信号 (C S L) のサイクル数と密接に関連する。即ち、カラム選択線信号の以前のいくつかのサイクルの間に継続的にデータをライトする途中で、進行しているライト動作がロープリチャージ命令によりインターラプトされたとき、最後のデータが完全にライトされ、且つロープリチャージ命令が入力されるためには最低でも t R D L 区間が存在すべきであることを示す。 30

【0003】

図 6 は t R D L を説明するためのタイミング図である。

【0004】

図 6 を参照すると、t R D L はライト命令によりデータ D b 0 , D b 1 , D b 2 , D b 3 のうち最後のデータ D b 3 がビットラインに印加されてからロープリチャージ命令 R P C が印加される時点までの時間である。

【0005】

図 7 は従来の半導体メモリ装置でのカラム選択経路を示すブロック図である。 40

【0006】

図 7 を参照すると、コマンドバッファ 22、カラム選択線イネーブル部 24、カラム選択線ディスエーブル部 25、カラム選択線ドライバ 26、P D T 発生器 27、I O ドライバ/M U X 28、ビットラインセンスアンプ 29、及びメモリセル M C が図示される。

【0007】

コマンドバッファ 22 はコマンド C M D が動作クロック C L K に応ずるようにして動作活性化信号 P W A X または P C A を出力する。

【0008】

カラム選択線イネーブル部 24 は動作活性化信号 P W A X または P C A を受信してカラム選択線イネーブル信号 P C S L E を出力する。 50

【0009】

カラム選択線ディスエーブル部25は動作活性化信号PWA XまたはPCAを受信した後、動作クロックサイクルの次の動作クロックサイクルに応じてカラム選択線ディスエーブル信号PCSLDを生成する。

【0010】

カラム選択線ドライバ26はカラム選択線イネーブル信号PCSL E及びカラム選択線ディスエーブル信号PCSLDの制御を受けてカラム選択線信号CSLを出力する。

【0011】

PDT発生器27はカラム選択線信号CSLを受信してI Oドライバ/MUX 28のイネーブル信号PDTを出力する。

10

【0012】

ライトされるデータは、カラム選択線信号CSLがハイ状態にある場合にはトランジスタTR1がオン状態となり、I Oドライバ/MUX 28もPDT信号によりイネーブルされて、ビットラインセンスアンプ29によりセンシングされビットラインBL/BLBに印加される。そして、前記データは最終的にメモリセルMCにライトされる。

【0013】

図8は図7のカラム選択線信号CSLが生成される過程を示すタイミング図である。

【0014】

図8を参照すると、動作クロックCLK、コマンドWR1, WR2, RD、動作活性化信号PWA X, PCA、カラム選択線イネーブル信号PCSL E、カラム選択線ディスエーブル信号PCSLD、及びカラム選択線信号CSLが図示される。コマンドは図7でのCMDであり、図8では具体的な動作のライトWR1, WR2またはリードRDとして示す。

20

【0015】

まず、ライト命令WR1が印加され、動作クロックCLKでの動作クロックサイクルに応じてライト活性化信号PWA Xが生成される。

【0016】

ライト活性化信号PWA Xに応じてカラム選択線イネーブル信号PCSL Eが生成され、カラム選択線イネーブル信号PCSL Eによりカラム選択線信号CSLが活性化される。

30

【0017】

動作クロックサイクルよりも1動作クロックサイクル以後の第2動作クロックサイクルに応じてカラム選択線ディスエーブル信号PCSLDが生成され、カラム選択線ディスエーブル信号PCSLDによりカラム選択線信号CSLが非活性化される。

【0018】

次いで、ライト命令WR2が印加された後、ライト命令WR1が応ずる動作クロックサイクルよりも2動作サイクル以後の第3動作クロックサイクルに応じてライト活性化信号PWA Xが生成されて、ライト命令WR1が印加された場合と同一な過程によりカラム選択線信号CSLが生成される。

【0019】

第3動作クロックサイクル以後の動作クロックサイクルに応じてリード活性化信号PCAが生成される場合、リード活性化信号PCAに応じてカラム選択線イネーブル信号PCSL Eが生成される。そして、カラム選択線イネーブル信号PCSL Eに応じてカラム選択線信号CSLが活性化される。

40

【0020】

第3動作クロックサイクル以後の動作クロックサイクルよりも1動作クロックサイクル以後の動作クロックサイクルに応じてカラム選択線ディスエーブル信号PCSLDが生成され、カラム選択線ディスエーブル信号PCSLDによりカラム選択線信号CSLは非活性化される。

【0021】

50

リード活性化信号PCAの代わりにライト活性化信号PWA Xが生成される場合、即ち、リード命令RDの代わりにライト命令が印加される場合にはカラム選択線イネーブル信号の生成がライト活性化信号PWA Xに応じて生成されることを除き、カラム選択線信号CSLは同一な過程により活性化され非活性化される。

【0022】

上述のように、カラム選択線信号はカラム選択線イネーブル信号に応じて活性化され、カラム選択線イネーブル信号が生成される動作クロックサイクルよりも1動作クロックサイクル後の第2動作クロックサイクルに応じて生成されたカラム選択線ディスエーブル信号により非活性化される形態の単一動作モードだけを有する。

【発明の開示】

10

【発明が解決しようとする課題】

【0023】

ところが、ライト命令以後にビットラインプリチャージが行われる場合において、メモリセルにライトされるデータ中で最後のデータがビットラインに印加された後、メモリセルに完全にライトされる以前にメモリセルのワードラインがディスエーブルされて、メモリセルに最後のデータが正しくライトされないとの問題点があった。これはビットラインセンスアンプの駆動能力がI Oドライバのそれよりも劣るからである。従って、駆動能力が優秀なI Oドライバによる駆動時間を一層増加させなければならない。

【0024】

そこで、本発明の目的は、カラム選択線信号がコマンドの印加形態に従い互いに異なった形態の動作モードを有することができるカラム選択線信号生成装置及び方法を提供することにある。

20

【0025】

本発明の他の目的は、従来のメモリセルに完全にライトされる以前にビットラインのプリチャージが行われることにより、メモリセルに最後のデータが正しくライトされないとの問題を改善することができるカラム選択線信号生成装置及び方法を提供することにある。

【0026】

本発明のまた他の目的は、プリチャージ以前のライト動作整理時間 $t_{RD L}$ は速くすることにより、プリチャージ前のライト動作整理時間のマージンが広がってメモリセルにライトされるデータの損失を減らし得るカラム選択線信号生成装置及び方法を提供することにある。

30

【0027】

本発明のまた他の目的は、コマンドがライト命令に連続して印加される場合にカラム選択線信号の幅を広くして、I Oドライバの駆動時間を長くし、メモリセルにデータライトが速く行われるようにして、ロープリチャージ時点を速くすることができるカラム選択線信号生成装置及び方法を提供することにある。

【0028】

本発明のまた他の目的は、ロープリチャージ時点を速くすることにより、高速動作を可能にするカラム選択回路を備えた半導体メモリ装置を提供することにある。

40

【課題を解決するための手段】

【0029】

このような目的を達成するために本発明の好適な一実施形態による半導体メモリ装置のカラム選択線信号生成装置は、コマンドがライト命令に連続して印加される場合には第1動作モードを有し、前記コマンドが前記ライト命令に連続して印加されない場合には第2動作モードを有し、イネーブル信号が入力された場合には第1, 2区間制御信号に応じて前記第1, 2動作モードで互いに異なったパルス区間を有するカラム選択線信号を生成するカラム選択線信号生成部と、前記第1動作モードではコマンド活性化信号により前記第1区間制御信号を出力し、前記第2動作モードではカラム選択線ディスエーブル信号により前記第1区間制御信号の遷移時点とは異なった前記第2区間制御信号を出力する区間制

50

御信号生成部と、を備えることを特徴とする。

【0030】

ここで、前記イネーブル信号は動作クロックサイクルに応じて印加された前記コマンドにより生成された動作活性化信号に応じて生成されることができる。

【0031】

また、前記第1区間制御信号の遷移時点は前記第2区間遷移時点よりも早いことが好ましい。

【0032】

また、前記第1区間制御信号は前記コマンドに応じて遷移されることが好ましい。

【0033】

また、前記第2区間制御信号は前記動作クロックサイクルの次の動作クロックサイクルの第2動作クロックサイクルにより生成されたディスエーブル信号に応じて遷移されることが好ましい。

【0034】

また、前記コマンドは前記第1動作モードで前記第2動作クロックサイクルの次の動作クロックサイクルの第3動作クロックサイクルに応じて印加されることが好ましい。

【0035】

また、前記コマンドは前記第2動作モードで前記第3動作クロックサイクル後の第4動作クロックサイクルに応じて印加されることが好ましい。

【0036】

本発明の好適な他の実施形態による半導体メモリ装置のカラム選択線信号生成装置は、コマンドがライト命令に連続して印加される場合には第1動作モードを有し、前記コマンドが前記ライト命令に連続して印加されない場合には第2動作モードを有し、前記コマンドにより生成されるイネーブル信号が入力された場合に第1, 2区間制御信号に応じて前記第1, 2動作モードで互いに異なったパルス区間を有するカラム選択線信号を生成するカラム選択線信号生成部と、前記第1動作モードでは前記コマンドが印加される動作クロックサイクルの次の動作クロックサイクルと遷移時点が略一致するプリコマンドパルスに応じて前記第1区間制御信号を出力し、前記第2動作モードではディスエーブル信号に応じて前記第2区間制御信号を前記第1区間制御信号の遷移時点とは異なるように出力する区間制御信号生成部と、を備える。

【0037】

ここで、前記プリコマンドパルスは前記第1動作モードで前記ディスエーブル信号に先立って生成されることが好ましい。

【0038】

また、前記プリコマンドパルスは前記第2動作モードで前記ディスエーブル信号よりも遅く生成されることが好ましい。

【0039】

また、前記第1区間制御信号の遷移時点は前記第2区間遷移時点よりも早いことが好ましい。

【0040】

本発明の好適な更に他の実施形態による半導体メモリ装置は、一つのアクセストランジスタとストレージキャパシタからなる単位メモリセルが行と列の交差点にマトリックス形態に連結されたメモリブロックを複数として有するメモリセルアレイと、前記メモリセルの行を選択するためのロー選択回路と、コマンドがライト命令に連続して印加される場合には第1動作モードを有し、前記コマンドが前記ライト命令に連続して印加されない場合には第2動作モードを有し、イネーブル信号が入力される場合には第1, 2区間制御信号に応じて前記第1, 2動作モードで互いに異なったパルス区間を有するカラム選択線信号を生成するカラム選択線信号生成部と、前記第1動作モードでは前記第1区間制御信号を出力し、前記第2動作モードでは前記第1区間制御信号の遷移時点とは異なった前記第2区間制御信号を出力する区間制御信号生成部と、を備えて、前記メモリセルの列を選択す

10

20

30

40

50

るためのカラム選択回路を有することを特徴とする。

【0041】

ここで、前記区間制御信号生成部は、前記第1動作モードではコマンド活性化信号により第1区間制御信号を出力し、第2動作モードではカラム選択線ディスエーブル信号により第2区間制御信号を出力することが好ましい。

【0042】

本発明の好適な更に他の実施形態に従い、データアクセスのためにメモリセルと連結されるカラムラインを選択するためにカラム選択線信号を用いる半導体メモリ装置でのカラム線選択信号生成回路は、前記データアクセスのためのコマンドが設定された連続ウィンド区間でライト命令に連続して印加されるかどうかをチェックする連続判定部と、前記連続判定部に動作的に連結され、連続されるかどうかに従い互いに異なったパルス区間を有するカラム選択線信号を差別的に生成する信号生成部と、を備えることを特徴とする。 10

【0043】

ここで、前記連続ウィンド区間は前記コマンドが応答する動作クロックサイクルから、該動作クロックサイクルよりも2サイクル以前の動作クロックサイクルに応じてライト命令が入力される区間であることが好ましい。

【0044】

このような目的を達成するために本発明の好適な更に他の実施形態により、データアクセスのためにメモリセルと連結されるカラムラインを選択するカラム選択回路を備えた半導体メモリ装置でのカラム選択線信号生成方法は、前記データアクセスのためのコマンドが設定された連続ウィンド区間でライト命令に連続して印加されるかどうかに従い、互いに異なったパルス区間を有するカラム選択線信号を差別的に生成することを特徴とする。 20

【発明の効果】

【0045】

本発明は、改善されたカラム選択線信号生成装置を提供することにより、カラム選択線信号がコマンドの印加形態に従い互いに異なった形態の動作モードを有するという効果がある。

【0046】

また、本発明は、カラム選択線信号生成装置は改善されたカラム選択線信号発生装置を提供することにより、最後のデータがメモリセルにライトされる前に前記ビットラインのプリチャージが行われる問題を減少させて前記メモリセルに最後のデータまで損傷されずにライトされることができるとの効果がある。 30

【0047】

また、本発明は、改善されたカラム選択信号生成装置を提供することにより、プリチャージ前のライト動作整理時間 $t_{RD L}$ を速く持ってくるようにし、前記プリチャージ前ライト動作整理時間のマージンが広がってメモリセルにライトされるデータの損失を減らし得るとの効果がある。

【0048】

また、本発明は、改善されたカラム選択信号生成装置を提供して、コマンドがライト命令に連続して印加される場合にカラム選択線信号の幅を広くし且つメモリセルにデータライトが速く行われるすることにより、ロープリチャージ時点を速くし、半導体メモリ装置の高速動作を可能にするとの効果がある。 40

【発明を実施するための最良の形態】

【0049】

以下、本発明の好ましい実施形態を添付図を用いて詳しく説明する。多様な実施形態での説明は当業者に本発明の徹底した理解を助けるための意図のほか、別の意図なしに例示的に図示され限定されたものにすぎないため、本発明の範囲を制限するものとして使用されてはならない。

【0050】

図1は本発明の好適な一実施形態による半導体メモリ装置でのカラム選択経路を概略的に示すブロック図である。

【0051】

図1を参照すると、コマンドバッファ122、カラム選択線イネーブル部124、カラム選択線ディスエーブル部125、PDT発生器127、I/Oドライバ/MUX128、ビットラインセンスアンプ129、メモリセルMC、及びカラム選択線信号生成装置201が図示される。カラム選択線信号生成装置201は遅延セル130及び可変カラム選択線ドライバ200を含む。

【0052】

コマンドバッファ122はコマンドCMDを受信し、動作クロックCLKに応じて動作活性化信号PWAX, PCAを出力する。 10

【0053】

カラム選択線イネーブル部124は動作活性化信号PWAX, PCAを受信してカラム選択線イネーブル信号PCSL Eを生成する。即ち、カラム選択線イネーブル部124は動作活性化信号PWAX, PCAに応じてカラム選択線イネーブル信号PCSL Eを生成する。

【0054】

カラム選択線ディスエーブル部125は動作活性化信号PWAX, PCAを受信し、動作クロックサイクルの次の動作クロックサイクルに応じてカラム選択線ディスエーブル信号PCSL Dを生成する。即ち、カラム選択線ディスエーブル部125は動作クロックサイ 20
クルの次の動作クロックサイクルの第2動作クロックサイクルに応じてカラム選択線ディスエーブル信号PCSL Dを生成する。

【0055】

カラム選択線信号生成装置201における可変カラム選択線ドライバ200は、カラム選択線イネーブル信号PCSL Eが入力される場合、第1, 2区間制御信号に応じて第1, 2動作モードで互いに異なったパルス区間を有するカラム選択線信号CSLを生成する。即ち、カラム選択線信号装置により、コマンドCMDがライト命令に連続して印加される場合には第1動作モードを有し、コマンドCMDがライト命令に連続して印加されない場合には第2動作モードを有するカラム選択線信号CSLを生成する。詳しくは、第1区 30
間制御信号は動作活性化信号(ライトの場合にPWAX1)に応じて遷移され、第1区間制御信号はカラム選択線ディスエーブル信号PCSL Dにより遷移される。ここで、カラム選択線信号の活性化は第1, 2動作モードの全てにおいて動作活性化信号PWAX1に応じて活性化されたカラム選択線イネーブル信号PCSL Eによりなされる。第2動作モードにおいてライト命令後にリード命令が入力された場合、動作活性化信号PCA1に応じて活性化されたカラム選択線イネーブル信号PCSL Eによりカラム選択線信号CSLが活性化される。

【0056】

カラム選択線信号生成装置201における遅延セル130は、第2区間制御信号を生成するためにカラム選択線ディスエーブル信号PCSL Dを遅延させる。遅延セル(DC) 130としては、通常使用される遅延回路(例えば、1つ或いはそれ以上のインバーター 40
回路)を使用することができる。

【0057】

PDT発生器127はカラム選択線信号CSLを受信してI/Oドライバ/MUX128のイネーブル信号であるPDT信号を出力する。

【0058】

ライトされるデータは、カラム選択線信号がハイ状態にある場合にはトランジスタTR10がオン状態となり、I/Oドライバ/MUX128もPDT信号によりイネーブルされて、データはビットラインBL/BLBに印加される。そして、データは最終的にメモリセルMCにライトされる。

【0059】

図 2 は図 1 のカラム選択線信号生成装置の等価回路図である。

【0060】

図 2 を参照すると、カラム選択線信号生成部 210 及び区間制御信号生成部 220 が図示される。

【0061】

カラム選択線信号生成部 210 は、コマンドがライト命令に連続して印加される場合には第 1 動作モードを有し、コマンドがライト命令に連続して印加されない場合には第 2 動作モードを有するカラム選択線信号を生成する。そして、カラム選択線信号 CSL はイネーブル信号であるカラム選択線イネーブル信号 PCSLE が入力された場合に第 1, 2 区間制御信号に応じて第 1, 2 動作モードで互いに異なったパルス区間を有する。

10

【0062】

区間制御信号生成部 220 は第 1 動作モードでは動作活性化信号 PWAX1 に応じて第 1 区間制御信号を出力し、第 2 動作モードではカラム選択線ディスエーブル信号 PCSLD に応じて第 1 区間制御信号の遷移時点とは異なった第 2 区間制御信号を出力する。

【0063】

データアクセスのためにコマンド CMD が設定された連続ウィンド区間内でライト命令 WR1, WR2 に連続的に印加されるかどうかをチェックする連続判定部は、動作活性化信号 PWAX, PCA がカラム選択線ディスエーブル信号 PCSLD に先立って印加されるかどうかを判断する部分である。即ち、連続判定部は区間制御信号生成部 220 としてみることができる。そして、連続判定部に動作的に連結され、連続されるかどうかに従い互いに異なったパルス区間を有するカラム選択線信号を差別的に生成する信号生成部はカラム選択線信号生成部 210 としてみることができる。つまり、連続ウィンド区間はコマンド CMD が応答する動作クロックサイクルよりも 2 サイクル以前の動作クロックサイクルに応じてライト命令が入力される区間になる。

20

【0064】

以下、カラム選択線信号生成部 210 及び区間制御信号生成部 220 によりカラム選択線信号 CSL が生成される過程を説明する。

【0065】

まず、カラム選択線イネーブル信号 PCSLE が AND ゲート AND1 にハイ状態として入力されると、NOR ゲート NOR2 の入力 INPUT1 はハイ状態になり、インバーター INV2 を経て最終的に出力されるカラム選択線信号 CSL は NOR ゲート NOR2 の他の入力 INPUT2 の論理状態にかかわらずにハイ状態になる。即ち、カラム選択線イネーブル信号 PCSLE に応じてカラム選択線信号 CSL が活性化される。

30

【0066】

次いで、カラム選択線イネーブル信号 PCSLE がロー状態で、区間制御信号生成部 220 の NOR ゲート NOR1 にコマンド CMD により生成されたリード活性化信号 PCA 及びライト活性化信号 PWAX のうちいずれ 1 つの信号、またはカラム選択線ディスエーブル信号 PCSLD が遅延セル 130 を経由して入力されると、NOR ゲート NOR1 の出力信号はロー状態になる。そして、ロー状態の信号はインバーター INV1 により反転されて NOR ゲート NOR3 に入力される。この場合、NOR ゲート NOR3 による出力信号はロー状態になる。そこで、カラム選択線信号生成部 210 の NOR ゲート NOR2 に入力される 2 個の入力信号 INPUT1, INPUT2 は全てロー状態であるため、NOR ゲート NOR2 の出力信号はハイ状態になる。NOR ゲート NOR2 の出力信号はインバーター INV2 を経て反転されて、最終的なカラム選択線信号 CSL はロー状態になる。即ち、カラム選択線信号 CSL はカラム選択線イネーブル信号 PCSLE により活性化されて、コマンド CMD により生成されたリード活性化信号 PCA、ライト活性化信号 PWAX のうちいずれ 1 つの信号 PCA, PWAX 及びカラム選択線ディスエーブル信号 PCSLD のうち早い信号に応じて非活性化される。ここで、遅延されたカラム選択線ディスエーブル信号 (図 1 の PCSLD__D) により遷移される場合には入力信号 INPUT2 が第 2 区間制御信号を有する状態であり、リード活性化信号 PCA またはライト活

40

50

化信号 P W A X により遷移される場合には入力信号 I N P U T 2 が第 1 区間制御信号を有する状態である。

【 0 0 6 7 】

図 3 は図 2 のカラム選択線信号生成装置の動作を説明するための動作タイミング図である。

【 0 0 6 8 】

図 3 を参照すると、動作クロック C L K、動作活性化信号のライト活性化信号 P W A X 及びリード活性化信号 P C A、カラム選択線イネーブル信号 P C S L E、カラム選択線ディスエーブル信号 P C S L D 及びカラム選択線信号 C S L、第 1 動作モード M 1 及び第 2 動作モード M 2 が図示される。コマンド C M D は具体的な動作命令のライト命令 W R 1、

10

【 0 0 6 9 】

メモリセルにデータがライトされるためにはライト命令 W R 1 が印加され、動作クロック C L K での動作クロックサイクル 1 T C K に応じてライト活性化信号 P W A X が生成される。

【 0 0 7 0 】

ライト活性化信号 P W A X に応じてカラム選択線イネーブル信号 P C S L E が生成され、カラム選択線イネーブル信号 P C S L E によりカラム選択線信号 C S L が活性化される。カラム選択線イネーブル信号 P C S L E に応じてカラム選択線信号 C S L が活性されることは第 1 動作モード M 1 と第 2 動作モード M 2 において同一である。

20

【 0 0 7 1 】

そして、動作クロックサイクルよりも 1 動作クロックサイクル以後の第 2 動作クロックサイクルに応じてクロック選択線ディスエーブル信号 P C S L D が生成される。

【 0 0 7 2 】

まず、コマンド C M D がライト命令 W R 1 に連続して印加される場合に第 1 動作モード M 1 は、ライト命令 W R 1 が応ずる動作クロックサイクル 1 T C K より 2 動作クロックサイクル以後の第 3 動作クロックサイクル 3 T C K に応じてライト活性化信号 P W A X が生成されるモードである。即ち、第 1 動作モード M 1 はライト命令 W R 2 が印加され、第 3 動作クロックサイクル 3 T C K に応じてライト活性化信号 P W A X が生成される場合、ライト活性化信号 P W A X に応じてカラム選択線信号が遷移されるモードである。第 1 区間

30

【 0 0 7 3 】

第 3 動作クロックサイクル 3 T C K はライト命令 W R 2 が応ずる動作クロックサイクルであるため、続くリード命令 R D との関係では第 1 動作クロックサイクル 1 T C K と同一視することができる。即ち、第 2 動作モード M 2 では第 1 動作クロックサイクル 1 T C K として見る事ができる。図 3 で第 2 動作モード M 2 と関係する動作クロックサイクル 1 T C K、2 T C K、3 T C K、4 T C K はそのような意味で用いた。

【 0 0 7 4 】

次いで、コマンド C M D がライト命令 W R 2 に連続して印加されない場合の第 2 動作モード M 2 は第 3 動作クロックサイクル以後の第 4 動作クロックサイクルに応じてコマンド C M D (図 3 の R D) が印加されるモードである。即ち、第 2 動作モードはライト命令 W R 2 が印加された後、ライト命令 W R 2 が応ずる動作クロックサイクルの次の動作クロックサイクル 2 T C K に応じて生成されたディスエーブル信号のカラム選択線ディスエーブル信号 P C S L D により遷移されるモードである。ここで、第 2 区間制御信号はカラム選択線ディスエーブル信号 P C S L D により生成された信号であって、カラム選択線信号 C S L の第 2 動作モード M 2 のパルス区間を決定する。カラム選択線ディスエーブル信号 P C S L D は追加的な遅延回路を含んでもよい。

40

【 0 0 7 5 】

図 4 は本発明の好適な他の実施形態によるカラム選択線信号生成装置の動作を説明する

50

ための動作タイミング図である。

【0076】

図4を参照すると、カラム選択線信号生成装置はプリコマンドパルス $PWAX_Pre$ 、 PCA_Pre に応じて第1区間制御信号を出力し、カラム選択線ディスエーブル信号に応じて第2区間制御信号を出力する区間制御信号生成部を備える。即ち、カラム選択線信号生成装置でのカラム選択線信号生成部はコマンド（図1の CMD ）がライト命令 $WR1$ に連続して印加される場合には第1動作モード $M1$ を有し、コマンド（図1の CMD ）がライト命令 $WR2$ に連続して印加されない場合には第2動作モード $M2$ を有し、コマンド（図1の CMD ）により生成されたイネーブル信号が入力される場合、第1、2区間制御信号に応じて第1、2動作モード $M1$ 、 $M2$ で互いに異なったパルス区間を有するカラム選択線信号を生成する。そして、カラム選択線信号生成装置での区間制御信号生成部は第1動作モード $M1$ ではコマンド CMD が印加される動作クロックサイクル $1TCK$ の次の動作クロックサイクルの第2動作クロックサイクル $2TCK$ と遷移時点が大抵一致するプリコマンドパルス $PWAX_Pre$ 、 PCA_Pre に応じて第1区間制御信号を出力し、第2動作モード $M2$ ではディスエーブル信号に応じて第2区間制御信号を第1区間制御信号の遷移時点とは異にして出力する。ディスエーブル信号は第2動作クロックサイクル $2TCK$ に応じて生成されるカラム選択線ディスエーブル信号 $PCSLD$ である。

10

【0077】

第1動作モード $M1$ でプリコマンドパルス $PWAX_Pre$ 、 PCA_Pre はカラム選択線ディスエーブル信号 $PCSLD$ よりも先に生成されることが好ましい。そこで、カラム選択線ディスエーブル信号 $PCSLD$ は遅延セル DC によりプリコマンドパルス $PWAX_Pre$ 、 PCA_Pre よりも遅く生成されることが好ましい。

20

【0078】

第2動作モード $M2$ でプリコマンドパルス $PWAX_Pre$ 、 PCA_Pre はカラム選択線ディスエーブル信号 $PCSLD$ よりも遅く生成されることが好ましい。これはカラム選択線信号 CSL の遷移がプリコマンドパルス $PWAX_Pre$ 、 PCA_Pre とカラム選択線ディスエーブル信号のうち早い信号に応じて遷移されるからである。

【0079】

そして、第2区間制御信号の遷移時点は第1区間遷移時点よりも一層遅くなるため、カラム選択線信号 CSL のパルス幅は第2動作モード $M2$ で一層広くなる。

30

【0080】

本発明の好適な更に他の実施形態は一つのアクセストランジスタとストレージキャパシタからなる単位メモリセルが行と列の交差点にマトリックス形態に連結されたメモリブロックを複数個だけ有するメモリセルアレイと、メモリセルの行を選択するためのロー選択回路と、コマンド CMD がライト命令 $WR1$ 、 $WR2$ に連続して印加される場合には第1動作モード $M1$ を有し、コマンド CMD がライト命令 $WR1$ 、 $WR2$ に連続して印加されない場合には第2動作モード $M2$ を有し、イネーブル信号が入力される場合に第1、2区間制御信号に応じて第1、2動作モード $M1$ 、 $M2$ で互いに異なったパルス区間を有するカラム選択線信号を生成するカラム選択線信号生成部と、第1動作モード $M1$ では第1区間制御信号を出力し、第2動作モード $M2$ では第1区間制御信号の遷移時点とは異なった第2区間制御信号を出力する区間制御信号生成部と、を備えて、メモリセルの列を選択するためのカラム選択回路を有する半導体メモリ装置として具体化される。ここで、イネーブル信号は動作クロックサイクルに応じて印加されたコマンド CMD により生成される動作活性化信号 $PWAX$ 、 PCA に応じて生成されるカラム選択線イネーブル信号 $PCSL$ である。そして、第1区間制御信号はコマンドに応じて遷移され、第2区間制御信号は動作クロックサイクルの次の動作クロックサイクルの第2動作クロックサイクルにより生成されたディスエーブル信号のカラム選択線ディスエーブル信号 $PCSLD$ に応じて遷移される。そして、コマンドは第1動作モード $M1$ で第2動作クロックサイクルの次の動作クロックサイクルの第3動作クロックサイクルに応じて印加され、第2動作モード $M2$ で第3動作クロックサイクル以後の第4動作クロックサイクルに応じて印加される。

40

50

【0081】

本発明の好適な更に他の実施形態によるデータアクセスのためにメモリセルと連結されるカラムラインを選択するカラム選択回路を備えた半導体メモリ装置でのカラム選択線信号生成方法は、データアクセスのためのコマンドC M Dが設定された連続ウィンド区間内でライト命令に連続して印加されるかどうかに従い、互いに異なったパルス区間を有するカラム選択線信号を差別的に生成する。ここで、連続ウィンド区間はコマンドが応答する動作クロックサイクルから動作クロックサイクルよりも2サイクル以前の動作クロックサイクルに応じてライト命令が入力される区間である。

【0082】

図5は図2によるカラム選択線信号生成装置により、従来よりも速くなったメモリセルへのデータライト時点を示す動作タイミング図である。 10

【0083】

図5を参照すると、コマンド（例えばライトW R）が印加されて動作クロックC L Kに応じてカラム選択線信号C S Lが生成される。具体的な内部応答及び信号生成の関係は図3または図4での説明と同様なので省略する。

【0084】

カラム選択線信号C S LによりI Oドライバ／M U Xのイネーブル信号のP D T信号が生成される。そして、コマンドが応答する動作クロックサイクルよりも1サイクル以後の動作クロックサイクルに応じてカラム選択線信号C S Lが遷移される。カラム選択線信号C S Lの遷移時点が図3及び図4に説明したように第1動作モード8 0 1と第2動作モード8 0 2で互いに異なる。その結果、I Oドライバ／M U X経路が連結される時間が更に長くなる。従って、メモリセルに最後のデータがライトされる時点が第1動作モード時8 0 3と第2動作モード時8 1 3において異なる。即ち、第2動作モード時に最後データが更に速くライトされる。よって、最後データがメモリセルに完全にライトされた後にビットラインのプリチャージが行われることにより、データの損傷が減少する。 20

【0085】

本発明の好適な実施形態による半導体メモリ装置のカラム選択線信号生成装置は上記の実施形態に限定されず、本発明の基本原理を逸脱しない範囲内で多様に設計され且つ応用されることは、当業者には自明な事実である。

【図面の簡単な説明】 30

【0086】

【図1】本発明の好適な一実施形態による半導体メモリ装置でのカラム選択経路を概略的に示すブロック図である。

【図2】図1のカラム選択線信号装置の等価回路図である。

【図3】図2のカラム選択線信号生成装置の動作を説明するための動作タイミング図である。

【図4】本発明の好適な他の実施形態によるカラム選択線信号生成装置の動作を説明するための動作タイミング図である。

【図5】図2のカラム選択線信号生成装置により従来よりも速くなったメモリセルへのデータライト時点を示す動作タイミング図である。 40

【図6】t R D Lを説明するためのタイミング図である。

【図7】従来の半導体メモリ装置でのカラム選択経路を概略的に示すブロック図である。

【図8】図7のカラム選択線信号が生成される過程を示すタイミング図である。

【符号の説明】

【0087】

1 2 2：コマンドバッファ

1 2 4：カラム選択線イネーブル部

1 2 5：カラム選択線ディスエーブル部

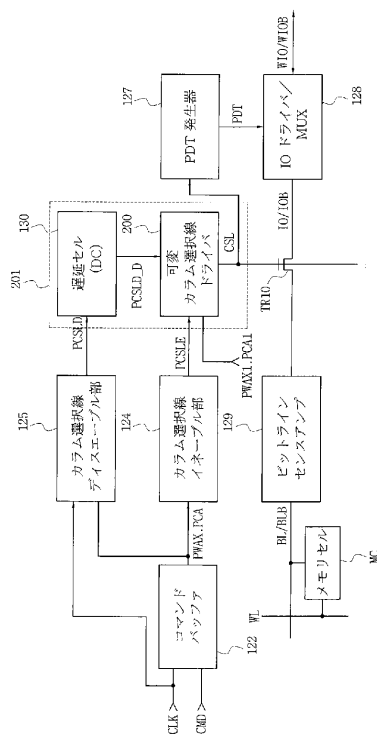
C M D：コマンド

1 2 7：P D T発生器

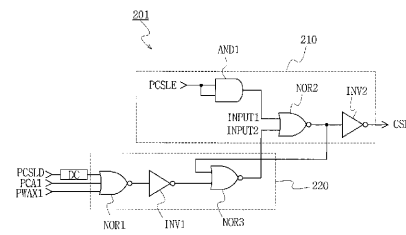
128 : IOドライバ/MUX
 129 : ビットラインセンスアンプ
 MC : メモリセル
 201 : カラム選択線信号生成装置
 200 : 可変カラム選択線ドライバ
 130 : 遅延セル
 DC : 遅延セル
 M1 : 第1動作モード
 M2 : 第2動作モード
 PWAX : ライト活性化信号
 PCA : リード活性化信号
 PWAX_Pre, PCA_Pre : プリコマンドパルス

10

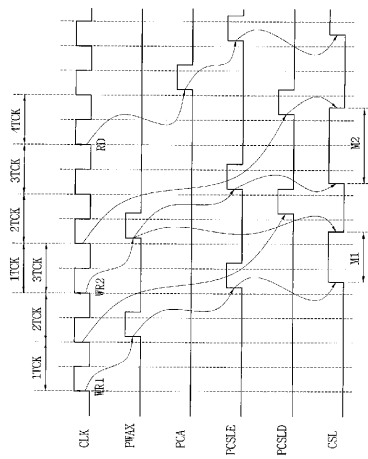
【図1】



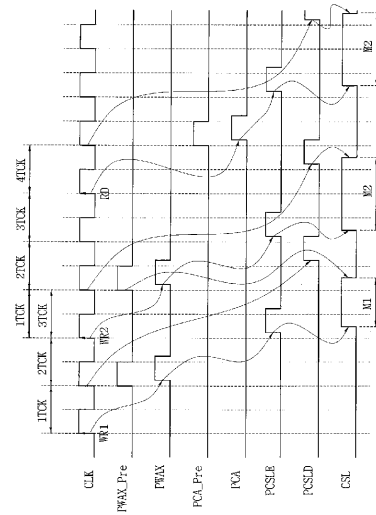
【図2】



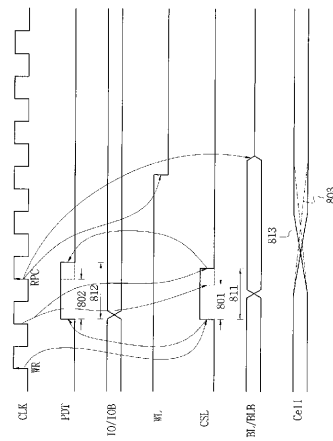
【図 3】



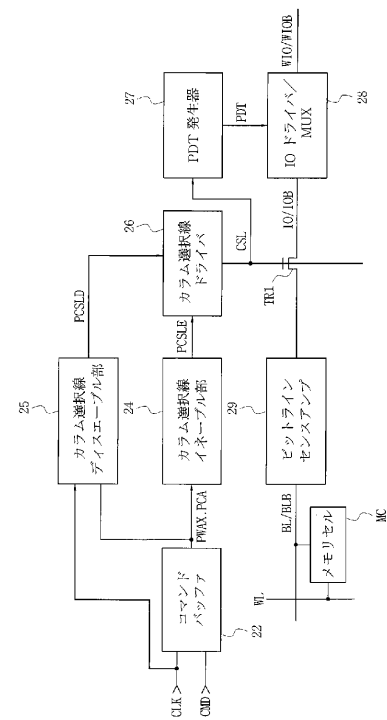
【図 4】



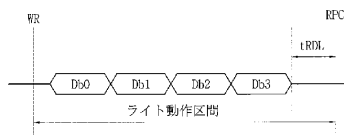
【図 5】



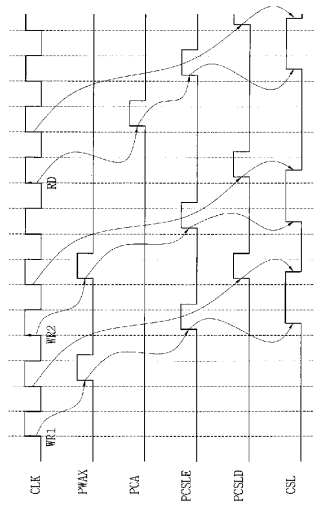
【図 7】



【図 6】



【図 8】



フロントページの続き

(74)代理人 100116894

弁理士 木村 秀二

(72)発明者 黄性民

大韓民国全羅南道麗水市麗西洞京南アパート106棟1005号

(72)発明者 李載雄

大韓民国京畿道水原市靈通区網浦洞691雙龍アパート102棟1102号

(72)発明者 姜▲サン▼錫

大韓民国京畿道水原市勸善区勸善洞1186番地シンミョンアパート102棟506号

(72)発明者 辛忠善

大韓民国京畿道城南市盆唐区九美洞12建瑩ビラ507-301

Fターム(参考) 5M024 AA36 BB27 BB36 CC92 DD83 JJ02 JJ52 PP01 PP02 PP07