

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-86344

(P2010-86344A)

(43) 公開日 平成22年4月15日(2010.4.15)

(51) Int.Cl.	F I	テーマコード (参考)
G 0 6 F 9/445 (2006.01)	G 0 6 F 9/06 6 1 0 B	5 B 1 7 6
G 0 6 F 1/00 (2006.01)	G 0 6 F 9/06 6 1 0 J	
	G 0 6 F 9/06 6 5 0 H	
	G 0 6 F 1/00 3 7 0 B	

審査請求 未請求 請求項の数 7 O L (全 8 頁)

(21) 出願番号	特願2008-255614 (P2008-255614)	(71) 出願人	000003078
(22) 出願日	平成20年9月30日 (2008. 9. 30)		株式会社東芝
			東京都港区芝浦一丁目1番1号
		(74) 代理人	100109900
			弁理士 堀口 浩
		(72) 発明者	木村 一城
			東京都青梅市新町3丁目3番地の5 東芝
			デジタルメディアエンジニアリング株式会
			社内
		(72) 発明者	花田 徹
			東京都青梅市新町3丁目3番地の5 東芝
			デジタルメディアエンジニアリング株式会
			社内
		Fターム(参考)	5B176 BB18

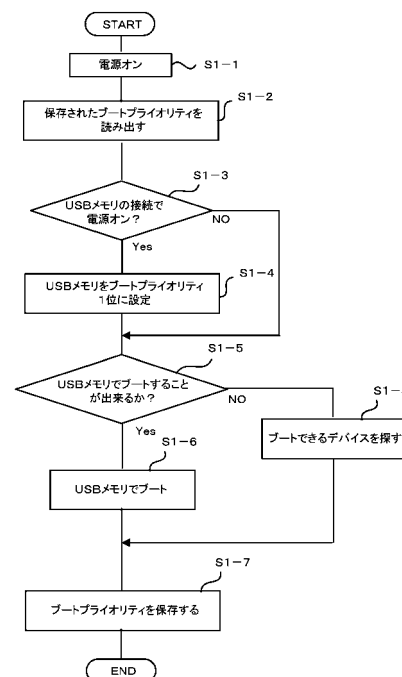
(54) 【発明の名称】 情報処理装置

(57) 【要約】

【課題】 ユーザがブートプライオリティを意識せず外部デバイスからオペレーティングシステムをより簡単に起動することが可能な情報処理装置を提供することを目的とする。

【解決手段】 ユーザは、例えばUSBメモリやSDカードなどのリムーバブルメディアを接続する操作のみで、ブートプライオリティを意識することなくコンピュータをブートすることが可能となる。前回使用したリムーバブルメディアのブートプライオリティを自動的に1位にすることで、再起動時や一度電源オフした際にも、リムーバブルメディアを一度外して接続し直すといった操作を行わなくとも、リムーバブルメディアを接続したままで、再度自動的にリムーバブルメディアからコンピュータをブートすることができるようになる。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

第 1 のオペレーティングシステムが記憶される第 1 の記憶デバイスを有する情報処理装置であって、

第 2 のオペレーティングシステムが記憶された第 2 の記憶デバイスの情報処理装置への接続に伴って、前記情報処理装置の電源オン処理を行うとともに、前記第 2 のオペレーティングシステムを読み込んでブート処理を行う手段と、

前記第 2 のオペレーティングシステムの記憶された前記第 2 の記憶デバイスのブートプライオリティを前記第 1 の記憶デバイスよりも上位に設定する手段と、

を備えることを特徴とする情報処理装置。

10

【請求項 2】

前記第 2 のオペレーティングシステムを読み込んでブート処理を行った後に、前記第 2 の記憶デバイスのブートプライオリティを最上位にすることを特徴とする請求項 1 記載の情報処理装置。

【請求項 3】

前記第 1 のオペレーティングシステムが記憶される第 1 の記憶デバイスは、前記本体に内蔵されるハードディスクドライブであることを特徴とする請求項 1 記載の情報処理装置。

【請求項 4】

ブート処理を開始した後からブート処理が完了するまでの間に、ブートプライオリティが最上位となっている前記第 2 の記憶デバイス接続が接続されているか否かを判断し、前記第 2 の記憶デバイスが接続されていないと判断された時は、予め設定されたブートプライオリティに従いブート処理を行うことを特徴とする請求項 2 記載の情報処理装置。

20

【請求項 5】

情報処理装置に電源を投入するための電源スイッチと、外部デバイスを接続するコネクタとが設けられる本体筐体と、

前記本体筐体内に収容されるとともに、前記電源スイッチの押下に伴って起動される第 1 のオペレーティングシステムが記憶される第 1 の記憶デバイスと、

第 2 のオペレーティングシステムが記憶された第 2 の記憶デバイスの前記コネクタへの接続に伴って、前記情報処理装置の電源オン処理を行うとともに、前記第 2 のオペレーティングシステムを読み込んでブート処理を行い、前記第 2 のオペレーティングシステムの記憶された前記第 2 の記憶デバイスのブートプライオリティを前記第 1 の記憶デバイスよりも上位に設定する手段と、を備えることを特徴とする情報処理装置。

30

【請求項 6】

前記第 2 のオペレーティングシステムを読み込んでブート処理を行った後に、前記第 2 の記憶デバイスのブートプライオリティを最上位にすることを特徴とする請求項 5 記載の情報処理装置。

【請求項 7】

ブート処理を開始した後からブート処理が完了するまでの間に、ブートプライオリティが最上位となっている前記第 2 の記憶デバイス接続が接続されているか否かを判断し、前記第 2 の記憶デバイスが接続されていないと判断された時は、予め設定されたブートプライオリティに従いブート処理を行うことを特徴とする請求項 6 記載の情報処理装置。

40

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は情報処理装置に関し、特にリムーバブルメディアを使用したブート制御方法に関する。

【背景技術】**【0002】**

一般にノート型パーソナルコンピュータ（PC）等の携帯可能な情報処理装置では、各

50

アプリケーションに共通で必要とされる基本的な機能を提供するオペレーティングシステムと呼ばれるソフトウェアによってコンピュータを管理している。通常、コンピュータに電源を投入してから、ハードディスク等に記憶されたオペレーティングシステムがメモリに読み込まれることでユーザが操作可能な状態となる。

【 0 0 0 3 】

このときに読み込まれるオペレーティングシステムは、コンピュータに電源を投入した後のユーザのキー操作により、あるいは事前の設定によって、選択することができる。例えば、ユーザがキー操作によって、どのデバイスに記憶されているオペレーティングシステムを起動するかを選択したり、あるいは同じデバイスに記憶されている複数のオペレーティングシステムの中からどのオペレーティングシステムを起動するかを選択したりすることも可能である。

10

【 0 0 0 4 】

特許文献 1 には、オペレーティングシステムを記録したフロッピーディスク（「フロッピー」登録商標）を、装置内に挿入するだけで、装置の電源投入とオペレーティングシステムによるシステム立ち上げとを自動的に実行できるデータ処理装置が開示されている。

【特許文献 1】特開平 4 - 1 6 5 5 2 5 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 5 】

近年フラッシュメモリの大容量化に伴い U S B メモリや S D カードなどがフロッピーディスクに替わって普及し、なかにはハードディスク並みの容量を持ったものもでてきている。そのため、U S B メモリや S D カードに代表されるリムーバブルメディアにオペレーティングシステムを格納しておき、ユーザ自身のコンピュータ環境を持ち歩き、リムーバブルメディアから起動し使用する機会が増えてきた。そのためコンピュータに予め内蔵するハードディスクのようなデバイスの他にも、任意のリムーバブルメディアから簡単な操作でブートする機能を使用できる仕組みが望まれる。

20

【 0 0 0 6 】

一方、上記の方式では、フロッピーディスクが挿入されたことを検知して単に自動的にブートできることを目的としており、複数のデバイス間のブートプライオリティについては考えられていない。

30

【 0 0 0 7 】

そこで本発明の目的は、ユーザがブートプライオリティを意識せず外部デバイスからオペレーティングシステムをより簡単に起動することが可能な情報処理装置を提供することにある。

【課題を解決するための手段】

【 0 0 0 8 】

上記目的を達成するために本発明に係る情報処理装置は、第 1 のオペレーティングシステムが記憶される第 1 の記憶デバイスを有する情報処理装置であって、第 2 のオペレーティングシステムが記憶された第 2 の記憶デバイスの情報処理装置への接続に伴って、前記情報処理装置の電源オン処理を行うとともに、前記第 2 のオペレーティングシステムを読み込んでブート処理を行う手段と、前記第 2 のオペレーティングシステムの記憶された前記第 2 の記憶デバイスのブートプライオリティを前記第 1 の記憶デバイスよりも上位に設定する手段と、を備えることを特徴とする。

40

【発明の効果】

【 0 0 0 9 】

本発明によれば、ユーザがブートプライオリティを意識せず外部デバイスからオペレーティングシステムをより簡単に起動することが可能な情報処理装置を提供することができる。

【発明を実施するための最良の形態】

【 0 0 1 0 】

50

以下本発明に係る実施の形態を、図面を参照して説明する。本実施形態では情報処理装置としてノート型のコンピュータを例に説明する。図1は本発明の実施形態に係るコンピュータを示す外觀斜視図である。コンピュータ1は本体筐体2を備え、本体筐体2には表示筐体3がヒンジ部4を介して回動可能に取り付けられている。表示筐体3は本体筐体2の上面2aが開放される開き位置と、筐体2の上面2aが覆われる閉じ位置とで回動可能である。表示筐体3内にはLCD(Liquid Crystal Display)3aから構成される表示装置が組み込まれる。

【0011】

本体筐体2内には複数の電子部品を搭載した図示しない回路基板が収容されている。本体筐体2の上面2aには、ユーザによる入力操作を行うためのタッチパッド5およびキーボード6が取り付けられる。本体筐体2の上面2aにはコンピュータ1の電源をオン/オフするための電源スイッチ7も設けられる。また本体筐体2の側面2bには、USBデバイスを接続するためのUSBコネクタ8およびSDカードが挿入されるSDカードスロット9が設けられる。

【0012】

図2は本発明の実施形態に係るコンピュータの構成を示すブロック図である。コンピュータ1には、CPU10、ノースブリッジ11、主メモリ(RAM)12、グラフィックスコントローラ13、サウスブリッジ14、ハードディスクドライブ(HDD)15、光ディスクドライブ(ODD)16、BIOS-ROM17、エンベデッドコントローラ/キーボードコントローラIC(EC/KBC)20、およびLCD3a、タッチパッド5、キーボード6、電源スイッチ7等が設けられている。

【0013】

CPU10は、コンピュータ1の各コンポーネントの動作を制御するプロセッサである。このCPU10は、HDD16から主メモリ(RAM)12にロードされるオペレーティングシステムおよび各種アプリケーションプログラム/ユーティリティプログラムを実行する。主メモリ(RAM)12は、各種データバッファの格納にも用いられる。

【0014】

また、CPU10は、BIOS-ROM17に格納されたBIOS(Basic Input Output System)も実行する。BIOSはハードウェア制御のためのプログラムである。BIOSにはBIOSドライバ群が含まれ、各BIOSドライバは、ハードウェア制御のための複数の機能をオペレーティングシステムやアプリケーションプログラムに提供するために、それらの機能に対応する複数のファンクション実行ルーチン群を含んでいる。

【0015】

ノースブリッジ11は、CPU10のローカルバスとサウスブリッジ14との間を接続するブリッジデバイスである。また、ノースブリッジ11は、PCI Expressバスなどを介してグラフィックスコントローラ13との通信を実行する機能も有している。さらに、ノースブリッジ11には、主メモリ(RAM)12を制御するメモリコントローラも内蔵されている。

【0016】

グラフィックスコントローラ13は本コンピュータ10のディスプレイモニタとして使用されるLCD3aを制御する表示コントローラである。このグラフィックスコントローラ13は、OSまたはアプリケーションプログラムによってビデオメモリ(VRAM)131に書き込まれた表示データに対応する映像信号をLCD3aに送出する。

【0017】

サウスブリッジ14は、PCI(Peripheral Component Interconnect)バスおよびLPC(Low Pin Count)バスにそれぞれ接続されており、PCIデバイス、LPCデバイス等の制御を行う。HDD(Hard Disc Drive)15は、OSや各種のアプリケーションプログラム/ユーティリティプログラムおよびデータファイルを格納する。ODD(Optical Disc Drive)16は光ディスクから読み出したデータの再生を行ない、光ディスクにデータを書き込む。

10

20

30

40

50

【 0 0 1 8 】

サウスブリッジ 1 4 は、コンピュータ 1 の U S B コネクタ 8 に接続された U S B メモリ 1 8 や S D カードスロット 9 に接続された S D カード 1 9 を制御するためのコントローラも内蔵している。本実施形態では、U S B メモリ 1 8 や S D カード 1 9 を総称して記憶デバイス、あるいは外部デバイス、外部記憶デバイスなどと呼ぶ。

【 0 0 1 9 】

コンピュータ 1 には C M O S メモリ 1 4 1 が設けられる。C M O S メモリ 1 4 1 には、本コンピュータ 1 の起動時に必要な各種の設定情報が保持される。B I O S - R O M 1 7 内の不揮発性メモリ 1 4 2 には、ブートプライオリティ等の情報が保存されている。

【 0 0 2 0 】

エンベデッドコントローラ / キーボードコントローラ (E C / K B C) 2 0 は、電源管理のためのエンベデッドコントローラと、タッチパッド 6 およびキーボード 7 などを制御するキーボードコントローラとが集積された 1 チップマイクロコンピュータである。E C / K B C 2 0 は、電源コントローラ 2 1 と共同して、ユーザによる電源スイッチ 7 の操作に応答してコンピュータ 1 をパワーオン / パワーオフする処理を実行する。電源コントローラ 2 1 は、コンピュータ 1 に内蔵されたバッテリー 2 2 からの電力、または A C アダプタ 2 3 を介して外部から供給される電力を用いて、コンピュータ 1 内の各コンポーネントに電力を供給する。

【 0 0 2 1 】

図 3 は本発明の実施形態に係るブートプライオリティ制御動作の一例を示すフローチャートである。図 4 は本発明の実施形態に係るブートプライオリティの変更を模式的に示す図である。

【 0 0 2 2 】

コンピュータ 1 は、ユーザによる電源スイッチ 7 の押下や外部記憶デバイスの接続によって電源投入される (ステップ 1 - 1)。ここでは、外部記憶デバイスとして U S B メモリ 1 8 を例に説明する。U S B ウェイクアップと呼ばれる機能を使用すると、U S B メモリ 1 8 の接続によってコンピュータ 1 の電源がオンされ、B I O S の P O S T 処理を含む起動のために必要な各種の処理が行われる。この動作は、例えば、U S B メモリ 1 8 のような外部記憶デバイスが接続されると回路基板上のハードウェアスイッチ等を通じて E C / K B C 2 0 に外部記憶デバイスが接続された旨の通知がされ、この通知を受けた E C / K B C 2 0 が電源投入処理を実行することで実現することができる。

【 0 0 2 3 】

コンピュータ 1 の電源がオンされると、B I O S が起動し、不揮発性メモリ 1 4 2 に保存されているブートプライオリティを読み出す (ステップ 1 - 2)。ブートプライオリティを読み出した後、B I O S は、コンピュータ 1 が外部記憶デバイスの接続で起動したか否かを示すレジスタの値を読むことで、コンピュータ 1 の電源投入が U S B メモリ 1 8 の接続によるものであるか否かを判断する (ステップ 1 - 3)。U S B メモリ 1 8 の接続によって電源投入された場合は (ステップ 1 - 3 の Y e s)、不揮発性メモリ 1 4 2 から読み出したブートプライオリティを B I O S によって変更し、U S B メモリ 1 8 のブートプライオリティを 1 位にする (ステップ 1 - 4)。B I O S は、変更したブートプライオリティを再度不揮発性メモリ 1 4 2 に書き込む。

【 0 0 2 4 】

U S B メモリ 1 8 のブートプライオリティを 1 位にしたら、B I O S が U S B メモリ 1 8 内を検索してオペレーティングシステムが保存されているか否かを調べ、U S B メモリ 1 8 からコンピュータ 1 をブートできるか否かを判断する (ステップ 1 - 5)。U S B メモリ 1 8 からブートが可能である場合は (ステップ 1 - 5 の Y e s)、U S B メモリ 1 8 によってブートを行なう (ステップ 1 - 6)。U S B メモリ 1 8 によってブート処理を行うことを決めたら、ブートプライオリティを保存する (ステップ 1 - 7)。

【 0 0 2 5 】

このとき、図 4 において (a) に示すように、当初、H D D、F D D、C D - R O M、

10

20

30

40

50

L A Nの順であったブートプライオリティは、(b)に示すようにU S Bメモリが1位となった状態で保存されることとなる。ブートプライオリティの保存は、ブート処理の最中あるいはブート処理後に、行われる。

【 0 0 2 6 】

一方、U S Bメモリ18に適切なオペレーティングシステムが保存されておらず、U S Bメモリ18によってブートすることができない場合は(ステップ1 - 5のN o)、他にブートできるデバイスが存在するかをブートプライオリティに従って順番に一通り調べていき(ステップ1 - 8)、最終的にブートできるデバイスが見つかった場合に、そのデバイスによってブート処理を行うとともに、ブート処理を行ったデバイスのブートプライオリティを1位として保存する(ステップ1 - 7)。

10

【 0 0 2 7 】

なお、外部記憶デバイスであるU S Bメモリ18およびS Dカード19のいずれにもオペレーティングシステムが記憶されており、かつ、U S Bメモリ18およびS Dカード19のいずれもがコンピュータ1に接続されているような場合は、コンピュータ1をブートできる外部記憶デバイスが複数存在することとなる。このような場合は、U S Bメモリ18またはS Dカード19のいずれのデバイスによってブート処理を行なうかを、ユーザに選択させても良い。

【 0 0 2 8 】

以上の説明のように、本発明の実施形態によれば、ユーザは、例えばU S BメモリやS Dカードなどのリムーバブルメディアを接続する操作のみで、ブートプライオリティを意識することなくコンピュータをブートすることが可能となる。前回使用したリムーバブルメディアのブートプライオリティを自動的に1位にすることで、再起動時や一度電源オフした際にも、リムーバブルメディアを一度外して接続し直すといった操作を行なわなくとも、リムーバブルメディアを接続したままで、再度自動的にリムーバブルメディアからコンピュータをブートすることができるようになる。

20

【 0 0 2 9 】

また、リムーバブルメディアが接続されていない場合は、残ったブートデバイスの中からブートすることができるデバイスをブートプライオリティ1位として保存するため、ユーザが敢えてブートプライオリティを設定することなくブートさせることができる。

【 0 0 3 0 】

ブート可能なリムーバブルメディアが複数ある場合には、当然、複数のリムーバブルメディアから選択してブートさせることができる。

30

【 0 0 3 1 】

以上の説明のように、本発明の一実施形態によれば、ユーザがブートプライオリティを意識せず外部デバイスからオペレーティングシステムをより簡単に起動することが可能な情報処理装置を提供することができる。

【 0 0 3 2 】

本発明ではその主旨を逸脱しない範囲であれば、上記の実施形態に限定されるものではなく種々の変形が可能である。

【 図面の簡単な説明 】

40

【 0 0 3 3 】

【 図 1 】本発明の実施形態に係るコンピュータを示す外観斜視図。

【 図 2 】本発明の実施形態に係るコンピュータの構成を示すブロック図。

【 図 3 】本発明の実施形態に係るブートプライオリティ制御動作の一例を示すフローチャート。

【 図 4 】本発明の実施形態に係るブートプライオリティの変更を模式的に示す図。

【 符号の説明 】

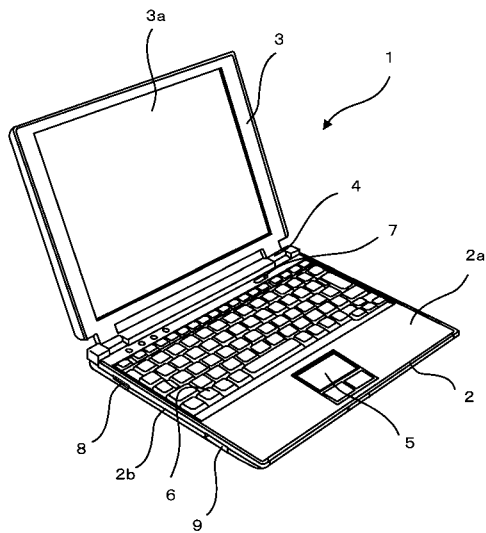
【 0 0 3 4 】

1 ... コンピュータ、 2 ... 本体筐体、 3 ... 表示筐体、 5 ... タッチパッド、 6 ... キーボード、 7 ... 電源スイッチ、 8 ... U S Bコネクタ、 9 ... S Dカードスロット、 1 0 ... C P U、 1 1

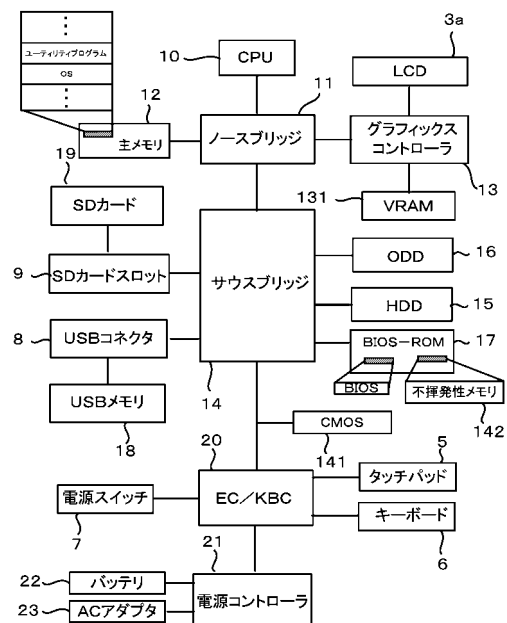
50

... ノースブリッジ、12 ... 主メモリ、13 ... グラフィクスコントローラ、14 ... サウスブリッジ、15 ... HDD、16 ... ODD、17 ... BIOS - ROM、18 ... USBメモリ、19 ... SDカード、20 ... EC / KBC、21 ... 電源コントローラ、22 ... バッテリ、23 ... ACアダプタ

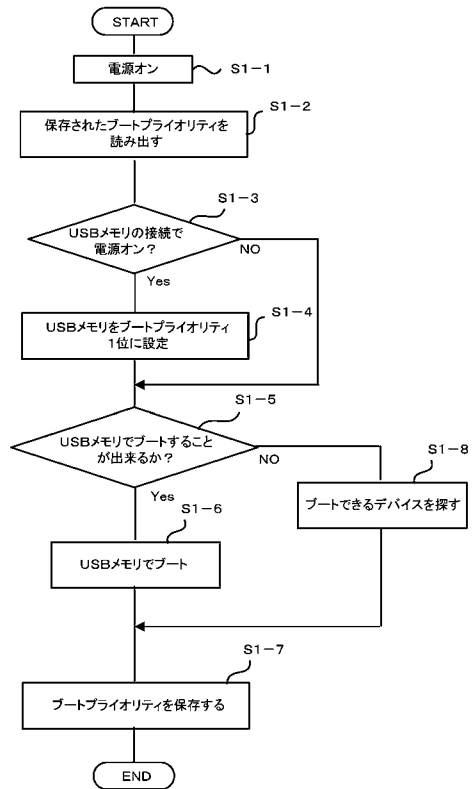
【図1】



【図2】



【 図 3 】



【 図 4 】

