

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成30年3月15日(2018.3.15)

【公表番号】特表2017-506432(P2017-506432A)

【公表日】平成29年3月2日(2017.3.2)

【年通号数】公開・登録公報2017-009

【出願番号】特願2016-550585(P2016-550585)

【国際特許分類】

H 01 L	25/07	(2006.01)
H 01 L	25/18	(2006.01)
H 01 L	23/29	(2006.01)
H 01 L	23/31	(2006.01)
H 01 L	23/48	(2006.01)
H 01 L	23/50	(2006.01)
H 02 M	3/00	(2006.01)

【F I】

H 01 L	25/04	C
H 01 L	23/30	R
H 01 L	23/48	G
H 01 L	23/50	K
H 02 M	3/00	Y

【手続補正書】

【提出日】平成30年1月29日(2018.1.29)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

電力供給システムであって、

複数のリードと第1及び第2のパッド表面を備えるパッドとを有するクワッドフラットノーリード(QFN)タイプのリードフレームであって、前記第1のパッド表面が窪んだ部分と窪んでいない部分とを有し、前記窪んだ部分が複数の半導体チップを取り付けるために適した深さとアウトラインとを有し、前記パッドが前記電力供給システムのスイッチノード端子に結びつけられ得る、前記QFNタイプのリードフレームと、

前記第2のパッド表面に取り付けられるドライバ及びコントローラチップであって、前記リードフレームのそれぞれのリードにボンディングワイヤで結び付けられる複数の端子を有する、前記ドライバ及びコントローラチップと、

前記ドライバ及びコントローラチップと前記ボンディングワイヤと前記第2のパッド表面とを封止し、前記第1のパッド表面を風刺されないまま残す、パッケージと、

前記第1のパッド表面の前記窪んだ部分に取り付けられるドレイン端子を有する第1の電界効果トランジスタ(FET)チップであって、前記第1のパッド表面の前記窪んでいない部分と共に面あるソース端子とゲート端子とを更に有し、前記第1のFETチップの前記ソース端子が前記電力供給システムの接地される出力端子としてのボード端子に結びつけられ得る、前記第1のFETチップと、

前記第1のパッド表面の前記窪んだ部分に取り付けられるソース端子を有する第2のFETチップであって、前記第1のパッド表面の前記窪んでいない部分と共に面あるドレイ

ン端子とゲート端子とを更に有し、前記第2のFETチップの前記ドレイン端子が前記電力供給システムの入力端子としてのボード端子に結びつけられ得る、前記第2のFETチップと、

を含む、電力供給システム。

【請求項2】

請求項1に記載の電力供給システムであって、  
前記第1のFETチップが、ローサイドトランジスタとして機能するドレインFETを含む、電力供給システム。

【請求項3】

請求項2に記載の電力供給システムであって、  
前記第2のFETチップが、ハイサイドトランジスタとして機能するソースダウンFETを含む、電力供給システム。

【請求項4】

請求項2に記載の電力供給システムであって、  
前記2つの取り付けられたFETチップがコンバータを形成する、電力供給システム。

【請求項5】

請求項3に記載の電力供給システムであって、  
前記2つの取り付けられたFETチップがコンバータを形成する、電力供給システム。

【請求項6】

マルチチップ半導体パッケージであって、  
複数のリードと第1及び第2のパッド表面を備えるパッドとを有するクワッドフラットノーリード(QFN)タイプのリードフレームであって、前記第1のパッド表面が窪んだ部分と窪んでいない部分とを有し、前記窪んだ部分が複数の半導体チップを取り付けるために適した深さとアウトライントークンとを有し、前記パッドがスイッチノード端子に結びつけられ得る、前記QFNタイプのリードフレームと、

前記第2のパッド表面に取り付けられるドライバ及びコントローラチップであって、前記リードフレームのそれぞれのリードにボンディングワイヤで結び付けられる複数の端子を含む、前記ドライバ及びコントローラチップと、

前記ドライバ及びコントローラチップと前記ボンディングワイヤと前記第2のパッド表面とを封止し、前記第1のパッド表面を封止されないまま残す、パッケージと、

前記第1のパッド表面の前記窪んだ部分に取り付けられるドレイン端子を有する第1の電界効果トランジスタ(FET)チップであって、前記第1のパッド表面の前記窪んでいない部分と共に面であるソース端子とゲート端子とを更に有し、前記第1のFETチップの前記ソース端子が接地される出力端子としてのボード端子に結びつけられ得る、前記第1のFETチップと、

前記第1のパッド表面の前記窪んだ部分に取り付けられるソース端子を有する第2のFETチップであって、前記第1のパッド表面の前記窪んでいない部分と共に面であるドレイン端子とゲート端子とを更に有し、前記第2のFETチップの前記ドレイン端子が入力端子としてのボード端子に結びつけられ得る、前記第2のFETチップと、  
を含む、マルチチップ半導体パッケージ。

【請求項7】

請求項6に記載のマルチチップ半導体パッケージであって、  
前記第1のFETチップが、ローサイドトランジスタとして機能するドレインFETを含む、マルチチップ半導体パッケージ。

【請求項8】

請求項7に記載のマルチチップ半導体パッケージであって、  
前記第2のFETチップが、ハイサイドトランジスタとして機能するソースダウンFETを含む、マルチチップ半導体パッケージ。

【請求項9】

電力供給システムを製造する方法であって、

リードと第1及び第2のパッド表面を備えるパッドとを有するリードフレームを提供することであって、前記第1のパッド表面が、半導体チップを取り付けるために適した深さとアウトラインとを有する窪んだ部分を有する、前記提供することと、

前記第2のパッド表面上にドライバ及びコントローラチップを取り付けることと、

ボンディングワイヤを用いて前記ドライバ及びコントローラチップの端子を前記リードフレームのそれぞれのリードに接続することと、

前記ドライバとコントローラのチップと前記ボンディングワイヤと前記第2のパッド表面とをパッケージング化合物に封止し、前記第1のパッド表面を封止されないまま残す、前記封止することと、

その後、第1の電界効果トランジスタ(FET)チップのソース端子とゲート端子とが前記第1のパッド表面の窪んでいない部分と共に面であるように、そのドレイン端子で前記第1のFETチップを前記第1のパッド表面の前記窪んだ部分に取り付けることと、

第2のFETチップのドレイン端子とゲート端子とが前記第1のパッド表面の前記窪んでいない部分と共に面であるように、そのソース端子で前記第2のFETチップを前記第1のパッド表面の前記窪んだ部分に取り付けることと、

を含む、方法。

#### 【請求項10】

請求項9に記載の方法であって、

パッドを前記電力供給システムのスイッチノード端子に接続し、前記第1のFETチップの前記ソース端子を前記電力供給システムの接地される出力端子としてのボード端子に接続し、前記第2のFETチップの前記ドレイン端子を前記電力供給システムの入力端子としてのボード端子に接続することを更に含む、方法。

#### 【請求項11】

請求項9に記載の方法であって、

前記第1のFETチップを取り付けることと前記第2のFETチップを取り付けることとが、導電性接着材とz軸導体を備える重合体の化合物とを含むグループから選択される取り付け材料を用いる、方法。

#### 【請求項12】

請求項9に記載の方法であって、

前記リードフレームが、クワッドフラットノーリード(QFN)又はスマールアウトラインノーリード(SON)タイプの構成を有する、方法。