



(12) 发明专利申请

(10) 申请公布号 CN 103971929 A

(43) 申请公布日 2014. 08. 06

(21) 申请号 201310291733. 0

(22) 申请日 2013. 07. 11

(30) 优先权数据

10-2013-0009881 2013. 01. 29 KR

(71) 申请人 三星电机株式会社

地址 韩国京畿道

(72) 发明人 吴德锡 全正珉

(74) 专利代理机构 北京润平知识产权代理有限公司 11283

代理人 施娥娟 董彬

(51) Int. Cl.

H01G 4/30(2006. 01)

H01G 4/12(2006. 01)

H01G 13/00(2013. 01)

H05K 1/18(2006. 01)

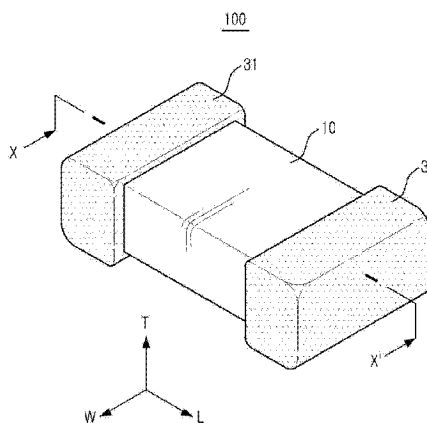
权利要求书2页 说明书12页 附图4页

(54) 发明名称

多层陶瓷电容器及其制造方法和抛光装置以及电路板

(57) 摘要

本发明提供一种多层陶瓷电容器及其制造方法、嵌入有多层陶瓷电容器嵌入的电路板以及用于多层陶瓷电容器的抛光装置。



1. 一种多层陶瓷电容器,该多层陶瓷电容器包括:

1005 型陶瓷本体,该陶瓷本体包括电介质层和覆盖层;

第一内电极和第二内电极,所述第一内电极和所述第二内电极配置为彼此相对,并且所述第一内电极和所述第二内电极之间插入有所述电介质层;以及

第一外电极和第二外电极,所述第一外电极电连接于所述第一内电极,所述第二外电极电连接于所述第二内电极,

其中,在所述陶瓷本体的长度-厚度(L-T)横截面上,在正方形定义为包括平行于所述陶瓷本体的第一主表面的中央部分的边和沿对角线方向配置在所述陶瓷本体的外表面上的顶点并且所述边的长度为 $30\ \mu\text{m}$ 的情况下,当所述正方形的未被所述陶瓷本体占据的区域的面积定义为 $A_{\text{外}}$ 并且所述覆盖层的厚度定义为 t 时,满足下列方程: $9\ \mu\text{m}^2 \leq A_{\text{外}}$, 并且 $A_{\text{外}}/t \leq 3.7\text{m}$ 。

2. 根据权利要求 1 所述的多层陶瓷电容器,其中,所述陶瓷本体烧制后具有 0.09mm 或更小的厚度。

3. 根据权利要求 1 所述的多层陶瓷电容器,其中,所述覆盖层包括上覆盖层和下覆盖层,并且所述覆盖层的厚度 t 为所述上覆盖层和下覆盖层的厚度的平均值。

4. 一种电路板,该电路板嵌入有多层陶瓷电容器,该电路板包括:

电路板部,该电路板部具有用于容纳电子元件的凹槽;以及

多层陶瓷电容器,该多层陶瓷电容器包括 1005 型陶瓷本体并且配置在所述凹槽中,所述 1005 型陶瓷本体包括:电介质层和覆盖层;第一内电极和第二内电极,所述第一内电极和所述第二内电极配置为彼此相对,并且所述第一内电极和所述第二内电极之间插入有所述电介质层;以及第一外电极和第二外电极,所述第一外电极电连接于所述第一内电极,所述第二外电极电连接于所述第二内电极,

其中,在所述陶瓷本体的长度-厚度(L-T)横截面上,在正方形定义为包括平行于所述陶瓷本体的第一主表面的中央部分的边和沿对角线方向配置在所述陶瓷本体的外表面上的顶点并且所述边的长度为 $30\ \mu\text{m}$ 的情况下,当所述正方形的未被所述陶瓷本体占据的区域的面积定义为 $A_{\text{外}}$ 并且所述覆盖层的厚度定义为 t 时,满足下列方程: $9\ \mu\text{m}^2 \leq A_{\text{外}}$, 并且 $A_{\text{外}}/t \leq 3.7\text{m}$ 。

5. 一种多层陶瓷电容器的制造方法,该制造方法包括:

制备陶瓷基片;

使用用于内电极的导电浆料在所述陶瓷基片上形成内电极图案;

通过堆叠其上形成有所述内电极图案的所述陶瓷基片和其上未形成有所述内电极图案的所述陶瓷基片然后烧制堆叠的陶瓷基片来形成 1005 型陶瓷本体,该 1005 型陶瓷本体包括:第一内电极和第二内电极,所述第一内电极和所述第二内电极配置为彼此相对,电介质层,以及覆盖层;

抛光所述陶瓷本体的边缘;以及

形成第一外电极和第二外电极,所述第一外电极电连接于所述第一内电极,所述第二外电极电连接于所述第二内电极,

其中,在所述陶瓷本体的长度-厚度(L-T)横截面上,在正方形定义为包括平行于所述陶瓷本体的第一主表面的中央部分的边和沿对角线方向配置在所述陶瓷本体的外表面上

的顶点并且所述边的长度为 $30\ \mu\text{m}$ 的情况下,当所述正方形的未被所述陶瓷本体占据的区域面积定义为 $A_{\text{外}}$ 并且所述覆盖层的厚度定义为 t 时,满足下列方程: $9\ \mu\text{m}^2 \leq A_{\text{外}}$, 并且 $A_{\text{外}}/t \leq 3.7\text{m}$ 。

6. 根据权利要求 5 所述的制造方法,其中,所述陶瓷本体烧制后具有 0.09mm 或更小的厚度。

7. 根据权利要求 5 所述的制造方法,其中,所述覆盖层包括上覆盖层和下覆盖层,并且所述覆盖层的厚度 t 为所述上覆盖层和下覆盖层的厚度的平均值。

8. 一种抛光装置,该抛光装置包括:

旋转工作台,该旋转工作台具有垂直于重力方向的旋转轴线;

抛光罐,该抛光罐安装在所述旋转工作台的表面上,并且具有垂直于重力方向的旋转轴线,所述抛光罐包括容纳在该抛光罐中的 1005 型陶瓷本体和抛光件;

抛光罐旋转控制部,该抛光罐旋转控制部控制所述抛光罐的旋转;以及

旋转工作台旋转控制部,该旋转工作台旋转控制部控制所述旋转工作台的旋转,

其中,所述抛光罐的旋转轴线和所述旋转工作台的旋转轴线形成在不同的位置以彼此平行。

9. 根据权利要求 8 所述的抛光装置,其中,当所述抛光罐的旋转定义为自转,并且所述工作台的旋转定义为公转时,自转速度 / 公转速度为有理数并且不是整数。

10. 根据权利要求 8 所述的抛光装置,其中,所述 1005 型陶瓷本体包括电介质层和覆盖层,并且所述 1005 型陶瓷本体在烧制后具有 0.09mm 或更小的厚度。

多层陶瓷电容器及其制造方法和抛光装置以及电路板

[0001] 相关申请的交叉引用

[0002] 本申请要求于 2013 年 01 月 29 日在韩国知识产权局申请的韩国专利申请 No. 10-2013-0009881 的优先权,在此通过引用将上述申请公开的内容并入本申请中。

技术领域

[0003] 本发明涉及一种多层陶瓷电容器及其制造方法、嵌入有多层陶瓷电容器的电路板以及用于多层陶瓷电容器的抛光装置。

背景技术

[0004] 随着电子电路的高密度化和高集成化,印刷电路板上的无源器件的安装空间变得不充足。为了解决此问题,目的在于实现嵌入到印刷板上的元件(即嵌入器件)的努力已展开。具体地,已提出多种将用作电容元件的多层陶瓷电容器嵌入到板中的方法。

[0005] 作为一种将多层陶瓷电容器嵌入到板中的方法,提供了一种使用用于多层陶瓷电子元件的电介质材料作为所述板的材料并且使用铜线等作为用于多层陶瓷电子元件的电极的方法。另外,作为另一种实现将多层陶瓷电容器嵌入到板中的方法,提供了一种在板中形成高 K 聚合物基片(high-k polymer sheet)或介电薄膜以形成嵌入多层陶瓷电容器的板的方法,并且还提供了一种将多层陶瓷电容器嵌入到板中的方法。

[0006] 一般地,多层陶瓷电容器包括多个由陶瓷材料形成的电介质层,并且内电极插入到电介质层之间。如上所述的多层陶瓷电子元件设置在板中,从而可以实现嵌入到板中的并且具有的高电容的多层陶瓷电容器。

[0007] 然而,在多层陶瓷电容器嵌入到板中的情况下,为了容易嵌入,多层陶瓷电容器的厚度小于其长度和宽度。通常,为了防止在加工过程中当陶瓷主体相互冲击而损坏时出现的芯片缺陷(chipping defect),应抛光陶瓷本体的边缘和顶点部位。然而,在陶瓷本体厚度较薄的情况下,可能不容易抛光陶瓷本体,并且可能出现抛光不均匀。进一步地,在抛光过度或抛光不足的情况下,可能影响多层陶瓷电子元件的可靠性。

[0008] 因此,需要用于抛光多层陶瓷电子元件的优化尺寸,以及一种用于抛光多层陶瓷电子元件的方法。

[0009] [相关技术文献]

[0010] (专利文献 1):日本专利公开出版物:No. 2006-310700

[0011] (专利文献 2):韩国专利公开出版物:No. 2009-0083568

发明内容

[0012] 本发明的一方面提供了一种多层陶瓷电容器及其制造方法、一种嵌入有多层陶瓷电容器的电路板以及一种用于多层陶瓷电容器的抛光装置。

[0013] 根据本发明的一方面,提供了一种多层陶瓷电容器,该多层陶瓷电容器包括:1005 型陶瓷本体,该陶瓷本体包括电介质层和覆盖层;第一内电极和第二内电极,所述第一内电

极和所述第二内电极配置为彼此相对,同时所述第一内电极和所述第二内电极之间插入有所述电介质层;以及第一外电极和第二外电极,所述第一外电极电连接于所述第一内电极,所述第二外电极电连接于所述第二内电极,其中,在所述陶瓷本体的长度-厚度(L-T)横截面上,在正方形定义为包括平行于所述陶瓷主体的第一主表面的中央部分的边和沿对角线方向配置在所述陶瓷本体的外表面上的顶点并且所述边的长度为 $30\mu\text{m}$ 的情况下,当所述正方形的未被所述陶瓷本体占据的区域的面积定义为A-外并且所述覆盖层的厚度定义为t时,满足下列方程: $9\mu\text{m}^2 \leq \text{A-外}$,并且 $\text{A-外}/t \leq 3.7\text{m}$ 。

[0014] 所述陶瓷本体烧制后可以具有0.09mm或更小的厚度。

[0015] 所述覆盖层可以包括上覆盖层和下覆盖层,并且所述覆盖层的厚度t可以为所述上覆盖层和下覆盖层的厚度的平均值。

[0016] 根据本发明的另一方面,提供了一种嵌入有多层陶瓷电容器的电路板,该电路板包括:电路板部,该电路板部具有用于容纳电子元件的凹槽;和多层陶瓷电容器,该多层陶瓷电容器包括1005型陶瓷本体并且配置在所述凹槽中,所述1005型陶瓷本体包括:电介质层和覆盖层;第一内电极和第二内电极,所述第一内电极和所述第二内电极配置为彼此相对,同时所述第一内电极和所述第二内电极之间插入有所述电介质层;以及第一外电极和第二外电极,所述第一外电极电连接于所述第一内电极,所述第二外电极电连接于所述第二内电极,其中,在所述陶瓷本体的长度-厚度(L-T)横截面上,在正方形定义为包括平行于所述陶瓷本体的第一主表面的中央部分的边和沿对角线方向配置在所述陶瓷本体的外表面上的顶点并且所述边的长度为 $30\mu\text{m}$ 的情况下,当所述正方形的未被所述陶瓷本体占据的区域的面积定义为A-外并且所述覆盖层的厚度定义为t时,满足下列方程: $9\mu\text{m}^2 \leq \text{A-外}$,并且 $\text{A-外}/t \leq 3.7\text{m}$ 。

[0017] 根据本发明的另外一个方面,提供了一种多层陶瓷电容器的制造方法,该制造方法包括:制备陶瓷基片;使用用于内电极的导电浆料在所述陶瓷基片上形成内电极图案;通过堆叠其上形成有所述内电极图案的所述陶瓷基片和其上未形成有所述内电极图案的所述陶瓷基片然后烧制堆叠的陶瓷基片形成1005型陶瓷本体,该1005型陶瓷本体包括:第一内电极和第二内电极,所述第一内电极和所述第二内电极配置为彼此相对;电介质层,以及覆盖层;抛光所述陶瓷本体的边缘;以及形成第一外电极和第二外电极,所述第一外电极电连接于所述第一内电极,所述第二外电极电连接于所述第二内电极,其中,在所述陶瓷本体的长度-厚度(L-T)横截面上,在正方形定义为包括平行于所述陶瓷本体的第一主表面的中央部分的边和沿对角线方向配置在所述陶瓷本体的外表面上的顶点并且所述边的长度为 $30\mu\text{m}$ 的情况下,当所述正方形的未被所述陶瓷本体占据的区域的面积定义为A-外并且所述覆盖层的厚度定义为t时,满足下列方程: $9\mu\text{m}^2 \leq \text{A-外}$,并且 $\text{A-外}/t \leq 3.7\text{m}$ 。

[0018] 所述陶瓷本体烧制后可以具有0.09mm或更小的厚度。

[0019] 所述覆盖层可以包括上覆盖层和下覆盖层,所述覆盖层的厚度t可以为所述上覆盖层和下覆盖层的厚度的平均值。

[0020] 根据本发明的又一方面,提供了一种抛光装置,该抛光装置包括:旋转工作台,该旋转工作台具有垂直于重力方向的旋转轴线;抛光罐,该抛光罐配置在所述旋转工作台的表面,并且具有垂直于重力方向的旋转轴线,所述抛光槽包括容纳在该抛光罐中的1005型陶瓷本体和抛光件;抛光槽旋转控制部,该抛光槽旋转控制部控制所述抛光槽的旋转;以

及旋转工作台旋转控制部,该旋转工作台旋转控制部控制所述旋转工作台的旋转,其中,所述抛光槽的旋转轴线和所述旋转工作台的旋转轴线形成在不同的位置以彼此平行。

[0021] 当所述抛光槽的旋转定义为自转,并且所述旋转工作台的旋转定义为公转时,自转速度/公转速度可以为有理数并且不是整数。

[0022] 所述 1005 型陶瓷本体可以包括电介质层和覆盖层,并且所述陶瓷本体在烧制后可以具有 0.09mm 或更小的厚度。

附图说明

[0023] 通过下面结合附图的详细描述,将能够更清楚地理解本发明的上述和其他方面、特征和其他优点,其中:

[0024] 图 1 是根据本发明的实施方式的多层陶瓷电容器的立体图;

[0025] 图 2 是沿图 1 中的线 X-X' 剖切的剖视图;

[0026] 图 3 是根据本发明的实施方式的多层陶瓷电容器的陶瓷本体的立体图;

[0027] 图 4 是沿图 3 中的线 X-X' 剖切的剖视图;

[0028] 图 5 是根据本发明的实施方式的嵌入有多层陶瓷电容器的电路板的剖视图;

[0029] 图 6 是根据本发明的实施方式的抛光装置的立体图;以及

[0030] 图 7 是显示根据本发明的实施方式的多层陶瓷电容器的制造过程的示意图。

具体实施方式

[0031] 在下文中,将参考附图详细描述本发明的具体实施方式。然而,本发明可以被实施为许多不同形式并且不应当被解释为限于这里阐述的实施方式。更确切地说,提供这些实施方式是为了使得本公开彻底且完整,并且将把本发明的范围完全传达给本领域技术人员。在图中,为了清楚,将部件的形状和尺寸夸大,并且整个说明书中相同或相似的元件采用相同的参考标记。

[0032] 多层陶瓷电容器 100

[0033] 图 1 是根据本发明的具体实施方式的多层陶瓷电容器的立体图。

[0034] 图 2 是沿图 1 中的线 X-X' 剖切的剖视图。

[0035] 参考图 1 和图 2,根据本发明的实施方式的嵌入到板中的多层陶瓷电容器可以包括陶瓷本体 10 以及第一外电极 31 和第二外电极 32。

[0036] 陶瓷本体 10 可以包括作为有助于在所述电容器内形成电容的部分的工作层(active layer),以及作为上、下边缘部分形成在所述工作层的上部和下部的上覆盖层 12a 和下覆盖层 12b。所述工作层可以包括电介质层 11 和内电极 21 和 22,在这种情况下,内电极 21 和内电极 22 可以为多个交替形成的第一内电极 21 和第二内电极 22,同时第一内电极 21 和第二内电极 22 之间分别插入有电介质层 11。

[0037] 在本发明的具体实施方式中,陶瓷本体 10 的形状不作具体地限制,但可以大体上为六面体。根据烧制芯片时陶瓷粉末的烧制收缩、内电极图案的有无以及所述陶瓷本体的边缘抛光而产生不同的厚度,因此使得陶瓷本体 10 不具有完全的六面体形状但可以具有大体上接近六面体的形状。

[0038] 为了清楚地描述本发明的实施方式将定义六面体的方向。附图中所示的 L、W 和 T

分别指代长度方向、宽度方向和厚度方向。在此,所述厚度方向可以与电介质层堆叠的方向相同。

[0039] 进一步地,在本发明的实施方式中,为了便于描述,所述陶瓷本体的厚度方向上彼此相对的两个表面定义为第一主表面 1 和第二主表面 2,所述陶瓷本体的宽度方向上彼此相对的两个表面定义为第一侧表面 3 和第二侧表面 4,并且所述陶瓷本体的长度方向上彼此相对的两个表面定义为第一端表面 5 和第二端表面 6。

[0040] 所述陶瓷本体在烧制后可以具有 0.09mm 或更小的厚度以及 1005 型。1005 型陶瓷本体为烧制后具有 $0.95\text{mm} \pm 0.05\text{mm}$ 长度(L 方向的长度)和 $0.47\text{mm} \pm 0.05\text{mm}$ 宽度(W 方向上的宽度)的陶瓷本体。

[0041] 内电极 21 和 22 可以包括配置为彼此相对的第一内电极 21 和第二内电极 22,同时第一内电极 21 和第二内电极 22 之间插入有电介质层 11。第一内电极 21 和第二内电极 22 (相互具有不同极性的一对电极)可以通过在电介质层 11 上印刷预先确定厚度的含有导电金属的导电浆料形成,以沿电介质层 11 堆叠的方向交替暴露于所述陶瓷本体的两个端表面,并且可以通过插入在第一内电极 21 和第二内电极 22 之间的电介质层 11 彼此电绝缘。

[0042] 也就是说,第一内电极 21 和第二内电极 22 可以通过其在陶瓷本体 10 的两个端表面交替暴露的部分各自电连接于第一外电极 31 和第二外电极 32。

[0043] 因此,当在第一外电极 31 和第二外电极 32 上施加电压时,电荷储存在彼此相对的第一内电极 21 和第二内电极 22 之间。在这种情况下,多层陶瓷电容器 100 的电容可以与第一内电极 21 和第二内电极 22 的重叠区域的面积成比例。

[0044] 可以通过用途确定如上所述的第一内电极 21 和第二内电极 22 的厚度。例如,鉴于陶瓷本体 10 的尺寸,所述厚度可以确定为在 $0.2\ \mu\text{m}$ 至 $1.0\ \mu\text{m}$ 的范围内。然而,本发明不限于此。

[0045] 而且,包含在第一内电极 21 和第二内电极 22 的导电材料可以是镍(Ni)、铜(Cu)、钯(Pd)或者是它们的合金,但是本发明不限于此。

[0046] 在这种情况下,电介质层 11 的厚度可以根据所述多层陶瓷电容器的预期电容设计而任意改变,但是单层的厚度烧制后可以为 $0.1\ \mu\text{m}$ 至 $10\ \mu\text{m}$ 。然而,本发明不局限于此。

[0047] 进一步地,电介质层 11 可以包含具有高介电常数的陶瓷粉末,例如,钛酸钡(BaTiO_3)基粉末或钛酸锶(SrTiO_3)基粉末等,但本发明不限于此。

[0048] 除了其中不包括内电极外,上覆盖层 12a 和下覆盖层 12b 可以与电介质层 11 具有相同材质和构造。可以通过分别在所述工作层的上表面和下表面上沿垂直方向堆叠至少一层电介质层形成所述上覆盖层和所述下覆盖层,所述上覆盖层和所述下覆盖层通常用于防止所述第一内电极 21 和所述第二内电极 22 由于物理的或化学的应力而损坏。

[0049] 第一外电极 31 可以电连接于第一内电极 21,第二外电极 32 可以电连接于第二内电极 22。第一外电极 31 和第二外电极 32 可以包含导电材料,该导电材料可以是镍(Ni)、铜(Cu)、钯(Pd)、金(Au)或者是它们的合金,但是本发明不限于此。

[0050] 在下文中,将描述根据本发明的实施方式的多层陶瓷电容器的陶瓷本体 10 的尺寸的芯片缺陷和其电容之间的关系。

[0051] 图 3 是根据本发明的实施方式的多层陶瓷电容器的陶瓷本体 10 的立体图,以及图 4 是沿图 3 中的线 X-X' 剖切的剖视图。

[0052] 参考图 4, 所述上覆盖层的厚度定义为 t_1 , 所述下覆盖层的厚度定义为 t_2 。进一步地, 在所述陶瓷本体的长度 - 厚度(L-T)横截面上, 正方形 A 定义为包括平行于所述陶瓷本体的第一主表面的中央部分的边以及沿对角线方向设置在所述陶瓷本体的外表面上的顶点 a 和 a', 所述边的边长为 $30 \mu\text{m}$, 所述正方形的未被所述陶瓷本体占据的区域的面积定义为 A-外, 所述下覆盖层和上覆盖层的厚度的平均值定义为 t。

[0053] 所述第一主表面的中央部分指从所述陶瓷本体的第一主表面的中间点在长度方向上向其端部延伸 $10 \mu\text{m}$ 的区域。

[0054] 在此, 上覆盖层 12a 的厚度指从所述陶瓷本体的第一主表面 1 在长度方向和宽度方向上的中间点到形成在所述工作层的厚度方向上的最高部的第一内电极 21 的距离, 下覆盖层 12b 的厚度指从所述陶瓷本体的第二主表面 2 在长度方向和宽度方向上的中间点到形成在所述工作台的厚度方向上的最低部的第二内电极 22 的距离。在这种情况下, t 为 t_1 和 t_2 的平均值 ($t = (t_1 + t_2) / 2$)。

[0055] 在烧制后具有脆性的陶瓷本体 10 中, 频繁产生芯片缺陷, 该芯片缺陷发生在制造所述多层陶瓷电容器时的传输过程中陶瓷本体相互冲击从而损坏时。因此, 为了解决芯片缺陷现象, 可以抛光所述陶瓷本体的顶点和边缘上的预先确定部分以具有平滑的弧形形状。

[0056] 在所述陶瓷本体的顶点和边缘没有抛光到预定的或更高的水平的情况下, 可能产生芯片缺陷, 而在所述陶瓷本体的顶点和边缘过度抛光的情况下, 临近所述陶瓷本体边缘的覆盖层的厚度可能变薄, 从而使得不能避免内电极 21 和 22 的氧化并且使最外面的内电极氧化, 电容因此减少。为了避免芯片缺陷和电容减少, 可以抛光所述陶瓷本体以满足下列方程: $9 \mu\text{m}^2 \leq \text{A-外}$, 并且 $\text{A-外} / t \leq 3.7\text{m}$ 。

[0057] 在烧制后具有 0.09mm 或更小的厚度的 1005 型的陶瓷本体中, 当 A-外小于 $9 \mu\text{m}^2$ 时, 可能频繁产生芯片缺陷, 而当 A-外 / t 大于 3.7m 时, 可能产生由于所述内电极氧化导致电容减少的电容缺陷。

[0058] 因此, 所述陶瓷本体可以满足下列方程: $9 \mu\text{m}^2 \leq \text{A-外}$, 并且 $\text{A-外} / t \leq 3.7\text{m}$ 。

[0059] 实验例

[0060] 通过如下步骤制成根据本发明的发明实施例和对比例的多层陶瓷电容器。

[0061] 将包括例如钛酸钡(BaTiO_3)等粉末的浆料涂抹在载体膜上, 然后干燥以制备多个厚度为 $1.5 \mu\text{m}$ 的陶瓷基片。

[0062] 然后, 使用丝网印刷工艺在各个陶瓷基片上涂敷用于镍内电极的导电浆料, 以形成内电极。

[0063] 堆叠大约五十(50)个陶瓷基片, 并且堆叠大约 20 个其上部 and 下部未形成有所述内电极的陶瓷基片。将这种堆叠的主体在 85°C 下以 $1000\text{kgf}/\text{cm}^2$ 的压力进行等静压压制。

[0064] 将受压后的陶瓷堆叠体切割成单独的基片, 并随后通过将切割的基片在 230°C 的空气气氛中保持 60 个小时来使切割的基片去粘合(de-bound)。

[0065] 之后, 将所述陶瓷堆叠体在氧分压为 10^{-11}atm 至 10^{-10}atm 低于 Ni-NiO 平衡氧分压的还原气氛下以 1200°C 烧制, 以使得内电极不被氧化。烧制后的多层片式电容器的基片尺寸大约为 $0.95\text{mm} \times 0.47\text{mm}$ (长 \times 宽(L \times W), 1005 型)。在这种情况下, 长 \times 宽(L \times W) 的制造公差决定在 $\pm 0.05\text{mm}$ 的范围内。当制造公差满足上述范围时, 抛光所述多层片式电容

器,然后测量由于电容减少而产生的芯片缺陷和电容缺陷。

[0066] 在1000个多层片式电容器中,在实际电容低于设计的电容的90%的多层片式电容器的数量为20个或更多的情况下,这种情况定义为具有电容缺陷(O),在实际电容低于设计的电容的90%的多层片式电容器的数量小于20个的情况下,这种情况定义为正常情况(X)。

[0067] 使用抛光装置(将在下文中进行描述)进行抛光,根据旋转工作台的转速测量每分钟转数(RPM)。

[0068] 然后,进行外电极形成工艺来制造多层陶瓷电容器。

[0069] 【表1】

[0070]

样品	覆盖层厚度 t(μm)	每分钟转数 (RPM)	时间 (min)	A-外 (μm^2)	A-外/t (m)	芯片缺陷	电容缺陷
1*	10	60	100	6	0.6	341/1000	×
2*	10	60	150	8	0.8	106/1000	×
3	10	60	200	10	1	0/1000	×
4	10	60	300	12	1.2	0/1000	×
5*	10	80	100	8	0.8	113/1000	×
6	10	80	150	13	1.3	0/1000	×
7	10	80	200	15	1.5	0/1000	×
8	10	80	300	19	1.9	0/1000	×
9	10	100	100	11	1.1	0/1000	×
10	10	100	150	20	2	0/1000	×
11	10	100	200	37	3.7	0/1000	×
12*	10	100	300	39	3.9	0/1000	○
13	20	100	100	11	0.55	0/1000	×
14	20	100	150	19	0.95	0/1000	×
15	20	100	200	28	1.4	0/1000	×
16	20	100	300	33	1.65	0/1000	×
17	20	150	100	14	0.7	0/1000	×
18	20	150	150	23	1.15	0/1000	×
19	20	150	200	38	1.9	0/1000	×
20	20	150	300	52	2.6	0/1000	×
21	20	200	100	22	1.1	0/1000	×
22	20	200	150	40	2	0/1000	×
23	20	200	200	64	3.2	0/1000	×
24	20	200	300	74	3.7	0/1000	×
25	30	100	100	15	0.5	0/1000	×
26	30	100	150	37	1.233	0/1000	×
27	30	100	200	51	1.7	0/1000	×

[0071]

28	30	100	300	62	2.067	0/1000	×
29	30	150	100	25	0.833	0/1000	×
30	30	150	150	53	1.767	0/1000	×
31	30	150	200	82	2.733	0/1000	×
32	30	150	300	93	3.1	0/1000	×
33	30	200	100	35	1.167	0/1000	×
34	30	200	150	64	2.133	0/1000	×
35	30	200	200	91	3.033	0/1000	×
36*	30	200	300	112	3.733	0/1000	○

[0072] *表示对比例。

[0073] 如表1中所示,可以领会的是,在样品1、2和5中,A-外小于 $9\mu\text{m}^2$,明显产生芯片缺陷,但在A-外等于或者大于 $9\mu\text{m}^2$ 的情况下,不产生芯片缺陷。

[0074] 进一步地,在样品12和36中,A-外/t超过3.7m时,由于所述最外端的内电极的远端的氧化而产生电容缺陷,但在A-外/t等于或小于3.7m的情况下,不产生电容缺陷。

[0075] 因此,通过实验例可以理解的是,优选的是所述陶瓷本体可以满足下列方程: $9\mu\text{m}^2 \leq \text{A-外}$,并且 $\text{A-外}/t \leq 3.7\text{m}$ 。

[0076] 根据本发明的实施方式,用于抛光所述陶瓷本体的最佳尺寸可以应用到所述多层陶瓷电容器上,从而防止在由于所述陶瓷本体之间或所述陶瓷本体和其他元件之间的冲击而损坏所述陶瓷本体的情况下的芯片缺陷,并且可以降低由于电容减少而导致的电容缺陷。

[0077] 嵌入有多层陶瓷电容器的电路板200

[0078] 图5是根据本发明的实施方式的嵌入有多层陶瓷电容器的电路板200的剖视图。

[0079] 参考图5,嵌入有多层陶瓷电容器的电路板200可以包括:电路板部110和多层陶瓷电容器,电路板部110具有用于容纳电子元件的凹槽,多层陶瓷电容器包括1005型陶瓷本体10并且配置在所述凹槽中,所述陶瓷本体10包括:电介质层和覆盖层;配置为彼此相对的第一内电极和第二内电极并且所述第一内电极和所述第二内电极之间插入有所述电介质层;以及第一外电极和第二外电极,所述第一外电极电连接于所述第一内电极,所述第二外电极电连接于所述第二内电极,其中在所述陶瓷本体的长度-厚度(L-T)横截面上,在将正方形定义为包括平行于所述陶瓷本体的第一主表面的中央部分的边和沿对角线方向配置在所述陶瓷本体的外表面上的顶点并且所述边的边长为 $30\mu\text{m}$ 的情况下,当所述正方形的未被所述陶瓷本体占据的区域的面积定义为A-外并且所述覆盖层的厚度定义为t时,满足下列方程: $9\mu\text{m}^2 \leq \text{A-外}$,并且 $\text{A-外}/t \leq 3.7\text{m}$ 。

[0080] 在根据本发明的实施方式的嵌入有多层陶瓷电容器的电路板的描述中,将省略与上述多层陶瓷电容器的描述重叠的部分,下面将主要描述其不同之处。

[0081] 如图5所示,电路板部110可以包括绝缘层120,并且根据需要,还可以包括构成各种形状的层间电路(interlayer circuit)的导电图案130以及导电转接孔140。如上所述的电路板部110可以包括用于将所述多层陶瓷电容器容纳在其中的凹槽。

[0082] 所述导电转接孔可以电连接于容纳在所述电路板上的所述多层陶瓷电容器的外电极以从外部向所述外电极供电。

[0083] 多层陶瓷电容器的抛光装置 300 及其抛光方法

[0084] 参考图 6, 根据本发明的实施方式, 提供一种抛光装置 300, 该抛光装置 300 包括抛光罐 310、旋转工作台 320、抛光罐旋转控制部 330 以及旋转工作台旋转控制部 340。

[0085] 图 6 是根据本发明的实施方式的抛光装置 300 的立体图。

[0086] 抛光罐 310 可以容纳待抛光的工件和执行抛光的抛光件, 其中所述抛光件可以为球。

[0087] 根据旋转工作台 320 的旋转, 抛光罐 310 可以绕旋转工作台 320 的旋转轴线旋转。所述旋转工作台的旋转轴线可以形成在与所述抛光罐的旋转轴线不同的位置上以用于旋转所述抛光罐。除了由所述旋转工作台旋转所引起的所述抛光罐的旋转外, 所述抛光罐可以自身旋转。所述抛光罐可以以以下方式自身旋转: 所述抛光罐围绕自身的中心作为旋转轴线旋转。

[0088] 所有的旋转工作台 320 的旋转轴线和抛光罐 310 的旋转轴线可以形成在不同的位置以沿垂直于重力的方向相互平行。因为在所述旋转工作台的旋转轴线和所述抛光罐的旋转轴线形成在彼此相同的位置上的情况下, 可能不产生所述抛光罐的旋转。

[0089] 在现有的抛光装置的情况下, 旋转工作台的旋转轴线和抛光罐的旋转轴线沿平行于重力方向的方向设置, 离心力沿垂直于重力方向的方向作用, 由于离心力的作用, 抛光罐中的抛光件或工件可能朝向所述抛光罐的壁表面倾斜。

[0090] 在这种情况下, 通常具有高密度的所述抛光件沿重力方向聚集在所述抛光罐的下部, 具有低密度的工件沿重力方向聚集在所述抛光罐的相对的上部, 从而根据其位置, 所述抛光件和所述工件之间可能产生分离。在有許多抛光件的所述抛光罐的下部, 所述工件和所述抛光件之间的冲击的数量可能较高, 从而可能进行抛光过度, 而在有少数所述抛光件的所述抛光罐的上部, 所述工件和所述抛光件之间的冲击的数量较小, 从而可能抛光不足。也就是说, 抛光状态的分布可能是不均匀的。

[0091] 另外, 当所述工件在由于离心力附着在所述抛光罐的壁表面的状态下旋转时, 可能产生抛光不均匀现象, 在这种现象中, 工件的附着在所述抛光罐的壁表面的表面未被抛光。

[0092] 所述工件可以是 1005 型陶瓷本体, 该陶瓷本体包括电介质层和覆盖层, 并且在烧制后具有 0.09mm 或更小的厚度。所述陶瓷本体可以包括配置为彼此相对的第一内电极和第二内电极, 同时该第一内电极和第二内电极之间插入有所述电介质层。由于所述工件近似形成为平面矩形件, 因此严重产生抛光不均匀现象。也就是说, 所述陶瓷本体的厚度越薄, 所述不均匀现象越严重。

[0093] 然而, 在根据本发明的抛光罐的旋转轴线和旋转工作台的旋转轴线沿垂直于重力方向的方向配置的抛光装置中, 离心力的方向和重力的方向可以相互平行, 从而防止所述工件在旋转的同时由于离心力附着在所述抛光罐的壁表面。因此, 可减少所述工件和所述抛光件之间的分离现象, 并且可以减少抛光不均匀现象。

[0094] 另外, 当抛光罐 310 自身的旋转速度定义为自转速度, 旋转工作台 320 的旋转速度定义为公转速度时, 自转速度 / 公转速度可以为有理数而非自然数。

[0095] 在自转速度相对于公转速度的比率为整数的情况下, 可减小抛光效率。原因是在自转速度相对于公转速度的比率为整数的情况下, 由于所述自转和所述公转的不匹配, 可

显著减小所述抛光件和所述工件的混合效率。

[0096] **实验例**

[0097] 下述表 2 示出在使用旋转工作台的旋转轴线和抛光罐线的旋转轴配置在平行于重力方向上(现有技术的方法)的现有的抛光装置的情况下,和在使用所述旋转工作台的旋转轴线和所述抛光罐的旋转轴配置在垂直于重力的方向上(新方法)的根据本发明的实施方式的抛光装置的情况下,通过检查磨损度和芯片缺陷而获得的数据。

[0098] 使用具有尺寸约为 0.95mm×0.47mm(长度×宽度(L×W), 1005 型)的陶瓷本体,并且根据所述陶瓷本体的厚度分类结果。在所述旋转工作台的每分钟转数为 150RPM、自转速度对公转速度比率为 1:1.3 的情况下进行 150 分钟的抛光。

[0099] **【表 2】**

[0100]

抛光方法	陶瓷本体厚度 (mm)	A- 外 (μm^2)	芯片缺陷
现有技术方法	0.5	139.5	0/1000
现有技术方法	0.3	77	0/1000
现有技术方法	0.25	51	0/1000
现有技术方法	0.09	6	340/1000
现有技术方法	0.08	5	521/1000
现有技术方法	0.07	4	785/1000
新方法	0.09	53	0/1000
新方法	0.08	45	0/1000
新方法	0.07	43	0/1000

[0101] 参考表 2,可以理解的是,随着陶瓷本体的厚度减小,抛光无法适当进行。具体地,可以理解的是,在现有技术方法中,当所述陶瓷本体的厚度为 0.09mm 或更小时,产生芯片缺陷,但在新方法中,即使在所述陶瓷本体的厚度为 0.09mm 或更小时,抛光可以以显著地水平执行,而不产生芯片缺陷。

[0102] 因此,可以理解的是,与采用所述现有技术方法的抛光装置相比,采用所述新方法的根据本发明的抛光装置抛光效率显著地提高。

[0103] 下述表 3 示出表示根据自转速度 / 公转速度的抛光结果(A- 外和芯片缺陷)的数据。

[0104] 使用具有尺寸约为 0.95mm×0.47mm×0.09mm(长度×宽度×厚度(L×W×T), 1005 型)的陶瓷本体。

[0105] **【表 3】**

[0106]

样品	自转速度/公转速度	每分钟转数 (RPM)	时间 (min)	A-外 (μm^2)	芯片缺陷
1*	1	100	100	0.2	325/1000
2*	1	100	150	0.267	105/1000
3	1	100	200	0.3	0/1000
4*	1	150	100	0.266	108/1000
5	1	150	150	0.433	0/1000
6	1	150	200	0.567	0/1000
7	1	200	100	0.4	0/1000
8	1	200	150	0.567	0/1000
9	1	200	200	0.7	0/1000
10	1.3	100	100	0.5	0/1000
11	1.3	100	150	1.233	0/1000
12	1.3	100	200	1.7	0/1000
13	1.3	150	100	0.833	0/1000
14	1.3	150	150	1.766	0/1000
15	1.3	150	200	2.733	0/1000
16	1.3	200	100	1.166	0/1000
17	1.3	200	150	2.133	0/1000
18	1.3	200	200	3.033	0/1000
19*	2	100	100	0.267	101/1000
20	2	100	150	0.367	0/1000
21	2	100	200	0.433	0/1000
22*	2	150	100	0.267	107/1000
23	2	150	150	0.467	0/1000
24	2	150	200	0.567	0/1000
25	2	200	100	0.367	0/1000
26	2	200	150	0.6	0/1000
27	2	200	200	0.767	0/1000

[0107]

[0108] *表示对比例。

[0109] 如表3中所示,在自转速度/公转速度为整数1或2的情况下,产生芯片缺陷。具体地,在自转速度/公转速度为1的情况下,当抛光时间为150分钟或更少时,芯片缺陷大量产生;在自转速度/公转速度为2的情况下,当抛光时间为100分钟或更少时,产生芯片缺陷。相反,当自转速度/公转速度为1.3时,不产生芯片缺陷。因此,可以理解的是,优选的是自转速度/公转速度不为整数。

[0110] 根据本发明的实施方式,提供一种抛光方法和一种用于多层陶瓷电容器的抛光装置,该抛光装置能够具有高抛光效率,并且可以减少抛光不均匀现象。

[0111] 多层陶瓷电容器的制造方法

[0112] 图 7 是显示根据本发明的实施方式的用于嵌入到板中的多层陶瓷电容器的制造过程的示意图。

[0113] 参考图 7, 根据本发明的实施方式的多层陶瓷电容器的制造方法可以包括: 制备用于电介质层的陶瓷基片和用于覆盖层的陶瓷基片; 使用用于内电极的导电浆料在所述陶瓷基片上形成内电极图案; 通过堆叠其上形成有内电极图案的陶瓷基片和其上未形成有内电极图案的陶瓷基片并且然后烧制堆叠的陶瓷基片形成 1005 型陶瓷本体, 该 1005 型陶瓷本体包括配置为彼此相对的第一内电极和第二内电极、电介质层以及覆盖层; 抛光所述陶瓷本体的边缘; 以及形成电连接于所述第一内电极的第一外电极和电连接于所述第二内电极的第二外电极。

[0114] 在下文中, 将描述根据本发明的实施方式的多层陶瓷电容器的制造方法, 但本发明并不局限于此。

[0115] 在根据本发明的实施方式的多层陶瓷电子元件的制造方法中, 首先, 将包括例如钛酸钡 (BaTiO_3) 等粉末的浆料涂抹在载体膜上, 然后干燥以制备多个陶瓷基片, 从而形成所述电介质层和所述覆盖层。

[0116] 所述陶瓷基片可以通过下述步骤制造: 将所述陶瓷粉末、粘合剂和溶剂混合以制备所述浆料, 并且通过刮涂工艺在具有几微米厚度的基片模型 (sheet shape) 中制造所述制备的浆料。

[0117] 然后, 可以准备用于内电极的包含镍粉末的导电浆料。

[0118] 通过丝网印刷的方法将所述用于内电极的导电浆料涂抹到所述基片上以形成所述内电极之后, 可以堆叠几百层其上印刷有所述内电极的所述基片, 并且可以将几十层其上未印刷有所述内电极的所述基片堆叠在堆叠体的上表面和下表面上, 然后进行烧制, 从而制造陶瓷本体 10。所述陶瓷本体可以包括内电极、电介质层以及覆盖层, 其中所述电介质层通过烧制其上印刷有所述内电极的所述基片形成, 所述覆盖层通过烧制其上未印刷有所述内电极的所述基片形成。

[0119] 所述陶瓷本体在烧制后可以具有 0.09mm 或更小的厚度。

[0120] 之后, 在所述陶瓷本体的长度 - 厚度 (L-T) 横截面上, 在正方形定义为包括平行于所述陶瓷本体的第一主表面 1 的中央部分的边和沿对角线方向配置在所述陶瓷本体的外表面上的顶点 a 和 a' 并且所述边的长度为 $30 \mu\text{m}$ 的情况下, 当所述正方形的未被所述陶瓷本体占据有的区域的面积定于为 A-外并且所述覆盖层的厚度定义为 t 时, 可以进行抛光以满足下列方程: $9 \mu\text{m}^2 \leq \text{A-外}$, 并且 $\text{A-外}/t \leq 3.7\text{m}$ 。

[0121] 可以使用上述的抛光装置进行抛光。

[0122] 由于对所述抛光装置和抛光方法以及所述陶瓷本体的描述与上面的描述重叠, 所以在此将其省略。

[0123] 下一步, 可以在所述陶瓷本体的上表面和下表面以及端面上形成包含第一导电材料和玻璃的所述第一外电极和第二外电极。

[0124] 所述第一导电材料不具体限定, 但是可以例如为铜 (Cu)、银 (Ag)、镍 (Ni) 及其合金中的至少一者。

[0125] 所述玻璃不具体限定, 但是可以为具有与用于制造普通的多层陶瓷电容器的玻璃相同的成分的材料。

[0126] 如上所述,根据本发明的实施方式,能够提供一种多层陶瓷电容器,该多层陶瓷电容器可以具有用于抛光所述陶瓷本体的最优化的尺寸,从而防止在由于所述陶瓷本体之间或所述陶瓷本体与其他构件之间的冲击而损坏的情况下的所述陶瓷本体的芯片缺陷,以及减少由于电容减少而导致的电容缺陷。

[0127] 另外,根据本发明,可以提供一种抛光方法和用于多层陶瓷电容器的抛光装置,该抛光装置能够具有高抛光效率并且能够减少抛光不均匀的现象。

[0128] 虽然已经结合典型实施方式示出且描述了本发明,但本领域技术人员将清楚,在不偏离如所附权利要求限定的本发明的精神和范围的情况下可以作出修改和改变。

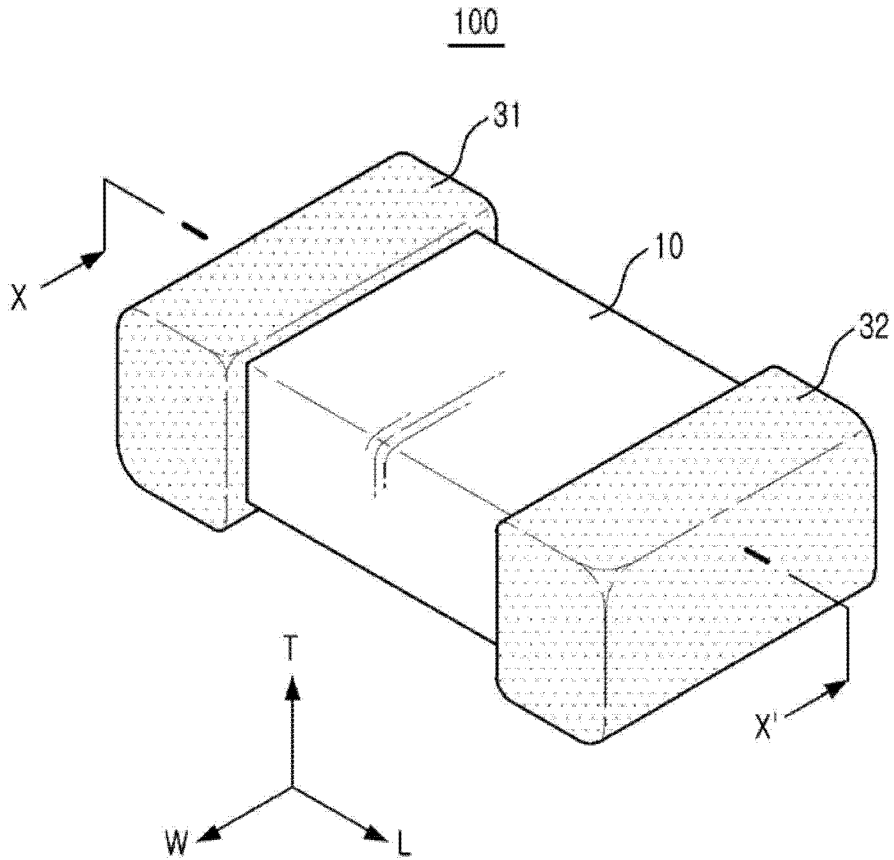


图 1

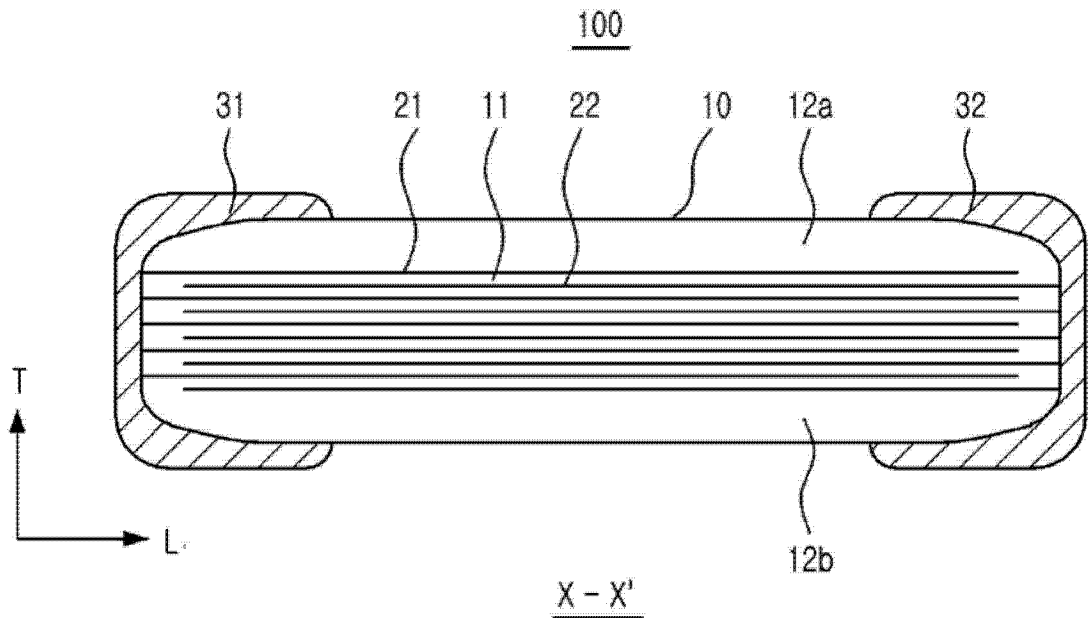


图 2

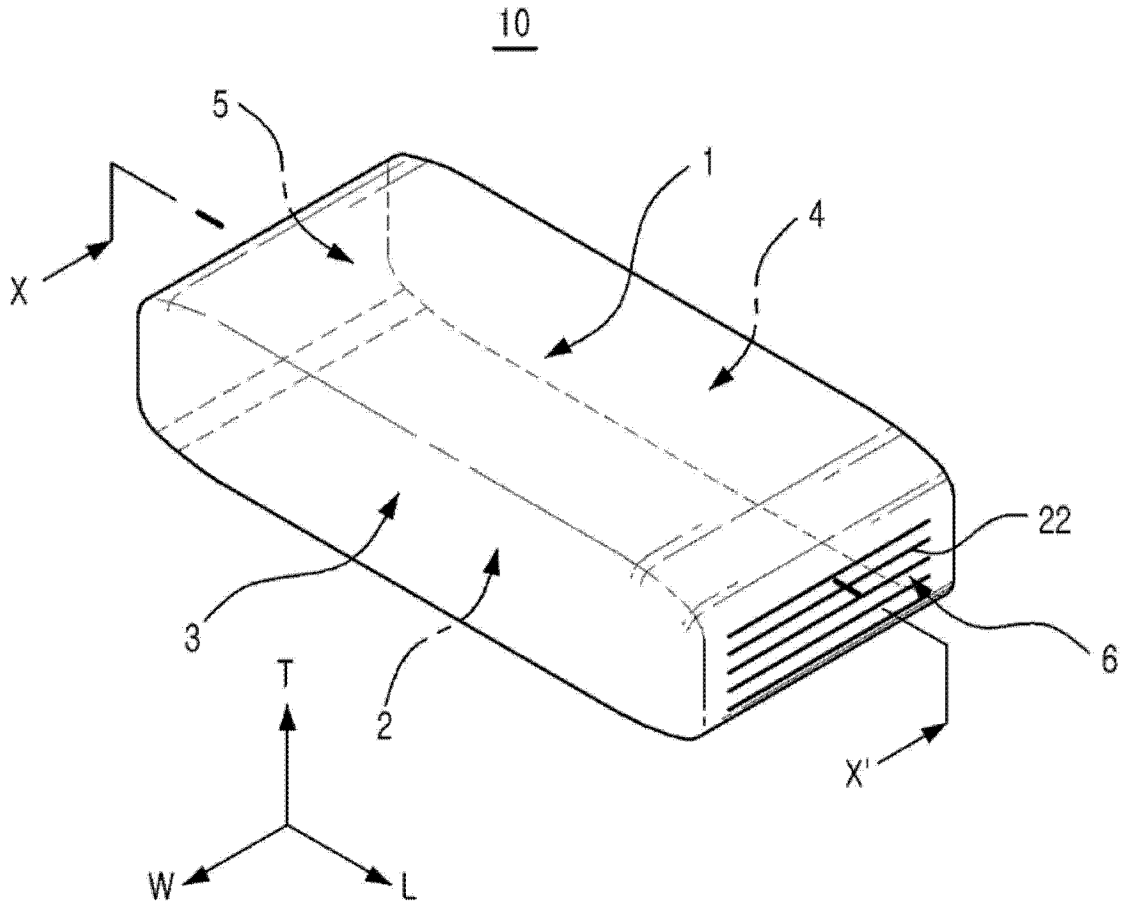


图 3

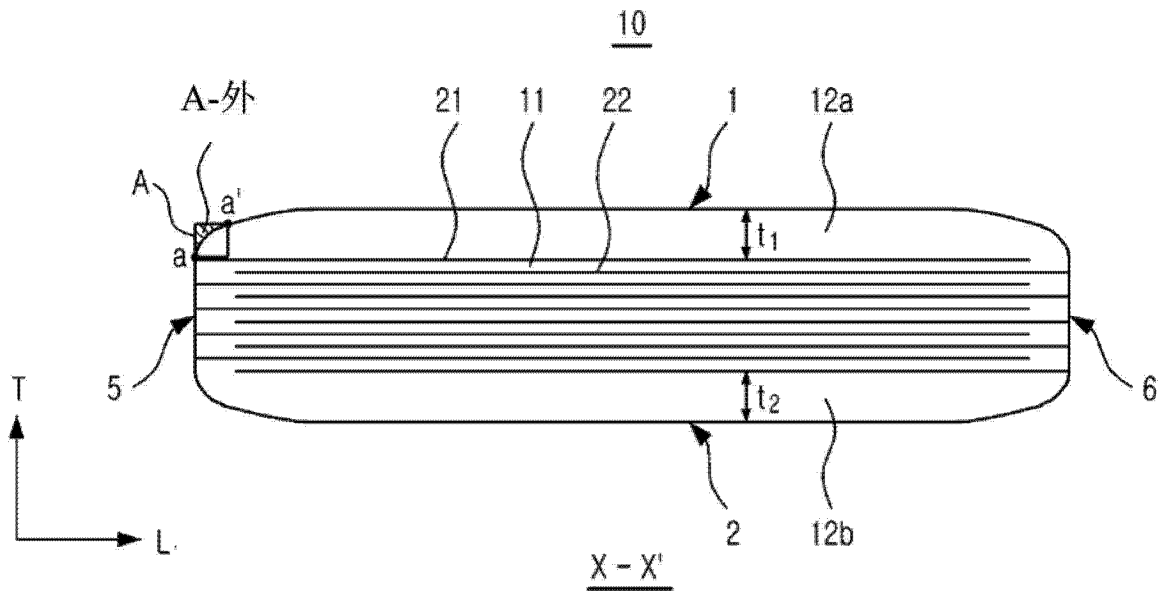


图 4

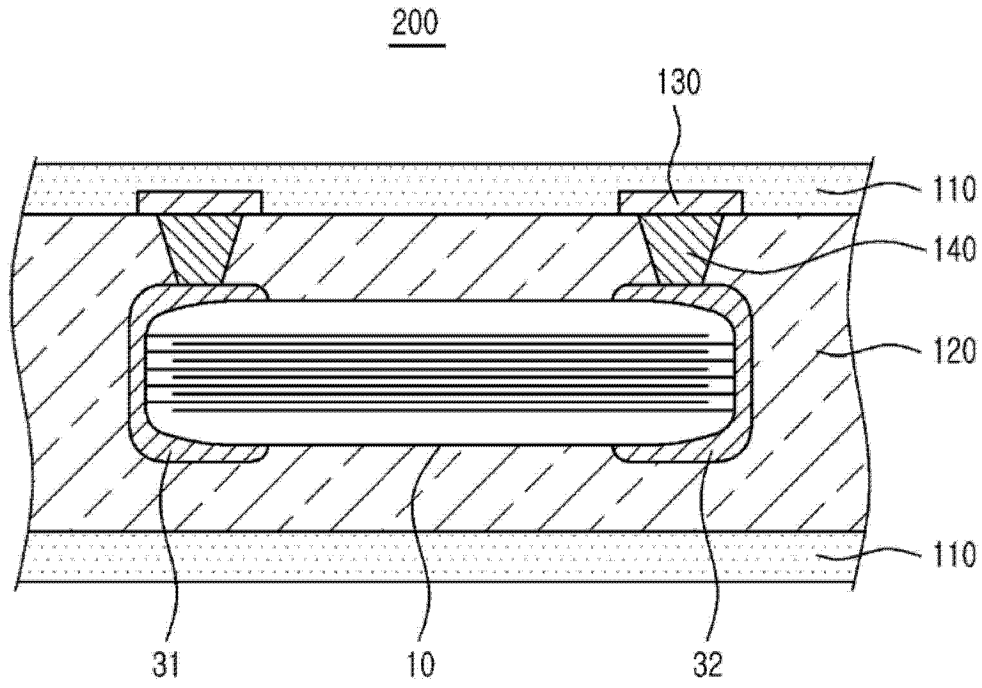


图 5

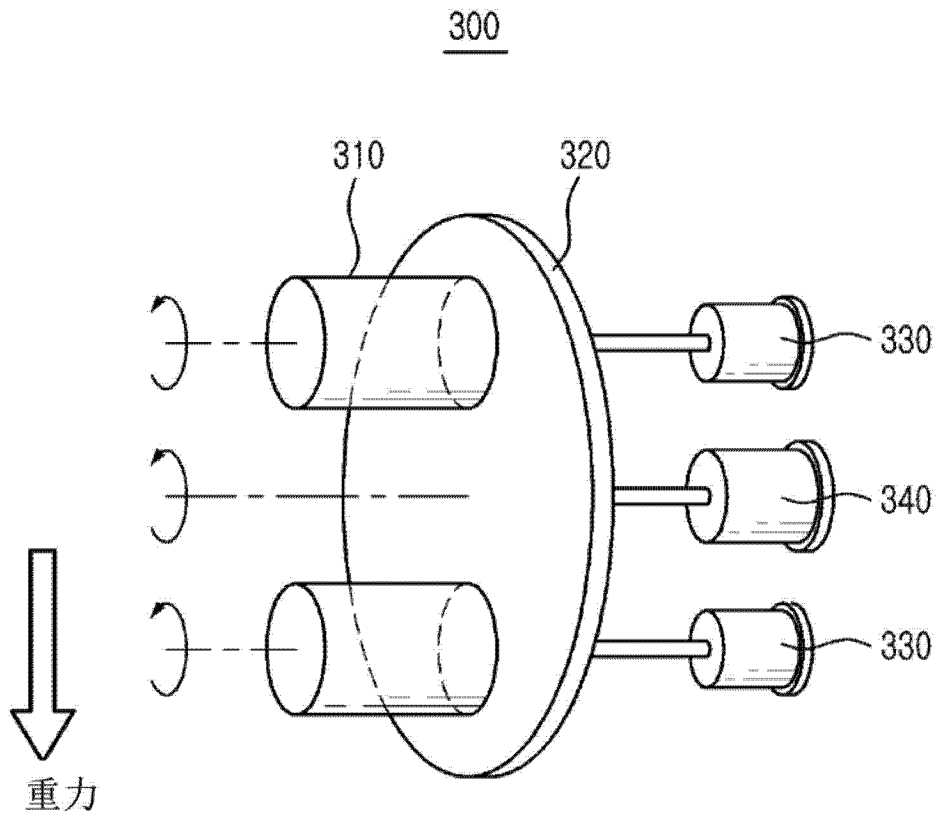


图 6

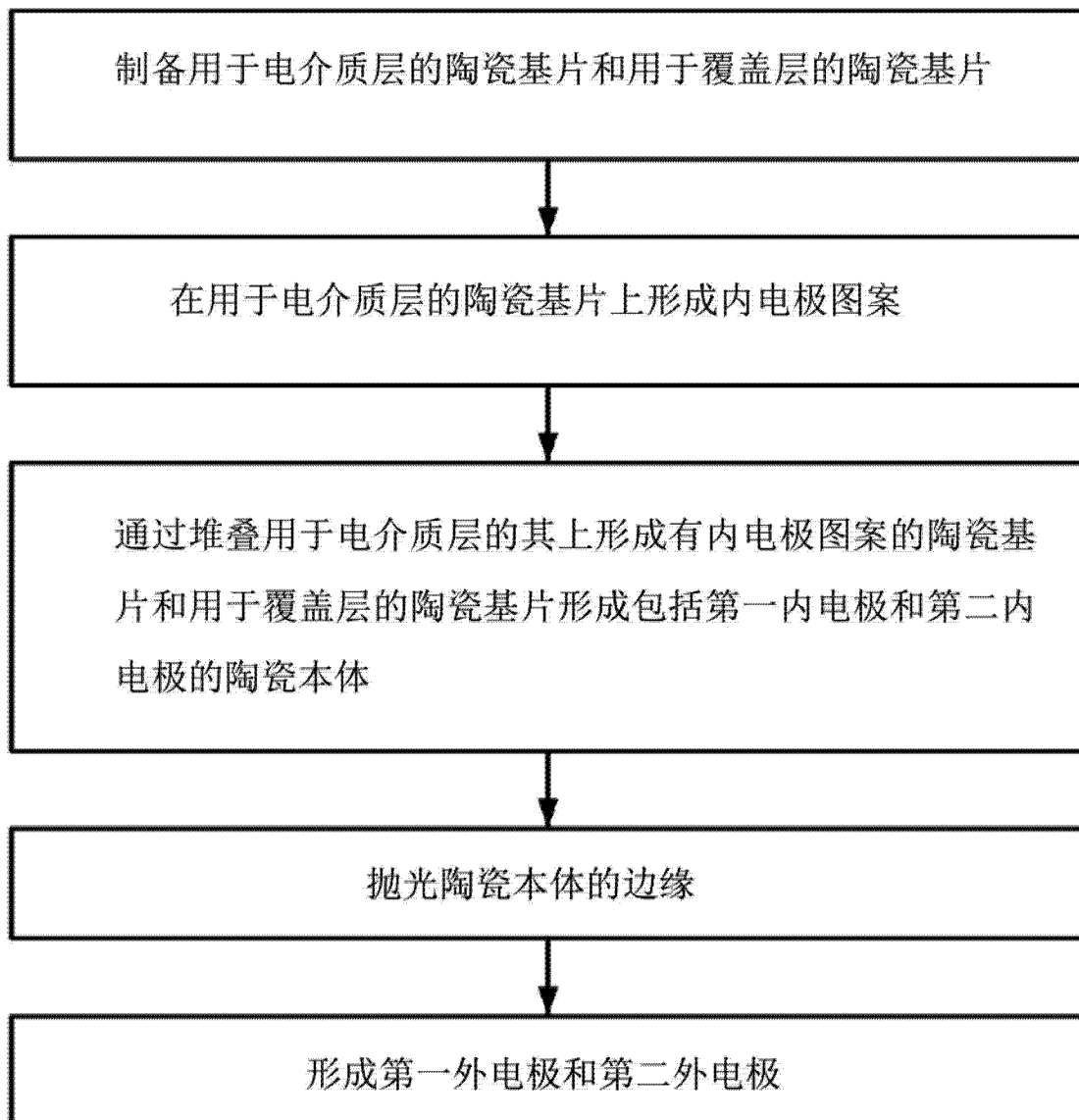


图 7