

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4105261号
(P4105261)

(45) 発行日 平成20年6月25日(2008.6.25)

(24) 登録日 平成20年4月4日(2008.4.4)

(51) Int. Cl.	F I
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO2F 1/1335 (2006.01)	GO2F 1/1335 500
GO2F 1/1333 (2006.01)	GO2F 1/1333 505
GO2B 5/00 (2006.01)	GO2B 5/00 B
GO9F 9/30 (2006.01)	GO9F 9/30 349C

請求項の数 8 (全 16 頁)

(21) 出願番号	特願平9-240505	(73) 特許権者	000153878
(22) 出願日	平成9年8月20日(1997.8.20)		株式会社半導体エネルギー研究所
(65) 公開番号	特開平11-64890		神奈川県厚木市長谷398番地
(43) 公開日	平成11年3月5日(1999.3.5)	(72) 発明者	張 宏勇
審査請求日	平成16年6月15日(2004.6.15)		神奈川県厚木市長谷398番地 株式会社
前置審査			半導体エネルギー研究所内
		(72) 発明者	坂倉 真之
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		審査官	山口 裕之

最終頁に続く

(54) 【発明の名称】 電子機器の作製方法

(57) 【特許請求の範囲】

【請求項1】

複数のトランジスタを覆う第1の層間絶縁膜を形成し、
前記第1の層間絶縁膜上に配線を形成し、
前記第1の層間絶縁膜上に、前記配線を覆う第2の層間絶縁膜を形成し、
前記第2の層間絶縁膜上に、前記配線と隣接する画素電極の隙間とが重なる位置になるように反射性を有する金属材料からなる複数の画素電極を形成し、
前記複数の画素電極をマスクとして、前記第2の層間絶縁膜を貫通し前記配線に達する溝部を形成し、

前記溝部に充填され且つ前記複数の画素電極表面を覆う絶縁層を形成した後にドライエッチング処理を行い前記複数の画素電極表面の絶縁層を除去することによって前記溝部に絶縁性の光吸収物を埋め込むことを特徴とする電子機器の作製方法。

【請求項2】

請求項1において、
前記配線は、前記トランジスタと電氣的に接続されるように形成されることを特徴とする電子機器の作製方法。

【請求項3】

請求項1又は請求項2において、
前記光吸収物は、顔料またはカーボン系材料が分散された有機樹脂を用いて形成されることを特徴とする電子機器の作製方法。

【請求項 4】

請求項 1 又は請求項 2 において、

前記光吸収物は、顔料またはカーボン系材料が分散された酸化珪素系塗布膜を用いて形成されることを特徴とする電子機器の作製方法。

【請求項 5】

請求項 3 において、

前記有機樹脂は、アクリル、ポリイミド、ポリアミド、ポリイミドアミド、エポキシから選ばれた材料であることを特徴とする電子機器の作製方法。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか一項において、

前記第 2 の層間絶縁膜は、有機樹脂を用いて形成されることを特徴とする電子機器の作製方法。

10

【請求項 7】

請求項 1 乃至請求項 5 のいずれか一項において、

前記第 2 の層間絶縁膜は、酸化珪素系塗布膜を用いて形成されることを特徴とする電子機器の作製方法。

【請求項 8】

請求項 6 において、

前記第 2 の層間絶縁膜の有機樹脂は、アクリル、ポリイミド、ポリアミド、ポリイミドアミド、エポキシから選ばれた材料であることを特徴とする電子機器の作製方法。

20

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、複数の画素電極を有する画素部を有するアクティブマトリクスパネルや、画素部を備えた携帯電話、パソコン等の電子機器およびその作製方法に関するものである。

【0002】

【従来の技術】

情報システムにおいて、電気信号（画像信号）を光信号に変換し、表示を行う液晶パネル等のフラットディスプレイが注目されている。フルカラー表示や動画像表示を行うため、これらフラットディスプレイの表示方法としてマトリクス駆動方式が採用されている。

30

【0003】

図 9 に従来の反射型のアクティブマトリクス型液晶表示の画素部の断面図を示す。図 9 はいわゆる TFT 基板と呼ばれる基板の断面図に相当する。絶縁表面を有する基板 1 上には画素毎に薄膜トランジスタ (TFT) 2 が形成されている。TFT 2 は活性層 3、ゲイト絶縁膜 4、ゲイト電極 5、活性層 3 のソース/ドレイン領域に接続されたソース電極 6、ドレイン電極 7 を有する。

【0004】

ゲイト電極 5 とソース電極 6、ドレイン電極 7 は第 1 の層間絶縁膜 8 により絶縁分離されている。ソース電極 6、ドレイン電極 7 を覆って第 2 の層間絶縁膜 11 が設けられている。第 2 の層間絶縁膜 11 上にはブラックマトリクス 12 が形成され、ブラックマトリクス 12 を覆って第 3 の層間絶縁膜 13 が形成されている。画素電極（反射電極）14 は第 2、第 3 の層間絶縁膜 11、13 に形成されたコンタクトホールを介して、TFT 2 のドレイン電極 7 に接続されている。

40

【0005】

配向膜形成、ラビング処理等の工程を経て、対向電極が形成された基板と、図 9 に示す素子基板とが貼り合わされる。基板間に液晶材料を封止され、反射型液晶表示装置のセル組が完了する。

【0006】

なお、図 9 ではブラックマトリクス 12 は分断されるように図示されているが、隣接する画素電極 14 の隙間 20 を塞ぐように、層間絶縁膜 11 上に格子状に一体的に形成されて

50

いる。ブラックマトリクス 12 によって画素電極の隙間 20 から入射した光が遮断される。

【0007】

【発明が解決する課題】

近年、HDTV（高品位テレビ）、SXGA表示、写真ネガの読み取り装置等の表示装置の市場では、多画素化と高密度化が要求され、そのため画素ピッチが微細化が進められている。しかしながら画素ピッチが微細化されるに伴って、隣接する画素電極の隙間の占める割合が相対的に広がるため、画素電極の隙間による問題が無視できなくなっている。

【0008】

画素電極の隙間による第1の問題とは、図9の従来例の反射型パネルでは、通常ブラックマトリクス12は金属材料で形成される。そのため入射光30が画素電極の隙間20から入射すると、この光がブラックマトリクス12やさらに画素電極14によって乱反射されるおそれがある。このような乱反射光31（矢印で図示する）がTF T2に照射されるとTF T2を劣化させたり、クロストークが発生してしまう。また、乱反射光32（矢印で図示する）のように画素電極14での反射光に混入してしまうと、コントラストを低下させ、特に黒レベルを低下させてしまうという問題が生ずる。

10

【0009】

第2に、液晶表示装置の場合では、画素電極の隙間20の段差部で液晶分子の配向が乱れてしまう。透過型パネルではセルギャップが7～10μmと、比較的厚いので、セルギャップに占める段差（画素電極の厚さ）の割合が小さく、配向の乱れは表示に大きな影響を与えずに済む。

20

【0010】

しかしながら、反射型液晶パネルのセルギャップは2～4μm程度であり、強誘電性・反強誘電性液晶パネルのセルギャップは液晶分子のらせんを解くため2μm以下であり、透過型に比べ非常に狭い。よってこれら液晶パネルでは、セルギャップに占める段差の割合は大きくなるので、液晶分子の乱れの影響が大きくなり、コントラストを低下させる原因となっている。

【0011】

本発明の目的は、上述した課題を解消して、高寿命・高信頼性であり、また高画質表示が可能な画素部を備えた電子機器、およびその作製方法を提供することにある。

30

【0012】

【課題を解決するための手段】

上述した課題を解決するための本発明の電子機器の構成は、複数のアクティブ素子と、前記複数のアクティブ素子を覆う絶縁物層と、前記絶縁物層上に形成された複数の画素電極とが配置された画素領域を有する電子機器であって、前記絶縁物層には、隣接する前記画素電極の隙間と重なる空隙を有する溝部が設けられ、前記溝部、あるいは前記溝部および前記隣接する画素電極の隙間に、絶縁性の光吸収物を埋め込めこむことを特徴とする電子機器。

【0013】

また、本発明の電子機器の作製方法の構成は、複数のアクティブ素子と、前記複数のアクティブ素子を覆う絶縁物層と、前記絶縁物層上に形成された複数の画素電極とが配置された画素領域を有する電子機器の作製方法であって、前記絶縁物層上に前記複数の画素電極を形成する第1の工程と、隣接する前記画素電極の隙間に存在する前記絶縁物層を除去して、溝部を形成する第2の工程と、前記溝部に埋め込まれた絶縁性の光吸収物を形成する第3の工程とを有することを特徴とする。

40

【0014】

本発明の電子機器の作製方法の他の構成は、前記絶縁物層上に前記複数の画素電極を形成する第1の工程と、

50

隣接する前記画素電極の隙間に存在する前記絶縁物層を除去して、溝部を形成する第2の工程と、上記第2の工程の以降、前記溝部および前記画素電極の前記隙間に埋め込まれ、かつ前記複数の画素電極表面を覆う絶縁性の光吸収物を形成する第3の工程と、少なくとも前記複数の画素電極表面を覆っている前記光吸収物を除去して、前記画素電極表面を露出する第4の工程を有することを特徴とする。

【0015】

更に本発明の電子機器の作製方法の他の構成は、前記絶縁物層上に導電膜を形成し、前記導電膜上にレジストマスクを形成し前記導電膜をパターンニングして、前記複数の画素電極を形成する第1の工程と、前記レジストマスクを残存させた状態で、隣接する前記画素電極の隙間に存在する前記絶縁物層を除去して、溝部を形成する第2の工程と、前記溝部および前記画素電極の前記隙間に埋め込まれ、かつ前記レジストマスク表面を覆う絶縁性の光吸収物を形成する第3の工程と、少なくとも前記レジストマスク表面を覆っている絶縁性の光吸収物と前記レジストマスクとを除去して、前記画素電極表面を露出させる第4の工程とを有することを特徴とする電極構造の作製方法。

【0016】

【発明の実施の形態】

図1を用いて本実施形態を説明する。図1(A)は本実施形態の画素部の正面図であり、図1(B)は図1(A)の線A-A'で切った断面図である。

【0017】

図1(B)に示すように、基板100上には、画素毎にアクティブ素子としてTFTが形成されている。TFTはソース領域107、ドレイン領域108、チャネル形成領域109を有する活性層と、活性層を覆うゲイト絶縁膜102と、ゲイト電極105と、ソース電極111と、ドレイン電極113とを有する。

【0018】

これらTFTを覆って層間絶縁膜114が形成されている。層間絶縁膜114を介してTFTのドレイン電極113と画素電極115とが接続されている。層間絶縁膜114には隣接する画素電極115の隙間と重なる部分に溝部が形成されている。光吸収物122はこの溝部と画素電極115の隙間に埋め込まれ、図1(A)に示すように光吸収物122は一体的に格子状に設けられている。

【0019】

光吸収物122を形成するには、図5(A)に示すように、隣接する画素電極115の隙間と空隙が重なるように層間絶縁膜114をエッチング除去して、溝部120を形成する。画素電極115をエッチングマスクとして機能させることで、溝部120は自己整合的に形成され、画素電極115の端面(分断面)と層間絶縁膜114の溝部120の側面が概略同一平面をなすように形成される。

【0020】

次に図5(B)に示すように、層間絶縁膜114の溝部120および画素電極の隙間に埋め込まれ、かつ複数の画素電極115の表面を覆うように絶縁性の光吸収物121を形成する。次に、ドライエッチングやCMPの手段によって、画素電極115の表面を覆っている光吸収物121を除去して、図1に示すように複数の画素電極115の表面を露出させる。層間絶縁膜114の溝部および画素電極115の隙間に残存した部分が、図1の光吸収物122として機能する。

【0021】

本実施形態では、光吸収物122が形成される溝部は自己整合的に形成され、また光吸収物122のパターンニング工程が不要なため、作製工程は簡単である。また光吸収物122は画素電極115の面積(開口率)を縮小することなく形成できる。

【0022】

本実施形態において、光吸収物122は少なくとも層間絶縁膜114に形成された溝部に

10

20

30

40

50

存在させる。層間絶縁膜 114 の溝部の光吸収物 122 によって、画素部 115 の隙間から入射する光は吸収されて、反射したり透過したりしない。従って画素電極 115 を金属材料にて形成することにより、画素電極 115 と光吸収物 122 によって完全に光が遮蔽できるので、TFT の光劣化が防止でき、さらにクロストークも防止できる。

【0023】

層間絶縁膜 114 の溝部、および画素電極 115 の隙間に光吸収物 122 を埋め込むことにより、画素電極 115 の段差部が低くなる。例えば本発明の画素部を液晶パネルに応用した場合には、画素電極 115 の段差部での液晶分子の配向の乱れを抑制できる。より好ましくは画素電極 115 の表面と光吸収物 122 の表面を概略同一平面とする。これにより、基板間で液晶分子の配向状態が均一化され、ディスクリネーションが防止できる。

10

【0024】

また、光吸収物 122 を画素電極よりも突出させることもできる。これにより光吸収物 112 上に配置される液晶分子は画素電極 115 と対向電極が作る電界にตอบสนองしにくくなるので、表示に寄与する画素電極 115 上の液晶分子の応答を乱すことができなくなり、高画質表示が可能になる。

【0025】

光吸収物 122 は光を吸収する着色された絶縁材料で形成される。画素電極 115 の隙間の微細な溝部に充填されるため、光吸収物はスピンコート法で形成できる塗布膜が好適である。このような塗布膜として、アクリル、ポリイミド、ポリアミド、ポリイミドアミド、エポキシから選ばれた有機樹脂や、PSG、SiO₂ 等の酸化珪素系塗布膜を用いることができる。またこれら絶縁材料を着色するには、絶縁材料中に顔料やカーボン系材料を分散させる。

20

【0026】

【実施例】

以下、図 1 ~ 図 8 を用いて、本発明の実施例を詳細に説明する。

【0027】

[実施例 1] 本実施例では、本発明を反射型液晶表示装置に応用した例を説明する。図 1 は本実施例の画素部の構成図であり、図 1 (A) は画素部の正面図であり、図 1 (B) は図 1 (A) の線 A - A' で切った断面図である。

【0028】

図 1 に示す画素部において、絶縁表面を有する基板 100 上には画素毎にアクティブ素子として TFT が形成されている。TFT を覆って層間絶縁膜 114 が形成されている。層間絶縁膜 114 を介して TFT のドレイン電極 113 と金属材料でなる画素電極 115 とが接続されている。層間絶縁膜 114 には、隣接する画素電極 115 の隙間に空隙が重なるように溝部が形成されている。この溝部と画素電極 115 の隙間に光吸収物 122 が埋め込まれている。

30

【0029】

図 1 (A) に示すように、画素電極 115 の隙間に光吸収物 122 は一体的に格子状に設けられ、画素電極 115 の隙間から光が侵入するのを防止している。以下、図 2 ~ 図 6 を用いて、図 1 に示す画素部の作製工程を説明する。

40

【0030】

絶縁表面を有する基板 100 を用意する。基板 100 には、ガラス基板や石英基板が用いられる。ガラス基板を用いる場合は、その表面に Na イオン等の不純物の拡散を防止するための酸化珪素でなる下地絶縁膜を形成すると良い。

【0031】

基板 100 上に画素毎に TFT の活性層 101 を形成する。活性層 101 を形成するには厚さ 40 ~ 100 nm、ここでは厚さ 50 nm の非晶質シリコンを成膜し、多結晶化し、この多結晶化されたシリコンを島状に分離し活性層 101 を形成する。そして、しきい値制御のために活性層 101 にボロンをドーピングする。次に基板全体にゲート絶縁膜 102 として機能する酸化珪素膜を成膜する。酸化珪素膜の厚さは 120 nm とする。

50

【0032】

ゲイト絶縁膜102上に、ゲイト電極・配線を構成する導電膜を形成する。本実施例では、Scを微量に添加したアルミニウム膜を400nmの厚さに形成する。アルミニウム膜をパターンングして、ゲイト電極104、ゲイト配線105を形成する。ゲイト電極104はゲイト配線105と一体的に形成され、配線105から延在した構成とされる。

【0033】

ゲイト電極・配線104、105を陽極とした陽極酸化処理を施し、その表面に陽極酸化膜106を形成する。この陽極酸化膜106はゲイト電極・配線104、105を電氣的に物理的に保護する機能を有する。なお、図2(A)では陽極酸化膜106は省略されている。

10

【0034】

次に、イオンドーピング法にて、リンイオンを活性層101にドーピングする。ゲイト電極104がマスクになるため、ソース領域107、ドレイン領域108、チャネル形成領域109が自己整合的に形成される。ドーピング終了後、レーザー照射または熱処理によって、ドーピングされたリンを活性化すると同時に、ドーピングによって損傷した活性層をアニールする。

【0035】

なお、図2(A)は画素部の上面図であり、図2(B)は図2(A)の線A-A'で切った断面図である。以降の工程を図3を用いて説明する。図3(A)は画素部の上面図であり、図3(B)は図3(A)の線A-A'で切った断面図である。

20

【0036】

図3(B)に示すように、第1の層間絶縁膜110を成膜する。ここでは、プラズマCVD法により厚さ20nmの窒化珪素膜を成膜し、連続して、厚さ800nmの窒化酸化珪素膜を成膜する。そして、層間絶縁膜110にソース/ドレイン領域107、108に達するコンタクトホールを開口する。

【0037】

次に、チタン膜/アルミニウム膜/チタン膜でなる積層膜を成膜する。各チタン膜の厚さは100nmとし、アルミニウム膜の厚さは300nmとする。この積層膜をパターンングしてソース電極111、ソース配線112、ドレイン電極113をそれぞれ形成する。ソース電極111はソース配線112と一体的に形成され、配線112から延在した構成とされる。以上の工程により、画素部のTFTが完成する。

30

【0038】

以降の工程を図4を用いて説明する。図4(A)は画素部の上面図であり、図4(B)は図4(A)の線A-A'で切った断面図である。

【0039】

図4(B)に示すように、TFTを覆う厚さ1~2μmの第2の層間絶縁膜114を形成する。ここでは、層間絶縁膜114として厚さ1.5μmのアクリル膜を形成する。

【0040】

層間絶縁膜114の材料には有機樹脂膜が好ましい。有機樹脂膜はスピンコート法にて溶液を塗布することで成膜できるため、下部の凹凸を相殺して、表面が平坦な膜に成膜することができる。有機樹脂膜として、具体的には、アクリル、ポリイミド、ポリアミド、ポリイミドアミド、エポキシ等が用いられる。また、有機樹脂の他に塗布膜として、PSG、SiO₂等の酸化珪素系塗布膜を用いることができる。

40

【0041】

層間絶縁膜114にドレイン電極113に達するコンタクトホールを開口する。次に、画素電極115を構成する金属膜を成膜する。アルミニウム膜を厚さ200~400nm、ここでは厚さ300nmにスパッタ法にて成膜する。次にアルミニウム膜上にパターンング用のレジストマスク116を形成する。このマスク116を用いてアルミニウム膜をパターンングし、画素電極115を形成する。なお、図4(A)においては、レジストマスク116は省略されている。

50

【0042】

各画素電極115は画素毎にTFEのドレイン電極113に接続され、またX方向、Y方向それぞれ間隔 P_x 、 P_y を隔てて、マトリクス状に配置されている。間隔 P_x 、 P_y は開口率が最大になるようなデザインルールのみに従って設定すれば良く、間隔 P_x 、 P_y は1～3 μm 程度とすることができる。ここでは間隔 P_x 、 P_y を2 μm とする。

【0043】

次に、図5に示すように、画素電極115をエッチングマスクに用いて、第2の層間絶縁膜114に溝部120を自己整合的に形成する。溝部120を形成するには、プラズマエッチングやRIE（反応性イオンエッチング）等のドライエッチング法を用いる。本実施例では、プラズマエッチング法を用い、エッチングガスは、 O_2 と CF_4 の混合ガスを用いる。 CF_4 の濃度は全ガスに対して1～10%とする。 CF_4 の濃度、圧力等の条件によりエッチングレートが制御できる。またエッチングガスによって、画素電極115の表面が変質されないようにするため、画素電極115の保護するためレジストマスク116は残存させてエッチングを行う。

10

【0044】

ここでは CF_4 の濃度が5%のエッチングガスを用い、プラズマエッチングによって、画素電極115の隙間の第2の層間絶縁膜114を深さ約1 μm 除去し、溝部120を形成する。図5(A)の断面図では溝部120は個々に分離されているように図示されているが、実際には、溝部120は画素電極115の隙間に重なるように、格子状に一体的に形成される。

20

【0045】

次に図5(B)に示すように、レジストマスク116を剥離した後、溝部120、隣接する画素電極115の隙間に充填され、かつ画素電極115表面を覆う絶縁物層121を形成する。本実施例では、スピンコート法にて黒色顔料を分散させたアクリル樹脂を塗布し硬化して、黒色のアクリルでなる絶縁物層121を形成する。

【0046】

溝部120の深さは1 μm であり、またその幅は2 μm である。このような微細な格子状のパターンを画素部全体で絶縁物層121によって充填するため、絶縁物層121は溶液から形成できる塗布膜を用いる。このような塗布膜としてアクリル、ポリイミド、ポリアミド、ポリイミドアミド、エポキシ等の有機樹脂が用いられる。本実施例で用いたアクリルは液晶材料よりも比誘電率が低く、列記した樹脂材料のなかで最も安価であるという特長がある。また溶液から形成できる膜として、PSG、 SiO_2 等の酸化珪素系塗布膜を用いることができる。

30

【0047】

また、絶縁物層121に、従来のブラックマトリクスと同様の遮光機能を持たせるため、黒色顔料を分散させたが、カーボン系材料を分散させることもできる。また顔料は黒色に限定されるものではなく、絶縁物層121が光を吸収できるような色であれば良い。

【0048】

次に、 O_2 アッシング等のドライエッチング処理により、画素電極115表面を覆う絶縁物層121を除去して、図1(B)に示すように隣接する画素電極115の隙間、および溝部120のみ絶縁物層121を残す。残存された絶縁物層121が光吸収物122となる。図1(B)では光吸収物は個々に分離されて図示されているが、実際には図1(A)に示すように光吸収物122は画素電極115の隙間を埋めて、格子状に一体的に形成される。

40

【0049】

本実施例では光吸収物122を形成する手段に O_2 アッシングを用いる。アッシングのエッチングレートは代表的には0.3～1 μm /分程度であることを考慮すると、図5(B)において、画素電極115を覆う絶縁物層121の厚さ t_1 が0.3～1.5 μm 程度となるようにする。 t_1 の厚さは、絶縁物層121を形成する際のスピナーの回転速度や、絶縁物層121の原料溶液の粘度等により制御できる。

50

【0050】

更に、画素電極121の反射率を損なわないようにするため、O₂アッシングでは画素電極115表面を覆う絶縁物層121を完全に除去する必要がある。画素電極115表面を覆う絶縁物層121を完全に除去される以前に、少なくとも溝部120に埋め込まれた絶縁物層121(後の光吸収物122となる部分)が除去されないようにするため、画素電極115の厚さと溝部120深さを加算した厚さ t_0 、即ち光吸収物122の厚さ t_0 は、アッシングされる絶縁物層121の厚さ t_1 よりも厚くする。これによってエッチングのマージンが確保でき、画素電極115の隙間および溝部120に埋め込まれた絶縁物層121を除去しないようすることができる。

【0051】

図5(B)において、 t_0 は溝部120の深さ1 μ mと、画素電極の厚さ300nmを加算した値の1.3 μ mであり、ここでは除去される絶縁物層121の厚さ t_1 は0.5 μ mとした。

【0052】

なおここでは、溝部120は層間絶縁膜114に凹状に形成したが、深さ t_0 を稼ぐため層間絶縁膜114を貫通するように形成してもよい。この場合は、溝部120はゲイト配線105、ソース配線112が成す格子(図4参照)に沿って形成されるので、層間絶縁膜114を貫通するとソース配線112表面がエッチングガスに曝される。この場合には、ソース配線112表面はエッチングガスによって変質されない材料であることが必要である。

【0053】

また画素電極の間隔 P_x 、 P_y は1~3 μ m程度であるので、アッシング工程において、画素電極115の隙間にはプラズマが殆ど入り込まず、この箇所の絶縁物層121は除去され難い。そのためアッシングによって、画素電極115の表面に形成された絶縁物層121は除去して、画素電極115の隙間および溝部120に埋め込まれた絶縁物層121を残存させることが可能である。この残存した絶縁物層121が図1の光吸収物122に相当する。

【0054】

なお、図1では、光吸収物122の表面と画素電極115が一致するように図示されているが、上記したようにO₂アッシングでは画素電極115表面を覆う絶縁物層121を完全に除去する必要がある。このため、図6(A)において、150で示すように、画素電極115の隙間の絶縁物層121が一部除去される場合もある。しかし図6(A)のように、光吸収物122の表面が画素電極115の表面よりも低くなっても、画素電極115の隙間を通過する光は光吸収物122によって遮光できる。

【0055】

即ち、画素電極115の隙間を通過する光を遮光するためには、少なくとも溝部120の側面および底面を光吸収物122によって被覆すればよい。従って、画素電極115表面を覆う絶縁物層121を完全に除去するために、図6(B)において160で示すように、画素電極115の隙間の絶縁物層121を殆ど除去してもよい。

【0056】

光吸収物122を形成し図1に示す画素部が完成した後、公知のセル組工程により反射型液晶表示装置を完成する。なお液晶材料は常誘電性液晶、もしくは強誘電性液晶、反強誘電性液晶等表示モードに合わせて適宜に選択する。

【0057】

本実施例では光吸収物122は黒色顔料が分散されたアクリルで構成されているため、その表面で光が乱反射することがない。よって表示に寄与する光は画素電極115で反射された光だけとなるので、コントラストの高い表示が行える。

【0058】

また、光吸収物122を光が透過することがなく、画素電極115の材料は金属であるため、画素電極115と光吸収物112によって、TFTに光が照射されることが完全に防

10

20

30

40

50

止できるので、光劣化が防止できる。

【0059】

また、光吸収物122を画素電極115の隙間にも埋め込むことにより、画素電極115の段差を緩和できる。この結果、画素電極115の段差部での液晶分子の配向の乱れを抑制できる。この効果は反射型表示装置だけでなく、透過型表示装置でも得ることができる。なお、透過型表示装置の場合は、光吸収物122の他に、TFTの活性層を遮光するブラックマトリクスを形成する必要がある。

【0060】

また本実施例では、光吸収物122が埋め込まれる溝部は自己整合的に形成され、また光吸収物122はパターニング工程が不要なため、工程が簡略化できる。更に開口率を損なうことなく形成できる。

【0061】

[実施例2] 実施例1では、光吸収物122を形成する際に、画素電極115表面を覆う余分な絶縁物層121を除去する手段として、ドライエッチング法を用いた。本実施例では、余分な絶縁物層121を除去する手段にCMP（化学的機械的研磨）を用いる。

【0062】

まず、実施例1と同様の工程に従って、図5(B)に示す構造を作製する。そしてCMPによって、画素電極115表面を覆う余分な絶縁物層121を研磨し除去する。CMPの条件は絶縁物層121は研磨するが画素電極115をできるだけ研磨しないように、スラリーの種類や研磨布の回転数を設定することで、画素電極115表面が露出したときにCMPを終了させることが可能である。

【0063】

このため、画素電極115表面の硬度と絶縁物層121の硬度差ができるだけ大きくなるようにする。例えば、実施例1のようにアルミニウム材料で画素電極115を形成した場合、その表面を陽極酸化処理等によって酸化してアルミナを形成すればよい。

【0064】

[実施例3] 図7は本実施例の光吸収物の作製工程の説明図である。本実施例では、光吸収物の他の作製方法を説明する。図8ではTFTを一部のみを図示した。また、図7において図1～図5と同じ符号は同じ部材を示す。

【0065】

まず、実施例1と同様の工程に従って、図5(A)に示す構造を作製する。そして、図7(A)に示すように画素電極115のパターニング用のレジストマスク116を残存させた状態で、絶縁物層201を形成する。この絶縁物層201は後に光吸収物を構成するものであり、着色された絶縁物材料でなる。

【0066】

本実施例でも実施例1と同様に、絶縁物層201をスピンコート法にて黒色顔料を分散させたアクリル樹脂を塗布し、硬化して、黒色のアクリルで形成する。これは、溝部120および画素電極115の隙間を絶縁物層201によって充填するためである。アクリル樹脂の他、スピンコート法で作成可能なポリイミド、ポリアミド、ポリイミドアミド、エポキシ等の有機樹脂や、PSG、SiO₂等の酸化珪素系塗布膜を用いることが可能である。なお絶縁物層201には黒色顔料を分散させたが、カーボン系材料を分散させることもできる。

【0067】

次に、O₂アッシング等のドライエッチング処理により、画素電極115表面を覆う絶縁物層201を除去する。エッチングを継続し、レジストマスク116と共にこの隙間に充填されていた絶縁物層201も除去する。そしてレジストマスク116が厚さh程残存した状態でエッチングを終了する。厚さhはエッチング時間により制御できる。

【0068】

図7(B)の状態、溝部120、画素電極115の隙間、レジストマスク116の隙間に充填された絶縁物層201が残存する。これが光吸収物202となる。そして、図7(

10

20

30

40

50

C) に示すように、専用の剥離液によってレジストマスク 116 のみを剥離する。この結果、画素電極 115 表面から突出して、光吸収物 202 が形成される。

【0069】

光吸収物 202 を画素電極 115 表面突出させることにより、光吸収物 202 上に（画素電極 115 の隙間上に）存在する液晶分子は近傍の画素電極 115 が作る電界の作用がおよび難く、応答させないようにできる。画素電極 115 の間に存在する液晶分子は表示に寄与しないため、このような液晶分子を応答させないことにより、画素電極 115 上に存在する液晶分子の応答不良が防止でき、高画質表示が可能になる。

【0070】

また図 7 に示す工程では、絶縁物層 201 とレジストマスク 116 のエッチングレートがほぼ同じ、もしくは絶縁物層 201 のエッチングレートが高い場合に特に有効であり、レジストマスク 116 を厚さ h だけ残すことで、光吸収物 202 を画素電極 115 から突出させることができる。

【0071】

一方絶縁物層 201 よりもレジストマスク 116 のエッチングレートが高くなるように双方の材料を選択することも可能である。この場合にはレジストマスク 116 を完全に除去するまでエッチングを行う。エッチングが終了した時点では、エッチングレートの差により絶縁物層 201 が画素電極 115 の表面よりも突出して残存させることができる。また、レジストマスク 116 が完全に除去されたか否かはエッチング装置にてモニタリング可能であるが、レジストマスク 116 を残存させる厚さ h は時間で制御しており、モニタリング不可能なので、完全に除去するほうがレジストマスク 116 を残存させてエッチングを終了させるよりも制御性・再現性に優れる。

【0072】

また、本実施例では光吸収物 202 を画素電極 115 表面よりも突出させるようにしたが、エッチング時間を延長してレジストマスク 116 を完全に除去し、光吸収物 202 の表面が画素電極 115 表面とほぼ同じになるようにすることもできる。また図 6 において 150、160 で示すように、画素電極 115 表面よりも陥没した状態までエッチングしても良く、光吸収物 202 を少なくとも層間絶縁膜 114 の溝部 120 に残存させればよい。

【0073】

あるいは図 7 (A) の構造まで作製した後、実施例 2 で説明した CMP 工程によって、光吸収物 202 を形成することもできる。この場合、絶縁物層 201 と共にレジストマスク 116 も研磨除去して、画素電極 115 表面を露出させればよい。

【0074】

なお、実施例 1 ~ 3 において画素部のアクティブ素子はトップゲイト型の TFT にしたが、この構造に限定されるものではなく、ボトムゲイト型 TFT 等の他の構造の TFT でもよい。また TFT に限らず、ダイオード、MIM 素子等を形成することができる。

【0075】

また、実施例 1 ~ 3 では基板 100 に絶縁性のガラスや石英を用いたが、反射型の画素部を形成する場合は単結晶シリコン基板を用いることができる。この場合には、アクティブマトリクス素子として、単結晶シリコン基板に MOS 型トランジスタを形成すればよい。単結晶シリコン基板を用いることにより、画素電極 115 と光吸収物 122 によって基板表面からの光が遮蔽されると共に、基板裏面からの光も遮蔽できる。

【0076】

[実施例 4] 図 8 は本実施例の電子機器の概略外観図である。本実施例では、本発明の電子機器の応用製品を説明する。本発明を応用した電子機器として、ビデオカメラ、スチルカメラ、プロジェクタ、ヘッドマウントディスプレイ、カーナビゲーション、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話）等が挙げられる。

【0077】

図 8 (A) はモバイルコンピュータ（モバイルコンピュータ）であり、本体 2001、カ

10

20

30

40

50

メラ部 2002、受像部 2003、操作スイッチ 2004、反射型液晶表示装置 2005 で構成される。

【0078】

図 8 (B) はヘッドマウントディスプレイであり、本体 2101、一对の反射型液晶表示装置 2102、本体を頭部に固定するためのバンド部 2103 で構成される。一对の液晶表示装置は左眼用の画像、右眼用の画像をそれぞれ表示される。使用者はこの画像を光学系を介して視覚する。すると目前に大画面が表示されているように視覚することができる。

【0079】

図 8 (C) は携帯電話であり、本体 2201、音声出力部 2202、音声入力部 2203、反射型液晶表示装置 2204、操作スイッチ 2205、アンテナ 2206 で構成される。

10

【0080】

図 8 (D) はビデオカメラであり、本体 2301、反射型液晶表示装置 2302、音声入力部 2303、操作スイッチ 2304、バッテリー 2305、受像部 2306 で構成される。

【0081】

図 8 (E) はリア型プロジェクタであり、本体 2401 内部に配置された光源 2402 から出射した光は、反射型液晶表示装置 2403 の画素部で反射・変調される。この反射光は偏光ビームスプリッタ 2504、リフレクタ 2505、2506 を経て、スクリーン 2507 に投影され、画像として表示される。

20

【0082】

図 8 (A) ~ (E) に示す電子機器において、反射型液晶表示装置 2005、2102、2202、2302、2403 には、本発明の画素部が設けられ、またこの画素部を制御するための周辺駆動回路も画素部と同一基板上に形成されている。また、液晶材料は強誘電性液晶、反強誘電性液晶等、表示モードに合わせて適宜に選択する。

【0083】

本発明の画素部の構造によって、アクティブ素子の光劣化が防止されるため、長寿命化、信頼性の向上が図れる。特に、図 8 (E) のリア型プロジェクタのように強い光を照射する電子機器に非常に有効である。

30

【0084】

また、画素電極以外の反射光が無くなるため、高コントラストの高い、高画質表示が実現できる。この効果は、図 8 (E) のリア型プロジェクタのように、画像を数十~数百倍にも拡大投影するような電子機器に非常に有効である。

【0085】

また、光吸収物によって画素電極の段差を平坦化もしくは緩和されているため、段差部の液晶分子の配向の乱れが無くなり、この配向の乱れによって生じていたコントラストの低下、特に黒表示の低下をなくすることができる。

【0086】

液晶分子の配向の乱れを防止する効果は、セルギャップが 2 ~ 4 μm 程度の反射型液晶表示装置や、セルギャップが 2 μm 以下の強誘電性液晶・反強誘電性液晶表示装置に特に有効である。更に、図 8 (E) に示すプロジェクタは画素数が多く、その面積が微細なので、配向の乱れを防止することは画質の向上に非常に効果的である。プロジェクタの他の構成を図 8 (F) に示す。

40

【0087】

図 8 (F) はフロント型プロジェクタであり、本体 2501 において、光源 2502 からの光は透過型液晶表示装置 2503 で変調されて透過する。この透過光は光学系 2504 によってスクリーン 2505 に投影され、画像が表示される。本発明の画素部が透過型表示装置 2503 に用いられており、高精細な表示が実現できる。

【0088】

50

なお実施例 1 ~ 4 では、液晶表示装置について説明したが、本発明の画素部は E L 表示装置等の他のアクティブマトリクス型表示装置に応用でき、光吸収物により画素部のアクティブ素子の光劣化を防止できる。

【 0 0 8 9 】

【発明の効果】

本発明においては、画素電極の隙間に形成される溝部に光吸収物を埋め込んだことにより、画素電極の隙間から光が入射することを完全に防止することができる。特に、画素電極を金属膜で構成することによって、画素電極と光吸収物にて光を完全に遮光できるため、アクティブ素子の光劣化を防止したり、クロストークを防止することができる。

【 0 0 9 0 】

また、本発明の光吸収物が埋め込まれる溝部は自己整合的に形成され、更に光吸収物のパターンニング工程が不要なため、製造方法が簡略化され、また画素領域の開口率を損なうことなく形成することができる。

【図面の簡単な説明】

【図 1】 実施例 1 の画素部の正面図と断面図。

【図 2】 実施例 1 の画素部の作製工程を説明するための正面図と断面図。

【図 3】 実施例 1 の画素部の作製工程を説明するための正面図と断面図。

【図 4】 実施例 1 の画素部の作製工程を説明するための正面図と断面図。

【図 5】 実施例 1 の画素部の作製工程を説明するための断面図。

【図 6】 実施例 1 の光吸収物の作製工程を説明するための溝部の拡大図。

【図 7】 実施例 3 の画素部の作製工程を説明するための断面図。

【図 8】 実施例 4 の電子機器の応用製品の説明図。

【図 9】 従来例の画素部の正面図と断面図。

【符号の説明】

1 0 0 基板

1 0 1 活性層

1 0 2 ゲイト絶縁膜

1 0 4 ゲイト電極

1 0 5 ゲイト配線

1 0 7 ソース領域

1 0 8 ドレイン領域

1 0 9 チャネル形成領域

1 1 0 第 1 の層間絶縁膜

1 1 1 ソース電極

1 1 2 ソース配線

1 1 3 ドレイン電極

1 1 4 第 2 の層間絶縁膜

1 1 5 画素電極

1 1 6 レジストマスク

1 2 0 溝部

1 2 1 絶縁物層

1 2 2 光吸収物

2 0 1 絶縁物層

2 0 2 光吸収物

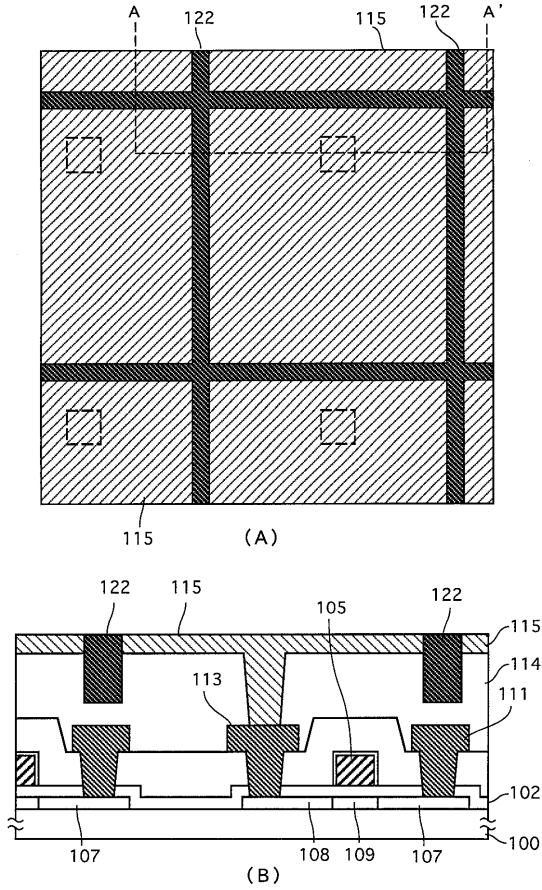
10

20

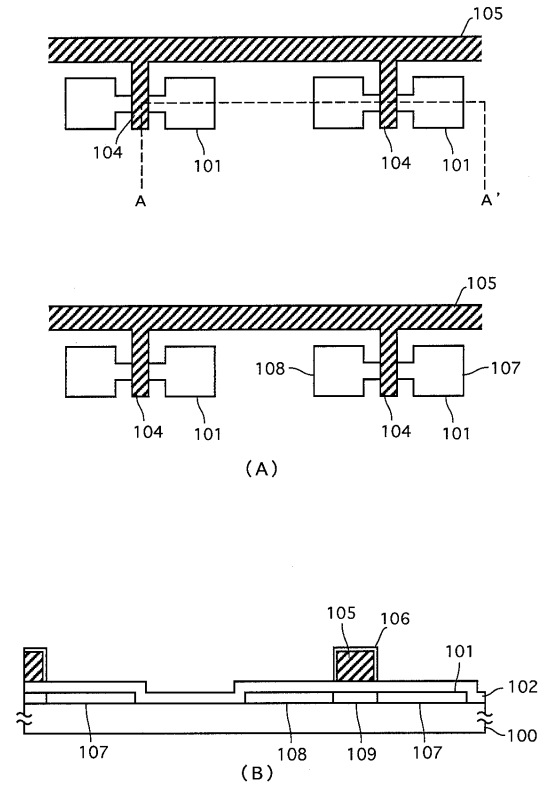
30

40

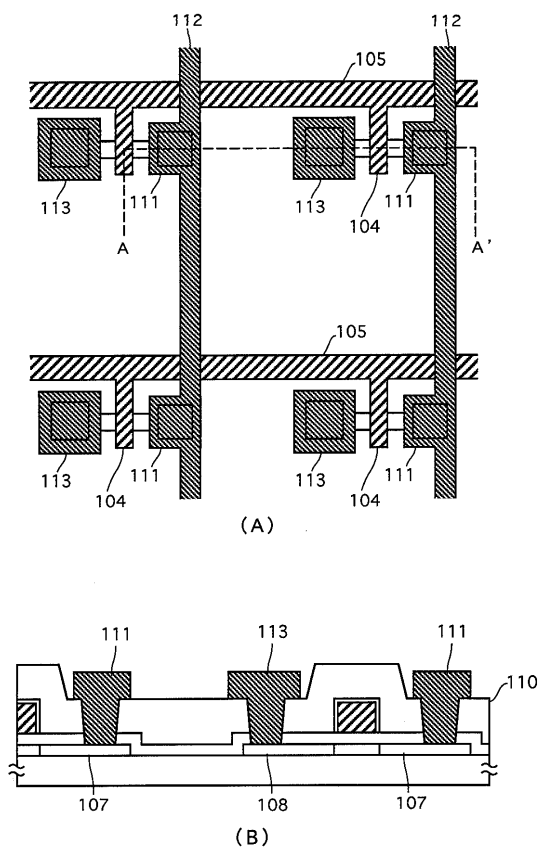
【図1】



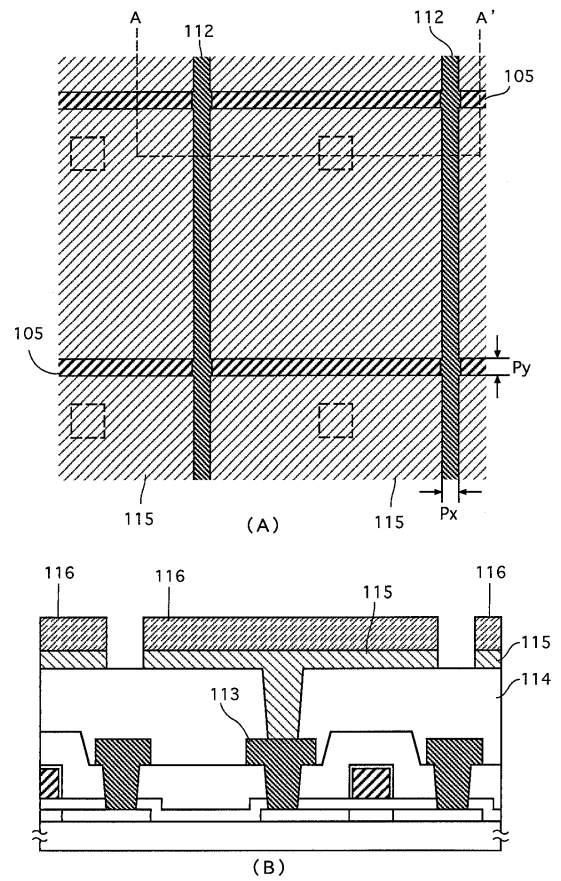
【図2】



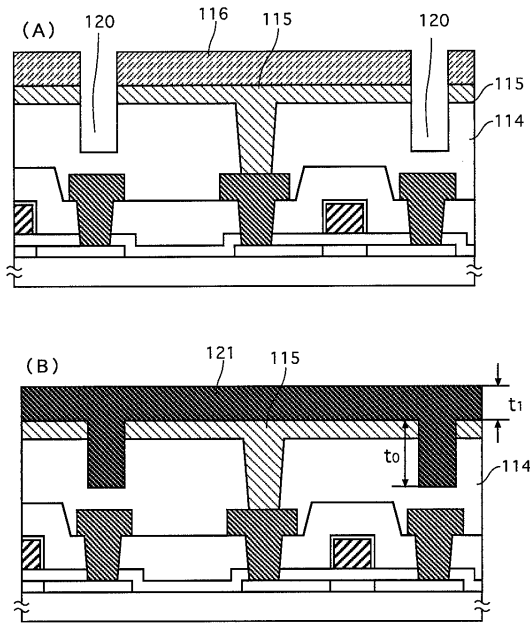
【図3】



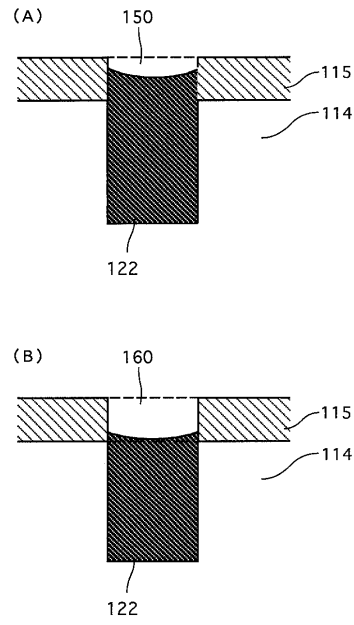
【図4】



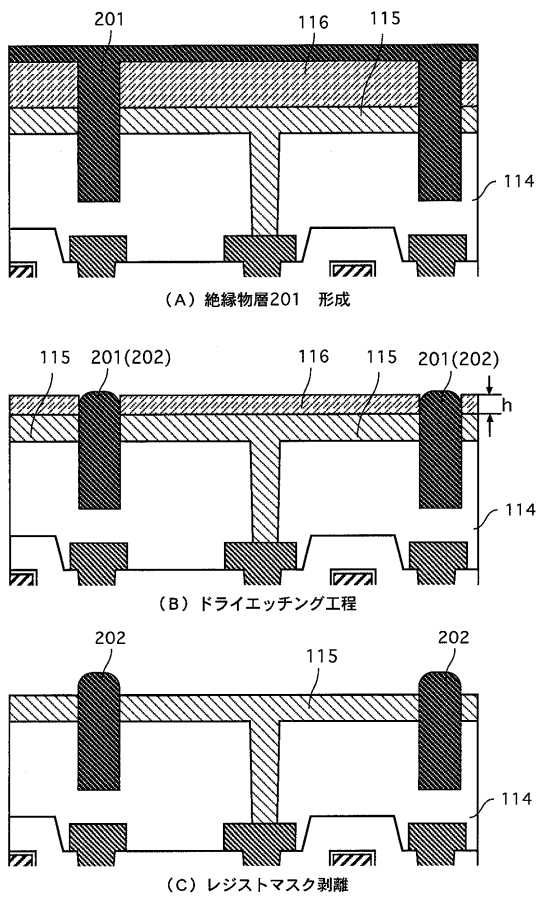
【図5】



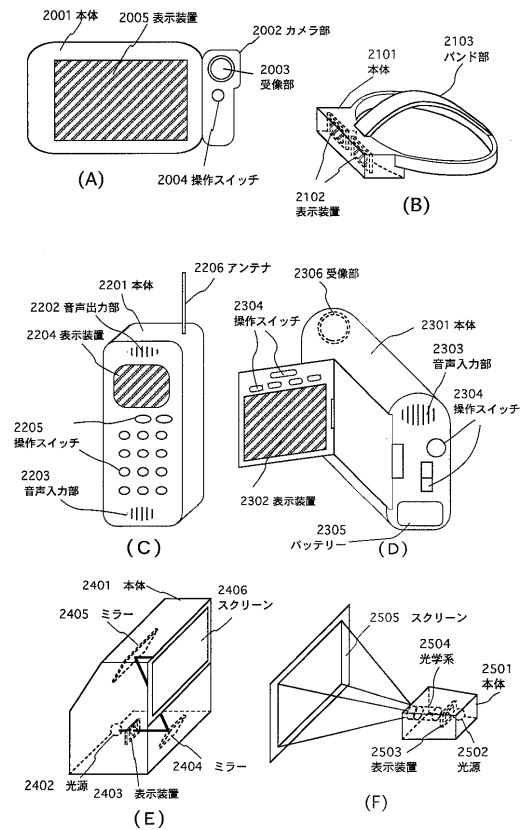
【図6】



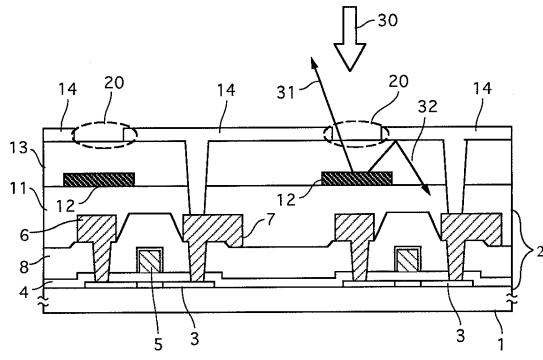
【図7】



【図8】



【図9】



フロントページの続き

- (56)参考文献 特開平01-124824(JP,A)
特開平04-044008(JP,A)
特開平08-327990(JP,A)
特開平07-294958(JP,A)
特開平03-223810(JP,A)
特開平08-122761(JP,A)
特開平10-325964(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1368
G02F 1/1333
G02F 1/1335