

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7657732号
(P7657732)

(45)発行日 令和7年4月7日(2025.4.7)

(24)登録日 令和7年3月28日(2025.3.28)

(51)国際特許分類 F I
H 0 4 N 21/436(2011.01) H 0 4 N 21/436
H 0 4 N 21/442(2011.01) H 0 4 N 21/442

請求項の数 23 (全23頁)

(21)出願番号	特願2021-565539(P2021-565539)	(73)特許権者	316009762
(86)(22)出願日	令和2年12月10日(2020.12.10)		サターン ライセンシング エルエルシー
(86)国際出願番号	PCT/JP2020/046140		Saturn Licensing LLC
(87)国際公開番号	WO2021/125055		アメリカ合衆国、ニューヨーク州、ニュー
(87)国際公開日	令和3年6月24日(2021.6.24)		ヨーク市、マディソンアベニュー 25
審査請求日	令和5年10月16日(2023.10.16)		25 Madison Avenue N
(31)優先権主張番号	特願2019-226931(P2019-226931)		ew York, NY, USA
(32)優先日	令和1年12月17日(2019.12.17)	(74)代理人	100093241
(33)優先権主張国・地域又は機関	日本国(JP)		弁理士 宮田 正昭
		(74)代理人	100101801
			弁理士 山田 英治
		(74)代理人	100095496
			弁理士 佐々木 榮二
		(74)代理人	100086531
			弁理士 澤田 俊夫

最終頁に続く

(54)【発明の名称】 受信装置、受信装置の制御方法および送受信システム

(57)【特許請求の範囲】

【請求項 1】

第 1 の機器情報、第 2 の機器情報および第 3 の機器情報を格納するメモリ部と、外部機器と通信を行う通信部と、前記外部機器からの前記第 1 の機器情報の書き換え信号の受信に基づいて前記第 2 の機器情報を前記外部機器に読み込ませることを決定し、前記書き換え信号を受信しない場合には前記第 3 の機器情報を前記外部機器に読み込ませることを決定する制御部を備え、前記第 2 の機器情報は High Definition Multimedia Interface (HDMI) のバージョン 2.1 に対応する情報であり、前記第 3 の機器情報は HDMI のバージョン 2.0 に対応する情報である

10

受信装置。

【請求項 2】

前記第 2 の機器情報および前記第 3 の機器情報は、それぞれ、機器がサポートする機能に関する情報である HDMI Forum Vendor Specific Data Block (HF-VSDB) を含む Extended Display Identification Data (EDID) である

請求項 1 に記載の受信装置。

【請求項 3】

前記第 2 の機器情報は、4K High frame rate (HFR) 用の EDID と 8K 用の EDID を結合した 512 バイトの EDID である

20

請求項 1 に記載の受信装置。

【請求項 4】

第 1 の機器情報、第 2 の機器情報、第 3 の機器情報および第 4 の機器情報を格納するメモリ部と、

外部機器と通信を行う通信部と、

前記外部機器からの前記第 1 の機器情報の書き換え信号の受信に基づいて前記第 2 の機器情報を前記外部機器に読み込ませることを決定し、前記書き換え信号を受信しない場合には前記第 3 の機器情報を前記外部機器に読み込ませることを決定し、前記外部機器が前記第 2 の機器情報および前記第 3 の機器情報に対応しない場合には前記第 4 の機器情報を前記外部機器に読み込ませることを決定する制御部を備え、

前記制御部は、前記外部機器から該外部機器との間の認証プロセスの開始信号である `A K E _ I n i t` を受信しない場合には、前記外部機器が前記第 2 の機器情報および前記第 3 の機器情報に対応しないことを決定する

受信装置。

【請求項 5】

前記第 4 の機器情報は、`H i g h D e f i n i t i o n M u l t i m e d i a I n t e r f a c e (H D M I)` のバージョン 1 . 4 以前に対応する情報である

請求項 4 に記載の受信装置。

【請求項 6】

前記第 4 の機器情報は、機器がサポートする機能に関する情報である `V e n d o r S p e c i f i c D a t a B l o c k (V S D B)` を含む `E x t e n d e d D i s p l a y I d e n t i f i c a t i o n D a t a (E D I D)` である

請求項 5 に記載の受信装置。

【請求項 7】

第 1 の機器情報および第 2 の機器情報を格納するメモリ部と、

外部機器と通信を行う通信部と、

前記外部機器からの前記第 1 の機器情報の書き換え信号の受信に基づいて前記第 2 の機器情報を前記外部機器に読み込ませることを決定する制御部を備え、

前記書き換え信号は、前記第 2 の機器情報に対応して決定される

受信装置。

【請求項 8】

前記書き換え信号は、前記第 2 の機器情報に記載される、機器がサポートするリンクレートに関する情報である `M a x _ F R L _ R a t e` に対応する情報である

請求項 7 に記載の受信装置。

【請求項 9】

第 1 の機器情報および第 2 の機器情報を格納するメモリ部と、

外部機器と通信を行う通信部と、

前記外部機器からの前記第 1 の機器情報の書き換え信号の受信に基づいて前記第 2 の機器情報を前記外部機器に読み込ませることを決定する制御部を備え、

前記書き換え信号は、前記第 1 の機器情報に記載される、リンクトレーニング処理の準備状況を示す情報である `F L T _ r e a d y` の値に応じて、送信される

受信装置。

【請求項 10】

第 1 の機器情報および第 2 の機器情報を格納するメモリ部と、

外部機器と通信を行う通信部と、

前記外部機器からの前記第 1 の機器情報の書き換え信号の受信に基づいて前記第 2 の機器情報を前記外部機器に読み込ませることを決定する制御部を備え、

前記第 1 の機器情報は、`S t a t u s a n d C o n t r o l D a t a C h a n n e l S t r u c t u r e (S C D C S)` に含まれる、前記外部機器が選択したリンクレートに関する情報である `F R L _ R a t e` である

10

20

30

40

50

受信装置。

【請求項 1 1】

前記通信部は、デジタルインタフェースケーブルを通じて、前記外部機器と通信を行う請求項 1, 4, 7, 9, 10 のいずれかに記載の受信装置。

【請求項 1 2】

前記デジタルインタフェースケーブルは、High Definition Multimedia Interface (HDMI) ケーブルである

請求項 1 1 に記載の受信装置。

【請求項 1 3】

前記受信装置は、表示装置である

請求項 1, 4, 7, 9, 10 のいずれかに記載の受信装置。

10

【請求項 1 4】

第 1 の機器情報、第 2 の機器情報および第 3 の機器情報を格納するメモリ部と、外部機器と通信を行う通信部を備える受信装置の制御方法であって、前記外部機器からの前記第 1 の機器情報の書き換え信号の受信に基づいて前記第 2 の機器情報を前記外部機器に読み込ませることを決定し、前記書き換え信号を受信しない場合には前記第 3 の機器情報を前記外部機器に読み込ませることを決定し、前記第 2 の機器情報は High Definition Multimedia Interface (HDMI) のバージョン 2.1 に対応する情報であり、前記第 3 の機器情報は HDMI のバージョン 2.0 に対応する情報である

受信装置の制御方法。

20

【請求項 1 5】

第 1 の機器情報、第 2 の機器情報、第 3 の機器情報および第 4 の機器情報を格納するメモリ部と、

外部機器と通信を行う通信部を備える受信装置の制御方法であって、

前記外部機器からの前記第 1 の機器情報の書き換え信号の受信に基づいて前記第 2 の機器情報を前記外部機器に読み込ませることを決定し、前記書き換え信号を受信しない場合には前記第 3 の機器情報を前記外部機器に読み込ませることを決定し、前記外部機器が前記第 2 の機器情報および前記第 3 の機器情報に対応しない場合には前記第 4 の機器情報を前記外部機器に読み込ませることを決定し、前記外部機器から該外部機器との間の認証プロセスの開始信号である AKE_Init を受信しない場合には、前記外部機器が前記第 2 の機器情報および前記第 3 の機器情報に対応しないことを決定する

受信装置の制御方法。

30

【請求項 1 6】

第 1 の機器情報および第 2 の機器情報を格納するメモリ部と、

外部機器と通信を行う通信部を備える受信装置の制御方法であって、

前記外部機器からの前記第 1 の機器情報の書き換え信号の受信に基づいて前記第 2 の機器情報を前記外部機器に読み込ませることを決定し、前記書き換え信号は、前記第 2 の機器情報に対応して決定される

受信装置の制御方法。

40

【請求項 1 7】

第 1 の機器情報および第 2 の機器情報を格納するメモリ部と、

外部機器と通信を行う通信部を備える受信装置の制御方法であって、

前記外部機器からの前記第 1 の機器情報の書き換え信号の受信に基づいて前記第 2 の機器情報を前記外部機器に読み込ませることを決定し、前記書き換え信号は、前記第 1 の機器情報に記載される、リンクトレーニング処理の準備状況を示す情報である FLT_ready の値に応じて、送信される

受信装置の制御方法。

50

【請求項 1 8】

第1の機器情報および第2の機器情報を格納するメモリ部と、
外部機器と通信を行う通信部を備える受信装置の制御方法であって、
前記外部機器からの前記第1の機器情報の書き換え信号の受信に基づいて前記第2の機器情報を前記外部機器に読み込ませることを決定し、

前記第1の機器情報は、Status and Control Data Channel Structure (SCDCS)に含まれる、前記外部機器が選択したリンクレートに関する情報であるFRL_Rateである

受信装置の制御方法。

【請求項19】

送信装置と受信装置とからなり、

前記受信装置は、

第1の機器情報、第2の機器情報および第3の機器情報を格納するメモリ部と、

前記送信装置と通信を行う通信部と、

前記送信装置からの前記第1の機器情報の書き換え信号の受信に基づいて前記第2の機器情報を前記送信装置に読み込ませることを決定し、前記書き換え信号を受信しない場合には前記第3の機器情報を前記送信装置に読み込ませることを決定する制御部を備え、

前記第2の機器情報はHigh Definition Multimedia Interface (HDMI)のバージョン2.1に対応する情報であり、前記第3の機器情報はHDMIのバージョン2.0に対応する情報である

送受信システム。

【請求項20】

送信装置と受信装置とからなり、

前記受信装置は、

第1の機器情報、第2の機器情報、第3の機器情報および第4の機器情報を格納するメモリ部と、

前記送信装置と通信を行う通信部と、

前記送信装置からの前記第1の機器情報の書き換え信号の受信に基づいて前記第2の機器情報を前記送信装置に読み込ませることを決定し、前記書き換え信号を受信しない場合には前記第3の機器情報を前記送信装置に読み込ませることを決定し、前記送信装置が前記第2の機器情報および前記第3の機器情報に対応しない場合には前記第4の機器情報を前記送信装置に読み込ませることを決定する制御部を備え、

前記制御部は、前記送信装置から該送信装置との間の認証プロセスの開始信号であるAKE_Initを受信しない場合には、前記送信装置が前記第2の機器情報および前記第3の機器情報に対応しないことを決定する

送受信システム。

【請求項21】

送信装置と受信装置とからなり、

前記受信装置は、

第1の機器情報および第2の機器情報を格納するメモリ部と、

前記送信装置と通信を行う通信部と、

前記送信装置からの前記第1の機器情報の書き換え信号の受信に基づいて前記第2の機器情報を前記送信装置に読み込ませることを決定する制御部を備え、

前記書き換え信号は、前記第2の機器情報に対応して決定される

送受信システム。

【請求項22】

送信装置と受信装置とからなり、

前記受信装置は、

第1の機器情報および第2の機器情報を格納するメモリ部と、

前記送信装置と通信を行う通信部と、

前記送信装置からの前記第1の機器情報の書き換え信号の受信に基づいて前記第2の機器

10

20

30

40

50

器情報を前記送信装置に読み込ませることを決定する制御部を備え、
前記書き換え信号は、前記第1の機器情報に記載される、リンクトレーニング処理の準備
状況を示す情報である `F L T _ r e a d y` の値に応じて、送信される

送受信システム。

【請求項23】

送信装置と受信装置とからなり、

前記受信装置は、

第1の機器情報および第2の機器情報を格納するメモリ部と、

前記送信装置と通信を行う通信部と、

前記送信装置からの前記第1の機器情報の書き換え信号の受信に基づいて前記第2の機
器情報を前記送信装置に読み込ませることを決定する制御部を備え、

10

前記第1の機器情報は、`Status and Control Data Channel
L Structure (SCDCS)` に含まれる、前記送信装置が選択したリンクレ
ートに関する情報である `F R L _ R a t e` である

送受信システム。

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、受信装置、受信装置の制御方法および送受信システムに関し、詳しくは、ユ
ーザの使い勝手の向上を図るようにした受信装置等に関する。

20

【背景技術】

【0002】

現状の市場には、`HDMI (High-Definition Multimedia Interface) 2.0` で新規
に `EDID (Extended Display Identification Data)` に定義された `HF-VSDB (HDMI Forum Vendor Specific Data Block)` を解読できない送信機器(ソース(`Source`)機器)が存在している。そのため、受信機器(シンク(`Sink`)機器)であるテレビ受信機は、「`HDMI 1.4` 以前の送信機器用」の `EDID` と「`HDMI 2.0` 対応の送信機器用」の `EDID` とをユーザが手動で切り替えて使用する仕様となっている。なお、ここで、`HDMI 2.0` には、`HDMI 2.0a` および `HDMI 2.0b` も含まれるものとする。また、`HDMI 1.4` には、`HDMI 1.4a` も含まれるものとする。

30

【0003】

例えば、特許文献1には、`HDMI 2.1` についての記載がある。`HDMI 2.1` では、`FRL (Fixed Rate Link)` による伝送が規定された。この `HDMI 2.1` では、画像データもパケット化して伝送され、画像データ、音声データを伝送する前に、`FRL` リンクトレーニング (`FRL Link Training`) という動作を行い、`HDMI` ケーブルも含んだ送信機器と受信機器との間の伝送路の能力 (`capability`) に応じた伝送レート (クロックレート) に設定することが行われる。

【先行技術文献】

【特許文献】

【0004】

【文献】国際公開第2017/151925号

40

【発明の概要】

【発明が解決しようとする課題】

【0005】

現在使用されている256バイトの `EDID` で、「`HDMI 2.0` 対応の送信機器用」の `EDID` と、「`HDMI 2.1` 対応の送信機器用」の `EDID` を結合 (マージ) して1つの `EDID` データで対応することは不可能な状況にある。そのため、「`HDMI 1.4` 以前の送信機器用」の `EDID` と、「`HDMI 2.0` 対応の送信機器用」の `EDID` と、「`HDMI 2.1` 対応の送信機器用」の `EDID` を切り替えて使用できるようにする必要がある。

50

【 0 0 0 6 】

このような状況の中、HDMI 2.0 対応の送信機器および HDMI 2.1 対応の送信機器ともに、HDCP (High-bandwidth Digital Content Protection) 2.2 でコンテンツ保護が行われる。そのため、HDCP 2.2 で行われる動作を監視しても、「HDMI 2.0 対応の送信機器用」の EDID と「HDMI 2.1 対応の送信機器用」の EDID との選択を行うための判定条件にはできない。

【 0 0 0 7 】

前述したように、HDMI 2.1 では、FRL リンクトレーニングという動作を行う。この FRL リンクトレーニングを行う際には、DDC (Display Data Channel) ラインを介して送信機器と受信機器の間の通信が行われる。そのため、DDC ラインの通信を監視していれば、送信機器と受信機器の間の HDMI 伝送が HDMI 2.1 で行われようとしていることを検出でき、「HDMI 2.1 対応の送信機器用」の EDID を選択する条件とできる。

10

【 0 0 0 8 】

本技術の目的は、送信機器に対して受信機器から適切な機器情報 (EDID) をユーザの負担を少なくして読み込ませることを可能とすることにある。

【課題を解決するための手段】

【 0 0 0 9 】

本技術の概念は、

第 1 の機器情報および第 2 の機器情報を格納するメモリ部と、

外部機器と通信を行う通信部と、

前記外部機器からの前記第 1 の機器情報への書き換え信号の受信に基づいて前記第 2 の機器情報を前記外部機器に読み込ませることを決定する制御部を備える

受信装置にある。

20

【 0 0 1 0 】

本技術の受信装置は、例えば表示装置であってもよい。また、本技術の受信装置は、第 1 の機器情報および第 2 の機器情報を格納するメモリ部と、外部機器と通信を行う通信部を備えるものである。例えば、第 1 の機器情報は、Status and Control Data Channel Structure (SCDC) に含まれる情報であってもよい。この場合、例えば、第 1 の機器情報は、外部機器が選択したリンクレートに関する情報である FRL_Rate であってもよい。また、例えば、通信部は、デジタルインタフェースケーブルを通じて外部機器と通信をおこなってもよい。この場合、例えば、デジタルインタフェースケーブルは、High Definition Multimedia Interface (HDMI) ケーブルであってもよい。

30

【 0 0 1 1 】

制御部により、外部機器からの第 1 の機器情報への書き換え信号の受信に基づいて第 2 の機器情報を外部機器に読み込ませることが決定される。例えば、書き換え信号は、第 2 の機器情報に対応して決定されてもよい。この場合、例えば、書き換え信号は、第 2 の機器情報に記載される、機器がサポートするリンクレートに関する情報である Max_FRL_Rate であってもよい。

40

【 0 0 1 2 】

このように本技術においては、外部機器からの第 1 の機器情報への書き換え信号の受信に基づいて第 2 の機器情報を外部機器に読み込ませることを決定するものである。そのため、外部機器 (送信機器) に対して受信機器 (受信装置) から適切な機器情報 (EDID) を自動的に読み込ませることが可能となり、ユーザの使い勝手を向上させることができる。

【 0 0 1 3 】

なお、書き換え信号は、第 1 の機器情報に記載される、リンクトレーニング処理の準備状況を示す情報である FLT_ready の値に応じて、送信されてもよい。また、本技術において、例えば、メモリ部は、第 3 の機器情報をさらに格納し、制御部は、書き換え

50

信号を受信しない場合には、第3の機器情報を外部機器に読み込ませることを決定してもよい。この場合、例えば、第2の機器情報はHigh Definition Multimedia Interface (HDMI)のバージョン2.1に対応する情報であり、第3の機器情報はHDMIのバージョン2.0に対応する情報であってもよい。

【0014】

この場合、第2の機器情報および第3の機器情報は、それぞれ、機器がサポートする機能に関する情報であるHDMI Forum Vendor Specific Data Block (HF-VSDB)を含むExtended Display Identification Data (EDID)であってもよい。そして、この場合、第2の機器情報は、4K High frame rate (HFR)用のEDIDと8K用のEDIDを結合(マージ)した512バイトのEDIDであってもよい。

10

【0015】

また、例えば、メモリ部は、第4の機器情報をさらに格納し、制御部は、外部機器が第2の機器情報および第3の機器情報に対応しない場合には、第4の機器情報を前記外部機器に読み込ませることを決定してもよい。この場合、制御部は、外部機器から所定の信号を受信しない場合には、外部機器が第2の機器情報および第3の機器情報に対応しないことを決定してもよい。そして、この場合、所定の信号は、外部機器との間の認証プロセスの開始信号であるAKE__Initであってもよい。また、例えば、第4の機器情報は、High Definition Multimedia Interface (HDMI)のバージョン1.4以前に対応する情報であってもよい。そして、この場合、第4の機器情報は、機器がサポートする機能に関する情報であるVendor Specific Data Block (VSDB)を含むExtended Display Identification Data (EDID)であってもよい。

20

【図面の簡単な説明】

【0016】

【図1】実施の形態としての送受信システムの構成例を示すブロック図である。

【図2】HDMI 1.4以前、HDMI 2.0、HDMI 2.1に対応したEDIDを説明するための図である。

【図3】ソース機器のデータ送信部(HDMI送信部)とシンク機器のデータ受信部(HDMI受信部)の構成例を示すブロック図である。

30

【図4】HDMI 2.1におけるリンクレートと各リンクに対応するレーンの数の一例を示す図である。

【図5】シンク機器の制御部におけるEDID自動切り替え制御処理の手順の一例を示すフローチャートである。

【図6】HDMI 2.1用のEDIDを概略的に示す図である。

【図7】SCDCレジスタ部に格納されるSCDCデータを概略的に示す図である。

【図8】HDCPレジスタ部に格納されるHDCPデータを概略的に示す図である。

【図9】“AKE__Init”の構造例と、その構造例における主要な情報の内容を示す図である。

【図10】シンク機器の制御部におけるEDID自動切り替え制御処理の手順の他の一例を示すフローチャートである。

40

【図11】HDMI 2.1(4K HFR)用のEDIDまたはHDMI 2.1(8K)用のEDIDのいずれかを選択させるためのUI画面の一例を示す図である。

【発明を実施するための形態】

【0017】

以下、発明を実施するための形態(以下、「実施の形態」とする)について説明する。なお、説明を以下の順序で行う。

1. 実施の形態
2. 変形例

【0018】

50

< 1 . 実施の形態 >

[送受信システムの構成例]

図 1 は、実施の形態としての送受信システム 100 の構成例を示している。この送受信システム 100 は、ソース機器 (送信装置) 100 とシンク機器 (受信装置) 200 が接続されて構成されている。ソース機器 100 は、例えば、ゲーム機、ディスクプレーヤ、セットトップボックス、デジタルカメラ、携帯電話、パーソナルコンピュータ等である。シンク機器 200 は、例えば、テレビ受信機、PC モニタ、プロジェクタ等の表示デバイス (表示装置) である。

【 0019 】

ソース機器 100 およびシンク機器 200 は、デジタルインタフェースケーブルである HDMI ケーブル 300 を介して接続されている。ソース機器 100 には、データ送信部 102 が接続された、コネクタを構成するレセプタクル 101 が設けられている。シンク機器 200 には、データ受信部 202 が接続された、コネクタを構成するレセプタクル 201 が設けられている。また、ケーブル 300 の一端にはコネクタを構成するプラグ 301 が設けられ、その他端にはコネクタを構成するプラグ 302 が設けられている。ケーブル 300 の一端のプラグ 301 はソース機器 100 のレセプタクル 101 に接続され、このケーブル 300 の他端のプラグ 302 はシンク機器 200 のレセプタクル 201 に接続されている。

10

【 0020 】

ソース機器 100 は、制御部 103 を有している。この制御部 103 は、ソース機器 100 の全体を制御する。データ送信部 102 は、HDMI 1.4 以前、HDMI 2.0、または HDMI 2.1 に対応している。シンク機器 200 は、制御部 203 を有している。この制御部 203 は、シンク機器 200 の全体を制御する。この制御部 203 は、ソース機器 100 に、その HDMI のバージョンに対応した EDID を読み込ませるように、データ受信部 202 を制御する。

20

【 0021 】

制御部 203 は、データ送信部 102 が HDMI 2.1 に対応していると判断したとき、データ送信部 102 に HDMI 2.1 用の EDID を読み込ませることを決定する。この場合、データ送信部 102 には、データ受信部 202 内の EDID ROM に設定された HDMI 2.1 用の EDID が読み込まれる。

30

【 0022 】

また、データ送信部 102 が HDMI 2.0 に対応していると判断したとき、制御部 203 は、データ送信部 102 に HDMI 2.0 用の EDID を読み込ませることを決定する。この場合、データ送信部 102 には、データ受信部 202 内の EDID ROM に設定された HDMI 2.0 用の EDID が読み込まれる。

【 0023 】

また、データ送信部 102 が HDMI 1.4 以前に対応していると判断したとき、制御部 203 は、データ送信部 102 に HDMI 1.4 以前用の EDID を読み込ませることを決定する。この場合、データ送信部 102 には、データ受信部 202 内の EDID ROM に設定された HDMI 1.4 以前用の EDID が読み込まれる。

40

【 0024 】

図 2 (a) に示すように、ある実施の形態では、HDMI 1.4 以前用の EDID として 256 バイトの EDID 「Standard」があり、HDMI 2.0 用の EDID として 256 バイトの EDID 「Enhanced」があり、さらに HDMI 2.1 用の EDID として 256 バイトの EDID 「Enhanced (4K HFR)」と 256 バイトの EDID 「Enhanced (8K)」がある。ここで、例えば、EDID 「Enhanced」はフレームレートが 60 Hz までの 4K 解像度の映像や High Dynamic Range (HDR) の映像に対応する機器情報を含み、EDID 「Enhanced (4K HFR)」と EDID 「Enhanced (8K)」はそれぞれフレームレートが 60 Hz よりも大きい High Frame Rate (HFR) の 4K (38

50

40×2160)解像度の映像と、8K(7680×4320)解像度の映像に対応する機器情報を含む。また、上記の各EDIDはEnhanced-EDID(E-EDID)と呼ばれることもある。

【0025】

また、別の実施の形態では、図2(b)に示すように、HDMI1.4以前用のEDIDとして256バイトのEDID「Standard」、HDMI2.0用のEDIDとして256バイトのEDID「Enhanced」、HDMI2.1用のEDIDとして512バイトのEDID「Enhanced(4K HFR/8K)」を取り扱うものとする。この512バイトのEDID「Enhanced(4K HFR/8K)」は、256バイトのEDID「Enhanced(4K HFR)」と256バイトのEDID「Enhanced(8K)」を結合(マージ)したものである。

10

【0026】

ここで、HDMI1.4以前用のEDIDは、シンク機器がサポートする機能に関する情報を格納したベンダー専有情報であるVendor Specific Data Block(VSDB)を含む。また、HDMI2.0およびHDMI2.1用のEDIDは拡張されたVSDBであるHDMI Forum VSDB(HF-VSDB)を含む。

【0027】

「データ送信部とデータ受信部の構成例」

図3は、図1の送受信システム10における、ソース機器100のデータ送信部(HDMI送信部)102と、シンク機器200のデータ受信部(HDMI受信部)202の構成例を示している。

20

【0028】

データ送信部102は、一の垂直同期信号から次の垂直同期信号までの区間から、水平帰線区間及び垂直帰線区間を除いた区間である有効画像区間(以下、適宜、アクティブビデオ区間ともいう)において、非圧縮の1画面分の画像の画素データに対応する差動信号を、複数のチャンネルで、データ受信部202に一方向に送信するとともに、水平帰線区間または垂直帰線区間において、少なくとも画像に付随する音声データや制御データ、その他の補助データ等に対応する差動信号を、複数のチャンネルで、データ受信部202に一方向に送信する。

【0029】

すなわち、データ送信部102は、HDMIトランスミッタ(HDMI Transmitter)121を有する。HDMIトランスミッタ121は、例えば、非圧縮の画像の画素データに対応する差動信号に変換し、複数のチャンネルである3つのTMDSチャンネル#0、#1、#2で、HDMIケーブル300を介して接続されているデータ受信部202に、一方向にシリアル伝送する。

30

【0030】

また、HDMIトランスミッタ121は、非圧縮の画像に付随する音声データ、さらには、必要な制御データその他の補助データ等を、対応する差動信号に変換し、3つのTMDSチャンネル#0、#1、#2でHDMIケーブル300を介して接続されているデータ受信部202に、一方向にシリアル伝送する。

40

【0031】

さらに、HDMIトランスミッタ121は、3つのTMDSチャンネル#0、#1、#2で送信する画素データに同期したピクセルクロックを、TMDSクロックチャンネルで、HDMIケーブル300を介して接続されているデータ受信部202に送信する。ここで、1つのTMDSチャンネル#i(i=0,1,2)では、ピクセルクロックの1クロックの間に、10ビットの画素データが送信される。

【0032】

ここで、TMDSコーディングは、8ビットのデータを10ビットのデータに変換する8ビット/10ビット変換コーディングであり、前データとの比較から遷移点を少なくすることによって不要輻射等の悪影響を抑えた上でDCバランスを維持するコーディングとな

50

っている。そのため、理論上コーディングのランレングスの保証ができないため、DC結合およびクロックの別送が必須となる。

【0033】

データ受信部202は、アクティブビデオ区間において、複数のチャンネルで、データ送信部102から一方向に送信されてくる、画素データに対応する差動信号を受信するとともに、水平帰線区間または垂直帰線区間において、複数のチャンネルで、データ送信部102から一方向に送信されてくる、音声データや制御データに対応する差動信号を受信する。

【0034】

すなわち、データ受信部202は、HDMIレシーバ(HDMI Receiver)221を有する。HDMIレシーバ221は、TMDSチャンネル#0, #1, #2で、HDMIケーブル300を介して接続されているデータ送信部102から一方向に送信されてくる、画素データに対応する差動信号と、音声データや制御データに対応する差動信号を、同じくデータ送信部102からTMDSクロックチャンネルで送信されてくるピクセルクロックに同期して受信する。

10

【0035】

なお、上述では、TMDSチャンネル#0, #1, #2で画像データ、音声データ、制御データを伝送し、TMDSクロックチャンネルでピクセルクロックを伝送する例を示したが、これは、HDMI1.4以前およびHDMI2.0に対応している。HDMI2.1の場合には、FRLレーン(FRL Lane)#0, #1, #2, #3を使用した伝送が行われる。この場合、図3におけるTMDSクロックチャンネルがFRLレーン#3となる。

20

【0036】

この場合、#0~#2の3レーンまたは#0~#3の4レーンを使用した固定レートリンク(FRL)パケットによるデータ伝送が行われる。ここで、FRLキャラクタ(FRL Character)コーディングは、16ビットのデータを18ビットのデータに変換する16ビット/18ビット変換コーディングであり、DCバランスを維持するコーディングであって、クロック抽出が可能なコーディングである。

【0037】

図4は、リンクレートと各リンクに対応するレーンの数の一例を示している。“1”(バイナリ0001)および“2”(バイナリ0010)で識別されるリンクレートでは、#0~#3の4レーンのうち#0~#2の3レーンを利用する。この場合、#3のレーンは非アクティブレーンとなる。なお、アクティブレーンは、データを伝送するレーンを意味している。また、“3”(バイナリ0011)、“4”(バイナリ0100)、“5”(バイナリ0101)および“6”(バイナリ0110)で識別されるリンクレートでは、#0~#3の4レーンの全てを利用する。

30

【0038】

図示の例では、“1”(バイナリ0001)で識別されるリンクレートでは、レーン当たりのビットレートは3Gbpsである。また、“2”(バイナリ0010)および“3”(バイナリ0011)で識別されるリンクレートでは、レーン当たりのビットレートは6Gbpsである。また、“4”(バイナリ0100)で識別されるリンクレートでは、レーン当たりのビットレートは8Gbpsである。また、“5”(バイナリ0101)で識別されるリンクレートでは、レーン当たりのビットレートは10Gbpsである。さらに、“6”(バイナリ0110)で識別されるリンクレートでは、レーン当たりのビットレートは12Gbpsである。

40

【0039】

図3に戻って、データ送信部102とデータ受信部202とからなるHDMIシステムの伝送チャンネルには、DDC(Display Data Channel)と呼ばれる伝送チャンネルもある。このDDCは、HDMIケーブル300に含まれる図示しない2本の信号線からなり、データ送信部102とデータ受信部202との間でIIC(Inter-Integrated Circuit)通信をする。

【0040】

50

すなわち、データ送信部 102 は、IIC マスターブロック (IIC Master Block) 122 を有している。また、データ受信部 202 は、メモリ部 222 を有している。メモリ部 222 には、E D I D ROM (Extended Display Identification Data ROM) 231、S C D C (Status and Control Data Channel) レジスタ部 232 および H D C P (High-bandwidth Digital Content Protection) レジスタ部 233 が含まれている。

【0041】

E D I D ROM 231 には、シンク機器 200 の構成および可能な機能 (Configuration/capability) に関する情報である E D I D が設定され、D D C を通じて、I I C マスターブロック 122 によって、ソース機器 100 側に読み込まれる。これにより、ソース機器 100 は、シンク機器 200 の構成および可能な機能を認識する。なお、E D I D ROM 231 は、例えば E E P R O M (Electrically Erasable Programmable Read-Only Memory) やフラッシュメモリ等の書き換え可能なメモリで実現されるが、R A M (Random access memory) でもよく、その他のいかなる記憶媒体でも実現できる。

10

【0042】

この実施の形態においては、データ送信部 102 が H D M I 2 . 1、H D M I 2 . 0、H D M I 1 . 4 以前にそれぞれ対応していると判断されるとき、E D I D ROM 231 に H D M I 2 . 1 用の E D I D、H D M I 2 . 0 用の E D I D、H D M I 1 . 4 以前用の E D I D がそれぞれ設定され、設定された E D I D がソース機器 100 側に読み込まれるようにされる。

【0043】

S C D C (Status and Control Data Channel) は、ソース機器 100 とシンク機器 200 とがデータを交換するポイント・ツー・ポイント (Point to Point) 通信プロトコルに該当する。なお、この S C D C は、H D M I 2 . 0 以降に定義されている。S C D C レジスタ部 232 は、S C D C S (SCDC Structure) を格納するレジスタ群からなる。

20

【0044】

ソース機器 100 (データ送信部 102) は、S C D C レジスタ部 232 に格納される S C D C S のデータの読み取りや書き込みを、D D C を通じて、I I C マスターブロック 122 によって行うことができる。S C D C S のデータには、現在のリンク状態に関するデータ、およびソース機器の動作を制御するデータ等がある。

【0045】

H D C P (High-bandwidth Digital Content Protection) は、著作権で保護された映像コンテンツが表示装置へ伝送される間に不正にコピーされるのを防止する暗号化技術である。H D C P レジスタ部 233 は、H D C P に関するデータを格納するレジスタ群からなる。H D C P に関するデータには、画像データを暗号化するための暗号キー等がある。

30

【0046】

ソース機器 100 (データ送信部 102) は、H D C P レジスタ部 233 に格納される H D C P に関するデータの読み取りや書き込みを、D D C を通じて、I I C マスターブロック 122 によって行うことができる。

【0047】

また、図示は省略するが、H D M I ケーブル 300 には、C E C (Consumer Electronics Control) ライン、H P D (Hot Plug Detect) ライン、リザーブライン、電源ラインなどが含まれている。C E C ラインは、ソース機器 100 とシンク機器 200 との間で、制御用のデータの双方向通信を行うのに用いられる。H P D ラインは、ソース機器 100 がシンク機器 200 の接続を検出するため等に用いられる。

40

【0048】

「E D I D 自動切り替え制御処理」

図 5 のフローチャートを参照して、シンク機器 200 の制御部 203 における E D I D 自動切り替え制御処理の手順の一例について説明する。

【0049】

制御部 203 は、ステップ S T 1 において、E D I D ROM 231 に、H D M I 2 .

50

1用のEDID(Enhanced(4K HFR/8K))を設定し、このEDIDをソース機器100に読み込ませる。この場合、制御部203は、図示していないHPD(Hot Plug Detect)ラインをハイレベルにすることで、EDID ROM 231に設定されたHDMI 2.1用のEDIDをソース機器100に読み込ませる。

【0050】

図6は、HDMI 2.1用のEDIDを概略的に示している。このHDMI 2.1用のEDIDは、“Max__FRL__Rate”のデータを含む。EDIDはHF-VSDB(HDMI Forum Vendor Specific Data Block)を含んでいる。“Max__FRL__Rate”のデータは、HF-VSDB内のデータである。この“Max__FRL__Rate”のデータは、シンク機器200がサポートできる最大リンクレートを指定するデータ項目である。この“Max__FRL__Rate”のデータは、シンク機器200がサポートできる最大リンクレートのリンクレート識別子(図4参照)を指定する4ビットフィールドのデータである。

【0051】

例えば、“Max__FRL__Rate”のデータが“5”の値であるとき、シンク機器200は、“1”、“2”、“3”、“4”、および“5”のリンクレート識別子に関連付けられたリンクレートをサポートし、“6”のリンクレート識別子に関連付けられたリンクレートはサポートしていないことを示す。

【0052】

また、“Max__FRL__Rate”の値は、シンク機器200がリンクトレーニングをサポートしているかどうかを示す場合がある。例えば、マルチメディアリンクがHDMIである場合、“Max__FRL__Rate”の値が“0”となる可能性がある。その場合、シンク機器200は、HDMI 1.4以前あるいはHDMI 2.0によるHDMI操作をサポートすることを示す。つまり、“Max__FRL__Rate”の値が“0”の場合、シンク機器200は、図4に示されるリンクレートのいずれもサポートしていないことを示す。

【0053】

HDMI 1.4以前あるいはHDMI 2.0ではリンクトレーニングが実行されない。そのため、“Max__FRL__Rate”の“0”の値はシンク機器200がリンクトレーニングをサポートしていないことを示し、“Max__FRL__Rate”の“1”~“6”の値はシンク機器200がリンクトレーニングをサポートしていることを示す。

【0054】

図5に戻って、制御部203は、ステップST2において、SCDCレジスタ部232に存在するSCDCデータに含まれる“FLT__ready”を“1”に設定する。

【0055】

図7は、SCDCレジスタ部232に格納されるSCDCデータを概略的に示している。SCDCデータには、更新フラグ(Update flags)、構成パラメータ(Configuration parameters)、およびステータスフラグ(Status flags)の3つのカテゴリのデータ項目が含まれる。ステータスフラグ(Status flags)は、シンク機器200の現在のステータスを表す値である。

【0056】

更新フラグ(Update flags)は、ソース機器100の命令に関連付けられた値(1ビットのバイナリ値など)である。ソース機器100がHDMI 2.1に対応している場合、図示しないソースリンクトレーニング回路は、定期的に、例えば2ミリ秒ごとに、更新フラグをポーリング(polling)する。

【0057】

更新フラグの1つがソースリンクトレーニング回路によってポーリングされるときに、例えば“1”の値を持っている場合、ソースリンクトレーニング回路はその更新フラグに関連付けられた命令を実行する。このように、更新フラグは、ソース機器100のリンクトレーニング回路を制御するための方法を提供する。

【0058】

10

20

30

40

50

ステータスフラグには、“ F L T _ r e a d y ” が含まれる。シンク機器 2 0 0 の図示しないリンクトレーニング制御回路は、上述したように“ F L T _ r e a d y ” に“ 1 ” を書き込むことで、シンク機器 2 0 0 がリンクトレーニング処理を開始する準備ができていることを、ソース機器 1 0 0 に示す。

【 0 0 5 9 】

構成パラメータ (Configuration parameters) は、 H D M I リンクの現在のデータ伝送パラメータである。構成パラメータには、“ F R L _ R a t e ” が含まれる。“ F R L _ R a t e ” は、現在のリンクレートのリンクレート識別子である。例えば、図 4 に示すリンクレートとリンクレート識別子の例を用いる場合、“ F R L _ R a t e ” は、4 ビットフィールドのデータであり、 H D M I リンクが現在動作しているリンクレートのリンクレート識別子 (Link Rate Identifier(Binary)) を格納する。

10

【 0 0 6 0 】

H D M I 2 . 1 に対応したソース機器 1 0 0 においては、ソースリンクトレーニング回路は、 D D C 経由で、上述したように、 E D I D R O M に設定された H D M I 2 . 1 用の E D I D (図 6 参照) を読み込む。特に、ソースリンクトレーニング回路は、“ M a x _ F R L _ R a t e ” を読み、シンク機器 2 0 0 がリンクトレーニングをサポートしているかどうかを判断する。

【 0 0 6 1 】

シンク機器 2 0 0 が H D M I 1 . 4 以前または H D M I 2 . 0 に対応する場合、シンク機器 2 0 0 はリンクトレーニングをサポートしていない。その場合には、“ M a x _ F R L _ R a t e ” の値は“ 0 ”となっている。この実施の形態では、シンク機器 2 0 0 は、 H D M I 2 . 1 に対応しており、ソースリンクトレーニング回路は H D M I 2 . 1 用の E D I D (図 6 参照) を読み込むため、“ M a x _ F R L _ R a t e ” の値は“ 0 ”以外の値となっている。

20

【 0 0 6 2 】

“ M a x _ F R L _ R a t e ” の値が“ 0 ”以外であるとき、ソース機器 1 0 0 のソースリンクトレーニング回路とシンク機器 2 0 0 のリンクトレーニング制御回路は、リンクトレーニング処理用の H D M I リンクを準備するために、いくつかのアクションを実行する。リンクトレーニング制御回路は、“ F L T _ r e a d y ” に 1 の値を書き込み、シンク機器 2 0 0 がリンクトレーニング処理を開始する準備ができていることを示す。

30

【 0 0 6 3 】

ソースリンクトレーニング回路は、“ F L T _ r e a d y ” を、定期的、例えば 2 ミリ秒毎に読み取る。ソースリンクトレーニング回路が“ F L T _ r e a d y ” の値として“ 1 ”を読み取る場合、ソースリンクトレーニング回路はリンクレートを選択し、選択されたリンクレートの識別子を、“ F R L _ R a t e ” のレジスタに書き込む。ソースリンクトレーニング回路は、“ M a x _ F R L _ R a t e ” で指定された最大リンクレートの値以下であり、コンテンツの送信をサポートするのに十分な高速のリンクレートを選択する。

【 0 0 6 4 】

図 5 に戻って、制御部 2 0 3 は、ステップ S T 3 において、“ F R L _ R a t e ” のレジスタの書き換え、つまり“ F R L _ R a t e ” のレジスタへのリンクレートの識別子の書き込みがあったか否かを判断する。“ F R L _ R a t e ” のレジスタへのリンクレートの識別子の書き込みがあると判断するとき、この書き込みがなされるのは上述したようにソース機器 1 0 0 がリンクトレーニングをサポートしている場合であるので、制御部 2 0 3 は、ソース機器 1 0 0 に H D M I 2 . 1 用の E D I D を読み込ませることを決定し、ステップ S T 4 において、 E D I D R O M 2 3 1 に、 H D M I 2 . 1 用の E D I D が保持されたままとする。

40

【 0 0 6 5 】

なお、この場合には、ソース機器 1 0 0 には H D M I 2 . 1 用の E D I D が既に読み込まれている (ステップ S T 1 の説明参照) 。したがって、この時点で、 E D I D R O M 2 3 1 に保持されている H D M I 2 . 1 用の E D I D をソース機器 1 0 0 に読み込ませる

50

必要はないが、再度読み込ませてもよい。

【 0 0 6 6 】

また、ステップ S T 3 で “ F R L _ R a t e ” のレジスタへのリンクレートの識別子の書き込みがないと判断するとき、制御部 2 0 3 は、ステップ S T 5 の処理に進む。上述したように、“ F L T _ r e a d y ” の読み取りは定期的、例えば 2 ミリ秒毎に行われるので、この判断は、例えば “ F L T _ r e a d y ” に 1 の値を書き込んでから、少なくとも “ F L T _ r e a d y ” の読み取りの時間間隔以上の時間が経過してから行われる。

【 0 0 6 7 】

ステップ S T 5 において、制御部 2 0 3 は、“ A K E _ I n i t ” の書き込みがあるか判断する。ソース機器 1 0 0 からシンク機器 2 0 0 に H D M I ケーブル 3 0 0 を介して送信される画像データは、H D C P (High-bandwidth Digital Content Protection) によって暗号化される。H D M I 2 . 0 および H D M I 2 . 1 では、H D C P 2 . 2 を採用する。

10

【 0 0 6 8 】

ソース機器 1 0 0 は、シンク機器 2 0 0 が正規の H D C P 処理機能を備えるかどうかの認証処理を、D D C を介してシンク機器 2 0 0 との間で行う。H D C P 2 . 2 においては、認証プロトコルの最初のステップとして暗号化キーの交換を行うための A K E (Authentication and Key Exchange) プロセスが実施される。“ A K E _ I n i t ” は、この A K E プロセスの最初に、ソース機器 (H D C P 送信機) 1 0 0 からシンク機器 (H D C P 受信機) 2 0 0 に送信される、認証起動メッセージである。

20

【 0 0 6 9 】

シンク機器 2 0 0 は、ソース機器 1 0 0 から送られてくる “ A K E _ I n i t ” を受信し、H D C P レジスタ部 2 3 3 の対応するアドレスに書き込む。図 8 は、H D C P レジスタ部 2 3 3 に格納される H D C P データを概略的に示している。H D C P データには、“ A K E _ I n i t ” のデータが含まれる。

【 0 0 7 0 】

図 9 (a) は “ A K E _ I n i t ” の構造例 (Syntax) を示し、図 9 (a) はその構造例における主要な情報の内容 (Semantics) を示している。「msg_id (=2)」の 1 バイトフィールドは、“ A K E _ I n i t ” であることを示すメッセージ識別子である。「rTX [63.,0]」の 8 バイトフィールドは、疑似ランダム値である。「TxCaps」の 3 バイトフィールドは、バージョン情報を含む固定値 (0x02 0x00 0x00) である。

30

【 0 0 7 1 】

図 5 に戻って、ステップ S T 5 で “ A K E _ I n i t ” の書き込みがあると判断するとき、“ A K E _ I n i t ” の書き込みがなされるのは上述したようにソース機器 1 0 0 が H D C P 2 . 2 を採用している場合であり、H D M I 2 . 0 では H D C P 2 . 2 を採用しているので、制御部 2 0 3 は、ソース機器 1 0 0 に H D M I 2 . 0 用の E D I D を読み込ませることを決定し、ステップ S T 6 において、E D I D ROM 2 3 1 に保持される E D I D を H D M I 2 . 0 用の E D I D (E n h a n c e d) に書き換える。そして、この書き換えの後、制御部 2 0 3 は、H P D ラインをハイレベルにすることで、E D I D ROM 2 3 1 に設定された H D M I 2 . 0 用の E D I D をソース機器 1 0 0 に読み込ませる。

40

【 0 0 7 2 】

また、ステップ S T 5 で “ A K E _ I n i t ” の書き込みがないと判断するとき、制御部 2 0 3 は、ソース機器 1 0 0 に H D M I 1 . 4 以前用の E D I D (S t a n d a r d) を読み込ませることを決定し、ステップ S T 7 において、E D I D ROM 2 3 1 に保持される E D I D を H D M I 1 . 4 以前用の E D I D に書き換える。そして、この書き換えの後、制御部 2 0 3 は、H P D ラインをハイレベルにすることで、E D I D ROM 2 3 1 に設定された H D M I 1 . 4 以前用の E D I D をソース機器 1 0 0 に読み込ませる。この判断は、“ F L T _ r e a d y ” に 1 の値を書き込んでから所定時間以上、例えば数 1 0 0 ミリ秒以上の時間が経過してから行われるようにされる。

【 0 0 7 3 】

50

以上説明したように、図 1 に示す送受信システム 10 においては、シンク機器 200 は、ソース機器 100 が HDMI 2.1、HDMI 2.0、HDMI 1.4 以前のいずれに対応するかを判断し、その判断結果に対応したバージョンの EDID を EDID ROM 231 に設定し、ソース機器 100 に読み込ませるものである。そのため、シンク機器 200 においてソース機器 100 に対応したバージョンの EDID を EDID ROM 231 に設定するというユーザの作業が不要となり、ユーザの使い勝手を向上させることができる。

【0074】

< 2. 変形例 >

なお、上述実施の形態においては、シンク機器 200 が、図 2 (b) に示す、HDMI 1.4 以前用の EDID として 256 バイトの EDID 「Standard」、HDMI 2.0 用の EDID として 256 バイトの EDID 「Enhanced」、および HDMI 2.1 用の EDID として 512 バイトの EDID 「Enhanced (4K HFR/8K)」を取り扱う例を示した。

10

【0075】

しかし、シンク機器 200 が、図 2 (a) に示す、HDMI 1.4 以前用の EDID として 256 バイトの EDID 「Standard」、HDMI 2.0 用の EDID として 256 バイトの EDID 「Enhanced」、HDMI 2.1 用の EDID として 256 バイトの EDID 「Enhanced (4K HFR)」、および HDMI 2.1 用の EDID として 256 バイトの EDID 「Enhanced (8K)」を取り扱う例も、

20

【0076】

図 10 のフローチャートは、その場合における、シンク機器 200 の制御部 203 における EDID 自動切り替え制御処理の手順の一例を示している。

【0077】

制御部 203 は、ステップ ST 11 において、EDID ROM 231 に、HDMI 2.1 (4K HFR) 用の EDID を設定し、この EDID をソース機器 100 に読み込ませる。この場合、制御部 203 は、図示していない HPD (Hot Plug Detect) ラインをハイレベルにすることで、EDID ROM 231 に設定された HDMI 2.1 (4K HFR) 用の EDID をソース機器 100 に読み込ませる。この HDMI 2.1 (4K HFR) 用の EDID も、“Max_FRL_Rate” のデータを含んでいる (図 6 参照)。

30

【0078】

次に、制御部 203 は、ステップ ST 12 において、SCDC レジスタ部 232 に存在する SCDC データに含まれる “FLT_ready” を “1” に設定する。ソース機器 100 のソースリンクトレーニング回路は、“FLT_ready” を、定期的、例えば 2 ミリ秒毎に読み取る。ソースリンクトレーニング回路が “FLT_ready” の値として “1” を読み取る場合、ソースリンクトレーニング回路はリンクレートを選択し、選択されたリンクレートの識別子を、“FRL_Rate” のレジスタに書き込む。

【0079】

次に、制御部 203 は、ステップ ST 13 において、“FRL_Rate” のレジスタの書き換え、つまり “FRL_Rate” のレジスタへのリンクレートの識別子の書き込みがあったか否かを判断する。

40

【0080】

“FRL_Rate” のレジスタへのリンクレートの識別子の書き込みがあると判断するとき、この書き込みがなされるのはソース機器 100 がリンクトレーニングをサポートしている HDMI 2.1 の場合であるので、制御部 203 は、ステップ ST 14 において、ユーザに、HDMI 2.1 (4K HFR) 用の EDID または HDMI 2.1 (8K) 用の EDID のいずれかを選択させるための UI (User Interface) 画面を、図示しない表示部に表示する。図 11 は、UI 画面の一例を示している。ユーザは、例えば、この U

50

I画面を参照して「4K HFR」または「8K」のいずれかを選択する。図示の例は、HDMI 2.1 (4K HFR)用のEDIDが選択された状態を示している。

【0081】

次に、制御部203は、ステップST15において、「4K HFR」の選択か「8K」の選択かを判断する。「4K HFR」の選択であると判断するとき、制御部203は、ソース機器100にHDMI 2.1 (4K HFR)用のEDIDを読み込ませることを決定し、ステップST16において、EDID ROM 231に、HDMI 2.1 (4K HFR)用のEDIDが保持されたままとする。

【0082】

なお、この場合には、ソース機器100にはHDMI 2.1 (4K HFR)用のEDIDが既に読み込まれている(ステップST11の説明参照)。したがって、この時点で、EDID ROM 231に保持されているHDMI 2.1 (4K HFR)用のEDIDをソース機器100に読み込ませる必要はないが、再度読み込ませてもよい。

10

【0083】

また、ステップST15で「8K」の選択であると判断するとき、制御部203は、ソース機器100にHDMI 2.1 (8K)用のEDIDを読み込ませることを決定し、ステップST17において、EDID ROM 231に保持されるEDIDをHDMI 2.1 (8K)用のEDIDに書き換える。そして、この書き換えの後、制御部203は、HPDラインをハイレベルにすることで、EDID ROM 231に設定されたHDMI 2.1 (8K)用のEDIDをソース機器100に読み込ませる。

20

【0084】

また、ステップST13で“FRL_Rate”のレジスタへのリンクレートの識別子の書き込みがないと判断するとき、制御部203は、ステップST18の処理に進む。上述したように、“FLT_ready”の読み取りは定期的、例えば2ミリ秒毎に行われるので、この判断は、例えば、“FLT_ready”に1の値を書き込んでから、少なくとも“FLT_ready”の読み取りの時間間隔以上の時間が経過してから行われるようにされる。

【0085】

ステップST18において、制御部203は、“AKE_Init”の書き込みがあるか判断する。ソース機器100からシンク機器200にHDMIケーブル300を介して送信される画像データは、HDCP (High-bandwidth Digital Content Protection) によって暗号化される。HDMI 2.0およびHDMI 2.1では、HDCP 2.2を採用する。

30

【0086】

ソース機器100は、シンク機器200が正規のHDCP処理機能を備えるかどうかの認証処理を、DDCを介してシンク機器200との間で行う。HDCP 2.2においては、認証プロトコルの最初のステップとして暗号化キーの交換を行うためのAKE (Authentication and Key Exchange) プロセスが実施される。“AKE_Init”は、このAKEプロセスの最初に、ソース機器(HDCP送信機)100からシンク機器(HDCP受信機)200に送信される、認証起動メッセージである。

40

【0087】

ステップST18で“AKE_Init”の書き込みがあると判断するとき、“AKE_Init”の書き込みがなされるのは上述したようにソース機器100がHDCP 2.2を採用している場合であり、HDMI 2.0ではHDCP 2.2を採用しているので、制御部203は、ソース機器100にHDMI 2.0用のEDIDを読み込ませることを決定する。

【0088】

そして、制御部203は、ステップST19において、EDID ROM 231に保持されるEDIDをHDMI 2.0用のEDIDに書き換える。そして、この書き換えの後、制御部203は、HPDラインをハイレベルにすることで、EDID ROM 231に

50

設定されたHDMI 2.0用のEDIDをソース機器100に読み込ませる。

【0089】

また、ステップST18で“AKE__Init”の書き込みがないと判断するとき、制御部203は、ソース機器100にHDMI 1.4以前用のEDIDを読み込ませることを決定する。この判断は、“FLT__ready”に1の値を書き込んでから所定時間以上、例えば数100ミリ秒以上の時間が経過してから行われるようにされる。

【0090】

そして、制御部203は、ステップST20において、EDID ROM 231に保持されるEDIDをHDMI 1.4以前用のEDIDに書き換える。そして、この書き換えの後、制御部203は、HPDラインをハイレベルにすることで、EDID ROM 231に設定されたHDMI 1.4以前用のEDIDをソース機器100に読み込ませる。

10

【0091】

なお、図10のフローチャートに示すEDID自動切り替え制御処理においては、ステップST11において、EDID ROM 231に、HDMI 2.1(4K HFR)用のEDIDを設定し、このEDIDをソース機器100に読み込ませる例となっているが、このステップST11において、EDID ROM 231に、HDMI 2.1(8K)用のEDIDを設定し、このEDIDをソース機器100に読み込ませる、という構成とすることも考えられる。

【0092】

また、上述実施の形態においては、インタフェース(マルチメディアリンク)がHDMIである例を示した。本技術は、同様のEDIDを取り扱うその他のインタフェースであっても同様に適用できる。その他のインタフェースとしては、例えば、DP(Display Port)インタフェース、MHL(Mobile High-definition Link)などがある。また、上記の実施の形態においては、HDMI 2.1、HDMI 2.0およびHDMI 1.4以前の例を示したが、本技術は、かかる例に限定されず、HDMIの将来のバージョンに適用されてもよい。同様に、上記の実施の形態においては、HDCP 2.2を用いて説明を行ったが、HDCP 2.2以前のバージョンのHDCPやHDCP 2.2以降のバージョンのHDCPを用いて本技術が実施されてもよい。

20

【0093】

また、上記の実施の形態においては、ステップST1やステップST11で、HDMI 2.1用のEDIDを始めに格納したが、HDMI 1.4以前用のEDIDやHDMI 2.0用のEDIDを始めに格納し、“FRL__Rate”の書き込みに応じてHDMI 2.1用のEDIDに切り替えるようにしてもよい。

30

【0094】

また、添付図面を参照しながら本開示の好適な実施形態について詳細に説明したが、本開示の技術的範囲はかかる例に限定されない。本開示の技術分野における通常の知識を有する者であれば、特許請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、これらについても、当然に本開示の技術的範囲に属するものと了解される。

【0095】

また、本明細書に記載された効果は、あくまで説明的または例示的なものであって限定的ではない。つまり、本開示に係る技術は、上記の効果とともに、または上記の効果に代えて、本明細書の記載から当業者には明らかな他の効果を奏しうる。

40

【0096】

なお、本技術は、以下のような構成もとることができる。

(1) 第1の機器情報および第2の機器情報を格納するメモリ部と、外部機器と通信を行う通信部と、

前記外部機器からの前記第1の機器情報への書き換え信号の受信に基づいて前記第2の機器情報を前記外部機器に読み込ませることを決定する制御部を備える

受信装置。

50

(2) 前記メモリ部は、第 3 の機器情報をさらに格納し、
前記制御部は、前記書き換え信号を受信しない場合には、前記第 3 の機器情報を前記外部機器に読み込ませることを決定する

前記 (1) に記載の受信装置。

(3) 前記第 2 の機器情報は High Definition Multimedia Interface (H D M I) のバージョン 2 . 1 に対応する情報であり、前記第 3 の機器情報は H D M I のバージョン 2 . 0 に対応する情報である

前記 (2) に記載の受信装置。

(4) 前記第 2 の機器情報および前記第 3 の機器情報は、それぞれ、機器がサポートする機能に関する情報である H D M I Forum Vendor Specific Data Block (H F - V S D B) を含む Extended Display Identification Data (E D I D) である

10

前記 (3) に記載の受信装置。

(5) 前記第 2 の機器情報は、4 K High frame rate (H F R) 用の E D I D と 8 K 用の E D I D を結合した 5 1 2 バイトの E D I D である

前記 (3) に記載の受信装置。

(6) 前記メモリ部は、第 4 の機器情報をさらに格納し、
前記制御部は、前記外部機器が前記第 2 の機器情報および前記第 3 の機器情報に対応しない場合には、前記第 4 の機器情報を前記外部機器に読み込ませることを決定する

前記 (2) から (5) のいずれかに記載の受信装置。

20

(7) 前記制御部は、前記外部機器から所定の信号を受信しない場合には、前記外部機器が前記第 2 の機器情報および前記第 3 の機器情報に対応しないことを決定する

前記 (6) に記載の受信装置。

(8) 前記所定の信号は、前記外部機器との間の認証プロセスの開始信号である A K E _ _ I n i t である

前記 (7) に記載の受信装置。

(9) 前記第 4 の機器情報は、High Definition Multimedia Interface (H D M I) のバージョン 1 . 4 以前に対応する情報である

前記 (6) から (8) のいずれかに記載の受信装置。

(1 0) 前記第 4 の機器情報は、機器がサポートする機能に関する情報である Vendor Specific Data Block (V S D B) を含む Extended Display Identification Data (E D I D) である

30

前記 (9) に記載の受信装置。

(1 1) 前記書き換え信号は、前記第 2 の機器情報に対応して決定される

前記 (1) から (1 0) のいずれかに記載の受信装置。

(1 2) 前記書き換え信号は、前記第 2 の機器情報に記載される、機器がサポートするリンクレートに関する情報である M a x _ _ F R L _ _ R a t e に対応する情報である

前記 (1 1) に記載の受信装置。

(1 3) 前記書き換え信号は、前記第 1 の機器情報に記載される、リンクトレーニング処理の準備状況を示す情報である F L T _ _ r e a d y の値に応じて、送信される

40

前記 (1) から (1 2) のいずれかに記載の受信装置。

(1 4) 前記第 1 の機器情報は、Status and Control Data Channel Structure (S C D C S) に含まれる情報である

前記 (1) から (1 3) のいずれかに記載の受信装置。

(1 5) 前記第 1 の機器情報は、前記外部機器が選択したリンクレートに関する情報である F R L _ _ R a t e である

前記 (1 4) に記載の受信装置。

(1 6) 前記通信部は、デジタルインタフェースケーブルを通じて、前記外部機器と通信を行う

前記 (1) から (1 5) のいずれかに記載の受信装置。

50

(1 7) 前記デジタルインタフェースケーブルは、High Definition Multimedia Interface (HDMI) ケーブルである

前記(1 6) に記載の受信装置。

(1 8) 前記受信装置は、表示装置である

前記(1) から(1 7) のいずれかに記載の受信装置。

(1 9) 第 1 の機器情報および第 2 の機器情報を格納するメモリ部と、

外部機器と通信を行う通信部を備える受信装置の制御方法であって、

前記外部機器からの前記第 1 の機器情報の書き換え信号の受信に基づいて前記第 2 の機器情報を前記外部機器に読み込ませることを決定する

受信装置の制御方法。

10

(2 0) 送信装置と受信装置とからなり、

前記受信装置は、

第 1 の機器情報および第 2 の機器情報を格納するメモリ部と、

前記送信装置と通信を行う通信部と、

前記送信装置からの前記第 1 の機器情報の書き換え信号の受信に基づいて前記第 2 の機器情報を前記送信装置に読み込ませることを決定する制御部を備える

送受信システム。

【符号の説明】

【0097】

10・・・送受信システム

20

100・・・ソース機器(送信装置)

101・・・レセプタクル

102・・・データ送信部(HDMI送信部)

103・・・制御部

121・・・HDMIトランスミッタ

122・・・IICマスターブロック

200・・・シンク機器(受信装置)

201・・・レセプタクル

202・・・データ受信部(HDMI受信部)

203・・・制御部

30

221・・・HDMIレシーバ

222・・・メモリ部

231・・・EDIDROM

232・・・SCDCレジスタ部

233・・・HDCPレジスタ部

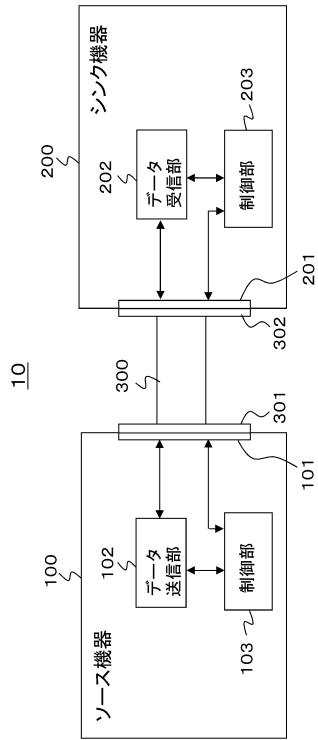
300・・・HDMIケーブル

301, 302・・・プラグ

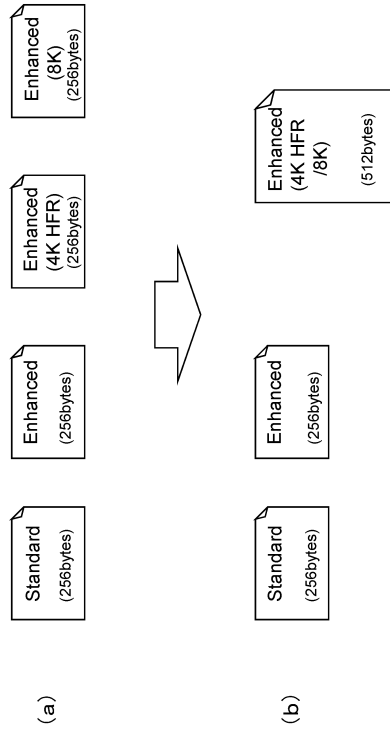
40

50

【図面】
【図 1】



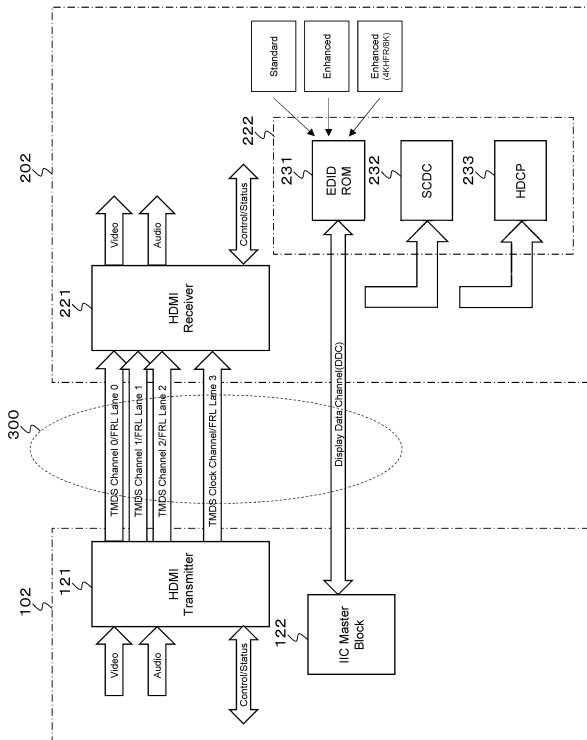
【図 2】



10

20

【図 3】



【図 4】

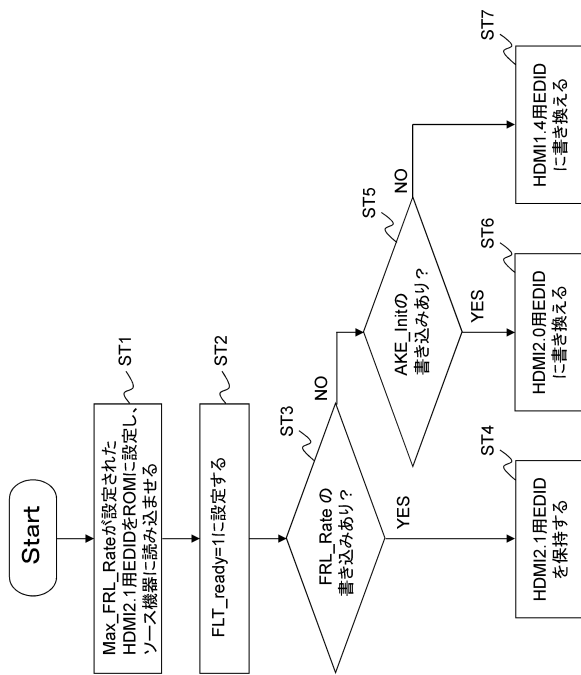
Link Rate Identifier (Decimal)	Link Rate Identifier (Binary)	Number of Active Lanes	Bitrate per Lane (Gbps)
1	0001	3	3
2	0010	3	6
3	0011	4	6
4	0100	4	8
5	0101	4	10
6	0110	4	12

30

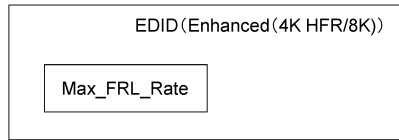
40

50

【 図 5 】



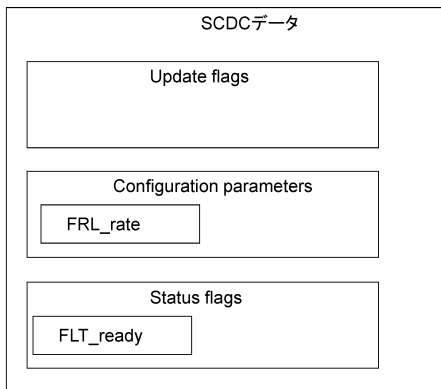
【 図 6 】



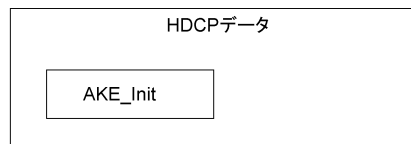
10

20

【 図 7 】



【 図 8 】



30

40

50

【 9 】

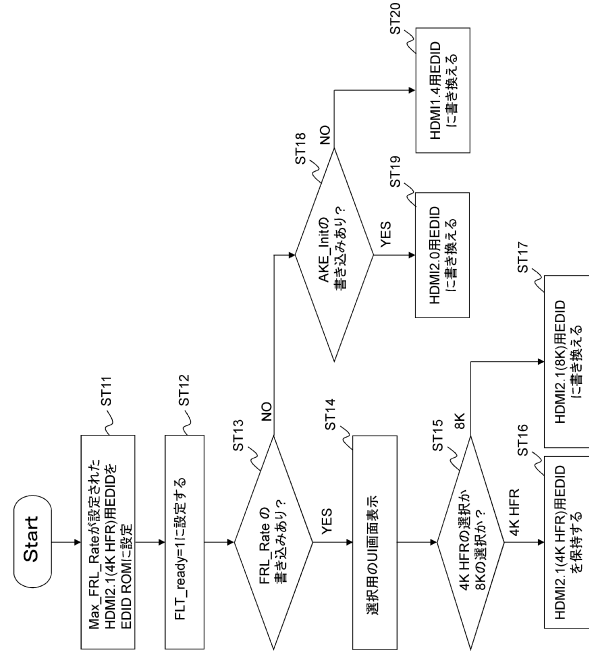
Syntax	No. of Bytes
AKE_Init {	
msg_id (=2)	1
rx [63..0]	8
TxCaps	3
}	

(a)

Msg_id : AKE_Initであることを示すメッセージ識別子
 rx [63..0] : 疑似ランダム値
 TxCaps : 固定値 (0x02 0x00 0x00)

(b)

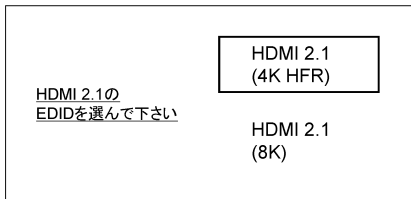
【 10 】



10

20

【 11 】



30

40

50

フロントページの続き

- (74)代理人 110000763
弁理士法人大同特許事務所
- (72)発明者 中浜 雅彦
東京都港区港南1丁目7番1号 ソニー株式会社内
- (72)発明者 山本 展岳
東京都港区港南1丁目7番1号 ソニー株式会社内
- 審査官 鈴木 順三
- (56)参考文献 特開2016-163238(JP,A)
特表2017-515333(JP,A)
- (58)調査した分野 (Int.Cl., DB名)
H04N 21/00 - 21/858