

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和3年4月8日(2021.4.8)

【公開番号】特開2019-165130(P2019-165130A)

【公開日】令和1年9月26日(2019.9.26)

【年通号数】公開・登録公報2019-039

【出願番号】特願2018-52337(P2018-52337)

【国際特許分類】

H 01 L 31/10 (2006.01)

H 01 L 21/336 (2006.01)

H 01 L 29/786 (2006.01)

H 01 L 27/146 (2006.01)

G 02 F 1/1333 (2006.01)

G 09 F 9/00 (2006.01)

【F I】

H 01 L 31/10 G

H 01 L 29/78 6 1 2 Z

H 01 L 29/78 6 1 8 B

H 01 L 29/78 6 1 7 N

H 01 L 27/146 C

H 01 L 31/10 E

G 02 F 1/1333

G 09 F 9/00 3 6 6 A

【手続補正書】

【提出日】令和3年2月22日(2021.2.22)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

受光トランジスタと、第1スイッチングトランジスタと、第2スイッチングトランジスタと、容量素子と、を含み、

前記受光トランジスタは、

第1配線に接続されたゲートと、

第2配線に接続されたソースと、

ドレインと、を含み、

前記第1スイッチングトランジスタは、

第3配線に接続されたゲートと、

第4配線に接続されたソースと、

前記受光トランジスタの前記ドレインに接続されたドレインと、を含み、

前記容量素子は、

前記受光トランジスタの前記ドレインに接続された第1端子と、

前記第1スイッチングトランジスタの前記ソースに接続された第2端子と、を含み、

前記第2スイッチングトランジスタは、

ゲート線に接続されたゲートと、

信号線に接続されたソースと、

前記容量素子の前記第1端子に接続されたドレインと、を含み、前記受光トランジスタ、前記第1スイッチングトランジスタ、および、前記第2スイッチングトランジスタのおのののは、チャンネル層として酸化物半導体層を含む、光センサー回路。

【請求項2】

請求項1において、

前記受光トランジスタと前記第2スイッチングトランジスタとをオン状態とし、前記第1スイッチングトランジスタとをオフ状態する第1期間と、

前記第1期間の後、前記受光トランジスタと前記第2スイッチングトランジスタとをオフ状態とし、前記第1スイッチングトランジスタとをオン状態する第2期間と、

前記第2期間の後、前記受光トランジスタ、前記第1スイッチングトランジスタ、および、前記第2スイッチングトランジスタをオフ状態として、前記容量素子に光照射による電荷を蓄える第3期間と、

前記第3期間の後、前記受光トランジスタと前記第1スイッチングトランジスタとをオフ状態とし、前記ゲート線によって前記第2スイッチングトランジスタをオン状態として、前記容量素子に蓄えられた前記電荷を前記信号線から読み出す第4期間と、を含む、光センサー回路。

【請求項3】

請求項2において、

第3スイッチングトランジスタを含むリセット回路を有し、

前記第3スイッチングトランジスタは、

第5配線に接続されたゲートと、

前記第4配線に接続されたソースと、

前記信号線に接続されたドレインと、を有し、

前記第3スイッチングトランジスタは、チャンネル層として酸化物半導体層を含む、光センサー回路。

【請求項4】

請求項3において、

前記第1期間において、前記第3スイッチングトランジスタがオン状態にされる、光センサー回路。

【請求項5】

請求項1において、

前記受光トランジスタ、前記第1スイッチングトランジスタ、および、前記第2スイッチングトランジスタのおののの前記ゲートは、対応するトランジスタの前記酸化物半導体層の下部または上部の一方に設けられ、

前記第1スイッチングトランジスタおよび前記第2スイッチングトランジスタのおのののは、バックゲートを有し、

前記バックゲートは、対応するスイッチングトランジスタの前記酸化物半導体層の下部または上部の他方に設けられる、光センサー回路。

【請求項6】

請求項5において、

前記バックゲートは、対応するスイッチングトランジスタの前記ソースに接続される、光センサー回路。

【請求項7】

請求項3において、

前記第3スイッチングトランジスタの前記ゲートは、前記第3スイッチングトランジスタの前記酸化物半導体層の下部または上部の一方に設けられ、

前記第3スイッチングトランジスタは、バックゲートを有し、

前記第3スイッチングトランジスタの前記バックゲートは、前記第3スイッチングトランジスタの前記酸化物半導体層の下部または上部の他方に設けられる、光センサー回路。

【請求項 8】

複数のゲート線と、

複数の信号線と、

1つの光センサー回路が1つのゲート線と1つの信号線とに接続されるように、前記複数のゲート線と前記複数の信号線とに接続された複数の光センサー回路と、を含み、

前記複数の光センサー回路のののののは、

受光トランジスタと、

第1スイッチングトランジスタと、

第2スイッチングトランジスタと、

容量素子と、を含み、

前記受光トランジスタは、

第1配線に接続されたゲートと、

第2配線に接続されたソースと、

ドレインと、を含み、

前記第1スイッチングトランジスタは、

第3配線に接続されたゲートと、

第4配線に接続されたソースと、

前記受光トランジスタの前記ドレインに接続されたドレインと、を含み、

前記容量素子は、

前記受光トランジスタの前記ドレインに接続された第1端子と、

前記第1スイッチングトランジスタの前記ソースに接続された第2端子と、を含み、

前記第2スイッチングトランジスタは、

対応するゲート線に接続されたゲートと、

対応する信号線に接続されたソースと、

前記容量素子の前記第1端子に接続されたドレインと、を含み、

前記受光トランジスタ、前記第1スイッチングトランジスタ、および、前記第2スイッチングトランジスタのののののは、チャンネル層として酸化物半導体層を含む、光センサー装置。

【請求項 9】

請求項8において、

前記受光トランジスタと前記第2スイッチングトランジスタとをオン状態とし、前記第1スイッチングトランジスタとをオフ状態する第1期間と、

前記第1期間の後、前記受光トランジスタと前記第2スイッチングトランジスタとをオフ状態とし、前記第1スイッチングトランジスタとをオン状態する第2期間と、

前記第2期間の後、前記受光トランジスタ、前記第1スイッチングトランジスタ、および、前記第2スイッチングトランジスタをオフ状態として、前記容量素子に光照射による電荷を蓄える第3期間と、

前記第3期間の後、前記受光トランジスタと前記第1スイッチングトランジスタとをオフ状態とし、前記ゲート線によって前記第2スイッチングトランジスタをオン状態として、前記容量素子に蓄えられた前記電荷を前記信号線から読み出す第4期間と、を含む、光センサー装置。

【請求項 10】

請求項9において、

第3スイッチングトランジスタを含むリセット回路を有し、

前記第3スイッチングトランジスタは、

リセット信号が供給される第5配線に接続されたゲートと、

前記第4配線に接続されたソースと、

対応する信号線に接続されたドレインと、を有し、

前記第3スイッチングトランジスタは、チャンネル層として酸化物半導体層を含む、光センサー装置。

【請求項 1 1】

請求項 1 0 において、

前記第 1 期間において、前記第 3 スイッチングトランジスタが前記リセット信号によりオン状態にされる、光センサー装置。

【請求項 1 2】

請求項 1 0 において、

前記受光トランジスタ、前記第 1 スイッチングトランジスタ、前記第 2 スイッチングトランジスタ、および、前記第 3 スイッチングトランジスタのうちの前記ゲートは、対応するトランジスタの前記酸化物半導体層の下部または上部の一方に設けられ、

前記第 1 スイッチングトランジスタ、前記第 2 スイッチングトランジスタ、および、前記第 3 スイッチングトランジスタのうちのものは、バックゲートを有し、

前記バックゲートは、対応するスイッチングトランジスタの前記酸化物半導体層の下部または上部の他方に設けられる、光センサー装置。

【請求項 1 3】

請求項 1 2 において、

前記バックゲートは、対応するスイッチングトランジスタの前記ソースに接続される、光センサー装置。

【請求項 1 4】

表示領域を有する表示パネルを有し、

前記表示領域は、表示画素と、光センサー回路と、を含み、

前記光センサー回路は、受光トランジスタと、第 1 スイッチングトランジスタと、第 2 スイッチングトランジスタと、容量素子と、を含み、

前記受光トランジスタは、

第 1 配線に接続されたゲートと、

第 2 配線に接続されたソースと、

ドレインと、を含み、

前記第 1 スイッチングトランジスタは、

第 3 配線に接続されたゲートと、

第 4 配線に接続されたソースと、

前記受光トランジスタの前記ドレインに接続されたドレインと、を含み、

前記容量素子は、

前記受光トランジスタの前記ドレインに接続された第 1 端子と、

前記第 1 スイッチングトランジスタの前記ソースに接続された第 2 端子と、を含み、
前記第 2 スイッチングトランジスタは、

ゲート線に接続されたゲートと、

信号線に接続されたソースと、

前記容量素子の前記第 1 端子に接続されたドレインと、を含み、

前記受光トランジスタ、前記第 1 スイッチングトランジスタ、および、前記第 2 スイッチングトランジスタのうちのものは、チャンネル層として酸化物半導体層を含む、表示装置。

【請求項 1 5】

請求項 1 4 において、

前記受光トランジスタと前記第 2 スイッチングトランジスタとをオン状態とし、前記第 1 スイッチングトランジスタとをオフ状態する第 1 期間と、

前記第 1 期間の後、前記受光トランジスタと前記第 2 スイッチングトランジスタとをオフ状態とし、前記第 1 スイッチングトランジスタとをオン状態する第 2 期間と、

前記第 2 期間の後、前記受光トランジスタ、前記第 1 スイッチングトランジスタ、および、前記第 2 スイッチングトランジスタをオフ状態として、前記容量素子に光照射による電荷を蓄える第 3 期間と、

前記第 3 期間の後、前記受光トランジスタと前記第 1 スイッチングトランジスタとをオ

フ状態とし、前記ゲート線によって前記第2スイッチングトランジスタをオン状態として、前記容量素子に蓄えられた前記電荷を前記信号線から読み出す第4期間と、を含む、表示装置。

【請求項16】

請求項14または請求項15において、
第3スイッチングトランジスタを含むリセット回路を有し、
前記第3スイッチングトランジスタは、
第5配線に接続されたゲートと、
前記第4配線に接続されたソースと、
前記信号線に接続されたドレインと、を含み、
前記第3スイッチングトランジスタは、チャンネル層として酸化物半導体層を含む、表示装置。