



(12) 发明专利

(10) 授权公告号 CN 101806914 B

(45) 授权公告日 2014. 09. 10

(21) 申请号 200910259160. 7

US 6236051 B1, 2001. 05. 22,

(22) 申请日 2009. 12. 15

审查员 蒋碧珠

(30) 优先权数据

2009-029668 2009. 02. 12 JP

(73) 专利权人 日立阿洛卡医疗株式会社

地址 日本东京都

(72) 发明人 柳主铉 须永义则 川内秀贵

井上慎一 高桥勋

(74) 专利代理机构 北京银龙知识产权代理有限

公司 11243

代理人 张敬强

(51) Int. Cl.

G01T 1/24 (2006. 01)

H01L 27/144 (2006. 01)

(56) 对比文件

US 2005/0067577 A1, 2005. 03. 31,

US 7208740 B2, 2007. 04. 24,

US 5291019 A, 1994. 03. 01,

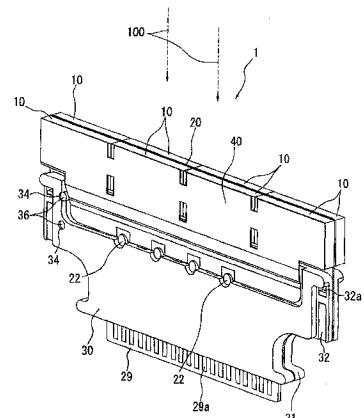
权利要求书2页 说明书10页 附图11页

(54) 发明名称

放射线检测器

(57) 摘要

本发明提供一种能够以高密度排列、连接可靠性高的放射线检测器。放射线检测器(1)具备：可检测放射线的半导体元件；固定有半导体元件的基板；以及，具有与设置在半导体元件的基板的相反侧的元件用电极连接的连接图案且具有挠性的挠性基板(40)，半导体元件设置在基板的一个面上，挠性基板(40)设置在半导体元件的基板的相反侧。



1. 一种放射线检测器，

具备：

可检测放射线的半导体元件；

固定有上述半导体元件的基板；以及，

具有与设置在上述半导体元件的上述基板的相反侧的元件用电极连接的连接图案且具有挠性的挠性基板，

上述半导体元件设置在上述基板的一个面上，

上述挠性基板设置在上述半导体元件的上述基板的相反侧，具备具有挠性的基膜、和贴合在上述基膜上的绝缘膜，上述连接图案设置在上述基膜和上述绝缘膜之间，

上述放射线检测器的特征在于，

还具备固定在上述基板上、并通过夹入上述基板来压缩并支撑上述基板的支撑部件，

上述基板在上述基板的第一端部侧具有上述半导体元件，在上述基板的上述第一端部相反侧的第二端部侧具有能够与外部电路基板连接的卡边缘部，在上述半导体元件与上述卡边缘部之间具有上述支撑部件。

2. 根据权利要求 1 所述的放射线检测器，其特征在于，

还具备设置在上述半导体元件和上述基板之间，且与上述基板的上述一个面连接的其他半导体元件、和

双面带图案挠性基板，该双面带图案挠性基板设置在上述半导体元件和上述其他半导体元件之间，并且在两面具有与上述半导体元件以及上述其他半导体元件的每个连接的连接图案。

3. 根据权利要求 1 所述的放射线检测器，其特征在于，

上述支撑部件构成为具有通过夹入上述基板来支撑上述基板的第一支撑部件和第二支撑部件，

上述第一支撑部件和上述第二支撑部件分别包括突起部、和嵌合上述突起部的嵌合孔，上述第一支撑部件的上述突起部贯通上述基板的贯通孔而与上述第二支撑部件的上述嵌合孔嵌合，由此固定上述第一支撑部件和上述第二支撑部件，并且，通过该固定，上述第一支撑部件和上述第二支撑部件压缩上述基板来支撑上述基板。

4. 根据权利要求 1 所述的放射线检测器，其特征在于，

上述基板在上述半导体元件和卡边缘部之间还具有电子部件搭载部，其搭载与上述半导体元件电连接的电子部件，

上述支撑部件设置为覆盖上述电子部件搭载部。

5. 根据权利要求 1 所述的放射线检测器，其特征在于，

上述放射线检测器是排列多个上述放射线检测器而构成的放射线检测装置用的放射线检测器。

6. 根据权利要求 1 所述的放射线检测器，其特征在于，

上述基板具有多个上述半导体元件，

多个上述半导体元件以上述基板为对称面设置在上述基板的一个面以及另一个面上。

7. 根据权利要求 1 所述的放射线检测器，其特征在于，

上述基板具有与壁部的厚度相同程度的厚度或上述壁部的厚度以下的厚度，上述壁部

的厚度是隔着具有多个开口的准直器的上述多个开口的壁部的厚度。

8. 根据权利要求 1 所述的放射线检测器，其特征在于，
上述半导体元件具有检测放射线的多个像素。

放射线检测器

技术领域

[0001] 本发明涉及放射线检测器。本发明尤其涉及检测 γ 线、X 线等放射线的放射线检测装置所使用的放射线检测器。

背景技术

[0002] 作为现有的放射线检测器，已知有在两个框架之间设置将多个公用电极板、多个半导体元件、多个电极板以公用电极板、半导体元件、电极板、半导体元件、公用电极板… 方式层叠的层叠体，并通过用销固定一方的框架和另一方的框架而构成的放射线检测器（例如，参照专利文献 1：美国专利第 6236051 号公报）。

[0003] 专利文献 1 所记载的放射线检测器由于在横向邻接的一对半导体元件共用公用电极板，因此能够减少不能检测放射线的区域，能够提高放射线的检测效率。

[0004] 但是，专利文献 1 的放射线检测器由于使公用电极板、半导体元件等多个构成部件层叠而构成放射线检测器，因此在叠加构成部件的每个上加上各构成部件所具有的尺寸误差，因而在将半导体元件间的间隔严密地控制为预定的间隔的同时，以高密度排列多个半导体元件是困难的。另外，专利文献 1 的放射线检测器通过用销拧紧两个框架而构成，因此存在难以对半导体元件均等地施加拧紧的压力，不能适当地连接半导体元件和单极板的情况，并且存在拧紧过大时，对半导体元件施加机械的应力的情况。

发明内容

[0005] 因此，本发明的目的在于提供一种能够以高密度排列、连接可靠性高的放射线检测器。

[0006] 本发明为了达到上述目的，提供一种放射线检测器，该放射线检测器具备：可检测放射线的半导体元件；固定有半导体元件的基板；以及，具有与设置在半导体元件的基板的相反侧的元件用电极连接的连接图案且具有挠性的挠性基板，半导体元件设置在基板的一个面上，挠性基板设置在半导体元件的基板的相反侧。

[0007] 另外，就上述放射线检测器而言，挠性基板具备具有挠性的基膜、和贴合在基膜上的绝缘膜，连接图案设置在基膜和绝缘膜之间也可以。

[0008] 另外，上述放射线检测器还可以具备设置在半导体元件和基板之间且与基板的一个面连接的其他半导体元件。

[0009] 另外，上述放射线检测器在半导体元件和其他半导体元件之间还可以具备双面带图案挠性基板，该双面带图案基板在两面具有与半导体元件以及其他半导元件的每个连接的连接图案。

[0010] 另外，就上述放射线检测器而言，上述基板在与设有上述半导体元件的上述基板的第一端部相对的第二端部侧还可以具有设置成可与外部电路基板连接的卡边缘部。

[0011] 另外，上述放射线检测器也可以是排列多个放射线检测器而构成的放射线检测装置用的放射线检测器。

[0012] 另外,就上述放射线检测器而言,基板具有多个半导体元件,多个半导体元件以基板为对称面设置在基板的一个面以及另一个面上也可以。

[0013] 另外,就上述放射线检测器而言,基板具有与壁部的厚度相同程度的厚度或壁部的厚度以下的厚度,上述壁部的厚度是隔着具有多个开口的准直器的多个开口的壁部的厚度也可以。

[0014] 另外,就上述放射线检测器而言,半导体元件具有检测放射线的多个像素也可以。

[0015] 本发明的效果如下。

[0016] 根据本发明的放射线检测器可提供能够以高密度排列、连接可靠性高的放射线检测器。

附图说明

[0017] 图 1A 是本发明的实施方式的放射线检测器的立体图。

[0018] 图 1B 是从本实施方式的放射线检测器去除挠性基板的场合的立体图。

[0019] 图 1C 是本发明的实施方式的放射线检测器的局部剖视图。

[0020] 图 2A 是本实施方式的基板的主视图。

[0021] 图 2B 是在本实施方式的基板上搭载了多个 CdTe 元件的场合的立体图。

[0022] 图 3 是从上面表示在本实施方式的基板上搭载了多个 CdTe 元件的状态的一部分的模式的放大图。

[0023] 图 4 是本发明的实施方式的挠性基板的立体图。

[0024] 图 5A 是从本实施方式的卡支架的表面侧的立体图。

[0025] 图 5B 是从本实施方式的卡支架的背面侧的立体图。

[0026] 图 6 是本实施方式的卡支架的突起部嵌合在带槽部上的状态的模式的剖视图。

[0027] 图 7A 是排列有本实施方式的多个放射线检测器而构成的边缘闭合型的放射线检装置的立体图。

[0028] 图 7B 是放射线检测器座的支撑体的侧面的模式图。

[0029] 图 8 是在本实施方式的放射线检测器上配备准直器的场合的模式的局部放大图。

[0030] 图 9 是本发明的实施方式的变形例的放射线检测器的模式的立体图。

[0031] 图中:

[0032] 1- 放射线检测器, 2- 支撑体, 2a- 壁部, 2b- 槽, 2c- 凹陷部, 2d- 平坦面, 2e- 弹簧部件, 3- 支撑板, 4- 连接器, 5- 放射线检测装置, 10-CdTe 元件, 10a- 元件表面, 10b- 元件背面, 10c- 槽部, 20- 基板, 20a- 元件连接部, 20b- 绝缘层, 22- 基板端子, 24- 贯通孔, 26- 电子部件搭载部, 28- 接地, 29- 卡边缘部, 29a- 图案, 30、31- 卡支架, 30a- 突起部, 30b- 凹槽部, 32- 弹性部件安装部, 32a- 凹部, 34- 带槽孔, 34a- 带阶梯部分, 34b- 开口区域, 34c- 阶梯部, 36- 突起部, 36a- 前端部, 36b- 柱部, 36c- 阶梯部, 38- 结合部, 38a- 端子用孔, 39- 凹陷部, 40- 挠性基板, 40a- 连接区域, 40b- 表面, 40c- 背面, 42- 双面带图案挠性基板, 50、50a、50b- 导电性粘接剂, 60- 准直器, 62- 开口, 63- 壁部, 100- 放射线。

具体实施方式

[0033] 图 1A 是本发明的实施方式的放射线检测器的立体图, 图 1B 是从本实施方式的放

射线检测器去除挠性基板的场合的立体图。另外，图 1C 是本发明的实施方式的放射线检测器的模式的局部剖视图。还有，在图 1C 中，为了便于说明省略了卡支架 30 以及卡支架 31 的图示。

[0034] (放射线检测器 1 的构成概要)

[0035] 本实施方式的放射线检测器 1 是检测 γ 线、X 线等放射线的放射线检测器。在图 1A 中，放射线 100 从纸面的上方沿着下方传输。即、放射线 100 从放射线检测器 1 的半导体元件沿着朝向卡支架的方向传输并到达放射线检测器 1。并且，放射线检测器 1 在作为半导体元件的 CdTe 元件 10 的侧面（也就是面对图 1A 的上方的面）检测放射线 100。因此，CdTe 元件 10 的侧面成为放射线 100 的入射面。这样，在本实施方式中，将半导体元件的侧面作为放射线 100 的入射面的放射线检测器称为边缘闭合型放射线检测器。还有，放射线检测器 1 能够作为排列有多个放射线检测器 1 而构成的边缘闭合型放射线检测装置用的放射线检测器 1 来构成，放射线检测器 1 借助于沿着特定的方向（例如从被检体朝向放射线检测器 1 的方向）传输的放射线 100 所通过的具有多个开口的准直器检测放射线 100。而且，本实施方式的放射线检测器 1 呈卡形的形状。

[0036] 还有，本实施方式的放射线检测器 1 可具备准直器。而且，放射线检测器 1 不具备准直器也能使用。使用准直器的场合，可使用多孔平行准直器、针孔准直器等。在本实施方式中，作为一个例子，对使用多孔平行准直器的场合进行说明。

[0037] 具体地说，参照图 1A，放射线检测器 1 具备：借助于准直器的多个开口可检测放射线 100 的作为一对半导体元件的一对 CdTe 元件 10；具有与隔着准直器的多个开口的壁部相同程度或该壁部的厚度以下的厚度的薄壁基板 20；以及卡支架 30 及卡支架 31，其通过用一对半导体元件 10 的邻接部分夹入基板 20 而作为支撑基板 20 的支撑部件。并且，在本实施方式中，一对 CdTe 元件 10 在夹入四组基板 20 的位置固定在基板 20 上。即、各组的一对 CdTe 元件 10 在基板 20 的一个面和另一个面的每个上以基板 20 为对称面固定在对称的位置上。在本实施方式中，多个 CdTe 元件 10 分别直接固定在基板 20 上。

[0038] 另外，后面将会详细叙述，但基板 20 被夹入作为第一支撑部件的卡支架 30 和作为第二支撑部件的卡支架 31 而被支撑。卡支架 30 和卡支架 31 分别具有相同形状而形成，通过在卡支架 30 所具有的带槽孔 34 中嵌合卡支架 31 所具有的突起部 36，并且在卡支架 31 所具有的带槽孔 34（未图示）中嵌合卡支架 30 所具有的突起部 36（未图示），从而支撑基板 20。

[0039] 另外，弹性部件安装部 32 以及凹部 32a 是没有在放射线检测器 1 被插入到支撑多个放射线检测器 1 的放射线检测器座上的场合，将放射线检测器 1 按压固定在放射线检测器座上的弹性部件的部分。还有，放射线检测器座具有卡边缘部 29 插入的连接器，放射线检测器 1 通过卡边缘部 29 被插入连接器，连接器和图案 29a 电连接，从而与作为外部电路的控制电路、来自外部的电源线、接地线等连接。

[0040] 另外，参照图 1A 至图 1C，放射线检测器 1 在一对 CdTe 元件 10 的基板 20 的相反侧还具备挠性基板 40，该挠性基板 40 具有电连接作为各 CdTe 元件 10 的元件用电极的电极图案和多个基板端子 22 的每个的作为连接图案的配线图案（CdTe 元件 10 的基板 20 的相反侧的元件表面 10a 的电极图案、以及挠性基板 40 的 CdTe 元件 10 侧的配线图案未图示）。

[0041] 挠性基板 40 设置在一对 CdTe 元件 10 的一个 CdTe 元件 10 侧以及另一个 CdTe 元

件 10 侧这双方上（在本实施方式中，挠性基板 40 分别设置在四组一对 CdTe 元件 10 的一方 CdTe 元件 10 侧的每个、和另一个 CdTe 元件 10 侧的每个这双方上）。并且，挠性基板 40 的多个配线图案的一端分别在作为卡支架 30 以及卡支架 31 的多个制动引线结合部的接合部 38 的每个与基板端子 22 电连接。具体地说，挠性基板 40 的配线图案的一方端部用导电性粘接剂连接在 CdTe 元件 10 的元件表面 10a 上。并且，该配线图案的另一方端部使用导电性粘接剂电连接在基板端子 22 的端子表面 22a 上。

[0042] 即、在本实施方式中，一对 CdTe 元件 10 中作为第一半导体元件的一个 CdTe 元件 10 固定在基板 20 的一个面上的同时，在固定于基板 20 的表面的相反的表面上形成有作为第一元件用电极的电极图案。同样，作为第二半导体元件的另一个 CdTe 元件 10 固定在基板 20 的另一个面上的同时，在固定于基板 20 的表面的相反的表面上形成有作为第二元件用电极的电极图案。

[0043] 并且，具有与一个 CdTe 元件 10 的电极图案连接的作为第一连接图案的配线图案的作为第一挠性基板的挠性基板 40 设置成覆盖一个 CdTe 元件 10 的表面以及卡支架 30 的一部分。即、作为第一挠性基板的挠性基板 40 设置成配线图案的一端与一个 CdTe 元件 10 的电极图案连接，配线图案的另一端在结合部 38 与基板端子 22 电连接，并且，设置成覆盖作为制动引线结合部的结合部 38 的周边。

[0044] 同样，具有与另一个 CdTe 元件 10 的电极图案连接的作为第二连接图案的配线图案的作为第二挠性基板的挠性基板 40 设置成覆盖另一个 CdTe 元件 10 的表面以及卡支架 30 的一部分。即、作为第二挠性基板的挠性基板 40 设置成配线图案的一端与另一个 CdTe 元件 10 的电极图案连接，配线图案的另一端在结合部 38 与基板端子 22 电连接，并且，设置成覆盖的结合部 38 的周边。

[0045] 图 2A 是本实施方式的基板的主视图，图 2B 是在本实施方式的基板上搭载了多个 CdTe 元件的场合的立体图。

[0046] （基板 20 的详细）

[0047] 本实施方式的基板 20 通过用焊料保护层等绝缘材料构成的绝缘层 20b 夹住在表面形成有金属导体等导电性材料构成的导电性薄膜（例如、铜箔）的薄壁基板（例如，FR4 等玻璃环氧基板）而形成。并且，基板 20 具有挠性的同时，具有与隔着准直器的多个开口的壁部相同程度或该壁部的厚度以下的厚度。作为一个例子，准直器的多个开口形成为大致四角形状。并且，多个开口的开口直径的尺寸形成为其一边为 1.2mm，各开口以 1.4mm 间距排列成矩阵状而形成。因此，准直器隔着一个开口和与该开口邻接的另一个开口的壁的厚度是 0.2mm。在本实施方式中，例如，基板 20 具有 0.3mm 以下的厚度而形成，最好是具有与隔着准直器的各开口的壁的厚度大致相同的厚度（作为一个例子，是 0.2mm）或该壁的厚度以下的厚度而形成。

[0048] 另外，基板 20 做成搭载多个 CdTe 元件 10 的每个的第一端部侧的宽度比搭载多个 CdTe 元件 10 的第一端部侧相反侧的第二端部侧更宽。还有，在第二端部侧，基板 20 由卡支架 30 及卡支架 31 支撑。而且，在基板 20 的形成为宽幅的区域的一部分设有与多个 CdTe 元件 10 的每个电连接的多个元件连接部 20a，在与设有元件连接部 20a 的第一端部相对的第二端部侧设有卡边缘部 29，卡边缘部 29 设有多个图案 29a，该多个图案 29 可以电连接放射线检测器 1 和外部的控制电路。另外，在元件连接部 20a 和卡边缘部 29 之间设有多个电子

部件搭载部 26, 该多个电子部件搭载部 26 搭载与多个 CdTe 元件 10 的每个电连接的电阻、电容等电子部件。还有, 在电子部件搭载部 26 上还可搭载专用集成电路 (ASIC)、现场可编程门阵列 (FPGA) 等。

[0049] 还有, 基板 20 作为一个例子做成宽幅方向即长度方向具有 40mm 左右的长度。并且, 基板 20 做成在从宽幅部分的端部直到宽度变窄的部分的端部, 即从设有元件连接部 20a 的部分的端部直到卡边缘部 29 的端部的短方向, 具有 20mm 左右的长度。

[0050] 再有, 基板 20 在元件连接部 20a 和电子部件搭载部 26 之间具有柱状的多个基板端子 22, 该柱状的多个基板端子 22 从基板 20 的表面沿着该表面法线方向突出而形成。在本实施方式中, 作为一个例子, 在基板 20 的一个表面上形成有四个柱状的基板端子 22。还有, 基板端子 22 也可以做成剖面为矩形的柱状。再有, 基板 20 在宽幅部分的角部具有接地 28, 并且在设有接地 28 的区域设有卡支架 30 以及卡支架 31 的突起部 36 插入的多个贯穿孔 24。

[0051] 另外, 元件连接部 20a、基板端子 22、电子部件搭载部 26、接地 28 和图案 29a 分别以位于基板 20 的厚度方向的中心的导电性薄膜为对称面, 设置在基板 20 的一个表面和另一个表面的每个上。这里, 元件连接部 20a、电子部件搭载部 26、接地 28、图案 29a 在一个表面和另一个表面上分别以基板为对称面设置在大致对称的位置上。另一方面, 多个基板端子 22 设置于在一个面和另一个面互不相同的位置上。再有, 多个接地 28 分别通过去除覆盖导电性薄膜的绝缘层 20b 并使导线性薄膜向外部露出而形成。

[0052] (CdTe 元件 10 的详细)

[0053] 通过在图 2A 所示的基板 20 的元件连接部 20a 的每个上搭载多个 CdTe 元件 10, 从而形成图 2B 所示那样的搭载有多个 CdTe 元件 10 的基板 20。具体地说, 在多个元件连接部 20a 的每个上使用导电性粘接剂、例如 Ag 胶等将多个 CdTe 元件 10 固定在基板 20 上。在本实施方式中, 由于在基板 20 的一个面以及另一个面上分别固定有四个 CdTe 元件 10, 因此一个放射线检测器 1 将具备八个 CdTe 元件 10。

[0054] 还有, CdTe 元件 10 形成为大致长方体状, 在与元件连接部 20a 连接的一侧的元件表面和与该元件表面相对的元件表面的每个上设有电极图案 (未图示)。放射线从各 CdTe 元件 10 的端部入射并朝向卡边缘部 29 侧在 CdTe 元件 10 中传输。而且, 设置在与元件连接部 20a 连接的一侧的元件表面相对的元件表面上的电极图案与挠性基板 40 的配线图案电连接。另外, 在本实施方式中, 放射线的检测使用了 CdTe 元件 10, 但只要能够检测 γ 线等放射线, 半导体元件就不限于 CdTe 元件 10。例如, 作为半导体元件也可以使用 CdZnTe (CZT) 元件、HgI₂ 元件等化合物半导体元件。

[0055] 图 3 是从上面表示在本实施方式的基板上搭载了 CdTe 元件的状态的一部分的模式的放大图。

[0056] 在本实施方式中, 在基板 20 的一个面上和另一个面的每个上搭载有多个 CdTe 元件 10。各 CdTe 元件 10 在元件表面 10a 上具有与挠性基板 40 的配线图案连接的电极图案 (未图示), 并且在基板 20 侧的元件表面 10b 上具有多个槽部 10c。另外, CdTe 元件 10 分别在多个槽部 10c 之间的元件表面 10b 上具有与基板 20 的元件连接部 20a 连接的电极图案 (未图示)。

[0057] 另外, 一个 CdTe 元件 10 的多个槽部 10c 以大致等间隔设置在元件表面 10b。作为

一个例子,一个 CdTe 元件 10 具有七个槽部 10c。由槽部 10c 分开的 CdTe 元件 10 的每部分与检测放射线的一个像素(象素)对应。由此一个 CdTe 元件 10 将具有多个像素。并且,一个放射线检测器 1 具备八个 CdTe 元件 10(四组一对的 CdTe 元件 10),一个 CdTe 元件 10 分别具有八个像素的场合,一个放射线检测器 1 将具有 64 个像素的析像度。通过增减槽部 10c 的数量,从而能够增减一个 CdTe 元件 10 的像素数。

[0058] CdTe 元件 10 通过导电性粘接剂 50 固定在基板 20 的元件连接部 20a 上。这里,在本实施方式中,一个 CdTe 元件 10 的一个像素部分和在该一个像素部分以基板 20 为对称面设置在对称位置上的另一个 CdTe 元件 10 的一个像素部分,用导电性粘接剂 50a 和导电性粘接剂 50b 固定在基板 20 上,并且通过贯通基板 20 的导通部(未图示)电连接。

[0059] 基板 20 的厚度 T_1 为 0.3mm 以下,优选为 0.2mm,槽部 10c 的宽度 T_3 作为一个例子为 0.2mm。并且,CdTe 元件 10 的厚度 T_2 作为一个例子为 1.2mm。再有,参照图 3,一个像素的宽度也形成为具有与 CdTe 元件 10 的厚度 T_2 相等的宽度 T_2 。因此,一个像素具有俯视时一个角部在槽部 10c 切掉的大致正方形形状。另外,在本实施方式中,多个 CdTe 元件 10 各自的槽部 10c 的宽度例如可根据准直器的开口直径或隔着多个开口的壁的厚度决定。

[0060] (挠性基板 40 的详细)

[0061] 图 4 是本发明的实施方式的挠性基板的立体图。

[0062] 本实施方式的挠性基板 40 具备:具有挠性并且由电绝缘性的绝缘材料构成的基膜;形成于基膜表面的预定位置的配线图案;以及覆盖配线图案并且使配线图案的一部分露出的绝缘膜。挠性基板 40 的表面 40b 其整个面由绝缘性材料覆盖。而且,在挠性基板 40 的背面 40c,配线图案在与多个 CdTe 元件 10 的每个可电连接的区域露出。

[0063] 还有,基膜可由例如聚酰亚胺等形成,绝缘膜可由例如聚酰亚胺、焊剂保护层等形成。而且,配线图案可由例如数十 μm 厚的铜箔等形成。

[0064] 另外,挠性基板 40 做成搭载有多个 CdTe 元件 10 的每个的第一端部侧的宽度比搭载有多个 CdTe 元件 10 的第一端部侧的相反侧的第二端部侧更宽。并且,在挠性基板 40 的宽度狭窄的第二端部设有与卡支架 30 以及卡支架 31 的接合部 38 连接的连接区域 40a

[0065] (卡支架 30 及卡支架 31 的详细)

[0066] 图 5A 是从本实施方式的卡支架的表面侧的立体图,图 5B 是从本实施方式的卡支架的背面侧的立体图。

[0067] 本实施方式的卡支架 30 和卡支架 31 具有相同形状,因此以下仅对卡支架 30 进行说明。

[0068] 参照图 5A,卡支架 30 具有以下部件而形成,即、固定有弹性部件的弹性部件安装部 32 以及凹部 32a;嵌合与卡支架 30 成对的卡支架 31 的突起部 36 的多个带槽孔 34;连接挠性基板 40 的配线图案的多个接合部 38;以及基板 20 的基板端子 22 贯通的多个端子用孔 38a。另外,卡支架 30 在将放射线检测器 1 的设有一个 CdTe 元件 10 的一侧作为上侧的场合,在下侧的两端部分别具有突起部 30a 以及凹槽部 30b。

[0069] 另外,参照图 5B,卡支架 30 在其背面还具有多个突起部 36,该多个突起部 36 与卡支架 31 所具有的带槽孔 34 嵌合。而且,卡支架 30 在与基板 20 的多个电子部件搭载部 26 对应的位置上还具有凹陷部 39。利用该凹陷部 39,搭载在基板 20 的电子部件搭载部 26 上的电子部件被卡支架 30 以及卡支架 31 覆盖,防止与一个放射线检测器 1 邻接的另一个放

射线检测 1 接触。

[0070] 在本实施方式中,弹性部件安装部 32 以及凹部 32a 分别设置在卡支架 30 的长度方向的各端部。而且,多个接合部 38 以及端子用孔 38a 与基板 20 所具有的基板端子 22 的位置相对应分别设置在卡支架 30 的中央附近的区域。再有,多个带槽孔 34 在弹性部件安装部 32 和接合部 38 之间的区域,且设置在比多个带槽孔 34 中最靠近弹性部件安装部 32 的一侧带槽孔 34 更靠弹性部件安装部 32 的位置上。还有,卡支架 30 以及卡支架 31 能够分别由绝缘性的树脂材料形成。

[0071] (带槽孔 34 以及突起部 36 的详细)

[0072] 图 6 是本实施方式的卡支架的突起部嵌合在带槽部上的状态的模式的剖视图。

[0073] 本实施方式的基板 20 通过夹入卡支架 30 以及卡支架 31 而被支撑。该场合,卡支架 30 以及卡支架 31 通过分别嵌合在与各自所具有的突起部 36 成对的作为嵌合孔的带槽孔 34 中而相互固定。具体地说,卡支架 30 所具有的突起部 36 贯通基板 20 的贯通孔 24 而与卡支架 31 所具有的带槽孔 34 嵌合。同样,卡支架 31 所具有的突起部 36 贯通基板 20 的贯通孔 24 而与卡支架 30 所具有的带槽孔 34 嵌合。

[0074] 并且,若突起部 36 与贯通孔 24 嵌合而使卡支架 30 和卡支架 31 固定,则通过卡支架 30 和卡支架 31 对基板 20 施加进行压缩的力,基板 20 的挠曲被该压缩力抑制,搭载有多个 CdTe 元件 10 的基板 20 由卡支架 30 以及卡支架 31 支撑。而且,在本实施方式中,在除去焊料保护层等绝缘层 20b 后露出的基板 20 的部分(接地 28 的部分)设有贯通孔 24,由于利用卡支架 30 以及卡支架 31 压缩支撑该部分,因此不会受到厚度精度不良的焊料保护层等绝缘层 20 的厚度的影响,能够将基板 20 位置精度良好地支撑在卡支架 30 和卡支架 31 之间。因此,在将多个放射线检测器 1 排列在放射线检测器座上的场合,能够提高一个放射线检测器 1 相对于另一个放射线检测器 1 的位置精度。

[0075] 这里参照图 6。本实施方式的突起部 36 包含柱部 36b 和前端部 36a,该前端部 36a 设置在柱部 36b 的前端部分,至少具有比与柱部 36b 的连接部分的柱部 36b 的直径大的直径。柱部 36b 可形成为直径随着朝向前端部 36a 而逐渐减小,在柱部 36b 的与卡支架 30 的连接部分,也可以形成为具有与前端部 36a 的直径大致相同的直径。而且,在柱部 36b 和前端部 36a 的边界设有阶梯部 36c。

[0076] 另外,带槽孔 34 包括:具有比柱部 36 的直径大而比前端部 36a 的直径小的直径的开口区域 34b;以及具有比前端部 36a 的直径大的直径并且与前端部 36a 嵌合的带阶梯部分 34a。开口区域 34b 的直径与柱部 36b 的直径对应可形成为直径朝向带阶梯部分 34a 逐渐减小。而且,在带阶梯部 34a 和开口区域 34b 的边界设有阶梯部 34c。

[0077] 在本实施方式中,若突起部 36 插入到贯通孔 34 中,则通过突起部 36 的前端部 36a 与带阶梯部分 34a 嵌合,从而卡支架 30 和卡支架 31 被固定。在该场合,使柱部 36b 的高度为 L、基板 20 的厚度为 L_1 、开口区域 34b 的深度为 L_2 时,以具有满足 $L < L_1 < L_2$ 的关系式的形式的方式分别形成突起部 36 以及贯通孔 34。若满足该关系式,则对由卡支架 30 和卡支架 31 夹入的基板 20 施加压缩力。

[0078] 图 7A 是排列本实施方式的多个放射线检测器而构成的边缘闭合型的放射线检装置的立体图,图 7B 是放射线检测器座的支撑体的侧面的模式图。

[0079] 本实施方式的放射线检测器 1 是通过用放射线检测器座保持多个放射线检测器 1

而构成的放射线检测装置 5 的放射线检测器 1。具体地说，多个放射线检测器 1 被保持在放射线检测器座上，该放射线检测器座具备：多个支撑体 2，其根据多个放射线检测器 1 排列的间隔以预定的距离排列并形成有多个放射线检测器 1 插入的多个槽 2b；搭载支撑体 2 的支撑板 3；以及多个连接器 4，其设置在多个支撑体 2 之间且连接多个放射线检测器 1 的卡边缘部 29 的每个并连接外部的控制电路和多个放射线检测器 1 的每个。通过在支撑体 2 的多个槽 2b 的每个中插入固定本实施方式的多个放射线检测器 1，从而构成图 7A 所示那样的放射线检测装置 5。

[0080] 多个支撑体 2 在支撑板 3 上设置成具有与放射线检测器 1 的宽度相对应的间隔。并且，如图 7B 所示，多个支撑板 2 分别具有多个壁部 2a，并在各壁部 2a 之间形成槽 2b。壁部 2a 在一方的表面上设有凹陷部 2c，另一方的表面为平坦面 2d。在放射线检测器 1 的弹性部件安装部 32 以及凹部 32a 组装例如有金属板构成的弹簧部件 2e，在放射线检测器 1 被插入到支撑体 2 的槽 2b 中时，通过利用该弹簧部件 2e 将放射线检测器 1 按压到壁部 2a 的平坦面 2d 上，从而将放射线检测器固定在支撑体 2 上。而且，多个支撑体 2 可分别由金属材料通过切削等形成。通过利用金属材料的切削形成支撑体 2，从而至少具有 $\pm 0.02\text{mm}$ 程度的精度并能够形成多个槽 2b。

[0081] 还有，虽然图 7A 中未示出，但是在多个放射线检测器 1 上即放射线检测器 1 的支撑板 3 的相反侧安装着具有多个开口的准直器。使用准直器的理由如下。即为了抑制在被检体上漫射的放射线入射到多个 CdTe 元件 10，仅在 CdTe 元件 10 上检测来自特定方向的放射线。

[0082] 图 8 是在本实施方式的放射线检测器上配备准直器的场合的模式的局部放大图。而且，为了便于说明，在图 8 中省略了挠性基板。

[0083] 准直器 60 以覆盖多个放射线检测器 1 的方式设置。并且，在使用准直器 60 的场合，要求使准直器 60 的多个开口 62 各自的位置与 CdTe 元件 10 的多个像素各自的位置对应，该对应关系错开的场合，隔着准直器 60 的多个开口 62 的壁部 63（有时称为“隔壁”、“セブタ”）将位于像素的位置。该场合，由于壁部 63 位于像素上，因此不能在该像素上适当地检测放射线。

[0084] 因此，为了防止 CdTe 元件 10 的像素部分覆盖在准直器 60 的壁部 63 上，要求通过使多个放射线检测器 1 间的间隔变窄来实现多个放射线检测器 1 对准直器 60 的高位置精度。而且，在减小准直器 60 的多个开口 62 的开口直径 d_1 并提高分辨率的场合，更加要求高位置精度。

[0085] 本实施方式的放射线检测器 1 由于具备具有与隔着准直器 60 的开口 62 的壁部 63 的厚度 d_2 同等程度或 d_2 以下的厚度 T_1 的基板 20，因此能够将多个放射线检测器 1 之间的间隔 W 设定在壁部 63 的厚度 d_2 以下。而且，通过以对应于间隔 W 的位置精度形成支撑体 2 的槽 2b，从而能够以高位置精度紧密排列多个放射线检测器 1。

[0086] 例如，在基板 20 的厚度 T_1 为 0.2mm 、CdTe 元件 10 的厚度 T_2 为 1.2mm ，多个放射线检测器 1 之间的间隔 W 为 0.2mm 的场合，能够将多个放射线检测器 1 每隔 2.8mm 来排列。该场合，通过将支撑体 2 的一个壁部 2a 的平坦面 2d 和与一个壁部 2a 邻接的另一壁部 2a 的平坦面 2d 之间的间隔设为 2.8mm ，从而能够以高位置精度排列多个放射线检测器 1。

[0087] （本实施方式的效果）

[0088] 本发明的实施方式的放射线检测器 1 通过挠性基板 40 电连接多个 CdTe 元件 10 的基板 20 的相反侧的电极和基板端子 22, 因此用粘接剂固定多个 CdTe 元件 10 的每个和挠性基板 40 的配线图案的场合容易固定, 仅通过按压与各 CdTe 元件对应的区域, 就能够控制凹凸等不均并适当地连接有所的 CdTe 元件 10 和配线图案。

[0089] 另外, 本实施方式的放射线检测器 1 不是金属板等缺乏挠性的部件, 而是使用挠性优良的挠性基板 40 来连接 CdTe 元件 10 和配线图案, 因此, 不会对 CdTe 元件 10 施加过剩的力, 能够抑制对 CdTe 元件 10 施加机械的应力。

[0090] 另外, 本实施方式的放射线检测器 1 使用具有与隔着准直器 60 的开口 62 的壁部 63 的厚度同等程度或壁部 63 厚度以下的厚度的基板 20, 以夹着基板 20 的方式固定多个 CdTe 元件 10, 因此能够仅将放射线未入射的部分作为基板 20 的部分, 并且通过使用薄的基板 20, 从而能够以极狭窄的间隔排列多个放射线检测器 1, 能够将多个放射线检测器 1 以高精度高密度地安装在放射线检测器座上。并且, 挠性基板 40 的表面由绝缘材料覆盖, 因此在将多个放射线检测器 1 排列安装在放射线检测器座上的场合, 能够确保各放射线检测器 1 之间的绝缘。

[0091] 另外, 本实施方式的放射线检测器 1, 就基板 20 单体而言, 尽管难以机械地保持多个 CdTe 元件 10, 但是由于利用卡支架 30 和卡支架 31 支撑基板 20, 因此能够提供在操作上具有足够强度的放射线检测器 1。而且, 由于用卡支架 30 和卡支架 31 支撑基板 20, 因此无需用手直接接触 CdTe 元件 10 就能够操作放射线检测器 1。由此, 将多个放射线检测器 1 插入到放射线检测器座上的场合的组装性提高。

[0092] 另外, 本实施方式的放射线检测器 1 由于用卡支架 30 和卡支架 31 给与基板 20 压缩力并且支撑基板 20, 因此能够抑制基板 20 挠曲。由此, 能够抑制因基板 20 的挠曲而使 CdTe 元件 10 的像素位置偏离准直器的开口位置, 在紧密地排列多个放射线检测器 1 的场合, 有助于严格控制另一个放射线检测器 1 相对一个放射线检测器 1 的位置。

[0093] 另外, 本实施方式的放射线检测器 1 由于用卡支架 30 和卡支架 31 覆盖搭载在基板 20 的电子部件搭载部 26 上的电子部件, 因此能够保护该电子部件和电子部件搭载部 26 的连接部分。并且, 在本实施方式中, 通过在基板 20 上搭载 CdTe 元件 10 和电子部件, 能够缩短 CdTe 元件 10 和电子部件之间的信号输送路径, 并且不需要在外部的母板等上搭载电子部件, 因此能够实现部件数量的消减以及放射线检测装置 5 整体的规格小型化。

[0094] 再有, 本实施方式的放射线检测器 1 在基板 20 上搭载多个半导体元件 10 和电子部件的同时, 用卡支架 30 和卡支架 31 支撑基板, 并在基板 20 上具备预先形成的卡边缘部 29, 因此仅通过将放射线检测器 1 插入放射线检测器座的连接器 4 就能够安装在放射线检测器座上。由此, 不需要准备复杂的形状的连接器就能够实现简单安装。

[0095] (变形例)

[0096] 图 8 是本发明的实施方式的变形例的放射线检测器的模式的立体图。

[0097] 在本实施方式的变形例的放射线检测器 1a 中, 基板 20 的一个面以及另一个面的每个上层叠 CdTe 元件 10。具体地说, 放射线检测器 1a 在基板 20 的一个面侧具备作为第一半导体元件的 CdTe 元件 12a、和设置在 CdTe 元件 12a 与基板 20 之间作为第三半导体元件的 CdTe 元件 11a, 并且在基板 20 的另一个面侧具备作为第二半导体元件的 CdTe 元件 12b、和设置在 CdTe 元件 12b 与基板 20 之间作为第四半导体元件的 CdTe 元件 11b。CdTe

元件 11a 和 CdTe 元件 11b 分别固定在以基板 20 为对称面而成为相互对称的位置的基板 20 上。

[0098] 并且, CdTe 元件 11a 和 CdTe 元件 12a 通过在两面具有连接图案的作为第一双面带图案挠性基板的双面带图案挠性基板 42 相互固定。即、双面带图案挠性基板 42 在其两面预定的位置上分别设有 CdTe 元件 11a 用的连接图案以及 CdTe 元件 12a 用的连接图案, CdTe 元件 11a 的电极图案与 CdTe 元件 11a 用的连接图案连接, 并且 CdTe 元件 12a 的电极图案与 CdTe 元件 12a 用的连接图案连接。

[0099] 同样, CdTe 元件 11b 和 CdTe 元件 12b 通过作为第二双面带图案挠性基板的双面带图案挠性基板 42 相互固定。即、双面带图案挠性基板 42 在其两面预定的位置上分别设有 CdTe 元件 11b 用的连接图案以及 CdTe 元件 12b 用的连接图案,CdTe 元件 11b 的电极图案与 CdTe 元件 11b 用的连接图案连接, 并且 CdTe 元件 12b 的电极图案与 CdTe 元件 12b 用的连接图案连接。

[0100] 通过如变形例的放射线检测器 1a 那样使 CdTe 元件 10 层叠在基板 20 的一个面和另一个面的每个上, 例如与实施方式的放射线检测器 1 那样, 夹着基板 20 固定来一对 CdTe 元件 10 的场合相比较, 能够减少与基板 20 的厚度大致对应的厚度部分的放射线未入射的区域。

[0101] 以上对本发明的实施方式进行了说明, 但是上述所记载的实施方式并不限于技术方案范围的发明。而且, 应该注意的是在实施方式中说明的所有特征的组合并不限于用于解决发明的课题的措施。

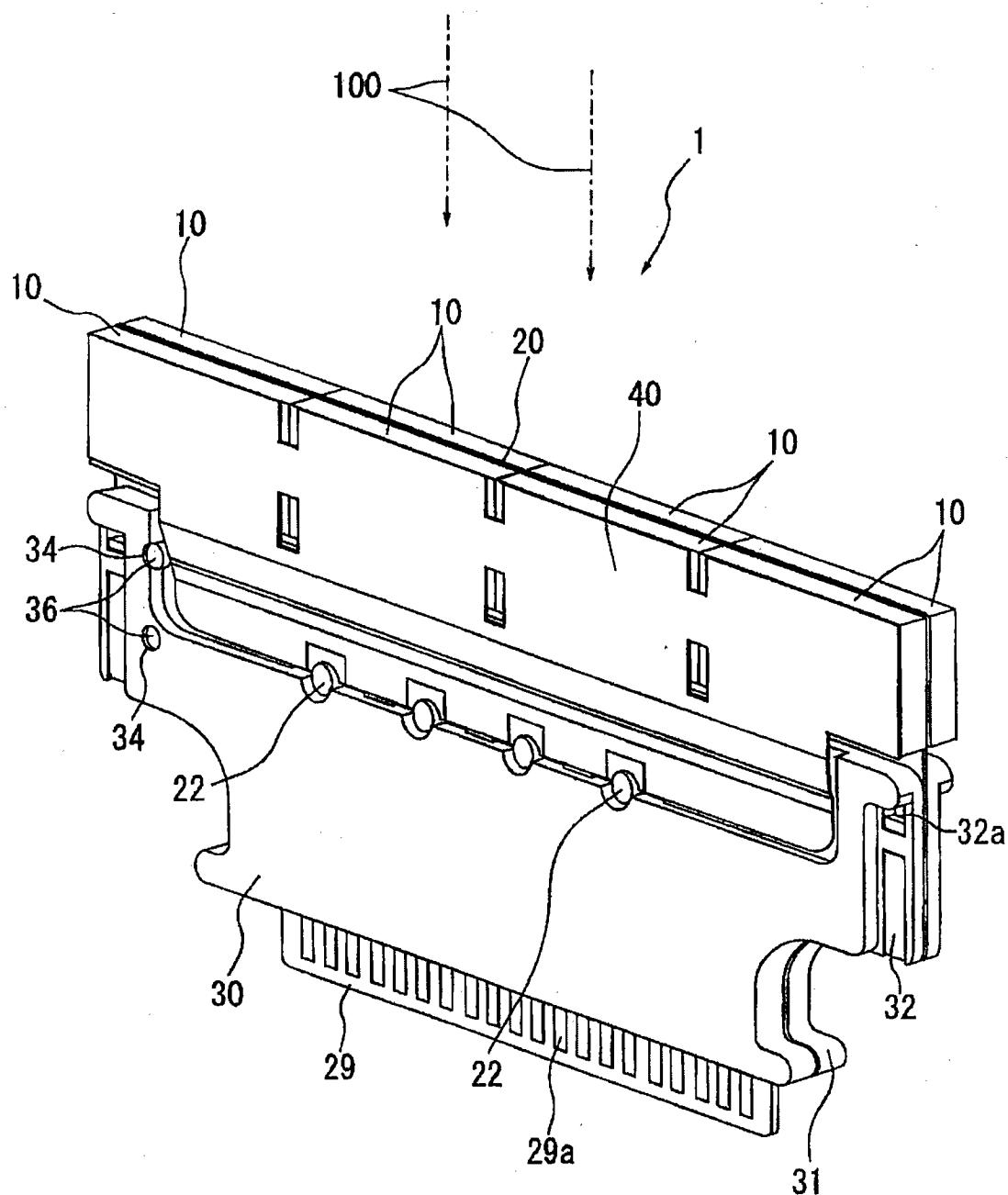


图 1A

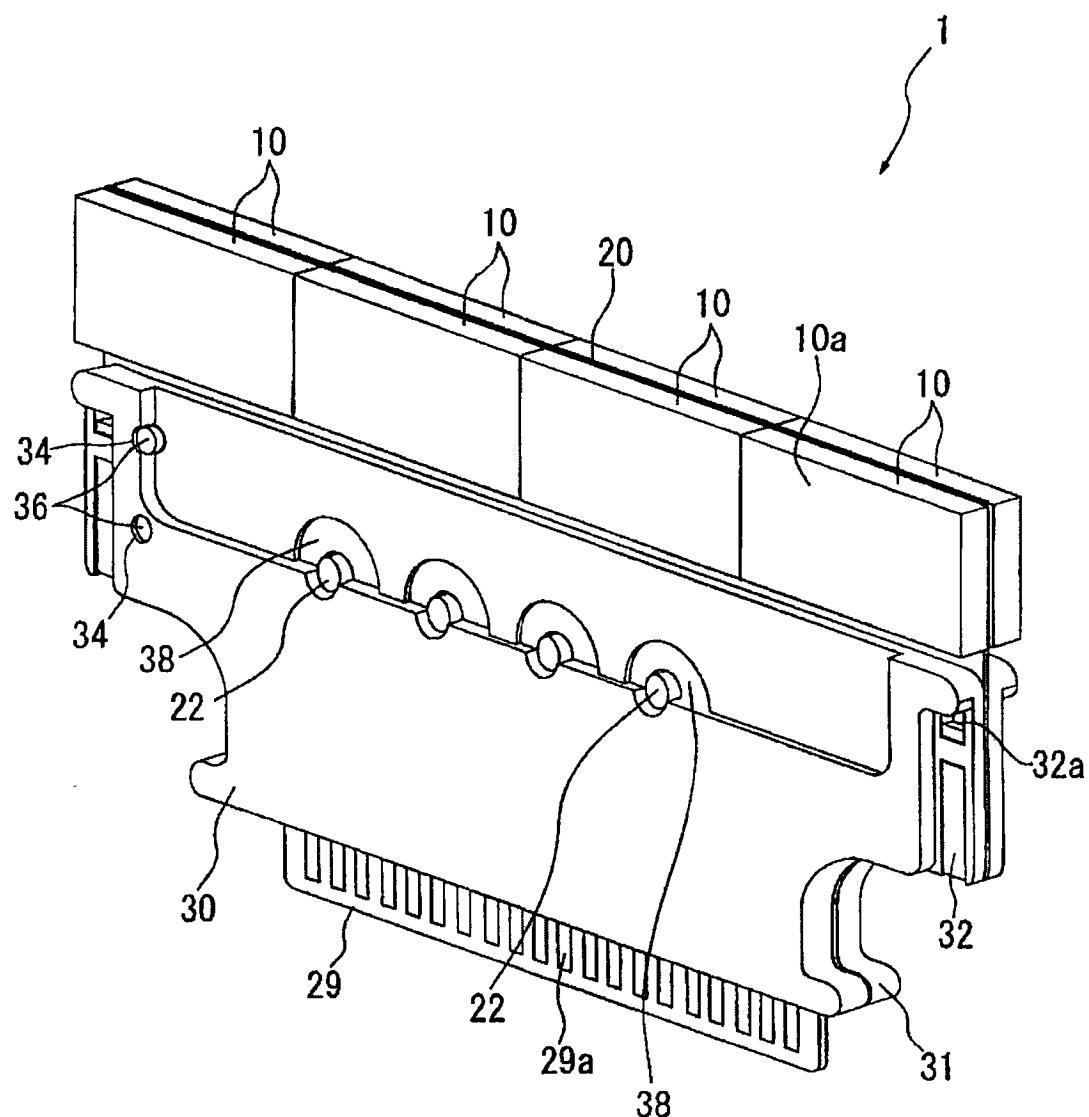


图 1B

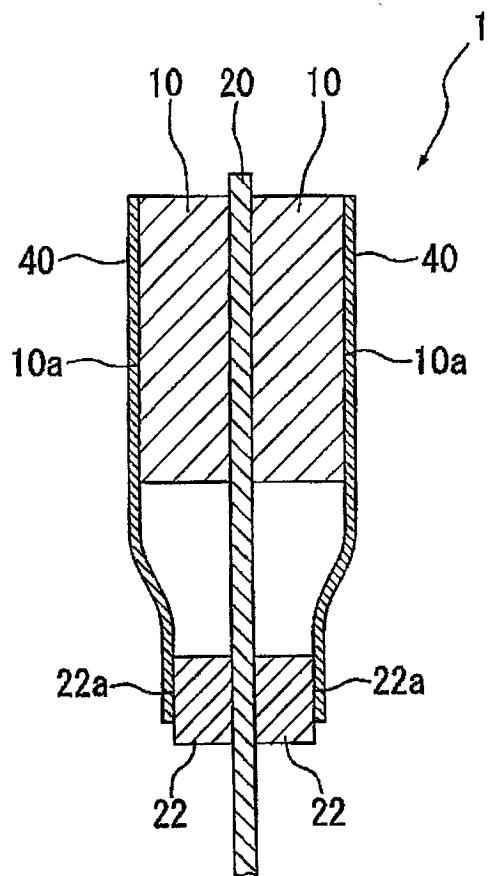


图 1C

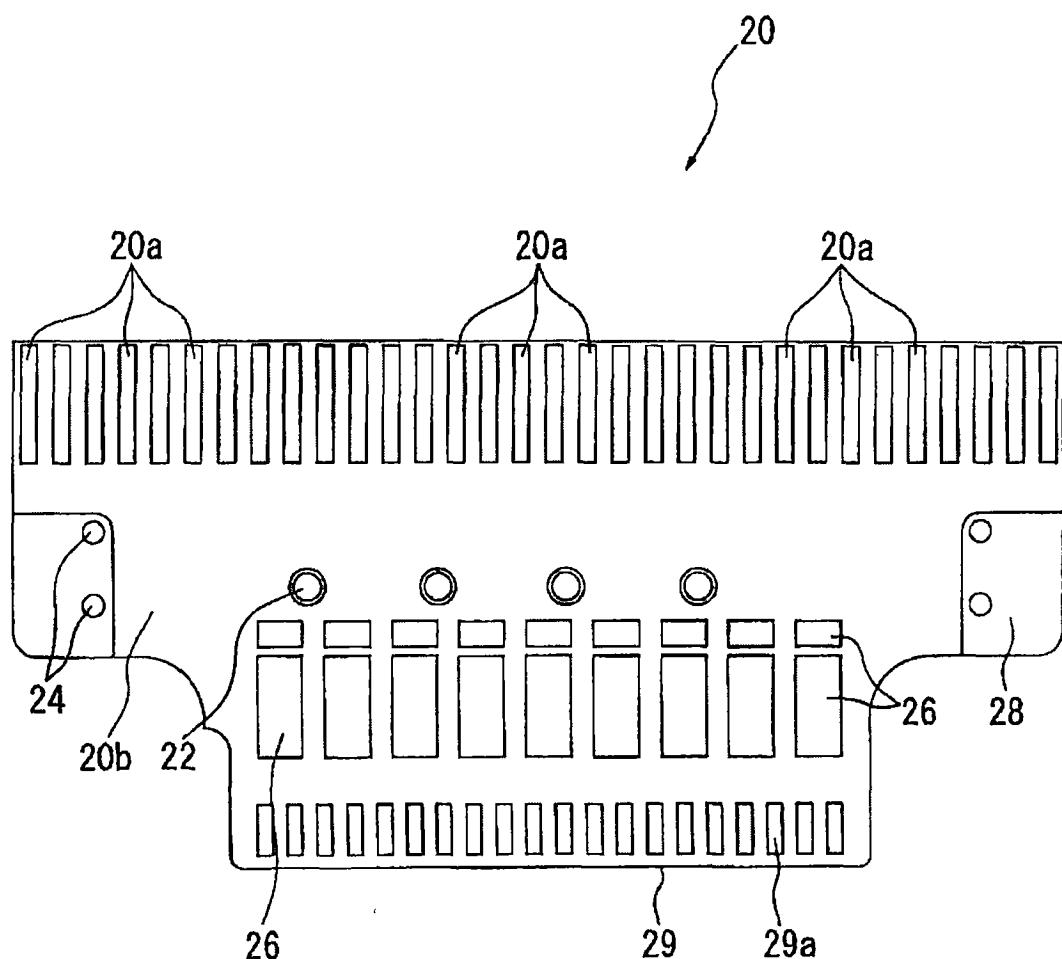


图 2A

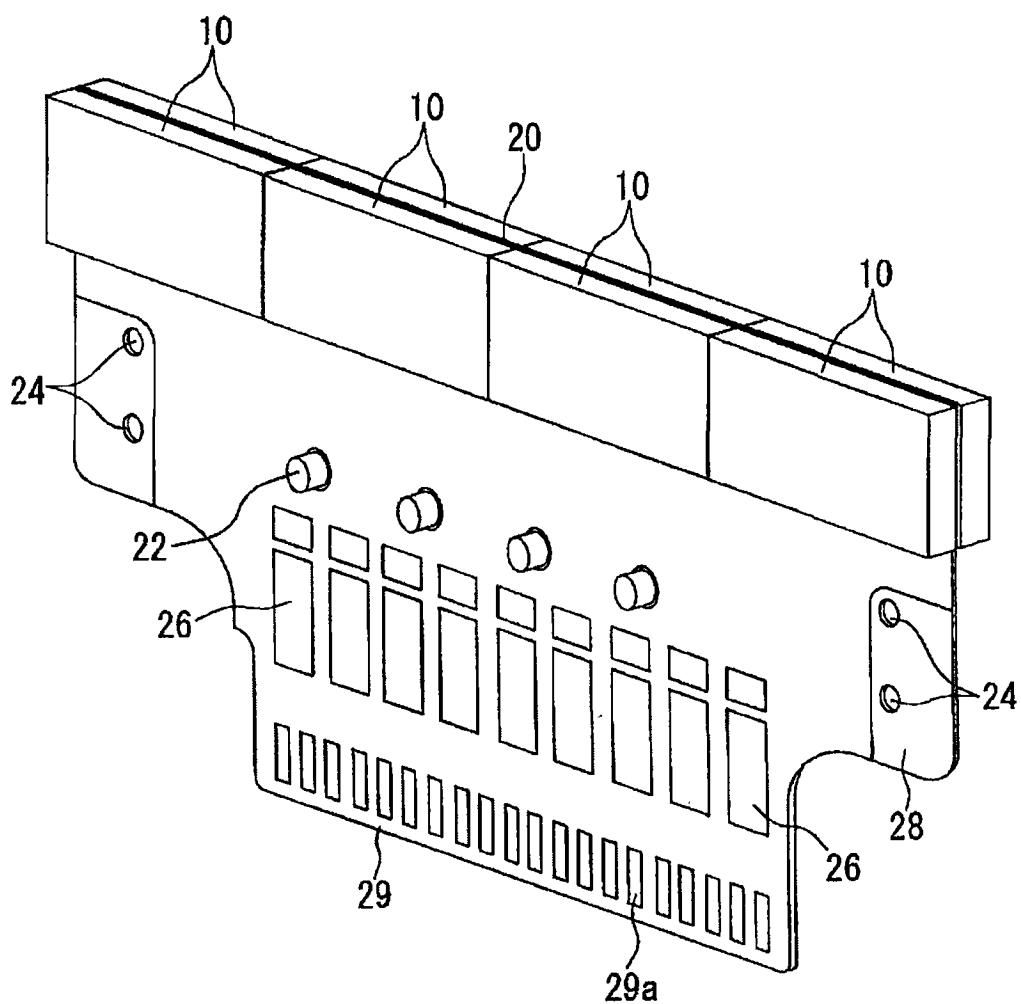


图 2B

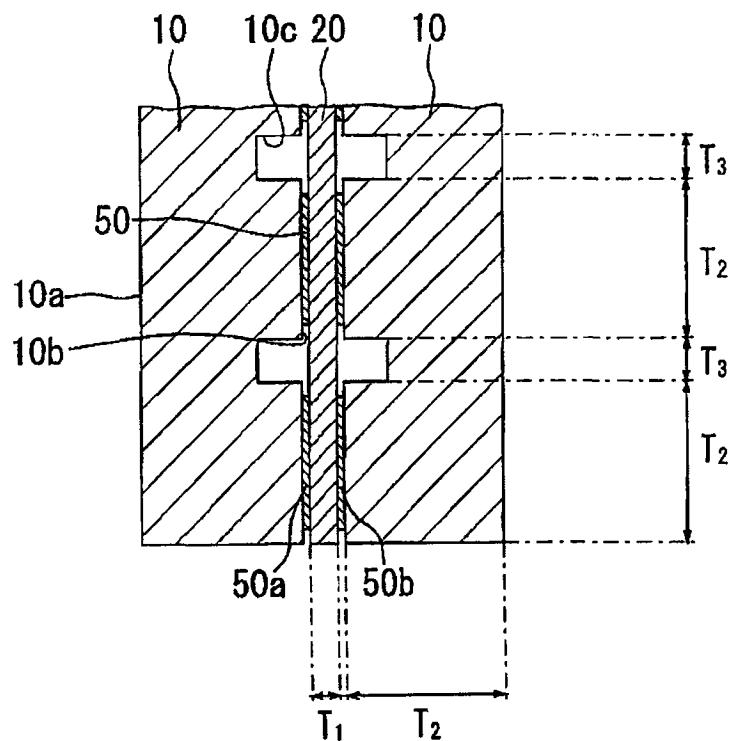


图 3

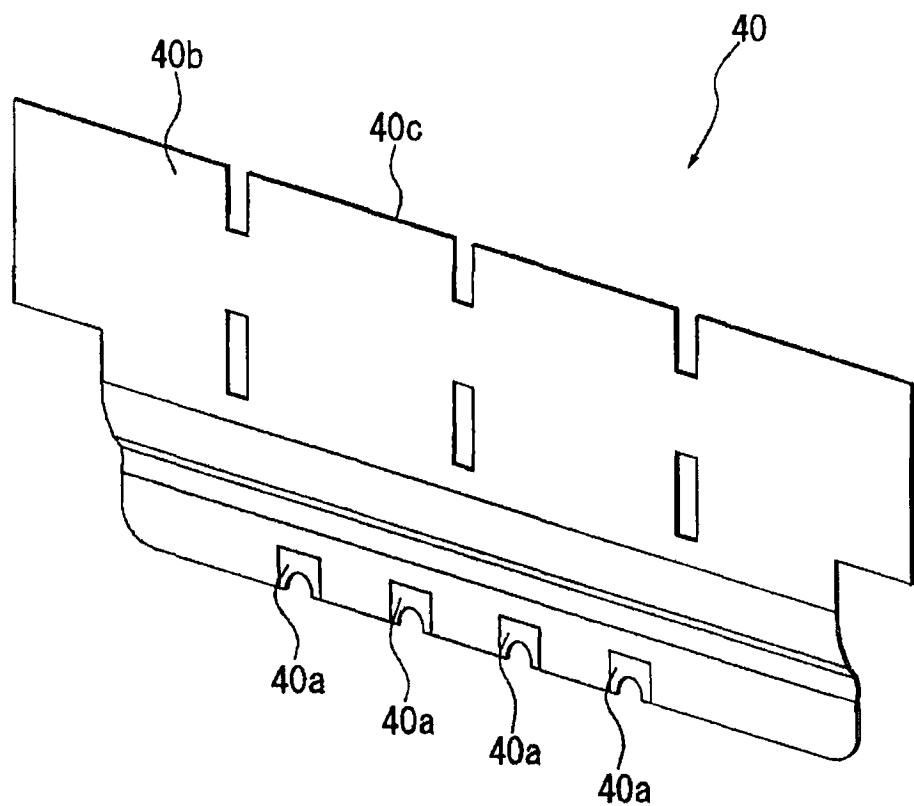


图 4

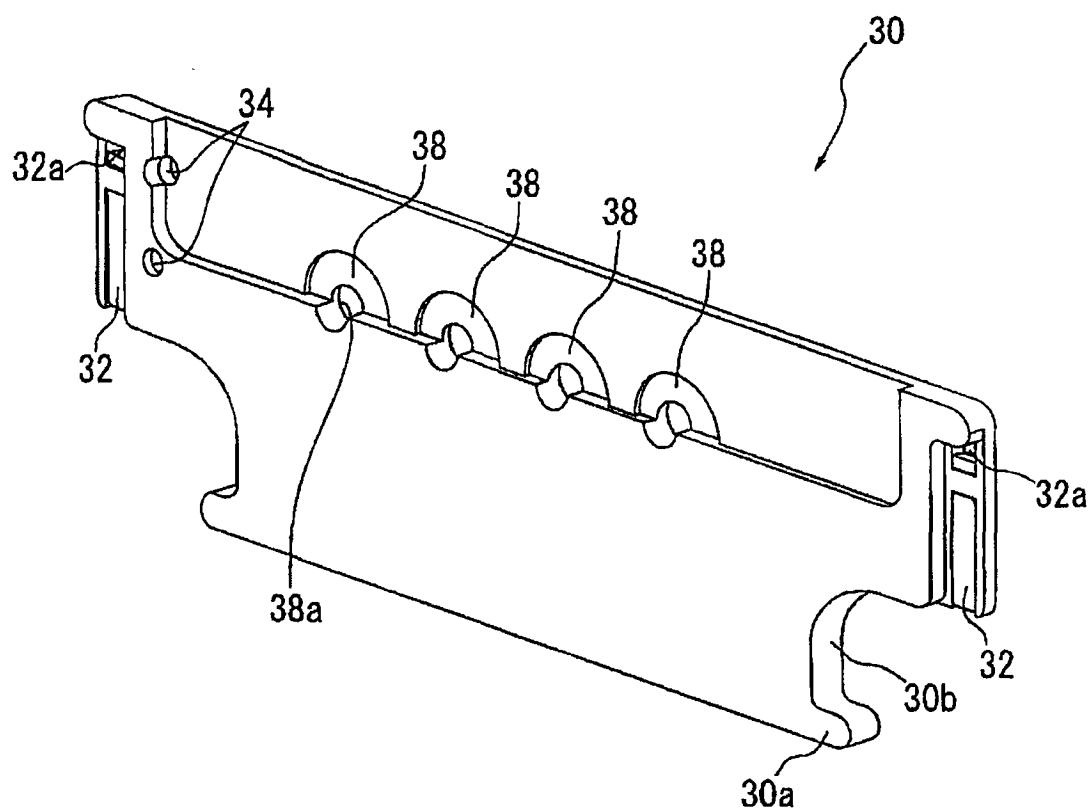


图 5A

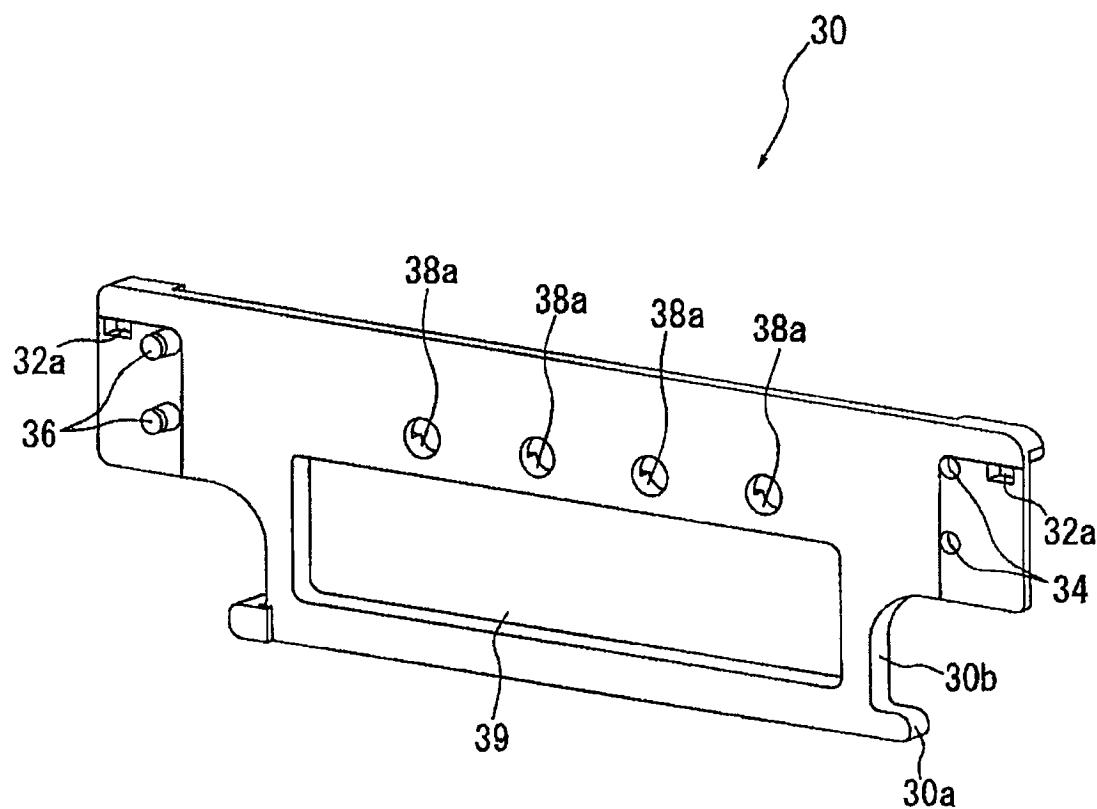


图 5B

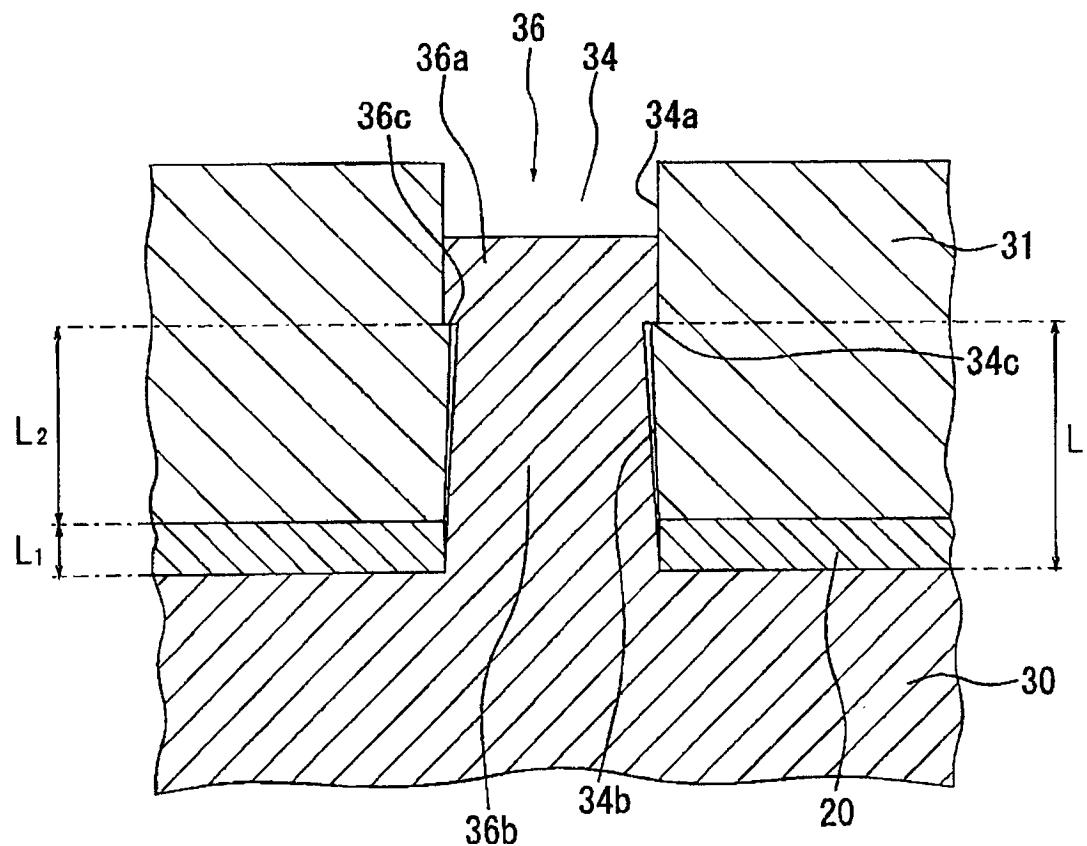


图 6

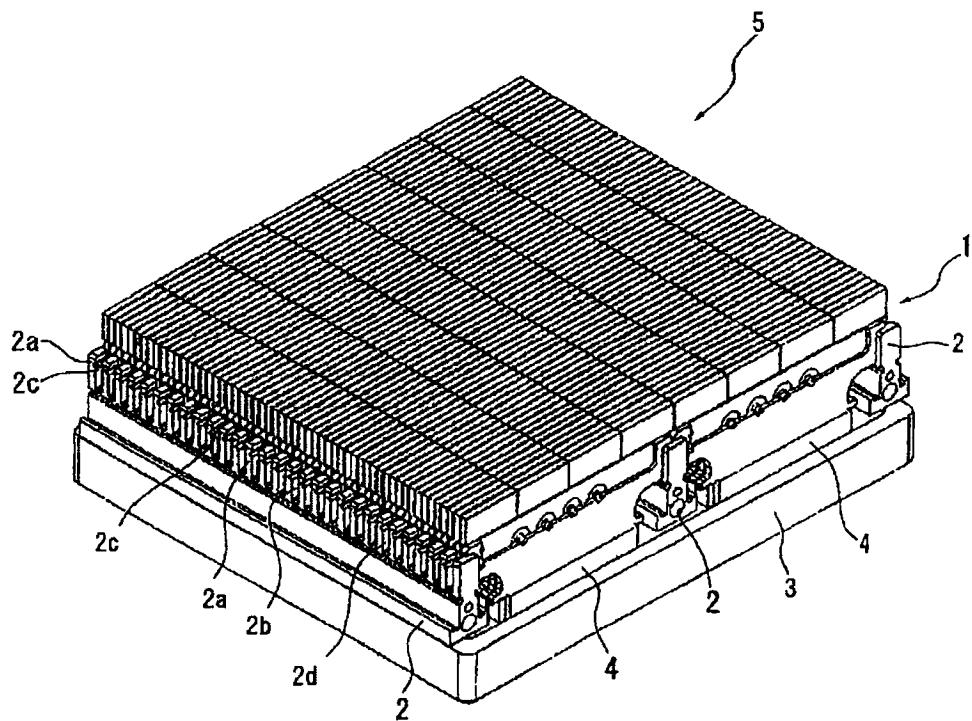


图 7A

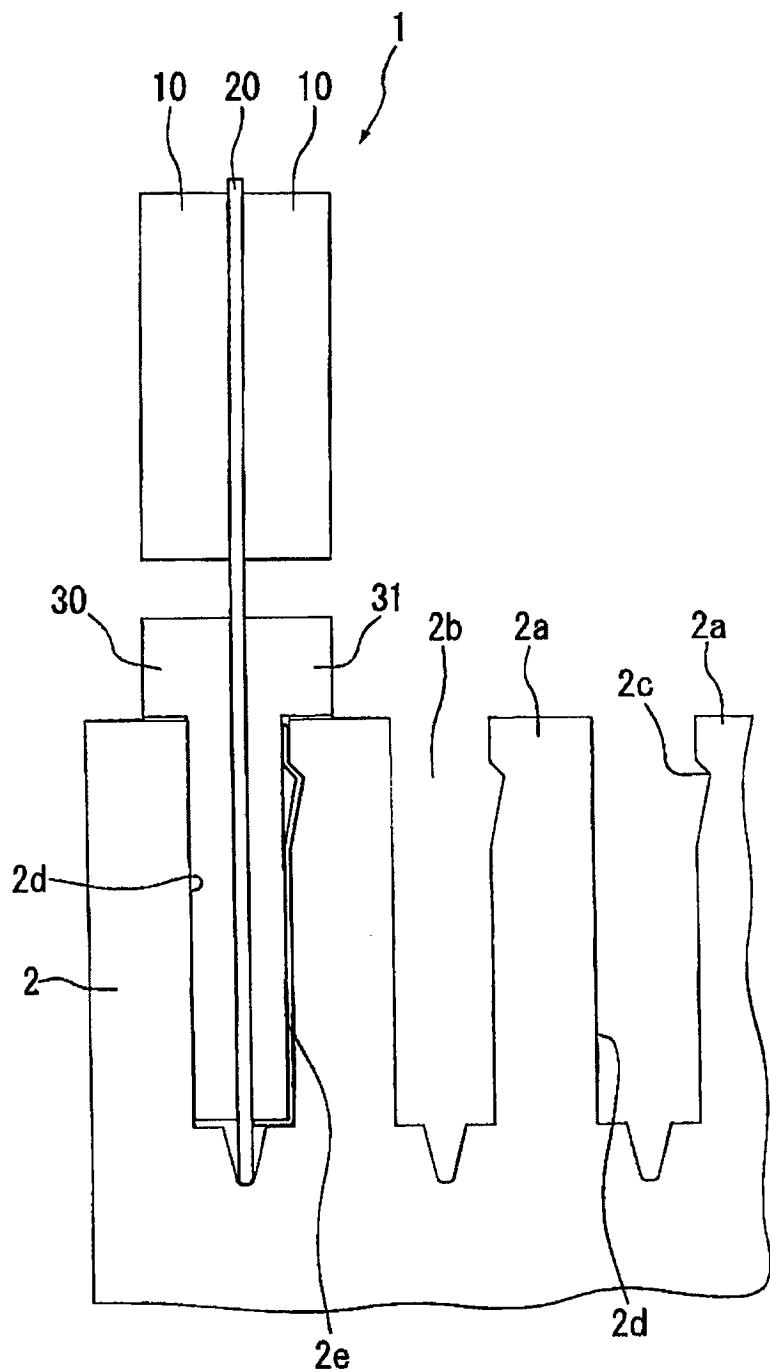


图 7B

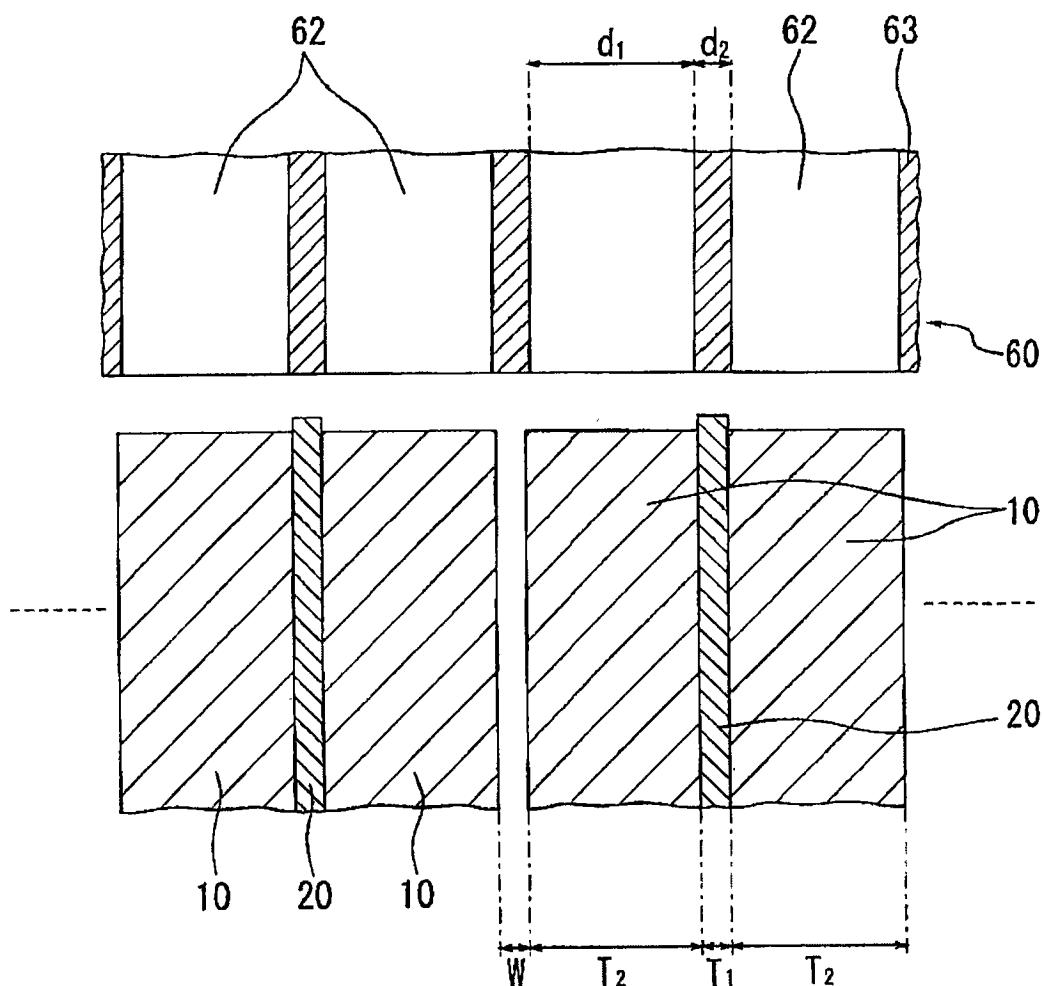


图 8

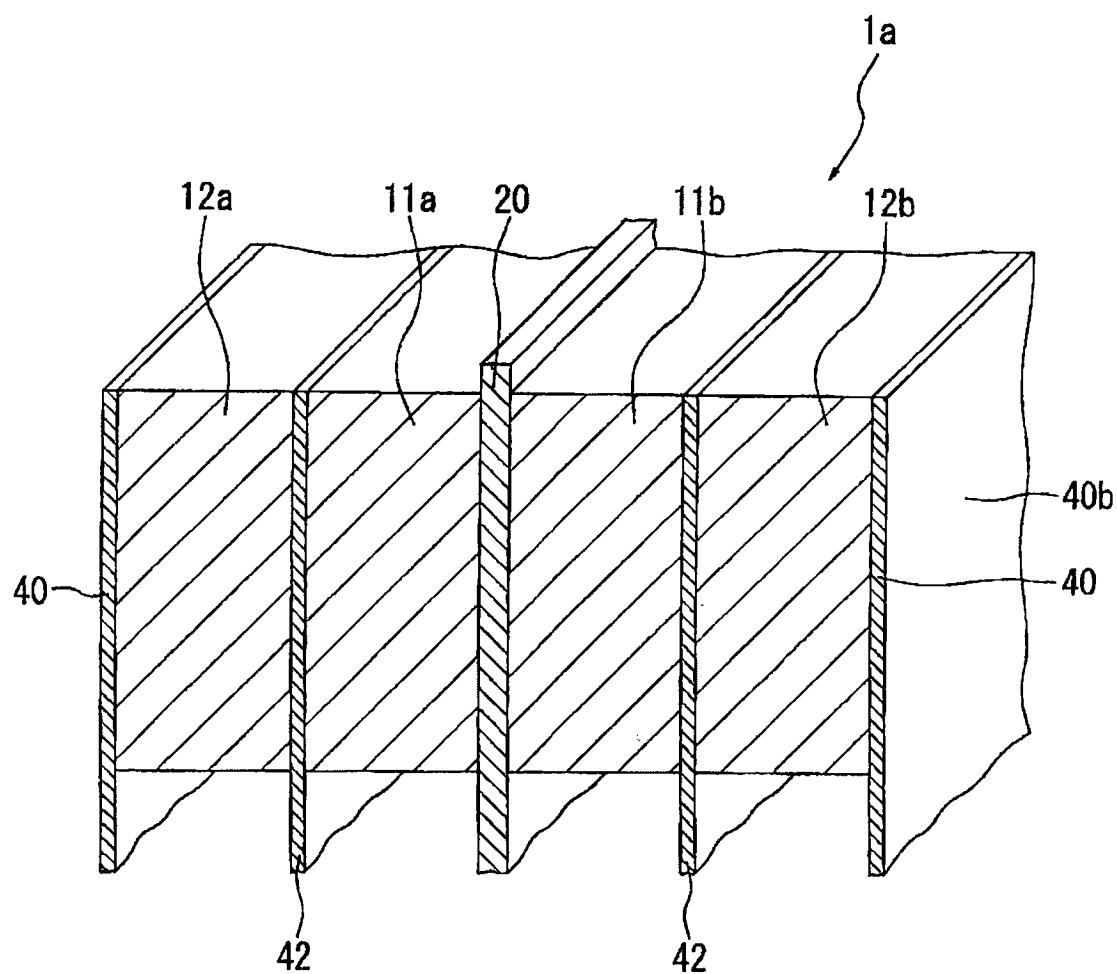


图 9