



(12)发明专利

(10)授权公告号 CN 103843069 B

(45)授权公告日 2017.07.11

(21)申请号 201280048444.1

(22)申请日 2012.08.28

(65)同一申请的已公布的文献号
申请公布号 CN 103843069 A

(43)申请公布日 2014.06.04

(30)优先权数据
13/222,282 2011.08.31 US

(85)PCT国际申请进入国家阶段日
2014.04.01

(86)PCT国际申请的申请数据
PCT/US2012/052687 2012.08.28

(87)PCT国际申请的公布数据
W02013/033107 EN 2013.03.07

(73)专利权人 美光科技公司
地址 美国爱达荷州

(72)发明人 格雷格·A·布罗杰特

(74)专利代理机构 北京律盟知识产权代理有限公司 11287
代理人 孙宝成

(51)Int.Cl.
G11C 29/42(2006.01)
G11C 16/02(2006.01)

(56)对比文件
US 2004/0257888 A1, 2004.12.23,
US 2005/0108491 A1, 2005.05.19,
US 2009/0031194 A1, 2009.01.29,
US 7840837 B2, 2010.11.23,
审查员 杨牛

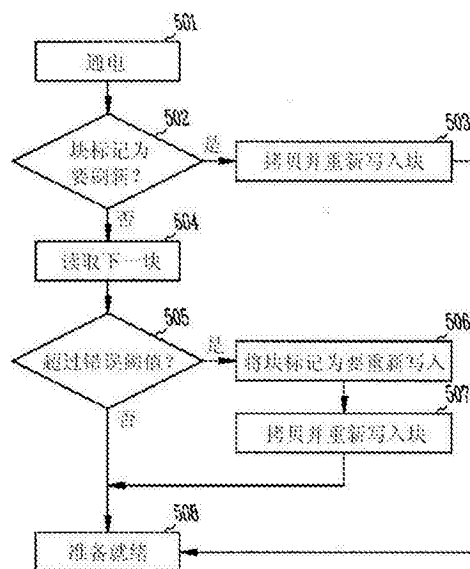
权利要求书4页 说明书8页 附图6页

(54)发明名称

存储器刷新方法及设备

(57)摘要

本发明揭示例如涉及以下操作的设备及存储器刷新方法的设备及存储器刷新方法:响应于存储器装置被通电而检查所述存储器装置的一部分以找出错误;及如果在检查非易失性存储器的所述部分以找出错误时找到错误,那么将经校正数据重新编程到所述存储器装置。本发明揭示其它设备及存储器刷新方法。



1. 一种用于非易失性存储器刷新的方法,其包括:

响应于非易失性存储器装置被通电而检查所述存储器装置的非易失性存储器的一部分以找出错误,其中响应于每一次通电而检查所述存储器的不同部分以找出错误;

在所述存储器的预定数目的页被读取后,在所述存储器的操作期间检查所述存储器的额外部分以找出错误,其中页的所述预定数目为在多个电力循环中积累的页的总数目;及

如果找到错误,那么将经校正数据重新编程到所述存储器。

2. 根据权利要求1所述的方法,其中所述存储器的被检查以找出错误的所述部分包括所述存储器的块或更小单位。

3. 根据权利要求1所述的方法,其中检查存储器的所述部分以找出错误包括:确定所述存储器的任何部分是否已在将所述存储器装置通电后即刻标记为要刷新。

4. 根据权利要求3所述的方法,其进一步包括如果确定已标记所述存储器的所述部分,那么刷新所述部分。

5. 根据权利要求1所述的方法,其中检查存储器的所述部分以找出错误包括:读取所述存储器的所述部分及使用错误校正码来确定错误的存在。

6. 根据权利要求1所述的方法,其中如果找到错误那么将经校正数据重新编程到所述存储器包括:仅在所述找到的错误超过错误阈值的情况下将经校正数据重新编程。

7. 根据权利要求1所述的方法,其进一步包括维持识别将被检查以找出读取错误的存储器块的刷新块指针。

8. 根据权利要求1所述的方法,其中将经校正数据重新编程到所述存储器包括:将所述存储器的所述部分标记为要刷新,拷贝所述存储器的所述部分的数据,将经拷贝数据重新编程,及取消标记所述存储器的所述部分。

9. 一种用于非易失性存储器刷新的设备,其包括:

非易失性存储器单元阵列;及

控制器,其可操作以响应于所述设备的至少一部分被通电而检查所述存储器单元的一部分以找出错误,且如果找到错误,那么将经校正数据重新编程到所述存储器单元,所述控制器进一步经操作以在所述存储器单元的操作期间响应于在所述操作期间被读取的页的数目而检查所述存储器单元的额外部分以找出错误,且如果在所述额外部分中找到错误,那么将经校正数据重新编程到所述存储器单元,其中所述页的数目为在多个电力循环上积累的页的总数目,且响应于每一次通电而检查所述存储器的不同部分以找出错误。

10. 根据权利要求9所述的设备,其中非易失性存储器阵列包括NAND快闪存储器。

11. 根据权利要求9所述的设备,其中所述控制器可进一步操作以响应于所述设备的所述至少一部分被通电而确定所述存储器的一部分是否标记为要刷新,且如果所述控制器确定存储器的所述部分标记为要刷新,那么刷新所述部分。

12. 根据权利要求9所述的设备,其中所述控制器可操作以检查所述存储器单元的所述部分以找出错误包括:所述控制器可操作以使用与从所述存储器单元的所述部分读取的用户数据相关联的错误校正码数据来确定在所读取用户数据中是否存在错误。

13. 根据权利要求9所述的设备,其中所述控制器可操作以将经校正数据重新编程包括:所述控制器可操作以在所述找到的错误超过错误阈值的情况下将经数据校正的数据重新编程到所述存储器单元。

14. 根据权利要求9所述的设备,其进一步包括识别所述存储器的尚未被检查以找出错误的块的所存储刷新块指针。

15. 根据权利要求9所述的设备,其中所述控制器可操作以将所述非易失性存储器部分重新编程包括:所述控制器可进一步操作以存储指示所述存储器的所述部分要刷新的标记,拷贝存储器的所述部分,将所述数据重新编程到所述存储器,及在重新编程完成时移除指示存储器的所述部分的所存储标记。

16. 根据权利要求9所述的设备,其中所述存储器单元阵列包括多电平存储器单元阵列。

17. 一种控制器,其可操作以响应于所述控制器被通电而检查非易失性存储器的一部分以找出错误,且响应于在检查所述存储器的所述部分以找出错误时找到错误而刷新所述部分,所述控制器进一步经操作以在所述存储器单元的操作期间响应于在所述操作期间被读取的页的数目而检查所述存储器的额外部分以找出错误,且响应于在所述额外部分中找到的错误而刷新所述额外部分,其中所述页的数目为在多个电力循环中积累的页的总数目,且响应于每一次通电而检查所述存储器的不同部分。

18. 根据权利要求17所述的控制器,其中所述控制器可进一步操作以响应于通电而确定所述存储器的所述部分是否标记为要刷新,且如果所述存储器的所述部分被标记,那么刷新所述部分。

19. 根据权利要求17所述的控制器,其中所述控制器可进一步操作以将错误校正码应用于非易失性存储器的所读取部分以检测所述错误的存在且从非易失性存储器的所述部分移除所述错误。

20. 根据权利要求17所述的控制器,其中所述控制器可进一步操作以将非易失性存储器的所述部分标记为要刷新,拷贝非易失性存储器的所述部分,校正在存储器的所述部分中找到的所述错误,将经校正数据重新编程到所述存储器,及取消标记存储器的所述部分。

21. 根据权利要求17所述的控制器,其中所述控制器可进一步操作以在所述存储器可用于正常存取操作时作为后台方法检查所述存储器以找出错误。

22. 根据权利要求21所述的控制器,其中所述控制器可操作以基于被读取的存储器页的数目作为后台过程检查所述非易失性存储器装置以找出错误。

23. 根据权利要求17所述的控制器,其中所述控制器可操作以仅在所找到的错误超过错误阈值的情况下刷新所述非易失性存储器的所述部分。

24. 一种用于非易失性存储器刷新的设备,其包括:

控制器,其可操作以响应于所述设备的至少一部分被通电而检查非易失性存储器的一部分以找出错误,且响应于在检查所述存储器的所述部分以找出错误时找到错误而刷新所述存储器的所述部分,所述控制器进一步经操作以在所述存储器单元的操作期间基于在所述操作期间被读取的页的数目而检查所述存储器的额外部分以找出错误,且响应于在检查所述额外部分时找到的错误而刷新所述存储器的所述额外部分,其中所述页的数目为在多个电力循环中积累的页的总数目,且响应于每一次通电而检查所述存储器的不同部分。

25. 根据权利要求24所述的设备,其进一步包括包含所述存储器的存储器装置。

26. 根据权利要求25所述的设备,其中所述存储器装置包括快闪存储器卡。

27. 根据权利要求24所述的设备,其中所述控制器可进一步操作以确定所述存储器的

一部分是否标记为要刷新,且响应于所述设备的所述至少一部分被通电而刷新所述存储器的经标记部分。

28.根据权利要求24所述的设备,其中所述控制器可进一步操作以将所述存储器的所述部分标记为需要刷新,拷贝存储器的所述部分的数据,及校正存储器的所述部分中的任何可校正错误,将经校正数据重新编程到所述存储器,以及将存储器的所述部分取消标记为需要刷新。

29.根据权利要求24所述的设备,其中所述设备包括便携式游戏装置、智能电话、数码相机、个人数字助理、固态快闪驱动器或计算机。

30.一种用于非易失性存储器刷新的方法,其包括:

响应于非易失性存储器装置被通电而检查所述存储器装置的非易失性存储器的一部分以找出错误,其中响应于每一次通电而检查所述存储器的不同部分;

在所述存储器的预定数目的页被读取后,在所述存储器的操作期间检查所述存储器的额外部分以找出错误,其中页的所述预定数目为在多个电力循环中积累的页的总数目;及当找到错误时,刷新包含所述错误的存储器的所述部分。

31.根据权利要求30所述的方法,其中检查所述存储器的所述部分以找出错误包括:响应于将所述存储器装置通电而检查识别所述存储器的需要刷新的一部分的标记。

32.根据权利要求30所述的方法,其进一步包括将识别将被检查以找出读取错误的存储器块的刷新块指针存储于所述存储器装置中,及将识别将被检查以找出读取错误的存储器页的刷新页指针存储于所述存储器块中。

33.一种用于非易失性存储器刷新的方法,其包括:

响应于将非易失性存储器装置通电而读取所述存储器装置的存储器的经识别块的数据;

在所述存储器的预定数目的页被读取后,在所述存储器的操作期间检查所述存储器的额外部分以找出错误,其中页的所述预定数目为在多个电力循环中积累的页的总数目,其中响应于每一次通电而检查不同的存储器块或所述存储器的不同额外部分;

确定存储器的所述经识别块或所述存储器的所述额外部分的所读取数据是否包含超过阈值的错误数目;及

如果所述错误数目超过所述阈值,那么将所述经识别块或所述存储器的所述额外部分标记为要刷新。

34.根据权利要求33所述的方法,其进一步包括在读取所述经识别块的数据之前,确定所述存储器装置的存储器的块是否已标记为要刷新,且如果块已标记为要刷新,那么刷新所述已标记的块。

35.根据权利要求34所述的方法,其中仅在没有块已标记为要刷新的情况下读取所述经识别块的所述数据。

36.根据权利要求34所述的方法,其中读取所述经识别块的所述数据进一步响应于刷新所述已标记的块。

37.根据权利要求34所述的方法,其中确定存储器的块是否已标记为要刷新包括:检查非易失性存储器中的位置。

38.根据权利要求34所述的方法,其中确定存储器的块是否已标记为要刷新包括:检查

与存储器的所述块相关联的旗标。

39. 根据权利要求33所述的方法,其进一步包括响应于将所述经识别块标记为要刷新而刷新所述经识别块。

40. 根据权利要求39所述的方法,其中刷新所述经识别块包括:拷贝所述经识别块的所述数据及将所述经识别块的所述数据重新编程。

41. 根据权利要求33所述的方法,其中确定存储器的所述经识别块的所述所读取数据是否包含超过阈值的错误数目包括:计数从所述经识别块读取的每数据页的错误数目。

42. 根据权利要求33所述的方法,其中读取所述存储器装置的存储器的经识别块的数据包括:响应于将所述存储器装置通电而查寻对经预识别块的指针且接着读取所述经识别块的数据。

43. 根据权利要求42所述的方法,其进一步包括响应于刷新由所述指针识别的块而改变所述经识别块。

44. 根据权利要求33所述的方法,其中读取所述存储器装置的存储器的经识别块的数据包括:读取存储器的单个经识别块的数据。

45. 根据权利要求33所述的方法,其中确定存储器的所述经识别块的所述所读取数据是否包含超过阈值的错误数目包括:确定从所述经识别块读取的任一数据页中的错误数目是否超过所述阈值。

46. 根据权利要求39所述的方法,其中刷新所述经识别块包括:

拷贝所述经识别块的所述数据;

校正经拷贝数据中的可校正错误;及

将经校正数据重新编程。

存储器刷新方法及设备

[0001] 优先权申请案

[0002] 本申请案主张2011年8月31日提出申请的第13/222,282号美国申请案的优先权权益,所述美国申请案的全文以引用方式并入本文中。

背景技术

[0003] 各种计算机系统及电子装置使用非易失性存储器。换句话说,所述存储器在电力断开连接时不丢失所存储数据。这些非易失性存储器可进行重新编程、读取及电擦除且非常适于存储各种数据,例如数字音频播放器中的音乐、数码相机中的图片及蜂窝式电话中的配置数据。此类存储器包含通常称为快闪存储器的装置,如此命名部分是因为使用快闪操作来在将存储器单元的块重新编程之前擦除其内容。此类型的存储器通常封装成用于消费者使用的产品,例如CompactFlash存储器卡、USB快闪存储器装置及其它此类装置。

[0004] 快闪存储器通常包括各自可编程为至少两个数据状态中的一者的若干个单元,其中每一数据状态可表示一数据值,例如数据的一或若干数字(例如,位)。典型快闪存储器单元包括场效应晶体管,其具有控制存储器单元的源极与漏极区域之间的电传导的电隔离的电荷存储结构(例如浮动栅极或电荷陷阱)。数据由存储于电荷存储结构上的电荷及在源极与漏极区域之间观察到的所产生导电性改变表示。

[0005] 电荷存储结构将存储器单元的控制栅极与源极及漏极区域分离。存储于电荷存储结构上的电子通过电介质材料(例如隧道氧化物)与控制栅极以及漏极及源极电绝缘。当通过将所规定电压置于控制栅极上而读取存储器单元时,装置的源极与漏极之间的电阻抗将允许或不允许电流流动,此取决于存储器单元的有效阈值电压(V_t)。所存储电荷部分地抵消或修改由控制栅极产生的电场,从而导致存储器单元的有效阈值电压(V_t)的改变。可感测是否存在响应于施加到控制栅极的特定电压的电流且使用所述电流来确定存储器单元是否处于表示特定数据值(例如一或零值)的特定数据状态中。

[0006] 一些快闪存储器单元可编程为三个或三个以上数据状态中的一者,且通常称为多电平存储器单元。举例来说,可编程为四个状态中的任一者的多电平存储器单元可每单元存储数据的两个位,借此使可存储的数据量相对于常规单位存储器单元加倍。

[0007] 存储器单元通常布置成二维行与列阵列,其中一行中的存储器单元经由存取线(通常称作字线)耦合,且一列中的存储器单元耦合到数据线(通常称作位线)。字线及位线在数据读取及编程功能期间用来选择特定存储器单元进行读取或选择特定存储器单元进行编程(有时称为“写入”)。

[0008] 存储器单元易受可影响所存储数据的准确性的各种因素影响,例如宇宙射线、读取诱发的干扰及可更改存储于快闪存储器单元的电荷存储结构上的电荷的其它因素。感应电场或磁场、电容性耦合以及导体及绝缘体的有限电阻也可致使位线与字线之间的不希望的耦合或干扰。

[0009] 这些因素中的任一者可减小读取存储器单元的准确性。例如这些因素的因素可在每存储器单元具有两个以上可能数据状态的多电平存储器中甚至更重要,这是因为随着可

能数据状态的数目增加邻近数据状态之间的差异变得更难以准确地辨别。

附图说明

[0010] 图1是可用于实践本发明的一些实施例的非易失性存储器单元的横截面图。

[0011] 图2是与本发明的一些实施例一致的NAND快闪存储器配置中的非易失性存储器单元串的示意图。

[0012] 图3是与本发明的一些实施例一致的NAND快闪非易失性存储器的块的示意图。

[0013] 图4是与本发明的一些实施例一致的非易失性存储器的框图。

[0014] 图5是图解说明与本发明的一些实施例一致的基于电力循环的非易失性存储器刷新的方法的流程图。

[0015] 图6是图解说明与本发明的一些实施例一致的后台非易失性存储器刷新的方法的流程图。

[0016] 图7展示与本发明的一些实施例一致的可操作以采用非易失性存储器刷新方法的各种装置。

具体实施方式

[0017] 在本发明的实例性实施例的以下具体实施方式中,通过图式及图解说明参考本发明的特定实例性实施例。以充足细节描述这些实例以使得所属领域的技术人员能够实践本发明,且这些实例用于图解说明本发明可如何应用于各种目的或实施例。存在本发明的其它实施例且其在本发明的范围内,且可在不背离本发明的主题或范围的情况下做出逻辑改变、机械改变、电改变及其它改变。然而,本文中所描述的本发明的各种实施例的特征或限制(对其并入其中的实例性实施例必要)不限制本发明的其它实施例或本发明作为整体,且对本发明的任何参考、其元件、操作及应用不限制本发明作为整体而是仅用于界定这些实例性实施例。因此,以下具体实施方式不限制本发明的各种实施例的范围,所述范围仅由所附权利要求书界定。

[0018] 图1图解说明实例性非易失性存储器单元。源极101及漏极102形成于衬底103(例如p型半导体材料)上。源极101、漏极102及衬底103在一些实施例中由硅形成,其中具有五个价电子(例如磷、砷或锑)的掺杂剂用以增加硅中的电子浓度或其中具有三个价电子(例如硼、镓、铟或铝)的掺杂剂用以增加空穴浓度。通常以小的受控数量添加掺杂剂以产生半导体材料中的所要空穴或电子浓度,从而在存在剩余电子(例如在源极101及漏极102中)的情况下形成n型材料且在存在过多空穴(例如在衬底材料103中)的情况下形成p型材料。

[0019] 使用绝缘体材料(例如氧化硅(SiO_2))来形成绝缘层104,所述绝缘层内嵌入有由导体(例如金属或导电多晶硅)制作的电荷存储结构(例如浮动栅极105)或电荷陷阱(例如,由氮化物材料形成)。控制栅极106类似地由导电材料形成。浮动栅极105不直接电耦合到存储器单元的另一导电元件,而是在绝缘材料104中“浮动”。浮动栅极105通过绝缘层104的薄(例如,10纳米)部分(例如绝缘层104的隧道电介质部分(例如,二氧化硅(SiO_2))及/或氧化物、氮化物及氧化物的组合(ONO))和p型衬底材料103在源极101与漏极102之间的区域分离。

[0020] 在操作中,电荷存储结构105由于其与存储器单元的其它组件电隔离而能够存储

电荷。编程或擦除电荷存储结构105上的电荷电平可经由隧穿过程(称为福勒-诺德汉姆(Fowler-Nordheim)隧穿)执行,其中电子隧穿电介质材料104的部分从而将电荷存储结构105与衬底103分离。一或若干电介质材料的将电荷存储结构105与衬底103分离的部分按惯例称为隧道电介质。

[0021] 基于存储器单元或用于执行读取、编程及擦除操作的电路的布置,多数快闪存储器装置分类为NOR快闪或NAND快闪。

[0022] 在将NOR快闪存储器中的存储器单元编程的一个实例中,可将源极101接地且可将供应电压(例如6伏)施加到漏极102。在一个实施例中,经由用以识别将编程的存储器单元的位线施加漏极电压。还将较高电压(例如12伏)置于存储器单元的控制栅极106上,从而由于电子对带正电的控制栅极的吸引而迫使在p型衬底中形成反转区域。源极与漏极之间的电压差与p型材料中的反转区域组合形成在源极101与漏极102之间穿过p型衬底103的反转区域的显著电子流,使得由106处的控制栅极电压产生的电子及电场的动能形成跨越隧道电介质且到达电荷存储结构105上的高能量(还称为“热”)电子的福勒-诺德汉姆隧穿。

[0023] 电荷存储结构借此采用抵消任何控制栅极正电荷对衬底103在源极101与漏极102之间的区域的影响的负电荷,从而使必须经由字线施加到控制栅极106的电压升高以形成跨越p型衬底材料103中的反转区域的传导。换句话说,当在读取操作期间使字线的电压变成高电压(例如5伏)时,单元将由于因在编程操作期间存储于电荷存储结构105上的电子导致的较高阈值电压而不接通。施加到控制栅极的读取电压大于经擦除存储器单元的阈值电压 V_t ,但不足够大以允许跨越已编程的单元的衬底103中的反转区域的传导。

[0024] 在将NAND快闪中的存储器单元编程的一个实例中,可将图1的存储器单元的源极101及漏极102接地且可将控制栅极106带到或许20伏的电压。此电压显著高于用于使用NOR快闪方法将相同存储器单元编程的12伏控制栅极电压,这是因为较高电压弥补在存储器单元的源极与漏极之间减速的“热”电子的缺乏。

[0025] 在使用NOR快闪存储器电路擦除存储器单元的实例中,可发生从存储器单元的电荷存储结构105到源极101的类似电子隧穿。源极101在一些实施例中比漏极更深地扩散以增强擦除性能。在一个实例中,可将正电压(例如12伏)施加到源极101,可将控制栅极106接地,且可使漏极102保持断开连接以执行擦除操作。源极101上的大的正电压吸引带负电的电子,致使其隧穿绝缘层104且离开浮动栅极105。由于在擦除操作期间在源极101与漏极102之间存在非常小电流,因此执行擦除操作需要非常小电流且消耗相对小电力。

[0026] 在NAND存储器配置中的另一实例性存储器单元擦除操作中,可使源极101及漏极102保持浮动,但将衬底材料103带到高正电压(例如20伏),从而吸引带负电的电子且致使其从电荷存储结构105隧穿氧化物绝缘层104到达衬底材料103。此方法有时称为“沟道擦除”,这是因为衬底材料103中的沟道区域从电荷存储结构105接收电子。

[0027] 存储器单元(例如图1中所展示的存储器单元)可布置成经由存取线(称为字线)及数据线(称为位线)寻址的阵列,如图2中所展示。图2展示包含可选择性地耦合到单个位线的存储器单元串的NAND快闪存储器阵列的一部分,其中所述串中所展示的存储器单元中的每一者可进一步经由字线202选择。

[0028] 存储器单元串0到31可选择性地耦合于串到源极线203的另一侧上。通过相应选择晶体管204的操作,所述串可耦合到位线201及源极线203(或与其隔离)。

[0029] 在一个实例中,为执行选定单电平存储器单元202的读取操作,可将选定存储器单元202的字线及因此控制栅极维持在低但正电压电平处,同时可将未选择的存储器单元的字线带到充分高电压以致使未选择的存储器单元导电而无论可在个别存储器单元的电荷存储结构上的任何电荷如何。如果选定存储器单元具有未充电的电荷存储结构,那么其将由于控制栅极上的低正电压电平而导电,但如果电荷存储结构具有负电荷,那么其将使存储器单元202的阈值电压升高到高于施加到控制栅极的低正电压使得所述单元不导电。可因此通过(举例来说)监视位线201与源极线203之间的导电性或电流而确定存储器单元的电荷存储结构的数据状态。

[0030] 在一个实例中,为将选定存储器单元202编程,可经由将串耦合到接地位线201及源极线203的线选择晶体管204使位线201及源极线203接地。选择晶体管204的栅极因此再次耦合到电压源使得所述晶体管导电。将未编程的存储器单元的控制栅极带到充分高电压(例如,10伏)以抑制那些存储器单元的无意编程。选定存储器单元202的控制栅极耦合到显著较高电压(例如20伏),使得电子隧穿到电荷存储结构上。

[0031] 然而,外部因素(例如宇宙射线、编程诱发的扰乱及读取诱发的扰乱)可致使所存储电荷随时间改变,从而导致经编程存储器单元的阈值电压 V_t 的变化,此可致使读取错误及其它负面效应。

[0032] 存储器单元串(例如图2的那些存储器单元串)可组织成若干块,使得块为快闪存储器的最小可擦除单位。图3展示可用于实践本发明的一些实施例的NAND快闪存储器的块。此处,301处所展示的64个单独字线以块提供存储器的64个可单独寻址的物理页,其中每一页能够存储用户数据的4096个字节及额外开销数据(有时称为备用位)(例如错误校正码(ECC)数据)的128个字节。ECC数据可用于检测及/或校正一些存储器错误。在此实例性实施例中,块可因此存储用户数据的256kB加上额外开销数据的8kB。常规快闪存储器装置含有许多此类块,举例来说,提供256MB的用户数据存储区的1024块存储器装置。

[0033] 图4中展示此存储器装置的更详细实例,其图解说明可用于实践本发明的一些实施例的块(例如图3中所展示的块)的多个平面。此处,如401处所展示的平面0含有存储器的偶数个块,而402处所展示的平面1含有存储器的奇数个块,总共1024个块。将存储器划分成两个或两个以上平面可提供较迅速存储器操作,但可将存储器操作拘限于同时读取、编程及擦除偶数及奇数个平面。举例来说,对平面0的块0执行的擦除操作还可包含擦除平面1的块1,且将一页编程到平面0的块1022还可导致将对应页编程于平面1的块1023中。

[0034] 由于编程操作及读取操作的类似之处在于其涉及将电压施加到在写入操作中被写入的存储器单元或存储器单元串的在读取操作中未选择的单元,因此多个读取、编程及/或擦除操作可最终影响经编程存储器单元的数据状态。举例来说,常规NAND快闪存储器可在每页数万或数十万读取之后使其经编程存储器单元的数据状态毁坏。

[0035] 虽然一些错误可使用存储于存储器中的错误校正数据校正,但限制发生的读取错误的数目以提供更可靠且高效存储器操作并且防止多位或其它不可恢复错误可为合意的。举例来说,如图3中所展示的64个页的存储器块可具有对块执行的数百万读取操作以在读取第64个页之前读取前63个页,从而有重大机会发生对第64个页的不可恢复读取错误。

[0036] 本发明的一些实施例因此试图通过随时间刷新存储器(例如,拷贝及重新编程)以防止所存储数据的毁坏或丢失而减小存储器错误的发生率。刷新存储器可由于例如以下各

项的因素而执行：从编程以来经过的时间、超过读取错误阈值或者将存储器装置或存储器控制器通电（直接或间接地，例如通过将耦合到存储器装置的存储器控制器通电）。

[0037] 在更详细实例性实施例中，存储器控制器系统性地遍及存储器进行读取以关于超过特定阈值的存储器错误的等级检测块且在错误变得不可恢复之前刷新块。由于限制将存储器单元编程的次数可为合意的，因此可通过在未超过最小错误阈值的情况下不刷新数据而避免不必要编程。举例来说，如果错误校正数据实现页中的24个位的校正，那么可能仅在发现一半可校正位（在此实例中为12个位）在对块执行的页读取操作中有错误的情况下对块进行刷新。

[0038] 一些装置（例如便携式游戏系统、智能电话、便携式媒体装置及其它此类装置）相对频繁地进行电力循环（即，通电及断电），此减小装置遍及所有存储器进行扫描且有效地管理潜在读取错误的能力。本发明的一些实施例因此使用电力循环来管理非易失性存储器中的错误，例如通过使用电力循环来触发存储器扫描及刷新操作且在细粒度级上执行这些操作。

[0039] 在一个实例中，可通过以下方式最小化单个存储器扫描及刷新操作的影响：在块层级上进行扫描及刷新，使得可在（举例来说）数百毫秒内完成存储于单个块中的或许兆字节的数据的拷贝及重新编程。在另一实例中，响应于每一次通电而扫描至少一个不同块，从而确保视需要在规则基础上扫描并刷新存储器的块。

[0040] 在装置操作期间，扫描可作为后台任务在逐块基础上继续，且任何必要刷新经排列以作为后台任务的一部分或作为装置的下一电力循环的一部分完成。如果失去电力，那么装置重启过程在一个实例中包含确定来自装置的存储器的块是否已标记为要刷新（例如，例如在刷新标记为要刷新的块在失去电力之前未完成时）。此方法可通过跟踪机制补充，在另一实例中，所述跟踪机制跟踪对每一块执行的读取且周期性地（例如，每千个读取）检查块的数个页以找出错误。

[0041] 正在被检查以找出错误的当前块的身份可存储于非易失性存储器中（例如在寄存器中或在存储器阵列本身的一部分中），且可用以确保通过电力循环触发或作为后台任务执行的块检查遍及所有存储器继续进行而非针对每一电力循环在同一块处重新开始。可通过将块标记为要刷新而跨越电力循环进一步跟踪刷新，使得经排列或不完整的块刷新可作为通电序列的一部分或在通电序列完成之后的装置操作期间完成。在另一实例中，非易失性存储器还可存储每装置或块的页读取的数目，使得频繁地重新启动的装置能够计数跨越电力循环积累的读取操作而非在装置断电时丢失页读取的计数。

[0042] 图5是图解说明与本发明的实例性实施例一致的管理通过通电序列触发的存储器错误的方法的流程图。在501处，将装置通电且装置开始通电序列，其包含（例如）通过检查非易失性存储器位置（例如，寄存器）以找出块信息或通过检查与存储器块相关联的旗标而确定存储器的任何块是否已标记为要刷新。如果在502处存储器块以某种方式标记为要刷新，那么在503处拷贝并重新编程存储于块中的数据。

[0043] 如果在502处块均未标记为要刷新，那么在504处读取存储器的经识别块。在一些实施例中，通过以下方式识别存储器块：在基于电力循环的存储器刷新中查询对下一未检查的存储器块的指针，使得方法跨越电力循环遍及存储器继续进行而非在每一通电序列处以同一存储器块重新开始。

[0044] 在读取块时,使用ECC计数每页错误的数目,且在505处确定所述错误数目是否超过阈值。在另一实例中,可使用所存储ECC数据校正多达每页24个位的存储器在块的任一页中的12个位(例如,大致一半可校正数目个位)有错误且需要校正的情况下超过其可接受错误数目。在其它实施例中可使用其它阈值(例如可校正位的数目的三分之一)。阈值可基于例如在存储器的寿命中实施的操作的数目或存储器的使用年限等因素变化。

[0045] 如果在505处错误的数目超过读取错误的可允许阈值,那么在506处将块标记为要刷新。接着在507处拷贝块的数据,使用错误校正码数据来修正可校正错误,且将数据重新编程。可在拷贝及重新编程之前将块标记为要刷新,使得如果在拷贝及重新编程可在507处完成之前装置断电或方法以其它方式中断,仍将在装置再次通电时对块的数据进行拷贝及重新编程(例如在502及503处)。在506处将块标记为要刷新的旗标因此在此实例中直到507处的拷贝及重新编程完成才清除。

[0046] 在508处,存储器准备好进行正常操作。在一些实施例中,在存储器块在通电时标记为要刷新的情况下执行的503处的拷贝及重新编程在完成时不形成准备就绪状态,而是进行到504,其中在存储器装置准备就绪之前读取至少一个新块,此可确保在每一正常电力循环上读取至少一个新块。

[0047] 图5中所图解说明的方法可用以确保在每一电力循环上检查或刷新至少一个块,但可经配置使得将作为通电循环的一部分刷新仅一个块。虽然读取典型块当前使用一些技术花费大约一毫秒,但将所述块重新编程当前可花费大约数百毫秒,因此将数个块重新编程可在通电序列期间显著延迟存储器可用性。一些标准(例如JEDEC快闪存储器标准)要求存储器在通电之后的特定时间段内(例如在一秒内)准备好进行操作。出于此原因,一些实施例(例如图5中所展示的实例)可(例如)通过确保在存储器准备好进行常规存取操作之前将仅一个块重新编程而限制作为装置启动方法的一部分发生的编程操作的数目。

[0048] 在另一实例中,可通过后台存储器刷新方法补充图5的通电刷新方法,如图6中所展示。根据一种此类实例性方法,在于601处接收读取命令之后执行读取,且在602处更新读取计数器(例如,通过使递增计数器递增或使递减计数器递减)。由于读取命令可导致读取多个页,因此计数器可计数所读取的页而非读取命令的数目,例如以确保可维持已读取页的次数的准确计数。当所读取的页数目达到阈值(例如,页读取的数目达到1024个页,如603处所图解说明)时,起始刷新扫描。举例来说,在604处,读取存储器的由刷新块指针识别的块的特定数目个页(例如,16个页)并在604处检查所述页以找出错误。在其它实施例中,将使用其它适合读取阈值及将读取的页数目。

[0049] 如果在604处读取的数据的16个页中的任一者包含超过阈值(即,预定可允许错误率)的错误数目(例如在ECC可校正页中的多达24个位的情况下为页中的12个或12个以上错误),那么在606处将由刷新块指针识别的块标记为要刷新。接着读取并拷贝块的数据(例如,读取并拷贝到缓冲存储器中)以供重新编程(例如,逐页)(如607处所展示),例如以用经校正且新编程的数据更新存储于存储器中的数据。当已将块的数据成功重新编程时,清除指示待将块重新编程的旗标。如果块拷贝及重新编程未在下一电力循环发生之前成功完成,那么可因此在下一电力循环处重复块拷贝及重新编程,这是因为仍将设定指示待将块重新编程的旗标。

[0050] 后台刷新方法接着在608处继续,其中使页读取计数器复位(例如,复位到零)。在

一些实施例中,被读取的页的阈值可基于例如对特定存储器配置的读取扰乱测试、存储器装置密度及其它此类因素等因素。

[0051] 在此实例中,当在606处将块标记为要刷新时,块中不再有其它页需要作为刷新扫描的一部分读取,这是因为整个块将被拷贝。在一些实施例中,作为损耗均衡方法的一部分将块的数据重新定位到物理存储器中的另一块位置,从而进一步减小存储器的已确定为具有不可接受读取错误率的物理块上的损耗。

[0052] 在此实例中,606到607处的块刷新方法在其它刷新扫描读取在604处发生之前完成,以防止标记为要刷新的块的积累。在另一实施例中,图6中所图解说明的方法操作使得在任一时间将最多仅一个块标记为要刷新。

[0053] 作为刷新扫描方法的一部分读取的当前块及页存储于存储器中,所述存储器在一些实施例中包括非易失性存储器。后台刷新方法的存储器位置因此在电力循环期间不会丢失。在另一实例中,仅后台刷新方法的块位置存储于非易失性存储器中(这是因为其相对不频繁地更新),且指向块的特定16个页来扫描的页位置(如604处所反映)存储于易失性存储器(例如随机存取存储器或RAM)中。如果装置经历电力循环,那么后台刷新方法将在非易失性存储器中所标记的块的开始处重新开始,从而在扫描块的其余部分之前重复扫描块的最多一部分且进行到后台刷新过程最近尚未扫描的非易失性存储器。

[0054] 在另一实施例中,可选择错误阈值电平、刷新率及其它此类参数以避免装置的刷新不足或过度刷新。虽然允许错误积累到其中可发生不可校正读取错误的点通常为不合意的,但太频繁地刷新非易失性存储器也通常为不合意的,这是因为非易失性存储器单元上的不必要损耗可导致(举例来说)存储器装置的缩短的寿命期限。

[0055] 刷新率还可经选择以减小不可校正读取扰乱错误在可刷新页之前发生的机会。将具有总共1024个块及每块256个页的非易失性存储器视为实例。如果需要块中的每页100,000次读取来使所述块中的读取扰乱变得合理地有可能,那么每页100,000次读取乘以每块256个页形成块中的大致260万次读取来使读取扰乱事件变得合理地有可能。每块260万次读取除以1024个块暗示每26,000个页读取应刷新一个块以使读取扰乱错误合理地不可能。以较快速率(例如每16,000个页读取一个块)进行刷新提供安全性的某种额外限度。

[0056] 如先前所论述,执行读取所花费的时间也可作为选择将适合特定应用的刷新参数的因素。作为后台刷新方法的一部分一次读取整个块当前可花费约100毫秒,此在通电时可作为可接受的但在操作期间为不合意的。针对刷新扫描一次读取单个页当前可花费约一毫秒,但可在上文实例中每64个用户页读取执行,其中每16,000个用户页读取刷新一个块。类似地,针对刷新扫描读取16个页当前花费大致8毫秒,且可能每1024个用户页读取执行以每16,000个用户页读取刷新整个块。

[0057] 读取块并将块重新编程当前花费大致500毫秒,因此在此实例中,用以读取块以检查错误且接着读取块并将块重新编程的经组合总时间为大致600毫秒。如果针对每1024个用户页读取的刷新扫描读取16个页,对用户的总影响将为每1024个页读取大致8ms延迟,外加大致2ms到3ms来在完成扫描每一块时更新非易失性存储器中的有源块地址。在稀有事件中,需要刷新,将发生额外500ms延迟来拷贝块并将块重新编程。由于在多数现实生活应用中预期此为罕见事件且对由不可校正读取诱发的存储器错误为优选的,因此针对多数应用半秒延迟应为可接受的。对于无法容忍500ms延迟的应用,可将块的刷新分成多个操作。举

例来说,将16个页重新编程的16个操作将随时间拷贝256页块,同时致使对任一系统存储器存取来说最小的仅约32ms延迟。在另一实例中,存储器装置可允许正常存储器存取中断块拷贝、执行正常存取且接着重新开始拷贝以提供对正常操作的最小延迟。

[0058] 本文中在一些实施例中所描述的刷新方法由在存储器装置内部的存储器控制器(例如形成快闪存储器卡的一部分的存储器控制器)管理,且在其它实施例中在存储器装置外部实施,使得可借助现成非易失性存储器装置采用上文所描述的方法。图7展示可操作以采用例如本文中所描述的那些方法的方法的各种装置。

[0059] 在701处的是非易失性存储器集成电路,例如快闪存储器集成电路。在一些实施例中,集成电路包含内部控制器,而在其它实施例中,外部存储器控制器执行存储器刷新操作。在702处类似地展示快闪存储器卡(例如,安全数字(SD)存储器卡),所述快闪存储器卡同样可包含内部控制器或可由外部控制器(例如,如以硬件、固件及/或软件体现)刷新。

[0060] 在703处展示通常采用在数十兆字节或更多的范围内的大量便携式非易失性存储器的快闪存储器驱动器(通常称为拇指驱动器或USB快闪驱动器)。消费者通常使用此类驱动器来存储并在计算机之间载运数据,例如经保存文档、多媒体文件等等。在704处展示数码相机,其通常包含用于存储固件及其它数据的两个内部快闪存储器以及用于存储照片、视频及其它数据的快闪存储器卡(例如702处所展示)。

[0061] 例如本文中所描述的那些方法的刷新方法还用于智能电话、便携式游戏系统、个人数字助理(PDA)或如705处所展示的其它此类装置中。这些装置使用非易失性存储器(例如快闪存储器)来存储程序及其它数据。非易失性存储器还变得越来越常见为如706处所展示的个人计算机中的高性能选项,既用于存储数据(例如固件及配置数据)以及在固态驱动器(SSD)中。由于固态驱动器远远胜过典型硬盘驱动器,因此固态驱动器的使用可改进计算机响应性及速度,从而使例如启动、发动应用程序或从冬眠状态恢复等任务对于终端用户来说快得多。

[0062] 图7的这些电子存储器装置图解说明其中本文中所描述的刷新方法可特别是在所展示的装置易受频繁电力循环影响时提供改进的存储器可靠性及数据完整性的环境。虽然本文中已图解说明且描述了特定实施例,但所属领域的技术人员将了解,旨在实现相同目的、结构或功能的任何布置可替代所展示的特定实施例。本申请案打算涵盖对本文中所描述的本发明的实施例的任何更改或变化。打算本发明仅由权利要求书及其等效物的全部范围限制。

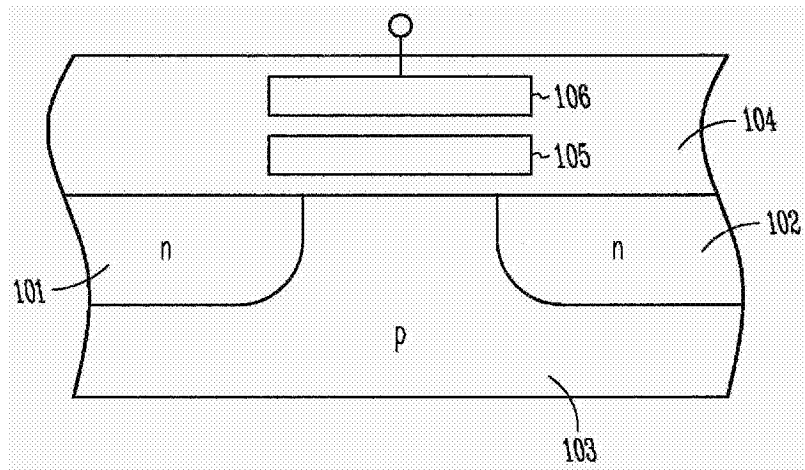


图1

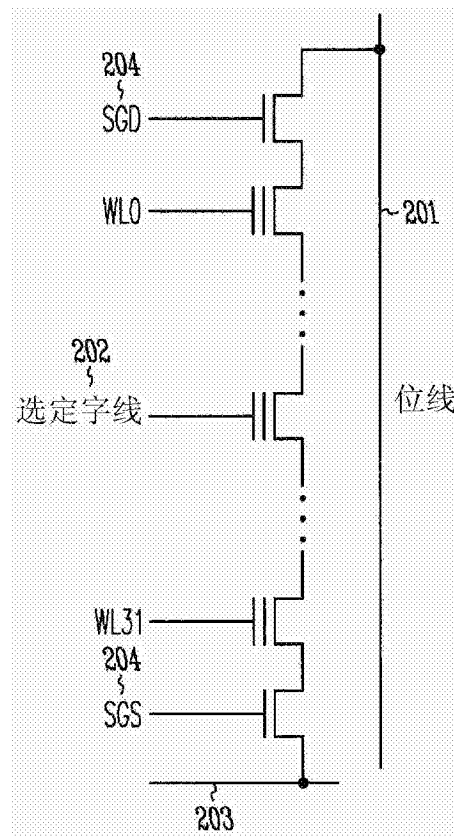


图2

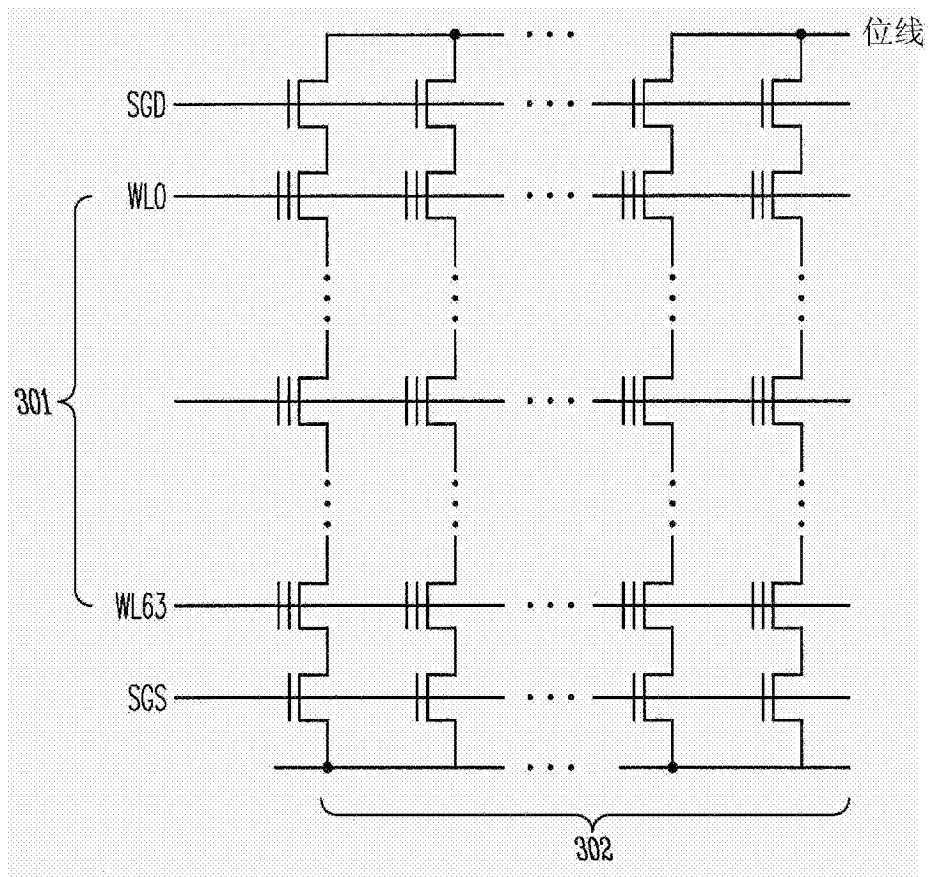


图3

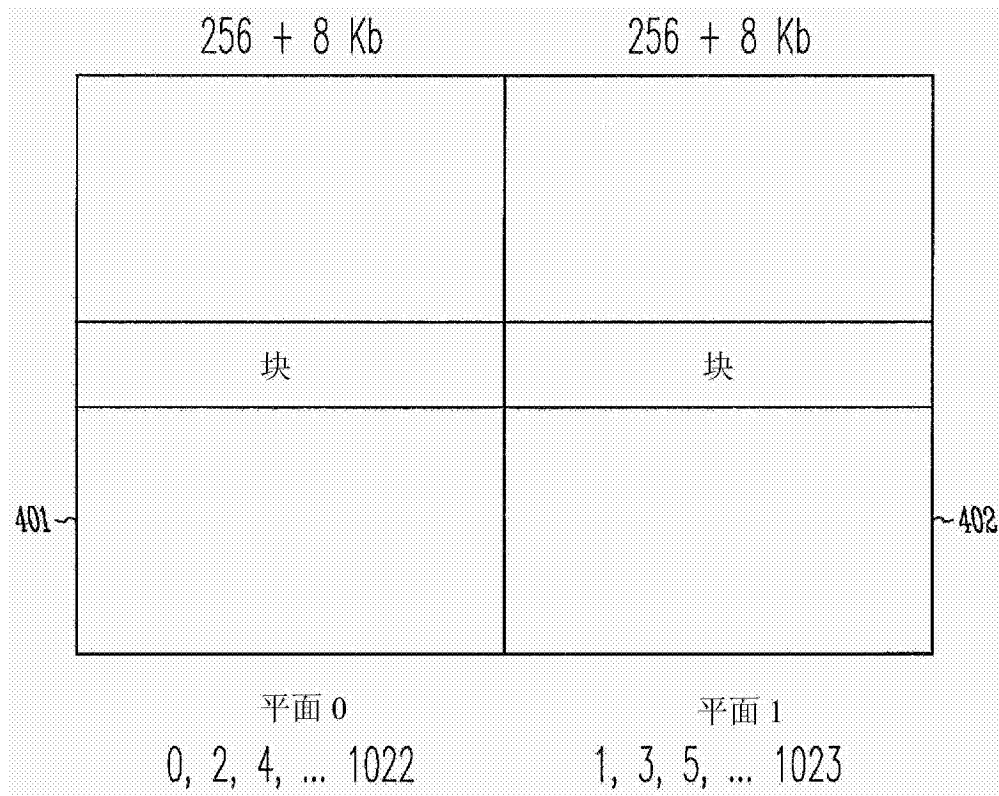


图4

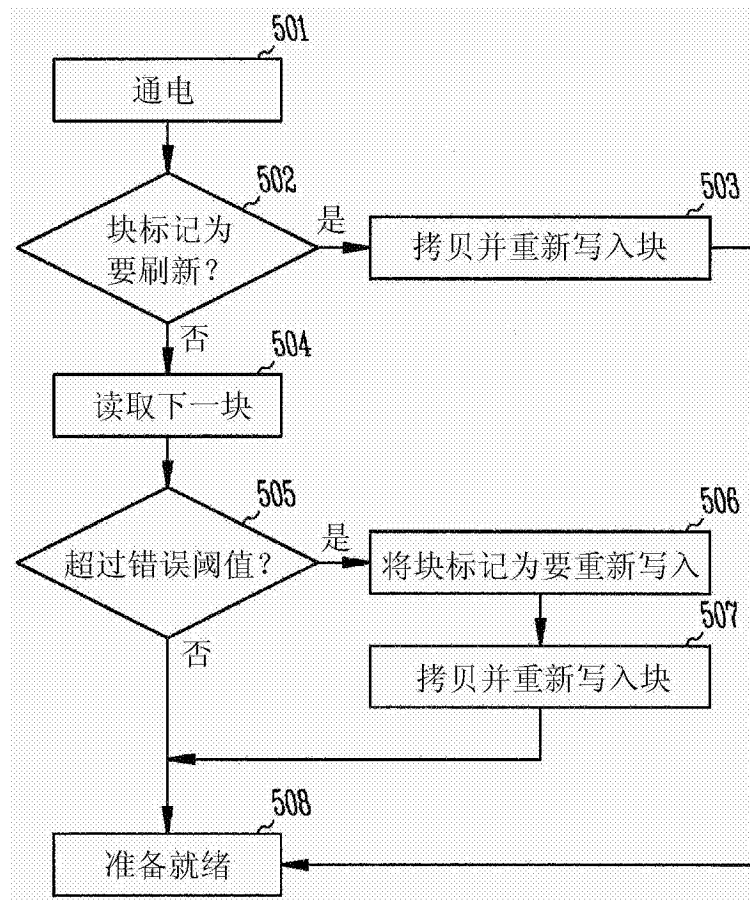


图5

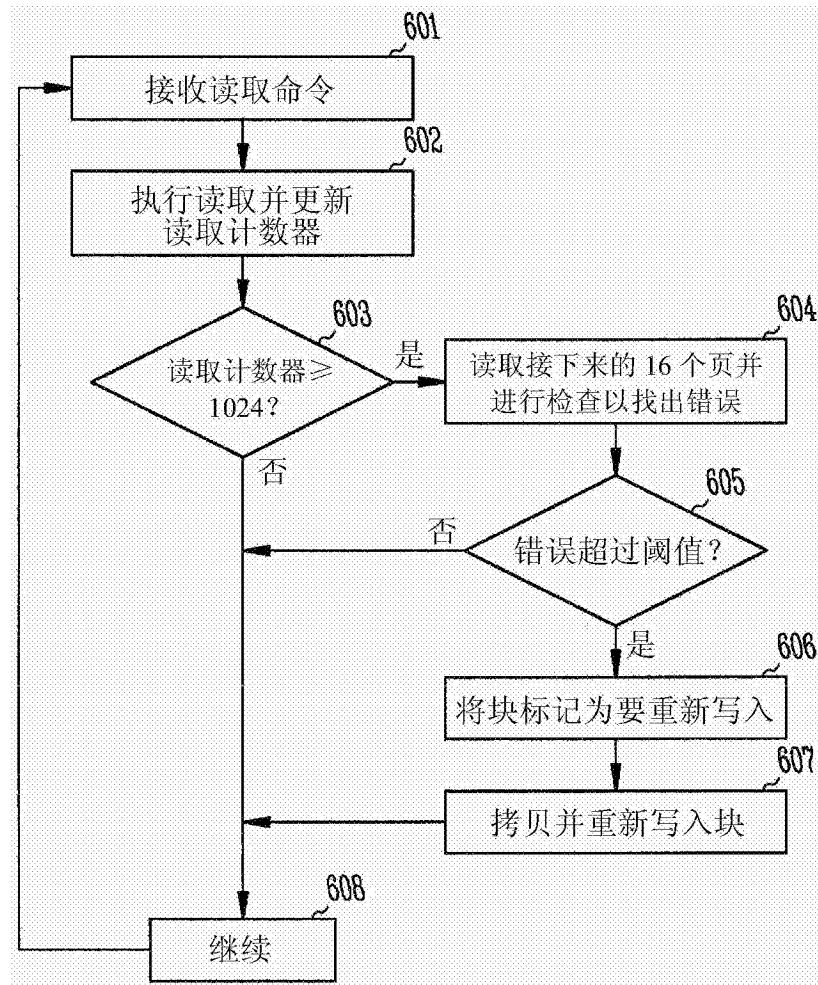


图6

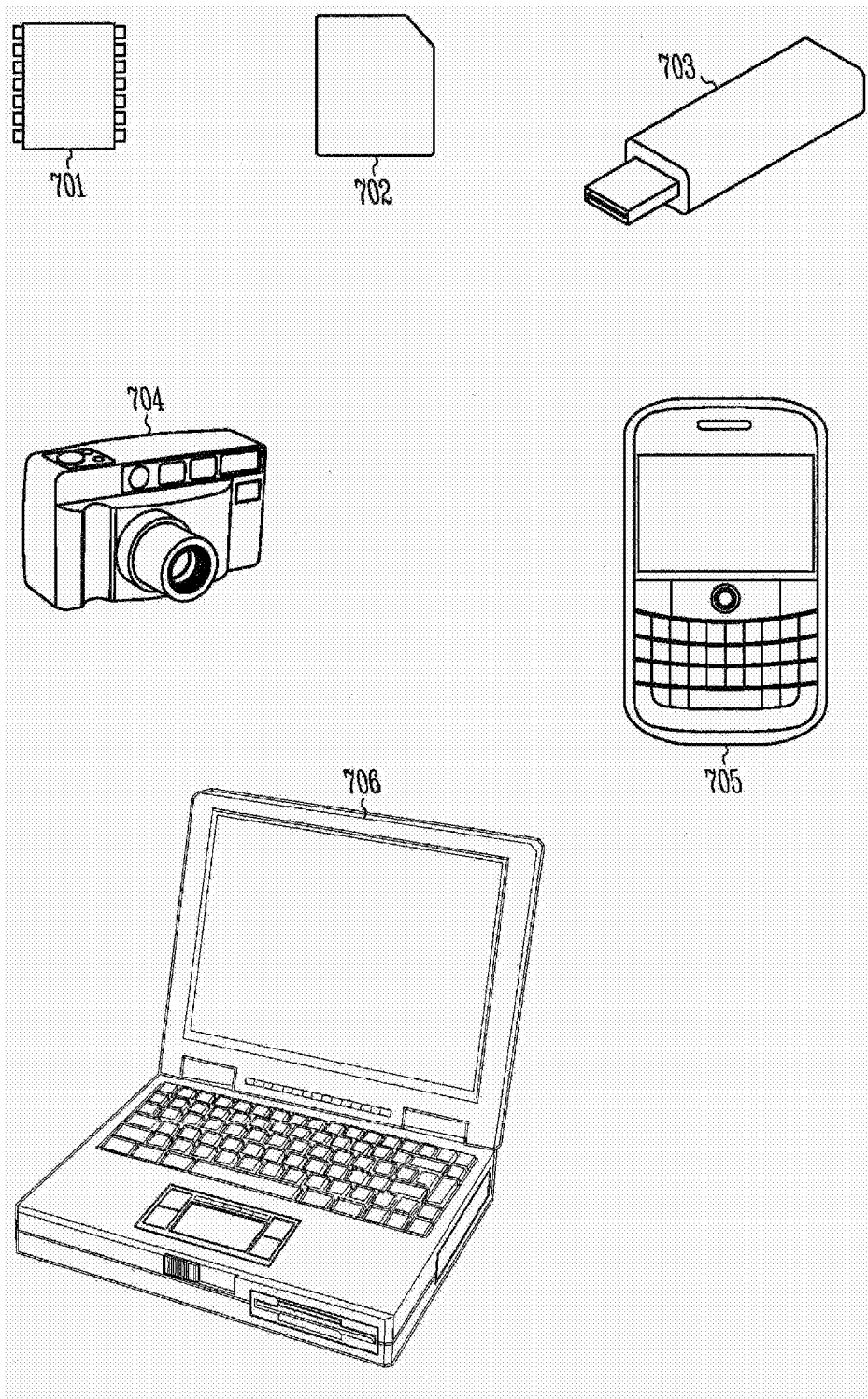


图7