

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4091261号  
(P4091261)

(45) 発行日 平成20年5月28日(2008.5.28)

(24) 登録日 平成20年3月7日(2008.3.7)

(51) Int.Cl.

F I

H O 1 L 33/00 (2006.01)

H O 1 L 33/00

B

H O 1 L 21/205 (2006.01)

H O 1 L 21/205

請求項の数 7 (全 16 頁)

(21) 出願番号 特願2001-65426 (P2001-65426)  
(22) 出願日 平成13年3月8日(2001.3.8)  
(65) 公開番号 特開2002-203987 (P2002-203987A)  
(43) 公開日 平成14年7月19日(2002.7.19)  
審査請求日 平成17年3月10日(2005.3.10)  
(31) 優先権主張番号 特願2000-333586 (P2000-333586)  
(32) 優先日 平成12年10月31日(2000.10.31)  
(33) 優先権主張国 日本国(JP)

(73) 特許権者 000003078  
株式会社東芝  
東京都港区芝浦一丁目1番1号  
(73) 特許権者 000221339  
東芝電子エンジニアリング株式会社  
神奈川県横浜市磯子区新杉田町8番地  
(74) 代理人 100058479  
弁理士 鈴江 武彦  
(74) 代理人 100084618  
弁理士 村松 貞男  
(74) 代理人 100092196  
弁理士 橋本 良郎  
(74) 代理人 100091351  
弁理士 河野 哲

最終頁に続く

(54) 【発明の名称】 半導体発光素子及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

第1導電型のGaP基板と、  
前記GaP基板上に配設され、前記第1導電型のGaPから実質的になる第1接着層と、  
前記第1接着層上に配設され、前記第1接着層と結晶の面方位が一致し、前記第1導電型の $In_xGa_yP$ （ただし、 $0 < x, y < 1$ 、且つ $x + y = 1$ ）から実質的になる第2接着層と、  
前記第2接着層上に順次配設された前記第1導電型の第1クラッド層と活性層と第2導電型の第2クラッド層とを有する発光層と、  
を具備し、  
前記活性層、前記第1クラッド層、および前記第2クラッド層は、 $In_xGa_yAl_zP$ （ただし、 $x + y + z = 1$ 、且つ $0 < x, y, z < 1$ ）から実質的になることを特徴とする半導体発光素子。

【請求項 2】

前記第1接着層が、前記基板の(100)面から[011]方向に7乃至16°の範囲で傾斜することを特徴とする請求項1に記載の半導体発光素子。

【請求項 3】

前記第1接着層および前記第2接着層の不純物濃度が $1 \times 10^{18} \sim 1 \times 10^{19} \text{ cm}^{-3}$ であることを特徴とする請求項1に記載の半導体発光素子。

【請求項 4】

前記第2クラッド層上に配設され、前記第2導電型の $\text{In}_x\text{Ga}_y\text{Al}_z\text{P}$ （ただし、 $x + y + z = 1$ 、且つ $0 < x, y, z < 1$ ）から実質的になる電流拡散層と、

前記電流拡散層上に配設され、 $\text{In}_x\text{Ga}_y\text{Al}_z\text{P}$ （ただし、 $x + y + z = 1$ 、且つ $0 < x, y, z < 1$ ）から実質的になる、電流ブロック層と、

をさらに具備することを特徴とする請求項1に記載の半導体発光素子。

【請求項5】

前記活性層が多重量子井戸構造であることを特徴とする請求項1乃至請求項4のいずれか1項に記載の半導体発光素子。

【請求項6】

第1導電型の $\text{GaAs}$ から実質的になる第1基板の上に前記第1導電型の $\text{GaAs}$ から実質的になるバッファ層を形成し、前記バッファ層上に前記第1導電型の電流拡散層を形成し、前記電流拡散層上に前記第1導電型の第1クラッド層を形成し、前記第1クラッド層上に活性層を形成し、前記活性層上に第2導電型の第2クラッド層を形成し、前記第2クラッド層上に前記第2導電型の $\text{InGaP}$ から実質的になる第1接着層を形成することにより、第1半導体層を形成する工程と、

前記第2導電型の $\text{GaP}$ から実質的になる第2基板の上に前記第2導電型の $\text{GaP}$ から実質的になる第2接着層を形成することにより、第2半導体層を形成する工程と、

前記第1接着層と前記第2接着層とを接合界面として、前記第1半導体層と前記第2半導体層とを接合する工程と、

前記第1基板および前記バッファ層を除去する工程と、

を具備し、

前記電流拡散層、前記活性層、前記第1クラッド層、および前記第2クラッド層は、 $\text{In}_x\text{Ga}_y\text{Al}_z\text{P}$ （ $x + y + z = 1$ 、且つ $0 < x, y, z < 1$ ）から実質的になることを特徴とする半導体発光素子の製造方法。

【請求項7】

n型の $\text{GaAs}$ から実質的になる基板の上にp型のエッチングストップ層を形成する工程と、

前記エッチングストップ層上にp型の $\text{GaAs}$ から実質的になるコンタクト層を形成する工程と、

前記コンタクト層上にp型の $\text{InGaAlP}$ から実質的になる電流拡散層を形成する工程と、

前記電流拡散層上にp型の第1クラッド層を形成する工程と、

前記第1クラッド層上に活性層を形成する工程と、

前記活性層上にn型の第2クラッド層を形成する工程と、

前記第2クラッド層上にn型の $\text{InGaAlP}$ 接着層を形成する工程と、

前記 $\text{InGaAlP}$ 接着層上にn型の $\text{GaP}$ から実質的になる半導体層を形成する工程と、

前記基板および前記エッチングストップ層を除去する工程と

を具備し、

前記エッチングストップ層、前記活性層、前記第1クラッド層、前記第2クラッド層、および前記接着層は、 $\text{In}_x\text{Ga}_y\text{Al}_z\text{P}$ （ただし、 $x + y + z = 1$ 、且つ $0 < x, y, z < 1$ ）から実質的になることを特徴とする半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えば $\text{InGaAlP}$ 材料を用いた半導体発光素子及びその製造方法に関する。

【0002】

【従来の技術】

LED（発光ダイオード）等の半導体発光素子は、素子両端の電極より印加された電圧に応じて、発光層において光が発生される。発光素子の発光効率を上げるためには、発光層

10

20

30

40

50

において発生された光が素子内で反射及び吸収されることを防ぐ必要がある。

【 0 0 0 3 】

従来から、 $\text{InGaAlP}$ 系材料を用いたLEDの基板として、 $n$ 型の $\text{GaAs}$ が一般的に用いられている。

【 0 0 0 4 】

図15は、上記材料を使用した半導体発光素子の第1の従来例を示している。この素子は、 $\text{GaAs}$ 基板21上に、バッファ層22を介して、光反射層23が形成されている。この光反射層23上に、 $n$ -クラッド層24、活性層25、 $p$ -クラッド層26により構成された発光層27、 $p$ - $\text{GaAlAs}$ 電流拡散層29が形成されている。

【 0 0 0 5 】

【発明が解決しようとする課題】

ところで、上記 $\text{GaAs}$ 基板21は可視光に対して透明ではない。このため、発光層27から発せられた光のうち、下方に向かうものは全て $\text{GaAs}$ 基板21に吸収されてしまう。これは、LEDの高輝度化の大きな障害となっている。

【 0 0 0 6 】

そこで、基板として $\text{GaP}$ 基板を使用する方法が考えられている。図16は、半導体発光素子の第2の従来例を示している。図16において、図15と同一部分には同一符号を付す。

【 0 0 0 7 】

第2の従来例は、図16に示すように、図示せぬ $\text{GaAs}$ 基板上にMOCVD (Metal Organic Chemical Vapor Deposition) により発光層27が形成された後に、厚い ( $50\mu\text{m}$ )  $p$ 型 $\text{GaP}$ 層30がHVPE (Hydride Vapor Phase Epitaxy) により形成され、 $\text{GaAs}$ 基板が除去され、代わりに可視光に対して透明な $n$ 型の $\text{GaP}$ 基板28が接着される。こうすることによって、発光層27から発せられた光は、下方、上方、及び前後左右、すなわち全ての方向から取り出される。このため、第1の従来例に比べ、2～3倍の発光輝度が得られる。

【 0 0 0 8 】

しかし、この構成の発光素子によると、発光層27に $\text{GaP}$ 基板28を接着する際、MOCVDの熱処理温度 (約700) よりも高温での熱処理が必要となる。このため、この接着のプロセスにおいて、発光層27が熱によるダメージを受ける。特に、 $p$ -クラッド層26の $p$ 型不純物に亜鉛を用いた場合、高温の熱処理により亜鉛が活性層25に大量に拡散し、活性層25の結晶性を悪化させてしまう。この結果、第2の従来例の発光層27から発生する光のパワーは第1の従来例より著しく劣ることになる。したがって、第2の従来例の輝度は第1の従来例のそれに比べて2倍にも達しなくなる。

【 0 0 0 9 】

そこで、熱による発光層へのダメージを避けるために、接着時の熱処理温度を低くする方法が考えられる。しかしながら、この方法によると、 $n$ -クラッド層25と $\text{GaP}$ 基板28の接着界面に良好なオーミック接触を形成することができなくなり、素子の動作電圧が上昇してしまう。

【 0 0 1 0 】

図17は第2の従来例における、接着時の熱処理温度と、素子の相対光出力及び動作電圧の関係を示している。図17において、実線は接着温度と相対光出力との関係を示し、破線は接着温度と動作電圧との関係を示している。図17の破線で示すように、接着時の熱処理温度が高くなると動作電圧は低くなり、800程度で良好なオーミック接触が得られる。しかし、その一方、実線で示すように熱処理温度が高くなるに従って素子の光出力は低下してしまう。このため、ある程度の素子の出力を得て、かつ素子の動作電圧を低くするためには、接着時の熱処理温度を、適正温度範囲で示す非常に狭い幅 (800前後) で選択する必要がある。したがって、透明な $\text{GaP}$ 基板28を接着したことによる光出力向上の効果が十分に得られないばかりか、高い歩留りで安定して生産することが難しいという問題点がある。

10

20

30

40

50

## 【0011】

本発明は、上記課題を解決するためになされたものであり、その目的とするところは、GaP基板を使用した際においても、光出力が高く、低電圧で動作が可能な半導体発光素子を提供しようとするものである。

## 【0012】

## 【課題を解決するための手段】

本発明の半導体発光素子は、上記課題を解決するために、第1導電型のGaP基板と、前記GaP基板上に配設され、前記第1導電型のGaPから実質的になる第1接着層と、前記第1接着層上に配設され、前記第1接着層と結晶の面方位が一致し、前記第1導電型の $\text{In}_x\text{Ga}_y\text{P}$ （ただし、 $0 < x, y < 1$ 、且つ $x + y = 1$ ）から実質的になる第2接着層と、

10

前記第2接着層上に順次配設された前記第1導電型の第1クラッド層と活性層と第2導電型の第2クラッド層とを有する発光層とを具備し、

前記活性層、前記第1クラッド層、および前記第2クラッド層は、 $\text{In}_x\text{Ga}_y\text{Al}_z\text{P}$ （ただし、 $x + y + z = 1$ 、且つ $0 < x, y, z < 1$ ）から実質的になることを特徴とする。

## 【0013】

前記第1接着層を、前記基板の $(-100)$ 面から $[0-1-1]$ 方向に7乃至 $16^\circ$ の範囲で傾斜させることができる。

## 【0014】

20

前記第1接着層および前記第2接着層の不純物濃度を $1 \times 10^{18} \sim 1 \times 10^{19} \text{ cm}^{-3}$ とすることができる。

## 【0015】

前記第2クラッド層上に配設され、前記第2導電型の $\text{In}_x\text{Ga}_y\text{Al}_z\text{P}$ （ただし、 $x + y + z = 1$ 、且つ $0 < x, y, z < 1$ ）から実質的になる電流拡散層と、前記電流拡散層上に配設され、 $\text{In}_x\text{Ga}_y\text{Al}_z\text{P}$ （ただし、 $x + y + z = 1$ 、且つ $0 < x, y, z < 1$ ）から実質的になる、電流ブロック層と、をさらに具備することができる。

## 【0016】

前記活性層を多重量子井戸構造にできる。

## 【0017】

30

本発明の半導体発光素子の製造方法は、第1導電型のGaAsから実質的になる第1基板上に前記第1導電型のGaAsから実質的になるバッファ層を形成し、前記バッファ層上に前記第1導電型の電流拡散層を形成し、前記電流拡散層上に前記第1導電型の第1クラッド層を形成し、前記第1クラッド層上に活性層を形成し、前記活性層上に第2導電型の第2クラッド層を形成し、前記第2クラッド層上に前記第2導電型の $\text{InGaP}$ から実質的になる第1接着層を形成することにより、第1半導体層を形成する工程と、前記第2導電型のGaPから実質的になる第2基板上に前記第2導電型のGaPから実質的になる第2接着層を形成することにより、第2半導体層を形成する工程と、前記第1接着層と前記第2接着層とを接合界面として、前記第1半導体層と前記第2半導体層とを接合する工程と、前記第1基板および前記バッファ層を除去する工程とを具備し、前記電流拡散層、前記活性層、前記第1クラッド層、および前記第2クラッド層は、 $\text{In}_x\text{Ga}_y\text{Al}_z\text{P}$ （ $x + y + z = 1$ 、且つ $0 < x, y, z < 1$ ）から実質的になることを特徴とする。

40

## 【0018】

本発明の別の半導体発光素子の製造方法は、n型のGaAsから実質的になる基板上にp型のエッチングストップ層を形成する工程と、前記エッチングストップ層上にp型のGaAsから実質的になるコンタクト層を形成する工程と、前記コンタクト層上にp型の $\text{InGaAlP}$ から実質的になる電流拡散層を形成する工程と、前記電流拡散層上にp型の第1クラッド層を形成する工程と、前記第1クラッド層上に活性層を形成する工程と、前記活性層上にn型の第2クラッド層を形成する工程と、前記第2クラッド層上にn型の $\text{InGaIP}$ 接着層を形成する工程と、前記 $\text{InGaIP}$ 接着層上にn型のGaPから実質的になる半

50

導体層を形成する工程と、前記基板および前記エッチングストップ層を除去する工程とを具備し、前記エッチングストップ層、前記活性層、前記第1クラッド層、前記第2クラッド層、および前記接着層は、 $\text{In}_x\text{Ga}_y\text{Al}_z\text{P}$ （ただし、 $x + y + z = 1$ 、且つ  $0 < x, y, z < 1$ ）から実質的になることを特徴とする。

【0024】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

【0025】

（第1の実施例）

図1は、本発明に係る半導体発光素子を概略的に示す断面図である。図1において、1は面方位が（-100）面から[0-1-1]方向（[0-1-1]方向は、[011]方向とは180°逆の方向を示し、以下同様に記載する。）に7～16°傾斜し、250μmの厚さを有するp型のGaP基板である（以下、p型をp-、n型をn-と略記する）。このGaP基板1上に、厚さが例えば0.5μmのp-GaPによる第2接着層2、厚さが例えば0.03μm～0.1μmのp-InGaPによる第1接着層3が形成されている。この第2接着層2、第1接着層3は、前記GaP基板1と、後述する各層を接着するために設けられる。

【0026】

上記第1接着層3上には、p-InAlPによるp-クラッド層4、InGaAlPによる活性層5、n-InAlPによるn-クラッド層6が順次形成されている。各層の厚さは、例えばp-クラッド層4が1.0μm、活性層5が0.6μm、n-クラッド層6が0.6μmである。p-クラッド層4、活性層5、n-クラッド層6によりダブルヘテロ構造の発光層7を形成している。

【0027】

n-クラッド層6上には、例えば1.5μmの厚さを有する、n-InGaAlPによる電流拡散層8が形成されている。この電流拡散層8は後述する電極より印加された電流を拡散させることにより、前記発光層7において効率よく発光させる機能を有する。

【0028】

上記電流拡散層8上には、例えば0.1μmの厚さを有する、n-GaAsによるコンタクト層9を介して例えばAuGe系の表面電極10が設けられている。また、前記GaP基板1の、第2接着層2の界面と反対面には、例えばAuZn系の裏面電極11が設けられている。

【0029】

上記構成において、表面電極10と裏面電極11に所定の電圧が印加されると前記発光層7から光が発生される。

【0030】

図2(a)、(b)は、上記構成の半導体発光素子の製造方法を示しており、図2(a)、(b)において、図1と同一部分は同一符号を付す。以下、図2(a)、(b)を用いて製造方法について説明する。

【0031】

図2(a)において、n型のGaAs基板12は、面方位が（100）面から[011]方向に7～16°、すなわち前記GaP基板1の面方位とは反対の方向に同じ角度傾斜し、厚さが250μmである。図2(a)に示すように、このGaAs基板12上に、0.5μmの厚さを有した、n-GaAsによるバッファ層13が、MOCVDにより、エピタキシャル成長し、堆積される。

【0032】

上記MOCVDの際、材料として、例えばTMG（トリメチルガリウム）、TMA（トリメチルアルミニウム）、TMI（トリメチルインジウム）などの有機金属及びアルシン、ホスフィンなどの水素化物ガスが用いられる。また、MOCVDの際、実施温度は約700℃である。以下、各工程のMOCVDも同様の条件、材料により行われる。

## 【0033】

次に、上記GaAsバッファ層13上に、コンタクト層9、電流拡散層8、n-クラッド層6がMOCVDにより、順次エピタキシャル成長して堆積される。続いて、これらコンタクト層9、電流拡散層8、n-クラッド層6に不純物として例えばシリコンがドーブされる。シリコンの材料としては、例えばシランが使用される。なお、電流拡散層8のAl含有率は2~10%であることが好ましい。

## 【0034】

続いて、n-クラッド層6上に活性層5が、MOCVDにより形成される。この活性層5の組成は、発光波長に応じて決定される。すなわち、InGaAlP中のGaとAlとのバランスを変えることにより、赤色、橙色、黄色、黄緑色、緑色の光が得られる。

10

## 【0035】

次に、上記活性層5上にp-クラッド層4、第1接着層3が、MOCVDにより順次堆積される。この後、p-クラッド層4、第1接着層3に例えばDMZ（ジメチル亜鉛）を材料として不純物としての亜鉛がドーブされる。このようにして、第1の半導体層（第1のウェハ）14が形成される。第1接着層3の不純物濃度は、 $1 \times 10^{18} \text{ cm}^{-3} \sim 1 \times 10^{19} \text{ cm}^{-3}$ に設定される必要があり、最適値は例えば $3 \sim 4 \times 10^{18} \text{ cm}^{-3}$ である。

## 【0036】

続いて、図2(b)に示すように、GaP基板1上に、例えばTMG及びホスフィンを使用して、MOCVDにより、第2接着層2が形成される。この後、第2接着層2にDMZを用い、不純物としての亜鉛がドーブされる。第2接着層2の不純物濃度は $1 \times 10^{18} \text{ cm}^{-3} \sim 1 \times 10^{19} \text{ cm}^{-3}$ に設定される必要があり、最適値は例えば $3 \sim 4 \times 10^{18} \text{ cm}^{-3}$ である。このようにして、第2の半導体層（第2のウェハ）15が形成される。

20

## 【0037】

尚、第2接着層2は、p-GaPにより形成したが、AlPとGaPとの混晶であるAlGaPを用いることもできる。また、GaPとAlGaPとが複数層積層された構造であってもよい。

## 【0038】

次に、第2接着層2及び第1接着層3を界面として、前記第1の半導体層14と第2の半導体層15とを室温で貼り合わせる。この後、不活性ガス雰囲気中で、約500~700で1時間の熱処理することにより、第1の半導体層14、第2の半導体層15が強く接着される。

30

## 【0039】

続いて、前記GaAs基板12、バッファ層13が機械的研磨及びエッチングにより除去される。この後、コンタクト層9上にAuGe系の金属が堆積され、リソグラフィ工程により加工されることにより、表面電極10が形成される。また、GaP基板1上にAuZn系の金属が堆積され、リソグラフィ工程により加工され、裏面電極11が形成される。

## 【0040】

図3は上記第1の実施例における半導体発光素子の、接着時の熱処理温度と、素子の相対光出力及び動作電圧の関係を示している。図3において、実線は接着温度と相対光出力との関係を示し、破線は接着温度と動作電圧との関係を示している。図3の破線で示すように、比較的低い接着温度により熱処理をした際も、動作電圧は低くなっている。このため、光出力を低下させることなく低い動作電圧を実現できる。よって、適正温度範囲は、図3に示すように、約600~720程度となる。

40

## 【0041】

上記第1の実施例によれば、第1接着層3と第2接着層2を介して発光層7とGaP基板1とを接着している。このため、両者を熱処理する際、約500~700と、従来例に比べて低い温度で行うことができる。したがって、熱処理によりp-クラッド層4中の亜鉛が活性層5に拡散されることを低減することができ、結晶性が悪化することを防止することができる。よって、十分な光量を得ることができ、高出力な半導体発光素子を実現できる。さらに、従来は、熱処理の温度を800前後と狭い範囲に制御する必要があった

50

が、約 500 ~ 700 の範囲を用いることができるため、温度制御が容易であり、歩留りの低下を防ぐことができる。

【0042】

続いて、図4、図5を参照して、第1接着層3と第2接着層2の界面における格子整合の効果について説明する。図4(a)は、図1に示す第1、第2接着層2、3のバンド構造図である。

【0043】

一般に異なる材料の接合（ヘテロ接合）を行う際、両材料の接合部の構造は重要である。まず、両者の表面は平坦である必要がある。つまり、欠陥の少ない良好な結晶成長ができることが重要である。このためには、両層は各々の基板に格子整合していなければならない。

10

【0044】

しかし、両層がそれぞれの基板に格子整合した結果、両層は格子定数の違う、異なる材料になる。一般に、ヘテロ接合の界面には、伝導体と価電子帯のバンド不連続が生じ、その不連続量が大きいとキャリアの拡散、すなわち電気の伝導が妨げられてしまう。これが、電流に対する抵抗となり、素子の動作電圧を上昇させてしまうことになる。したがって、両層はそれぞれの基板に格子整合して、かつバンド不連続が小さくなる組み合わせでなければならない。

【0045】

第1の実施例によれば、p-InGaPによる第1接着層3とp-GaPによる第2接着層2によってヘテロ接合を形成している。こうすることによって、図4(a)に示すように、伝導体と価電子帯のバンド不連続量はそれぞれ0.3 eV、0 eVとなる。本発明の場合、第1接着層3、第2接着層2の電気伝導を支配する多数キャリアはホールなので、価電子帯中のホールはバンド不連続に邪魔されず両者間を移動できる。すなわち、低抵抗のオーミック接合が形成される。

20

【0046】

しかし、上記した材料による組み合わせにおいても、常に低抵抗のオーミック接合が形成できるとは限らない。図4(b)は図4(a)において、接合界面の結晶性が悪い場合のバンド構造図である。図4(b)に示すように、接合界面の結晶性が悪いと、界面準位が多くできてしまう。このため、接合界面付近では、キャリア（主にホール）は界面準位に捕獲されてしまい、接合部付近が空乏層化し、障壁が形成されてしまう。この空乏層と障壁によりキャリアの拡散が妨げられる。したがって、低抵抗のオーミック接合を形成するには、接合界面の界面準位を少なくし、かつ両接着層のキャリア濃度を高くして、界面準位に一部のキャリアがトラップされても接合界面が空乏層化しないようにする必要がある。

30

【0047】

また、界面準位の発生を少なくするには、接合部での結晶欠陥を減らすことが重要である。第1接着層3、第2接着層2は格子整合していないので、欠陥を完全に無くすることは不可能であるが、接着する表面の結晶面方位を揃えるようにすれば、接合界面のダングリングボンド等による界面準位を低減できる。

40

【0048】

そこで、第1の実施例によれば、(100)面から[011]方向に7~16°傾斜したGaAs基板12上に第1接着層3を形成し、(-100)面から[0-1-1]方向に7~16°傾斜したGaP基板1上に第2接着層2を形成している。このようにして形成された第1接着層3、第2接着層2を張り合わせて接合界面を形成している。こうすることによって、両接着層の結晶の面方位が一致する。したがって、接合界面における界面準位によりキャリアのトラップを低減でき、発光効率を向上することができる。

【0049】

また、第1接着層3、第2の接着層2の各キャリア濃度を $1 \times 10^{18} \text{ cm}^{-3}$ 以上としている。こうすることによって、接合界面が空乏層化することを防ぐことができる。このた

50

め、第1、第2接着層のキャリア濃度と動作電圧の関係を表す図5に示すように、動作電圧を低減することができる。さらに、面方位を一致させることにより、一致させないときに比べ、動作電圧をより低下させることができ、2.1V以下まで、低減化することができる。

#### 【0050】

続いて、第1接着層2の厚さによる、高光出力及び低動作電圧効果について説明する。図6は第1接着層2の厚さと光出力及び動作電圧の関係を示している。図6において、実線は第1接着層2の厚さと相対光出力との関係を示し、破線は層の厚さと動作電圧との関係を示している。図6の実線で示すように、第1接着層2の厚さが、0.1 $\mu\text{m}$ ~1 $\mu\text{m}$ のように厚すぎると、活性層5からの光を吸収してしまい、光出力が低下する。したがって、第1接着層2は薄いほうがよい。しかし、0.03 $\mu\text{m}$ 以下のようにあまり薄すぎると、図6に破線で示すように動作電圧が上昇してしまう。したがって、層の厚さは0.03 $\mu\text{m}$ ~0.1 $\mu\text{m}$ 程度が最適である。こうすることによって、半導体発光素子の光出力を高くし、かつ動作電圧を低くすることができる。

#### 【0051】

さらに、電流拡散層8のAl含有率を例えば2~7%としている。電流拡散層8の材料はInGaAlPとしたが、Gaの含有率は小さければ小さいほどよい。しかし、そうすることによってAlの含有率が増加し、抵抗率が増加してしまう。すると、十分な電流拡散効果が得られない。このため、Al含有率を例えば2~7%とすることによって、十分な拡散効果を得ることができる。

#### 【0052】

##### (第2の実施例)

図7は本発明に係る半導体発光素子の第2の実施例を示している。図7において、図1と同一部分は同一符号を付し、説明は省略する。

#### 【0053】

図7において、16はInGaAlPによる電流ブロック層である。この電流ブロック層16は、図2(a)に示すバッファ層13の堆積後に形成される。すなわち、バッファ層13上にInGaAlP層が堆積され、この上にコンタクト層9以降が順次堆積される。この後、第1の半導体層14aと第2の半導体層15が接着され、GaAs基板12及びバッファ層13が除去される。続いて、前記InGaAlPからなる電流ブロック層16がフォトリソグラフィ工程により加工され、AuGa系の金属が堆積され、表面電極10が形成される。

#### 【0054】

上記構成とすることにより、第1の実施例を同様の効果が得られる。さらに、第2の実施例では、表面電極10内に電流ブロック層16を設けている。こうすることによって、電流が表面電極10直下に流れることを防ぎ、表面電極10直下で発光することを低減することができる。したがって、光が表面電極10に吸収されることを回避し、光出力を上げることができる。

#### 【0055】

##### (第3の実施例)

第3の実施例は、第2の実施例の変形例である。第3の実施例では、図7中の活性層5を多重量子井戸構造としている。この多重量子井戸構造による活性層5aは、図8に示すように、例えば、層の厚さが5nm、Al含有率が15%のInGaAl層5bと、層の厚さが8nm、Al含有率が2.5%のInGaAlP層5cを交互に堆積することにより形成される。堆積される層数は、例えばInGaAlP層5bが41層、InGaAlP層5cが40層である。

#### 【0056】

上記第3の実施例によれば、活性層5を多重量子井戸構造とすることにより、第1、第2の実施例よりさらに高出力の半導体発光素子を実現できる。

#### 【0057】



図9は代表的な色として、例えば赤色及び黄色のLEDについて、従来例及び第3の実施例による半導体発光素子の発光効率を示している。図9に示すように、第3の実施例によれば、各色において、従来に比べて発光効率の高い半導体発光素子を提供できる。

#### 【0058】

(第4の実施例)

上記第1乃至第3の実施例では、n-GaAs基板上に、下から順にn-クラッド層、活性層、p-クラッド層により構成される発光層を形成し、p-クラッド層上にp-GaP基板を接合する構成である。しかしながら、基板に使用するp-GaPは一般に入手が容易でなく、また、p-GaP基板を接着する際にp型不純物が活性層に拡散することを回避するのは難しい。そこで第4の実施例では、n-GaAs基板上に発光層としてのpクラッド層が形成される所謂pn反転構造をとり、この発光層上にn-GaP基板を接合している。

10

#### 【0059】

図10は、本発明に係る半導体発光素子の第4の実施例を示している。図10中の40は例えば250 $\mu$ mの厚さを有するn型のGaP基板であり、このn-GaP基板40上に厚さが例えば0.05 $\mu$ mのn-InGaAlPによる接着層41が形成されている。接着層41上にはn-クラッド層6、活性層5、p-クラッド層4が順次形成されている。各層の厚さは、例えばn-クラッド層6及びp-クラッド層4が1.0 $\mu$ m、活性層5が0.5 $\mu$ mである。

20

#### 【0060】

前記p-クラッド層4上には、例えば厚さが3.0 $\mu$ mのp-InGaAlPによる電流拡散層42が形成され、この電流拡散層42上には厚さが例えば0.01 $\mu$ mのp-GaAsによるコンタクト層43が形成されている。10、11はそれぞれ表面電極、裏面電極である。尚、図10に示す符号42aについては第5の実施例において説明する。

#### 【0061】

図11(a)、(b)は、上記構成の半導体発光素子の製造方法を示しており、図11(a)、(b)において、図2及び図10と同一部分には同一符号を付す。以下、図11(a)、(b)を参照して第4の実施例の半導体発光素子の製造方法を説明する。

#### 【0062】

図11(a)に示すように、n-GaAs基板12を有機溶剤、硫酸系エッチャントによりクリーニングする。この後、n-GaAs基板12を第1の実施例と同様に例えば700に加熱し、MOCVDによりn-GaAs基板12上にp-InGaPによるエッチングストップ層44が形成される。このエッチングストップ層44は後の工程でn-GaAs基板12を選択的にエッチングするために設けられる。

30

#### 【0063】

MOCVDの材料として、第1の実施例の際と同様に例えばGa源にはトリメチルガリウム、Al源にはトリメチルアルミニウム、In源にはトリメチルインジウム、P源にはホスフィンなどが用いられる。また、n型不純物及びp型不純物としてはそれぞれモノシラン、ジメチル亜鉛などが用いられ、以下の工程においても同様である。

#### 【0064】

次にMOCVDにより、エッチングストップ層44上にコンタクト層43、電流拡散層42、p-クラッド層4、活性層5、n-クラッド層6、接着層41が順次形成される。尚、上記エッチングストップ層44～接着層41は全てn-GaAs基板12に格子整合して形成されている。

40

#### 【0065】

続いて接着層41上に、厚さ250 $\mu$ mのn-GaP基板40としての半導体層が接着される。次に、エッチングストップ層44を利用してn-GaAs基板12がエッチングにより除去され、エッチングストップ層44も続いて除去される。

#### 【0066】

この後、図11(b)に示すように、コンタクト層43が電極の形状に合わせてエッチン

50

グされ、このコンタクト層 4 3 の上に図 1 0 に示すように表面電極 1 0 が形成される。一方、 $n$ -GaP 基板 4 0 上には裏面電極が形成される。尚、コンタクト層 4 3 上に AuGe 系の金属層を堆積し、コンタクト層 4 3 及びこの金属層を同時にエッチングすることにより表面電極を形成してもよい。

#### 【0067】

上記第 4 の実施例では、 $n$ -GaAs 基板 1 2 の上に下から順に  $p$ -クラッド層、活性層 5、 $4n$ -クラッド層 6 により構成された発光層 7 を形成する  $pn$  反転構造とし、この発光層 7 の上に  $n$ -GaP 半導体層 4 0 を接着している。従来  $pn$  反転構造の発光層を形成する場合、基板と発光層との間に形成される  $pn$  接合部において通電しにくくなる。これを避けるため  $p$ -GaAs 基板が用いられる。しかし、 $p$ -GaAs 基板を使用すると、基板中に多く含まれるアクセプタ不純物（この場合は亜鉛）が発光層まで拡散してしまう。このため、発光特性が低下することが知られている。また、 $p$ -GaAs 基板を用いた場合、 $n$ -GaP 基板を接着する際の熱工程において不純物が拡散されてしまうため、問題はさらに大きくなる。

10

#### 【0068】

そこで、第 4 の実施例で示すように  $p$ -GaAs 基板ではなく  $n$ -GaAs 基板 1 2 を使用することにより、上記問題が解決される。さらに、製造過程において  $n$ -GaAs 基板 1 2 は除去されるため  $pn$  接合部は形成されず、素子に対する電流が流れにくくなる問題も回避することができる。

#### 【0069】

また、第 4 の実施例では  $n$ -GaP 半導体層 4 0 を使用している。一般に  $p$ -GaP は他の  $p$  型層に比べ不純物濃度が高い。この  $p$ -GaP を使用しないため、 $n$ -GaP 半導体層 4 0 を接着する際の熱工程において、不純物が発光層 7 に拡散し、発光特性が低下するのを抑制することができる。

20

#### 【0070】

尚、第 4 の実施例において、活性層 5 として Al 含有率が 2.5% の InGaAlP を用い、表面電極 1 0、裏面電極 1 1 にバイアスを印加することにより、625nm にピークを持つ赤色発光が観察された。動作電流 20mA における光出力は、放射角  $10^\circ$  のパッケージにおいて 7.5cd である。これは、第 1 の実施例による半導体発光素子の光出力より高い。

30

#### 【0071】

（第 5 の実施例）

第 4 の実施例では、電流拡散層 4 2 として  $p$ -InGaAlP を使用した。一方、第 5 の実施例では電流拡散層 4 2 a としての  $p$ -GaAlAs を使用しており、この点が第 4 の実施例と異なる。このため、図 1 0 を用いて説明し、その他の構造、動作、製造方法等、同一部分についての説明は省略する。図 1 0 に示す  $p$ -GaAlAs 電流拡散層 4 2 a は厚さが例えば 3.0  $\mu\text{m}$  である。

#### 【0072】

一般に電流拡散層は、上記したように電極より注入された電流を素子内の広域に広げるために設けられるため、抵抗率は低いほうが望ましい。第 5 の実施例において、Al 含有率が 35% の  $p$ -GaAlAs を使用している。このため、抵抗率を  $p$ -InGaAlP より低くすることができる。

40

#### 【0073】

図 1 2 は上記各材料におけるキャリア濃度、抵抗率を示している。図 1 2 に示すように、GaAlAs を使用することにより、InGaAlP を使用する場合より抵抗率を大きく減少させることができる。尚、キャリア濃度を高めることにより、抵抗率をさらに低下させることも可能であるが、亜鉛が拡散することを考慮すると望ましくない。また、電流拡散層 4 2 a の他の候補として、例えば GaP などの材料も考えられる。しかし、GaAlAs は基板に使用される GaAs に略格子整合するため、活性層 7 へ格子欠陥が伝播することによる影響が無い。このため、GaAlAs を使用することが非常に有効である。

50

## 【0074】

第5の実施例において、動作電流20mAをバイアスした際の光出力は、放射角10°のパッケージにおいて8cdある。

## 【0075】

上記第5の実施例によれば、電流拡散層42aとしてGaAlAsを使用することにより、電流拡散層42aの抵抗率を低下させることができる。このため、素子内部での電流の広がりが増し、素子外部への光の取り出し効率を向上することができる。

## 【0076】

(第6の実施例)

第1乃至第5の実施例では素子のn側が下側に来る構造であった。これに対して、第6の実施例では、p側を下側にしている点が異なる。その他の部分については第1乃至第5の実施例と同様である。

10

## 【0077】

図13は第1、第4の実施例における各電流拡散層のキャリア濃度、抵抗率を示している。図13に示すように、第4の実施例の電流拡散層は第1の実施例のそれより抵抗率の点で劣っている。すなわち、同一の材料においてp型とn型では抵抗率が大きく異なり、p型による材料は電流拡散の働きに関して不利になる。

## 【0078】

図14は本発明の第6の実施例を示している。図14に示すように、p側電極としての裏面電極11を電流拡散層42の全面に形成し、n側電極側から主に光を取り出すマウントとしている。こうすることによって、裏面電極11より注入された電流が素子内部全域に広がる。

20

## 【0079】

また、通常マウント材として用いられるAgペーストでは、マウントの際、素子側面へAgペーストが這い上がり、ショートを起こしてしまう。そこでマウント面上に設けられたAuSnによるマウント層45と裏面電極11上に形成された例えばAu系金属による電極層46とを共晶化させた共晶電極によりマウントしている。

## 【0080】

上記構成の半導体発光素子にバイアスを印加することにより、素子表面の全領域からの発光が確認できる。また、これまでAgペーストの這い上がりにより閉ざされていた側面領域からも有効に光を取り出すことができる。動作電流20mAにおける光出力は、放射角10°のパッケージにおいて10cdである。

30

## 【0081】

第6の実施例によれば、電流拡散層42が光の取り出し側と反対側に形成されているため、裏面電極11を全面に形成できる。このため、電流を素子内部全域に広げることができる。また、マウント層45にAuSnを使用した共晶電極により素子をマウントしているため、素子の側面領域からも有効に光を取り出すことができ、素子の光出力を上げることができる。

## 【0082】

尚、上記第4乃至第6の実施例において、活性層5を単結晶構造としたが、例えば第3の実施例で示したような多重量子井戸構造とすることもできる。こうすることによって、さらに光出力を高めることができ、さらに多数の界面が存在するため不純物拡散に強い構造となる利点も有する。

40

## 【0083】

また、上記各実施例において裏面電極はオーミック電極による構造に限らず、例えば部分的に反射特性を高めた金属膜を形成することが可能である。さらに、反射特性を持たせたオーミック電極を形成することにより、活性層7から裏面電極方向へ放射された光を有効に素子外部へ取り出すこともできる。

## 【0084】

また、n-GaP半導体層40は接着層41上に接着することにより形成したが、MOC

50

V Dにより結晶成長させて形成してもよい。

【0085】

さらに、電極として例えばITO（インジウムティンオキサイド）や薄膜金属等による透光性で且つ電流を透過させ易い材料を用いることにより、電流拡散層において電流の広がりに関する問題のある実施例においても、光の取り出し効率を上げることができる。

【0086】

その他、本発明の要旨を変えない範囲において種々変形実施可能なことは勿論である。

【0087】

【発明の効果】

以上、詳述したように本発明によれば、GaP基板を使用した際においても、光出力が高く、低電圧で動作が可能な半導体発光素子を提供できる。 10

【図面の簡単な説明】

【図1】本発明に係る半導体発光素子の第1の実施例を示す断面図。

【図2】本発明に係る半導体発光素子の第1の実施例における、製造方法を示す図。

【図3】図1に示す例の例接着温度と、動作電圧及び相対光出力との関係を示す図。

【図4】本発明に係る半導体発光素子のバンド構造を示す断面図。

【図5】第1、第2接着層のキャリア濃度と動作電圧との関係を示す図。

【図6】第1接着層の厚さと、相対光出力及び動作電圧との関係を示す図。

【図7】本発明に係る半導体発光素子の第2の実施例を示す断面図。

【図8】本発明の第3の実施例を示すものであり、多重量子井戸構造の活性層を示す図。 20

【図9】従来例と本発明の実施例による発光効率を示す図。

【図10】本発明に係る半導体発光素子の第4の実施例を示す断面図。

【図11】本発明に係る半導体発光素子の第4の実施例における製造方法を示す図。

【図12】各材料の電流拡散層におけるキャリア濃度、抵抗率を示す図。

【図13】各材料の電流拡散層におけるキャリア濃度、抵抗率を示す図。

【図14】本発明に係る半導体発光素子の第6の実施例を示す図。

【図15】第1の従来例を示す図。

【図16】第2の従来例を示す図。

【図17】図11に示す例の接着温度と、動作電圧及び相対光出力との関係を示す図。

【符号の説明】

30

1 ... p型GaP基板、

2 ... 第2接着層、

3 ... 第1接着層、

4 ... p-クラッド層、

5 ... 活性層、

6 ... n-クラッド層、

7 ... 発光層、

8 ... 電流拡散層、

9 ... コンタクト層、

10 ... 表面電極、

40

11 ... 裏面電極、

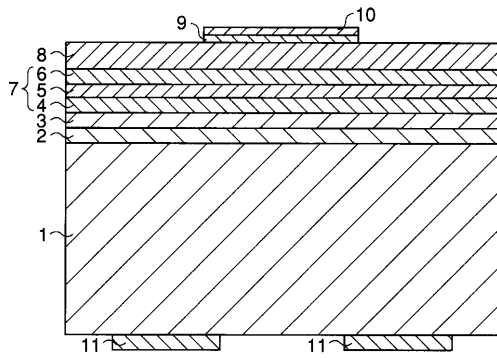
12 ... n型GaAs基板、

13 ... バッファ層、

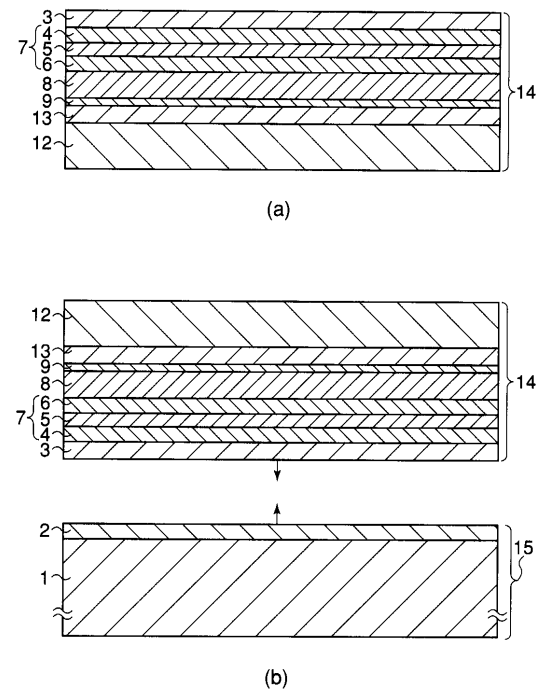
14 ... 第1の半導体層、

15 ... 第2の半導体層。

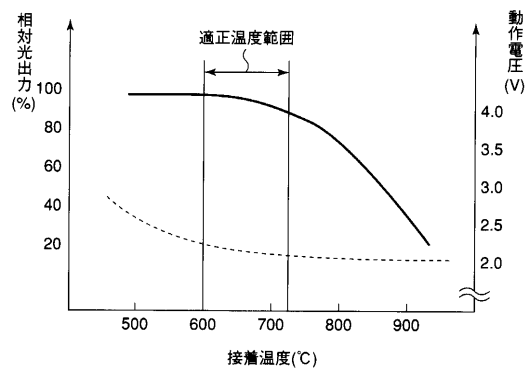
【図 1】



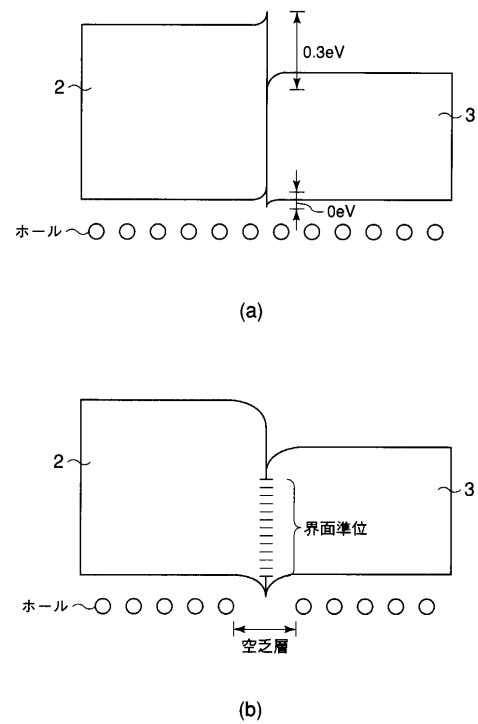
【図 2】



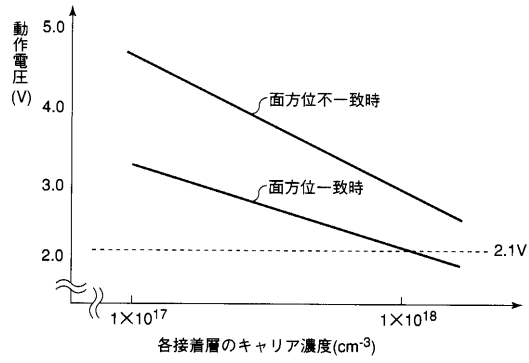
【図 3】



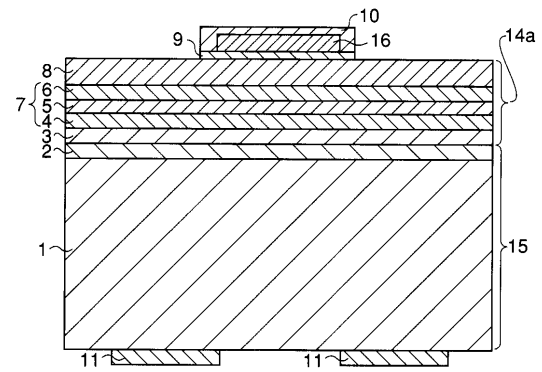
【図 4】



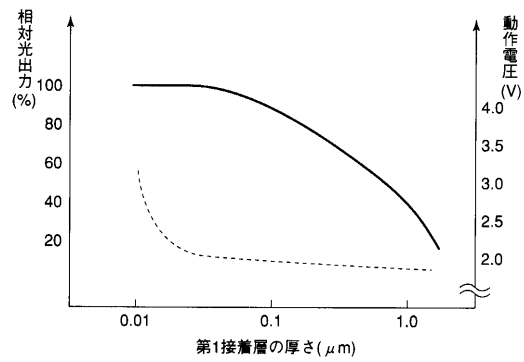
【図 5】



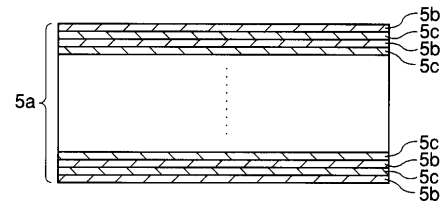
【図 7】



【図 6】



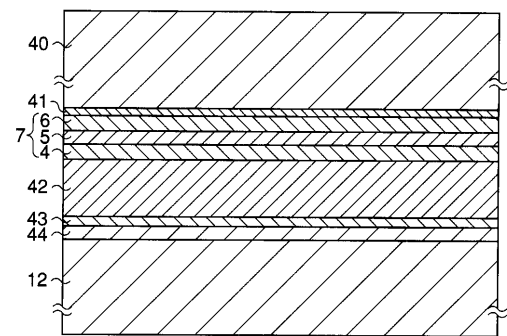
【図 8】



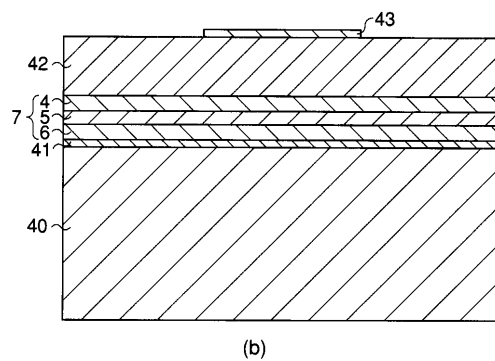
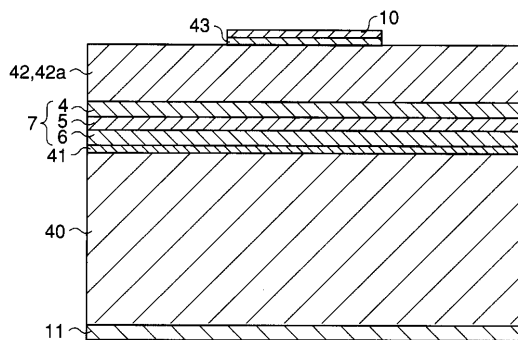
【図 9】

	赤色	黄色
第1の従来例	8.0	6.5
第2の従来例	15	9
第1の実施例	16	11
第2の実施例	20	16
第3の実施例	24	24

【図 11】



【図 10】



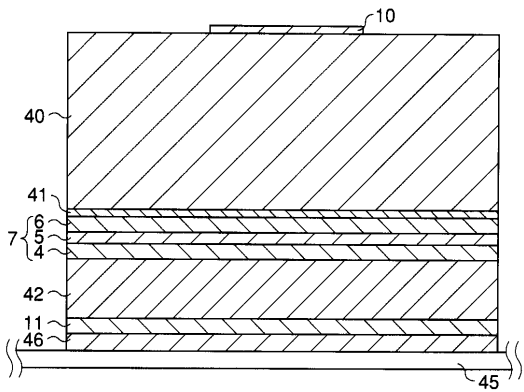
【図 1 2】

材料	キャリア濃度(cm <sup>-3</sup> )	抵抗率(Ω cm)
p-GaAlAs	3×10 <sup>17</sup>	0.18
p-InGaAlP	3×10 <sup>17</sup>	2.0

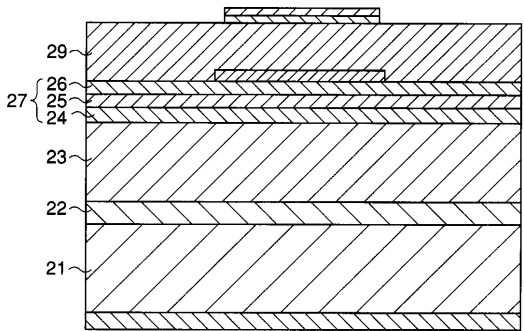
【図 1 3】

	材料	キャリア濃度(cm <sup>-3</sup> )	抵抗率(Ω cm)
第1の実施例	n-GaAlAP	4×10 <sup>17</sup>	0.04
第4の実施例	p-InGaAlP	3×10 <sup>17</sup>	2.0

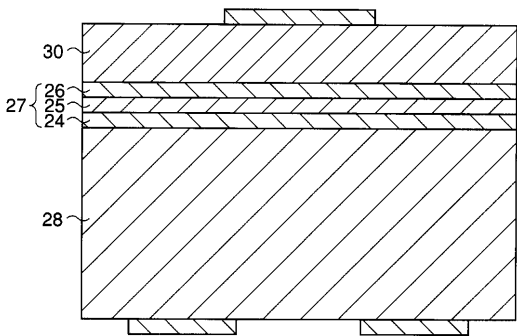
【図 1 4】



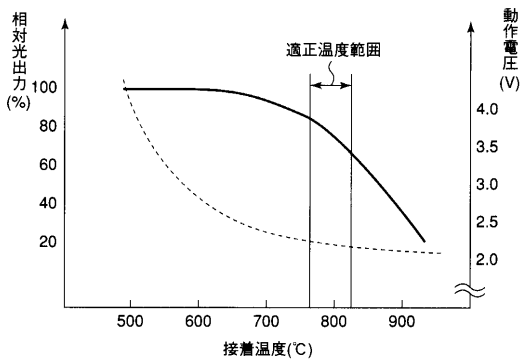
【図 1 5】



【図 1 6】



【図 1 7】



---

フロントページの続き

(74)代理人 100088683

弁理士 中村 誠

(74)代理人 100070437

弁理士 河井 将次

(72)発明者 佐伯 亮

神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝マイクロエレクトロニクスセンター内

(72)発明者 菅原 秀人

神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝マイクロエレクトロニクスセンター内

(72)発明者 渡辺 幸雄

神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝マイクロエレクトロニクスセンター内

(72)発明者 地頭所 保

神奈川県横浜市磯子区新杉田町 8 番地 東芝電子エンジニアリング株式会社内

審査官 高棕 健司

(56)参考文献 特開平 0 9 - 2 6 0 7 2 4 ( J P , A )

特開平 0 6 - 2 9 6 0 4 0 ( J P , A )

特開 2 0 0 0 - 1 9 6 1 3 9 ( J P , A )

特開 2 0 0 0 - 1 0 1 1 3 3 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

H01L 33/00

H01S 5/00-5/50