

(19) 日本国特許庁 (JP)

## (12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2008-511036

(P2008-511036A)

(43) 公表日 平成20年4月10日 (2008.4.10)

(51) Int. Cl.

F I

テーマコード (参考)

G O 2 F 1/167 (2006.01)

G O 2 F 1/167

H O 1 L 49/02 (2006.01)

H O 1 L 49/02

審査請求 未請求 予備審査請求 未請求 (全 21 頁)

(21) 出願番号 特願2007-529050 (P2007-529050)  
 (86) (22) 出願日 平成17年7月27日 (2005.7.27)  
 (85) 翻訳文提出日 平成19年2月22日 (2007.2.22)  
 (86) 国際出願番号 PCT/IB2005/052523  
 (87) 国際公開番号 W02006/021900  
 (87) 国際公開日 平成18年3月2日 (2006.3.2)  
 (31) 優先権主張番号 04104040.3  
 (32) 優先日 平成16年8月23日 (2004.8.23)  
 (33) 優先権主張国 欧州特許庁 (EP)

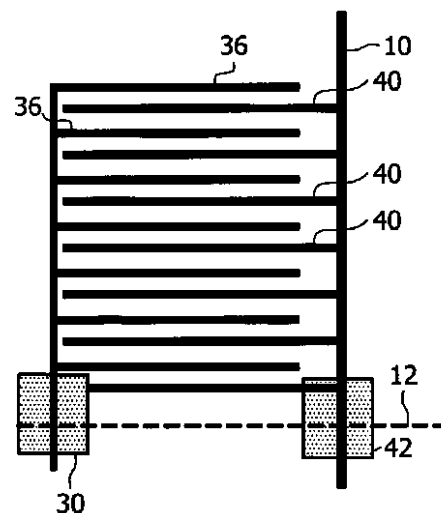
(71) 出願人 590000248  
 コーニンクレッカ フィリップス エレク  
 トロニクス エヌ ヴィ  
 オランダ国 5621 ベーアー アイン  
 ドーフェン フルーネヴァウツウェッハ  
 1  
 (74) 代理人 100070150  
 弁理士 伊東 忠彦  
 (74) 代理人 100091214  
 弁理士 大貫 進介  
 (74) 代理人 100107766  
 弁理士 伊東 忠重  
 (74) 代理人 100145377  
 弁理士 杉山 公一

最終頁に続く

(54) 【発明の名称】 アクティブマトリックス型装置

## (57) 【要約】

アクティブマトリックス型装置は共通基板上に画素の行及び列から成るアレイを有している。各画素は行導体 (12)、列導体 (10)、並びに第 1 及び第 2 のインプレーン電極パターン (36、40) を有している。第 1 の絶縁部 (30) が行導体 (12) と第 1 の電極パターン (32) との間、又は列導体部分 (10) と第 2 の電極パターン (40) との間に配置されている。絶縁部 (30) と、周囲の電極パターン (32 又は 40) 及び導体部分 (12 又は 10) とは金属 - 絶縁体 - 金属ダイオードデバイスを規定している。本発明は、画素レイアウトが単一の基板上に規定された、MIM ダイオードに基づくアクティブマトリックスのインプレーンスイッチング式アクティブマトリックス型装置を提供するものである。本発明に係る装置は、例えばロールツーロール製造法などの、低コストの製造プロセスと相性がよいものである。



## 【特許請求の範囲】

## 【請求項 1】

基板上に配置された画素の行及び列から成るアレイを有するアクティブマトリックス型装置であって、各画素が共通基板上に：

行の全画素を超えて延在する行導体の一部である行導体部分；

前記行導体部分に関連付けられた第 1 のインプレーン電極端子を含む第 1 の電極パターン；

列の全画素を超えて延在する列導体の一部である列導体部分；

前記列導体部分に関連付けられた第 2 のインプレーン電極端子を含む第 2 の電極パターン；及び

前記行導体部分と前記第 1 の電極パターンとの間又は前記列導体部分と前記第 2 の電極パターンとの間に配置された第 1 の絶縁部であり、当該絶縁部と、周囲の前記電極パターン及び導体部分とが金属 - 絶縁体 - 金属ダイオードデバイスを規定する第 1 の絶縁部；

を有する、アクティブマトリックス型装置。

## 【請求項 2】

前記第 1 の電極パターンが前記行導体部分と交差する部分を含み、且つ前記第 1 の絶縁部が前記第 1 の電極パターンの前記部分と前記行導体部分との間に設けられている、請求項 1 に記載の装置。

## 【請求項 3】

各画素が更に、前記行導体部分と前記列導体部分の重なり間に第 2 の絶縁部を有する、請求項 2 に記載の装置。

## 【請求項 4】

前記第 1 のインプレーン電極端子が櫛形パターンを有する、請求項 1 乃至 3 の何れかに記載の装置。

## 【請求項 5】

前記第 2 のインプレーン電極端子が櫛形パターンを有する、請求項 4 に記載の装置。

## 【請求項 6】

前記第 1 のインプレーン電極端子及び前記第 2 のインプレーン電極端子が同一の金属層から形成されている、請求項 1 乃至 5 の何れかに記載の装置。

## 【請求項 7】

前記列導体部分及び前記第 2 のインプレーン電極端子が同一の金属層から形成されている、請求項 1 乃至 6 の何れかに記載の装置。

## 【請求項 8】

前記共通の金属層が前記基板上に配置され、前記第 1 の絶縁部が前記共通の金属層の少なくとも一部の上に配置され、且つ前記行導体が前記第 1 の絶縁部の上に配置されている、請求項 7 に記載の装置。

## 【請求項 9】

前記第 1 のインプレーン電極端子、前記行導体、及び前記第 2 のインプレーン電極端子の全てが共通の金属層から形成されている、請求項 1 乃至 6 の何れか一項に記載の装置。

## 【請求項 10】

前記第 1 のインプレーン電極端子が実質的に平行な櫛歯状ラインを有し、且つ前記第 1 の電極パターンが更に、前記平行な櫛歯状ラインを接続する実質的に垂直な接続部を有する、請求項 9 に記載の装置。

## 【請求項 11】

前記第 2 のインプレーン電極端子が前記第 1 のインプレーン電極端子の前記櫛歯状ラインに実質的に平行な櫛歯状ラインを有し、且つ前記列導体部分が前記第 2 のインプレーン電極端子の前記平行な櫛歯状ラインを接続している、請求項 10 に記載の装置。

## 【請求項 12】

前記共通の金属層が前記基板上に配置され、前記第 1 の絶縁部が前記共通の金属層の少なくとも一部の上に配置され、且つ前記接続部が前記第 1 の絶縁部の上に配置されている

10

20

30

40

50

、請求項 11 に記載の装置。

【請求項 13】

前記列導体が前記第 1 の絶縁部の上に配置されている、請求項 12 に記載の装置。

【請求項 14】

前記列導体及び前記接続部がそれぞれの櫛歯状ラインと交差し、それによって前記櫛歯状ラインが前記列導体及び接続部の位置を超えて延在している、請求項 13 に記載の装置。

【請求項 15】

前記共通の金属層が実質的に平行なラインのアレイから形成されている、請求項 9 乃至 14 の何れか一項に記載の装置。

10

【請求項 16】

前記列導体及び前記接続部が平行なラインのアレイを有する更なる金属層から形成されている、請求項 15 に記載の装置。

【請求項 17】

前記更なる金属層の前記ラインが前記共通の金属層の前記平行なラインに実質的に垂直である、請求項 16 に記載の装置。

【請求項 18】

前記行導体、前記第 1 の電極パターン、前記列導体、及び前記第 2 の電極パターンを形成する 1 つ又は複数の層の如何なる単一の層においても、その層にある全ての導体が実質的に平行なラインから形成されている、請求項 1 乃至 17 の何れか一項に記載の装置。

20

【請求項 19】

前記第 1 のインプレーン電極端子及び前記第 2 のインプレーン電極端子が同一の層から形成されており、且つ各画素が更にキャパシタ端子を有する、請求項 1 乃至 18 の何れか一項に記載の装置。

【請求項 20】

各画素の前記キャパシタ端子が、前記第 1 及び第 2 のインプレーン電極端子間に静電結合を提供している、請求項 19 に記載の装置。

【請求項 21】

前記行導体が前記基板上に配置され、前記第 1 のインプレーン電極端子、前記列導体、及び前記第 2 のインプレーン電極端子の全てが共通の金属層から形成され、且つ前記行導体の層が更に、各画素に 1 つのキャパシタ端子を有するキャパシタ端子のアレイを規定している、請求項 19 又は 20 に記載の装置。

30

【請求項 22】

各画素が更に、前記行導体部分及び前記列導体部分の重なり間に第 2 の絶縁部を有し、該第 2 の絶縁部は前記行導体上及び前記キャパシタ端子上に延在しており、且つ前記共通の金属層が該第 2 の絶縁部上に形成されている、請求項 19 乃至 21 の何れか一項に記載の装置。

【請求項 23】

前記インプレーン電極端子の一方が前記キャパシタ端子と接触している、請求項 22 に記載の装置。

40

【請求項 24】

前記第 2 の絶縁部は実質的に連続しているとともに、前記金属 - 絶縁体 - 金属ダイオードデバイスの前記第 1 の絶縁部が形成された開口を具備しており、且つ前記共通の金属層が前記金属 - 絶縁体 - 金属ダイオードデバイスの前記絶縁部と該第 2 の絶縁部との上に形成されている、請求項 22 又は 23 に記載の装置。

【請求項 25】

前記金属 - 絶縁体 - 金属ダイオードデバイスの前記第 1 の絶縁部が、該金属 - 絶縁体 - 金属ダイオードデバイスの 1 つの端子を形成する金属層の第 1 の酸化膜を有する、請求項 24 に記載の装置。

【請求項 26】

50

前記キャパシタ端子上の前記第２の絶縁部が該キャパシタ端子を形成する金属層の第２の酸化膜を有する、請求項２５に記載の装置。

【請求項２７】

前記第１及び第２の酸化膜が相異なる厚さを有する、請求項２６に記載の装置。

【請求項２８】

電気泳動アクティブマトリックス型装置及び／又は表示装置を有する請求項１乃至２７の何れかに記載の装置。

【請求項２９】

基板上に配置された画素の行及び列から成るアレイを有するアクティブマトリックス型装置の製造方法であって、共通基板上に：

行導体のアレイ；

各々が第１のインプレーン電極端子を含む第１の電極パターンのアレイ；

列導体のアレイ；及び

各々が第２のインプレーン電極端子を含む第２の電極パターンのアレイであり、当該製造方法が、前記行導体のアレイと前記第１の電極パターンのアレイとの間、又は前記列導体のアレイと該第２の電極パターンのアレイとの間、の絶縁部を有する第１の絶縁層を形成する工程を有し、該絶縁部と、周囲の前記電極パターン及び導体部分とが金属－絶縁体－金属ダイオードデバイスを規定する、第２の電極パターンのアレイ；

を形成する工程を有する製造方法。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明はアクティブマトリックス型装置に関し、具体的には電気泳動アクティブマトリックス型表示装置に関する。

【背景技術】

【０００２】

電気泳動表示装置は、選択的な光透過又は光遮断の機能を提供する、電界内での粒子動作を利用している。粒子自体が色を付けられ、電界を用いて有色粒子を装置の表面に持ってくることによって、この有色粒子が見えるようになる。他の例では、下地層が有色領域を有し、この下地の色への光の通過を粒子が遮断したり許可したりしてもよい。粒子は典型的には黒色と白色である。

【０００３】

電気泳動表示装置は低消費電力の薄型表示装置の形成を可能にすると認識されている。また、電気泳動表示装置はプラスチック材料から作成されてもよく、このようなディスプレイの製造で低コストのオープンリール（reel-to-reel）式のプロセスを実現する可能性を有している。

【０００４】

電気泳動ディスプレイは一般的に下部電極層、表示媒体層、及び上部電極層を有している。上部電極層及び／又は下部電極層の電極に選択的にバイアス電圧が印加され、バイアスされた電極に付随する表示媒体部分の状態が制御される。

【０００５】

最も単純な形態では、パッシブマトリックス型のアドレス手法が用いられる。図１は、頂部の列電極１０と底部の行電極１２との間に垂直な電界を生成する、既知のパッシブマトリックス型ディスプレイのレイアウトを示している。これらの電極は一般に２つの別個の基板に位置付けられる。

【０００６】

パッシブマトリックス型電気泳動ディスプレイは電気泳動セルのアレイを有しており、電気泳動セルは行列状に配置され、頂部と底部の電極層に挟まれている。列電極１０は透明である。

【０００７】

10

20

30

40

50

パッシブマトリックス型ディスプレイの設計ではクロスバイアスが問題となる。クロスバイアスとは、走査中の行（表示データで更新中の行）にない表示セルに付随する電極に印加されてしまうバイアス電圧のことを言う。例えば、典型的なディスプレイでは、走査中の行のセル状態を変えるために、変えられるべきセルの頂部電極層の列電極にバイアス電圧が印加される。あるいは、セルを初期状態に保つためにバイアス電圧が印加される。この列電極はその列内で、走査中の行に位置しない多数のセルを含む全ての表示セルに関連付けられている。

#### 【 0 0 0 8 】

パッシブマトリックス型アドレス法を使用することに関する更なる問題は、駆動信号が（直交する）選択行及びデータ列に沿ってディスプレイに逐次的に、典型的には1度に1ラインずつ、導入されなければならないことである。そのラインがもはやアドレスされなくなると、電界は粒子が移動しないようなレベルまで低減される。その結果、粒子はラインがアドレスされている間に移動するのみであり、ディスプレイのアドレス操作を完了するのに長い時間（一般的に、画素の応答時間とディスプレイの行数との積）が掛かることになる。ディスプレイは粒子の物理的な動きを用いて動作するので、画素がアドレスされる速度には限界がある。

#### 【 0 0 0 9 】

アドレス操作を高速化し、且つクロスバイアス問題を解決するために、アクティブマトリックス型アドレス法を使用することが知られている。アクティブマトリックス型アドレス法は、ディスプレイの他のラインが選択されている間に駆動電圧が維持されることを確実にするとともに、アドレスされていないときに画素を信号ラインから電氣的に分離する。

#### 【 0 0 1 0 】

アクティブマトリックス型ディスプレイにおいては、個々の画素に付随する表示セル又はセル群に関連付けられた画素電極を制御するために、例えばダイオードやトランジスタ等のスイッチング素子が単独又は他の素子とともに用いられる。

#### 【 0 0 1 1 】

典型的な1つのアクティブマトリックス型ディスプレイ構成においては、例えば、頂部層の共通電極に共通ポテンシャル（例えば、接地電位）が与えられ、且つ底部層に位置する画素電極が付随するスイッチング素子によって制御されることにより、画素電極にバイアス電圧が印加されたり、付随する表示セルに状態を変化させる電界が生成されるのを防止するように画素電極が分離されたりしてもよい。

#### 【 0 0 1 2 】

電気泳動表示装置は粒子の動作を色々な方法で利用することができる。図1に示されるような横断する方向の（transverse）電界を生成するシステムにおいては、粒子は表示材料層を選択的に上下に移動するように制御される。粒子は頂部にあるとき可視的になる。また、粒子は底部にあるとき可視的ではなくなり、粒子を支持する媒体が可視的になる。粒子は白色でもよく、支持媒体は赤色、緑色又は青色でもよい。

#### 【 0 0 1 3 】

他の一形式の電気泳動表示装置は、所謂“インプレーン（in-plane）スイッチング”を利用している。この形式の装置は表示材料層内で粒子を選択的に横方向に移動させることを利用するものである。粒子が横方向電極の方に移動されると、粒子間に開口が現れ、その開口を通して下地表面が見えることになる。粒子がランダムに分散されているときには、粒子が下地表面への光の通路を妨げ、粒子の色が見えることになる。粒子は色付けされていてもよく、下地表面は黒色又は白色でもよい。あるいは、粒子は黒色又は白色で、下地表面が色付けされることも可能である。

#### 【 0 0 1 4 】

インプレーンスイッチングの利点は、装置が透過型動作又は半透過型動作に適応され得ることである。特に、この粒子動作は光の通路を作り出すためのものであるため、反射型及び透過型の動作の双方がこの材料によって実現され得る。

10

20

30

40

50

## 【 0 0 1 5 】

本発明は、特に、アクティブマトリックス型電気泳動ディスプレイにおけるインプレーンスイッチングの使用に関する。

## 【 0 0 1 6 】

既知のインプレーンスイッチング式のアクティブマトリックス型装置に伴う問題は、製造プロセスの複雑さと、このプロセスがロールツーロール製造技術との適合性を有さないことである。

## 【 発明の開示 】

## 【 発明が解決しようとする課題 】

## 【 0 0 1 7 】

10

本発明は、簡易化されたプロセスによって製造可能なアクティブマトリックス型装置、及びそのプロセスそれ自体を提供することを目的とする。

## 【 課題を解決するための手段 】

## 【 0 0 1 8 】

本発明に従って提供される、基板上に配置された画素の行及び列から成るアレイを有するアクティブマトリックス型装置においては、各画素が共通基板上に：

行の全画素を超えて延在する行導体の一部である行導体部分；

行導体部分に関連付けられた第 1 のインプレーン電極端子を含む第 1 の電極パターン；

列の全画素を超えて延在する列導体の一部である列導体部分；

20

列導体部分に関連付けられた第 2 のインプレーン電極端子を含む第 2 の電極パターン；

及び

行導体部分と第 1 の電極パターンとの間又は列導体部分と第 2 の電極パターンとの間に配置された第 1 の絶縁部であり、当該絶縁部と、周囲の電極パターン及び導体部分とが金属 - 絶縁体 - 金属ダイオードデバイスを規定する第 1 の絶縁部；

を有する。

## 【 0 0 1 9 】

本発明は、画素レイアウトが単一の基板上に規定された、MIMダイオードに基づくアクティブマトリックスのインプレーンスイッチング式のアクティブマトリックス型装置を提供するものである。本発明に係る装置は、例えばロールツーロール製造法などの、低コストの製造プロセスと相性がよいものである。

30

## 【 0 0 2 0 】

第 1 の電極パターンは行導体部分と交差する部分を含むことができ、第 1 の絶縁部は第 1 の電極パターンの前記部分と行導体部分との間に設けられている。これにより、行導体とインプレーン端子との間にMIMダイオードが形作られる。そして、各画素は更に、行導体部分と列導体部分の重なり間に第 2 の絶縁部を有してもよい。

## 【 0 0 2 1 】

第 1 のインプレーン画素電極端子は楕形パターンを有してもよく、このとき、第 2 のインプレーン画素電極端子もまた、第 1 のインプレーン画素電極端子の楕形パターンと交互に配置された楕形パターンを有する。

## 【 0 0 2 2 】

40

第 1 のインプレーン画素電極端子は、代わりに、行導体部分に平行に延在する電極ブロックを有してもよく、このとき、第 2 のインプレーン画素電極端子は第 1 のインプレーン画素電極のブロック端子から列方向に隔てられた電極ブロックを有する。

## 【 0 0 2 3 】

各画素は、好ましくは、行導体と列導体との重なり間に第 2 の絶縁部を更に有する。第 1 の電極パターン、列導体、及び第 2 の電極パターンは全て、共通の金属層から形成されてもよい。

## 【 0 0 2 4 】

電極間に設けられる実効的な絶縁体が第 2 の絶縁体のみから成る場合、第 2 の絶縁体は、異なる絶縁体材料を用いること又は同一材料のより厚い層を用いることによって達成さ

50

れる異なる電気特性、具体的には、より高い絶縁破壊電圧を有する。ある一部の場合には、電極間にもたらされる実効的な絶縁は、第1及び第2の絶縁体層から成る結合層を有し、第2の層の組成及び厚さは2つの層の組み合わせに所望の電気特性、具体的には高い絶縁破壊電圧をもたらすように調整される。

【0025】

この共通の金属層は基板上に配置されてもよく、第1及び第2の絶縁部は共通の金属層上に配置されてもよく、そして行導体は第1及び第2の絶縁部上に配置されてもよい。この構成においては、パターン化された単一の層が双方の電極パターンを規定するので、高解像度の詳細部を含むパターン形成工程はただ1つとなる。

【0026】

他の一構成においては、第1のインプレーン画素電極端子、行導体、及び第2のインプレーン電極端子は全て共通の金属層から形成されている。第1の電極パターンの端部端子及び列電極は、端部端子を第1のインプレーン画素電極端子に接続し、且つ列電極を第2のインプレーン電極端子に接続するように、別の層から形成されている。このとき、共通の金属層は基板上に配置され、第1及び第2の絶縁部は共通の金属層上に配置され、そして列導体及び第1の電極パターンの端部端子は第1及び第2の絶縁部上に配置されている。

【0027】

更なる一実施形態においては、同一層から形成された第1のインプレーン電極端子及び第2のインプレーン電極端子を具備し、各画素は更にキャパシタ端子を有する。

【0028】

この構成はMIMに基づくアクティブマトリックスに蓄積キャパシタを組み込むものであり、このキャパシタは2つのインプレーン電極端子間に直列接続された2つのキャパシタンスによって規定され、キャパシタ端子によって共に接続されている。

【0029】

キャパシタ端子は行導体の材料から形成されることができ、この場合、第2の絶縁部は行導体上及びキャパシタ端子上に延在するように構成されることができ、第2の絶縁部上にインプレーン電極端子の共通金属層が形成される。

【0030】

この構成においては、第2の絶縁部は好ましくは実質的に連続しており、金属-絶縁体-金属ダイオードの絶縁部が内部に形成される開口を具備している。また、共通の金属層は金属-絶縁体-金属ダイオードデバイスの絶縁部及び第2の絶縁部の上に形成されている。

【0031】

金属-絶縁体-金属ダイオードデバイスはTaOxのダイオードを有してもよい。金属-絶縁体-金属ダイオードデバイスはまた、非化学量論的な水素化SiN層を有してもよい。

【0032】

全ての実施形態において、金属-絶縁体-金属ダイオードデバイスは複数のダイオードを直列に有してもよい。例えば、第1の電極パターンは分離された第2の端部端子を含んでもよく、行導体材料は分離された追加の端子を規定してもよく、これにより金属-絶縁体-金属ダイオードデバイスは3つのダイオードを直列に有してもよい。

【0033】

また、本発明に従って提供される、基板上に配置された画素の行及び列から成るアレイを有するアクティブマトリックス型装置の製造方法にあっては、共通基板上に：

行導体のアレイ；

各々が第1のインプレーン電極端子を含む第1の電極パターンのアレイ；

列導体のアレイ；及び

各々が第2のインプレーン電極端子を含む第2の電極パターンのアレイであり、当該製造方法が、行導体のアレイと第1の電極パターンのアレイとの間、又は列導体のアレイと該第2の電極パターンのアレイとの間、の絶縁部を有する第1の絶縁層を形成する工程を

10

20

30

40

50

有し、該絶縁部と、周囲の電極パターン及び導体部分とが金属 - 絶縁体 - 金属ダイオードデバイスを規定する、第2の電極パターンのアレイ；

を形成する工程を有する。

【0034】

一実施形態において、当該方法は更に、行導体と列導体との重なり間に第2の絶縁部を形成する工程を有する。

【0035】

他の一実施形態において、第1のインプレーン電極端子及び第2のインプレーン電極端子は共通の金属層から形成される。

【0036】

他の一実施形態においては、列導体及び第2のインプレーン電極端子が共通の金属層から形成される。この実施形態の変形例においては、共通の金属層は基板上に配置され、第1の絶縁体層は共通の金属層の少なくとも一部上に配置され、そして行導体は第1の絶縁体層上に配置される。

【0037】

他の一実施形態において、第1のインプレーン画素電極端子、行導体、及び第2のインプレーン画素電極端子は全て、共通の金属層から形成される。この実施形態の変形例においては、第1のインプレーン電極端子は実質的に平行な櫛歯状のラインとして規定され、第1の電極パターンは更に、平行な櫛歯状ラインを接続する実質的に垂直な接続部を有する。この接続部は別個の工程にて配置される。更なる変形例においては、第2のインプレーン電極端子は、第1のインプレーン電極端子の櫛歯状ラインに実質的に平行な櫛歯状ラインを有し、列導体がこの平行な第2のインプレーン電極端子の櫛歯状ラインを接続する。列導体は第1の電極パターンの接続部と同一の層から形成される。更なる変形例においては、共通の金属層は基板上に配置され、第1の絶縁体層は共通の金属層の少なくとも一部上に配置され、そして接続部及び列導体は第1の絶縁体層上に配置される。

【0038】

他の一実施形態において、共通の金属層は実質的に平行なラインのアレイから形成される。この実施形態の変形例においては、列導体及び接続部は、平行ラインのアレイを有する更なる金属層から形成される。更なる変形例においては、更なる金属層のラインは共通の金属層の平行ラインに実質的に垂直に形成される。

【0039】

他の一実施形態において、第1のインプレーン電極端子及び第2のインプレーン電極端子は同一の層から形成され、当該方法は更にキャパシタ端子のアレイを形成する工程を有する。

【0040】

他の一実施形態において、当該方法は更に、行導体と列導体との重なり間の部分を有する第2の絶縁体層を形成する工程を有し、第2の絶縁体層は行導体上及びキャパシタ端子上に延在し、且つ共通の金属層は第2の絶縁体層上に形成される。この実施形態の変形例においては、第1の絶縁体層は金属 - 絶縁体 - 金属ダイオードデバイスの1つの端子を形成する金属層の第1の酸化膜として形成される。更なる変形例においては、キャパシタ端子上の第2の絶縁体層は、このキャパシタ端子を形成する金属層の第2の酸化膜を有する。

【0041】

他の一実施形態において、当該方法はロールツーロール製造プロセスを有する。さらに、パターン化された導体層の各々は平行ラインのアレイとして構成されることができ、これによって上記ロールツーロールプロセスでの製造が簡易化される。

【発明を実施するための最良の形態】

【0042】

添付の図面を参照しながら本発明の実施例について詳細に説明する。図面においては同一の参照符号は同一の層又は部品を示すこととし、説明は繰り返さないこととする。

10

20

30

40

50



## 【 0 0 4 3 】

図 2 は、アクティブマトリックス型ディスプレイにおける既知の M I M ダイオードの使用法を示している。このレイアウトは図 1 に示されたパッシブマトリックス型ディスプレイと同様であるが、アクティブマトリックス型アドレス法を可能にするように、各画素に非線形抵抗素子として M I M ダイオード 14 が導入されている。この構造はディスプレイ面に垂直な電界を生成するため、インプレーンスイッチング式の電気泳動ディスプレイには不適である。この場合も、列電極 10 は頂部基板に設けられ、データラインとしての役割を果たし、行電極 12 は底部基板に設けられ、選択ラインとしての役割を果たす。M I M ダイオードは選択ラインを画素電極パッド 16 に接続している。

## 【 0 0 4 4 】

インプレーン電界を作り出すためには、画素内の電極はディスプレイ面内で互いに隣接していなければならない。

## 【 0 0 4 5 】

実現可能な第 1 の画素レイアウト例を図 3 に示す。図 3 は下部基板のみを示しており、1 つの行の全画素を超えて延在する行導体 12 を示している。図 3 の例では、行導体は底部層であり、基板上に設けられている。絶縁層が行導体の部分上に配置された部分 30 を有している。第 1 の電極パターン 32 は、絶縁部 30 を挟んで行導体部分と交差する端部端子 34 を含んでいる。絶縁部 30 の真下の行導体の部分、絶縁部 30 自体、及び端部端子 34 は金属 - 絶縁体 - 金属ダイオードを定めている。第 1 の電極パターン 32 はまた、図 3 の例では櫛形パターンを有する第 1 のインプレーン画素電極端子 36 を定めている。

## 【 0 0 4 6 】

故に、2 つの金属層を薄い絶縁層で分離すること（例えば、Cr 若しくは Mo の金属間に挟まれた水素化シリコンナイトライド、又は Ta の金属電極間のタンタル酸化物の絶縁体）によって M I M デバイスが作り出され、この M I M デバイスは交差構造の形態で都合よく実現される。この交差構造は、電極の位置整合をあまり重要としないので、ロールツーロール製造プロセスに好適な実施形態である。

## 【 0 0 4 7 】

M I M は選択ライン（底部金属の行導体）を画素電極 36（頂部金属層）に接続している。双方の金属層と絶縁層とは同一基板上に実現されている。

## 【 0 0 4 8 】

M I M デバイスは背中合わせのショットキーダイオードとして効果的に機能する。絶縁層は、典型的に、従来の半導体より大きいバンドギャップを有する材料であるが、この絶縁層は例えば窒素ドーパされたアモルファスシリコン等の半導体材料から形成されてもよい。

## 【 0 0 4 9 】

第 2 の基板に第 2 の構造化された電極を設けるか、あるいは第 1 の基板に別の電極層を追加し、それを更なる（より厚い）絶縁層で分離するか、の何れかによって画素が完成される。

## 【 0 0 5 0 】

図 4 A は、取り得る一例として、別個の頂部基板に定められた第 2 の電極を示しており、1 つの列の全画素を超えて延在する列導体 10 の一部と列導体 10 に接続された第 2 のインプレーン電極端子 40 とを有する頂部電極を示している。第 2 のインプレーン電極端子 40 は第 1 のインプレーン画素電極端子から横方向に隔てられている。この例では、第 2 のインプレーン電極端子 40 もまた櫛形パターンを有し、第 1 のインプレーン電極端子 36 と交互に配置されている。

## 【 0 0 5 1 】

図 4 B は、本発明に従って同一基板上に設けられた、やはり列導体 10 の一部と第 2 のインプレーン電極端子 40 とを有する第 2 の電極を示している。行導体 12 と列導体 10 との交差部に第 2 の絶縁体 42 が設けられている。

## 【 0 0 5 2 】

図 5 A 及び 5 B は代わりの構成を示しており、第 1 のインプレーン画素電極端子 36 は行導体 12 と平行に延在する電極ブロックを有し、且つ第 2 のインプレーン画素電極端子 40 は第 1 のインプレーン画素電極ブロック端子 36 から列方向に隔てられた電極ブロックを有している。

【 0 0 5 3 】

図 4 A 及び 4 B でのように、図 5 A は取り得る一例として別個の頂部基板に定められた第 2 の電極を示しており、図 5 B は本発明に従って同一基板上に定められた第 2 の電極を示している。

【 0 0 5 4 】

上述のレイアウトは全て、アクティブマトリックス構造を実現するために 3 つの金属層を用いている。これは第 2 の画素電極 40 が第 2 の基板に位置付けられる場合には不可欠であるが、2 つの画素電極用の双方の層が同一基板上に位置付けられる場合には双方の画素電極に同一の金属層を使用することも可能である。

【 0 0 5 5 】

図 6 は、画素内の電極パターンが共通の金属層によって定められている第 1 の画素レイアウト例である。図 6 の例では、第 1 の電極パターン（端部端子 34 及びインプレーン画素電極 36 を含む）、列導体 10、及び第 2 のインプレーン電極端子 40 は全て、共通の金属層から形成される。これは基板に配置された第 1 層である。第 1 の絶縁部 30 及び第 2 の絶縁部 42 が共通の金属層の上方に配置され、行導体 12 が第 1 及び第 2 の絶縁部 30、42 の上方に配置される。

【 0 0 5 6 】

これはマスク工程を削減するが、ロールツーロール製造法（又は、例えば印刷法に基づく製造法などの、その他の低コスト製造法）に関連する一定の制約を回避できるという更なる利点をも有している。

【 0 0 5 7 】

第 1 に、2 つの構造層を互いに対して正確に位置合わせすることは困難である。例えば、図 4 A 又は 4 B の場合、インプレーン電極端子 36 の間に正確に位置付けられるようにインプレーン電極端子 40 を配置することは困難であり得る。

【 0 0 5 8 】

図 6 の実施形態においては、双方のインプレーン電極端子セットが同一のパターン形成工程で作出されるように、同一の処理工程にて位置整合感知層が構造化されている。

【 0 0 5 9 】

図 6 の実施形態においては、単一の複合パターン（すなわち、2 次元の構造化パターン）が用いられている。このパターンはプロセスにおける第 1 の構造層である。この場合、更なる層の全ては単純な 1 次元の直線状又はブロック状（例えば、短いラインと見なされ得る、交差部及び M I M 絶縁体など）にパターン化されることができる。行導体のパターンは単純な 1 次元パターンであり、このパターンは、構造化されたインプレーン画素電極端子とともに M I M デバイスを形成している。絶縁体ブロック 42 は、この場合も交差部を形成しているが、より薄い絶縁層 30 は M I M ダイオードの絶縁体を形成している。

【 0 0 6 0 】

第 2 の制約は、複雑なパターンより単純な直線の方が作り出すのが容易なことである。何れか 1 つのパターン形成工程で専ら単純な 1 次元の直線状又はブロック状にパターン化されたレイアウトを用いることが好ましい。図 7 に示される更なる実施形態はこの問題を解決するものである。

【 0 0 6 1 】

図 7 においては、第 1 のインプレーン画素電極端子 36 の部分、行導体 12、及び第 2 のインプレーン画素電極端子 40 の全てが共通の金属層から形成されている。これらの部分は全て行に平行に走っており、そのため、共通金属層のパターンは図 7 B に示されるように単純に横線パターンとなる。

【 0 0 6 2 】

これらの横線は櫛形パターンの櫛歯状ラインを形成している。第1のインプレーン画素電極端子36の櫛歯状ラインは、この画素内の全ての櫛歯状ラインに届くように延在された端部端子34によって接続されており、第2のインプレーン画素電極端子40の櫛歯状ラインは、列導体10によって接続されている。端部端子34及び列導体10は別の1つの金属層から形成されており、これらのラインは専ら縦方向に向けられている。

【0063】

先ず、共通金属層が基板上に配置され、この共通金属層上に第1及び第2の絶縁部30、42が配置される。そして、この第1及び第2の絶縁部上に、列導体10、及び第1の電極パターンの（延在された）端部端子34が配置される。

【0064】

図7においては、画素電極を画素のスイッチング領域を超えて延在させることによって位置合わせに対する耐性が実現されている。具体的には、櫛歯状ラインが図6の場合より長く、そのため、櫛歯状ラインと列導体10及び端部端子34との間に交差接触が実現されている。

【0065】

この実施形態は、各金属層に対して単一の方向のみに向けられた1次元のパターン化構造のみを備えた、ロールツーロールと相性の良い改善されたレイアウトを有している。

【0066】

アクティブマトリックス型ディスプレイの性能は、アクティブマトリックス画素回路に蓄積キャパシタを追加することによって改善される。しかしながら、さらなる処理工程を追加することなく蓄積キャパシタをMIMに基づくアクティブマトリックスに組み込むことは伝統的に困難であった。

【0067】

上述の幾つかの例において、電気光学効果を駆動する両電極を同一基板に設けることは、蓄積キャパシタを含む設計を簡易な手法で実現することを可能にする。

【0068】

図8は、蓄積キャパシタを組み込んだ、MIMに基づくIPS（インプレーンスイッチング）式アクティブマトリックス型レイアウトの一例を示している。図8は、画素レイアウトを平面図で示すとともに、3つの断面を示している。この場合も列導体及び第2のインプレーン電極端子は基板上に形成されており、行導体と列導体との交差間に第2の絶縁体層80が設けられている。この絶縁体層は基板の実質的に全てにわたって延在しており、キャパシタの誘電体層を形成するために用いられている。絶縁体層80は連続しているが、開口84を有している。

【0069】

堆積された第1の層は行導体12を定める層であり、この層はまたキャパシタ端子82を形成するためにも使用されている。この行導体の材料は透明なキャパシタ端子をもたらしように透明にされ得る。

【0070】

金属 - 絶縁体 - 金属ダイオードの絶縁部30は開口84内に形成されており、この金属 - 絶縁体 - 金属デバイスの絶縁部30の上方、及び第2の絶縁体層80の上方に共通金属層が形成されている。

【0071】

絶縁体層80上には、第1の電極パターン34、36、列導体10、及び第2のインプレーン電極端子40の全てが共通金属層から形成されている。

【0072】

断面A - Aに示されるように、蓄積キャパシタは、介在誘電体の下にある行金属の層から形成され、また、2つのインプレーン画素電極端子間に直列接続された2つのキャパシタとして形成される。故に、キャパシタの誘電体は実効的に介在誘電体厚さの2倍である。

【0073】

10

20

30

40

50

断面 B - B は交差部の絶縁体に使用される絶縁体層80を示しており、断面 C - C は層80の開口84内へのMIMダイオードの形成を示している。

【0074】

必要に応じて、画素電極端子の1つからキャパシタ金属までビアを形成することによって、キャパシタンスは増大され得る。なぜなら、ビアを形成することにより、誘電体層の厚さが（介在誘電体の厚さまで）実効的に半分にされるからである。

【0075】

問題となり得るのは、電極間の空間の下にあるキャパシタ端子の存在によって、蓄積キャパシタの領域で横方向の電界が妨げられることである。この影響を抑制する一手法は、キャパシタの導体を画素の一辺に位置付けることである

必要とされるキャパシタ/介在誘電体層80のパターン形成は、MIMを適合させるための孔部を形成することのみである。このパターン形成はあまり正確な寸法や位置合わせを必要とせず、ロールツーロールのプロセスと相性のよいものである。

【0076】

MIMの誘電体は、実際に画素の全体にわたって存在することができ、ディスプレイの端部周辺のコントラクト部から誘電体を除去するためのパターン形成のみを必要とする。そして、このパターン形成は正確な寸法や位置合わせを必要とせず、ロールツーロールのプロセスと相性のよいものである。MIMデバイスの経時変化は、多くの種類のMIMデバイスに関して、絶縁体層の厚さの2乗にほぼ比例する。従って、層の厚さがDであるMIMの経時変化は $kD^2$ であり、厚さがD/3である3つの層の経時変化は $3kD^2/9=kD^2/3$ である。これは、単一のMIMデバイスと比較して1/3に低減するものである。故に、より薄い絶縁体層を用いること、及び多数のデバイスを直列に具備することは有利である。

【0077】

図8の実施例の変形として、このようなレイアウトの一例が図9に示されている。なお、複数のMIMダイオードを直列で使用することは、本発明の何れの実施形態にも適用可能である。

【0078】

第1の電極パターンは分離された第2の端部端子90を含んでおり、行導体12の材料は分離された追加端子92を形作っている。そして、金属-絶縁体-金属ダイオードデバイスは3つのダイオード94を直列に有している。

【0079】

複数のMIMデバイスを直列に具備するレイアウトは、MIMデバイスの寿命向上のために有用である。電気泳動ディスプレイを駆動する電圧範囲は比較的大きいため、3つのMIMデバイスを直列に具備するレイアウトは特に有用である。

【0080】

図8のレイアウトにおいては、蓄積キャパシタは、介在誘電体によって画素電極から隔てられた第1の（行）金属層から単一構造として形成されている。もし、何らかの理由で画素電極が蓄積キャパシタを介して回路短絡されると、画素は機能を停止することになる。これは、誘電体層内の局所的な欠陥によってもたらされることがある。もし、1つの欠陥が一方のインプレーン電極端子をキャパシタ端子に短絡させ、且つ別の欠陥がもう一方のインプレーン電極端子をキャパシタ端子に短絡させると、画素が回路短絡されることになる。

【0081】

図9はまたキャパシタ端子82への変形を示しており、ここでは、2つのインプレーン電極端子の隣接する櫛歯状ライン間に延在する多数のパッドとして端子82が形成されている。これらのパッドは隣接する櫛歯状ラインの対の間と真下とに延在している（これらが端子36、40の真下に延在していることは図9からは見て取れない）。誘電体層に局所的な欠陥が存在すると、この欠陥はキャパシタ端子82の1つのパッドと1つのインプレーン電極端子との間の短絡をもたらす。しかしながら、キャパシタ端子82のパッド群は互いに接続されていないので、この回路短絡は局所的なものになる。この場合、誘電体層の隣接する

2つの部分での回路短絡のみが電極端子間の回路短絡を引き起こすことになる。

【0082】

上記の実施例は第1の層として形成された中間キャパシタ端子を有している。キャパシタ端子は構造の頂部に設けられることも可能である。

【0083】

蓄積キャパシタはTaOxのMIMを用いて形成され得る。このプロセスにおいては、Ta層は陽極酸化工程（すなわち、流体浴中の印加電圧の影響下での酸化）を用いて酸化される。こうして、所望の電気特性を有するMIMデバイスを作り出すための特定の酸化膜厚が実現される。

【0084】

別の金属層表面の酸化によって更なる絶縁体層を同時又は順次の何れかで作り出すために、流体に基づく同様の酸化プロセス（必ずしも印加電圧を用いるわけではない）が用いられ得る。好ましい金属の一例は、優れた絶縁体であるとともに蓄積キャパシタの基礎を形成可能な薄い自然酸化膜を形成することで知られるAlとし得る。理想的には、絶縁体はTaOx層より大きいバンドギャップを有し、可能な限り薄くされるべきである。順次作り出す状況においては、先ずAl層が堆積・酸化され（第1の流体浴中で）、後にTaが堆積されて陽極酸化されることも可能である。

【0085】

上記の実施例は粒子の動作を制御するために2つのインプレーン電極を用いていたが、更なる制御端子を導入することも可能である。例えば、第3の制御端子は他の2つの端子間に設けられ、所望の階調が達成されたときに粒子の動作を停止させるために用いられ得る。他の例では、アドレス操作がより素早く達成されるように、更なる制御端子は粒子の動作を加速させるために用いられ得る。例えば、高電圧制御端子と低電圧制御端子とが存在してもよい。

【0086】

図5Bを参照するに、更なる制御端子は端子36と端子40との間に設けられてもよく、端子36と端子40との間の粒子の動作を停止させるために用いられ得る。

【0087】

更なる制御端子はまた、第1の基板に対向配置された第2の基板に位置付けられてもよい。この場合、更なる制御端子の使用はまた、インプレーンスイッチングを直交スイッチングと組み合わせたハイブリッドシステムの開発を可能にし得る。そのとき、粒子は材料層内の或る1つの縦方向位置にあるインプレーン電極に近接する箇所に、あるいは材料層内の別の縦方向位置にあるランダムに分散された箇所に移動され得る。

【0088】

この追加の第3の電極は、付随する更なるMIMデバイスによって、関連する行導体又は列導体に接続されてもよい。

【0089】

上記の全ての実施例においては、MIMデバイス（又はデバイス群）は選択ラインと1つの画素電極との間に設けられていた。これは、選択ライン、MIMデバイス、ディスプレイ材料層、及び列データ電極をこの順で直列に有する画素回路を規定するものであった。これに代わって、画素回路の電氣的動作を変えことなく、MIMデバイスは画素電極と列データ電極との間に規定されてもよい。故に、本発明はこの可能性にも及ぶものである。

【0090】

上記の全ての実施例においては、（アドレスされる画素を如何なる時も定める）選択電極すなわち走査電極は行電極であるとされ、（画素に情報を供給する）データ電極は列電極であるとされていた。他の構成においては、選択電極及びデータ電極は、画素回路の電氣的動作を変えことなく、例えば、それぞれ列及び行の方向など、異なる方向であるように選択されたり、蜂の巣状の構成にさえ選択されたりもし得る。故に、本発明はこの可能性にも及ぶものである。

10

20

30

40

50

## 【 0 0 9 1 】

上記の実施例は電気泳動表示装置に関するものであったが、本発明は、例えばIPS式LCディスプレイ等、アクティブマトリックス型アドレス法のためにMIMデバイスを用いる他のインプレーンスイッチング式デバイスにおいても使用され得るものである。

## 【 0 0 9 2 】

ある特定の手段が異なる従属項に挙げられているという単なる事実は、これらの手段の組み合わせが有利に用いられ得ないことを指し示すものではない。

## 【 0 0 9 3 】

電気泳動表示システムは、情報が例えば案内標識、公共交通信号、広告用ポスター、価格表示、広告掲示板などの形態で表示される様々な用途の基礎を為すことが可能である。電気泳動表示システムは、さらに、例えば模様又は色彩が変化する壁紙などの、非情報的な表面を変化させる必要がある場合、特に表面が紙のような外観を必要とする場合に使用されてもよい。

## 【 0 0 9 4 】

当業者には様々な変更が明らかとなるであろう。

## 【 図面の簡単な説明 】

## 【 0 0 9 5 】

【 図 1 】 既知のパッシブマトリックス型ディスプレイのレイアウトを示す図である。

【 図 2 】 既知の、基板に垂直な方向の電界を伴うアクティブマトリックス型表示装置におけるMIMダイオードの使用を示す図である。

【 図 3 】 インプレーンスイッチング式のMIMダイオードに基づくアクティブマトリックス型表示装置の第1の基板が取り得るレイアウトを示す図である。

【 図 4 A 】 図 3 の装置が取り得る画素構造全体の一例を示す図である。

【 図 4 B 】 図 3 の装置の本発明に従った画素構造全体を示す図である。

【 図 5 A 】 第 2 の装置例が取り得る画素構造全体の一例を示す図である。

【 図 5 B 】 第 2 の装置例の本発明に従った画素構造全体を示す図である。

【 図 6 】 本発明に係る第 3 の装置例の画素構造全体を示す図である。

【 図 7 A 】 本発明に係る第 4 の装置例の画素構造全体を示す図である。

【 図 7 B 】 本発明に係る第 4 の装置例の画素構造全体を示す図である。

【 図 8 】 各画素が集積蓄積キャパシタを具備する、本発明に係る第 5 の装置例の画素構造全体を示す図である。

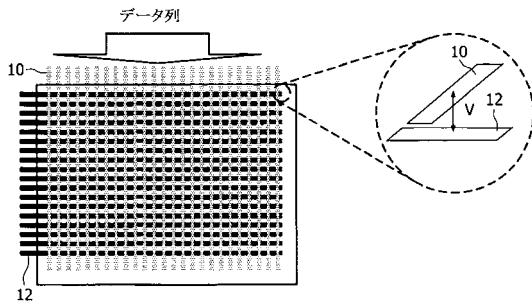
【 図 9 】 各画素に複数の直列MIMダイオードを設けた、図 8 の実施例への変更を示す図である。

10

20

30

【 図 1 】



【 図 2 】

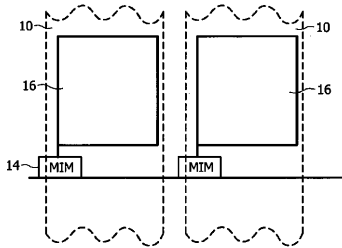


FIG. 2

【 図 3 】

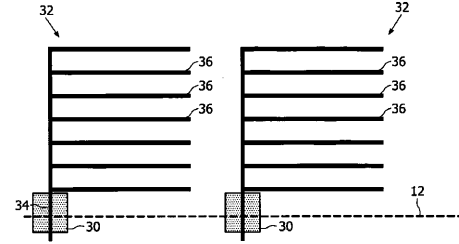


FIG. 3

【 図 4 A 】

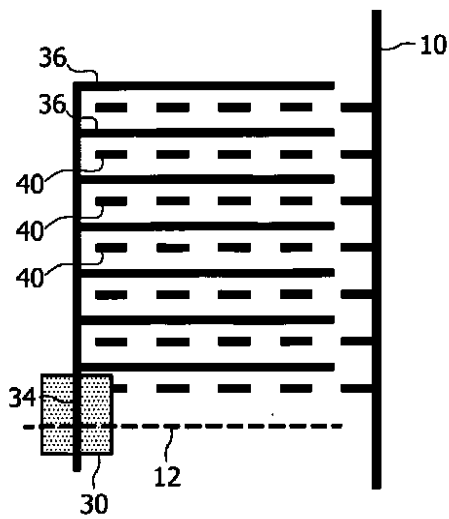


FIG. 4A

【 図 4 B 】

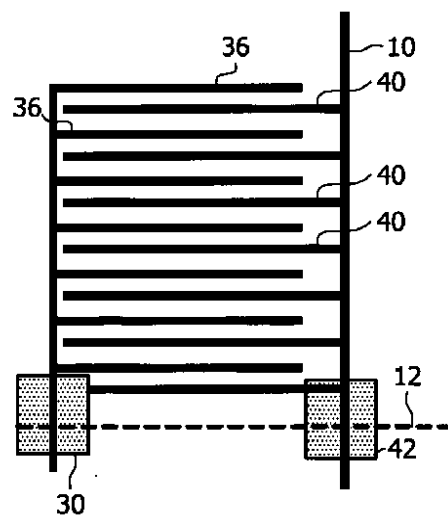


FIG. 4B

【図 5 A】

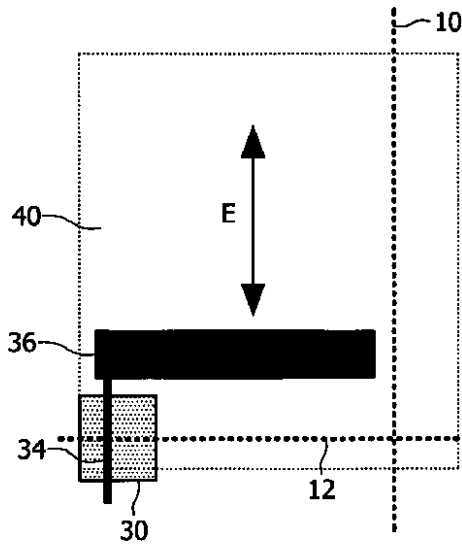


FIG. 5A

【図 5 B】

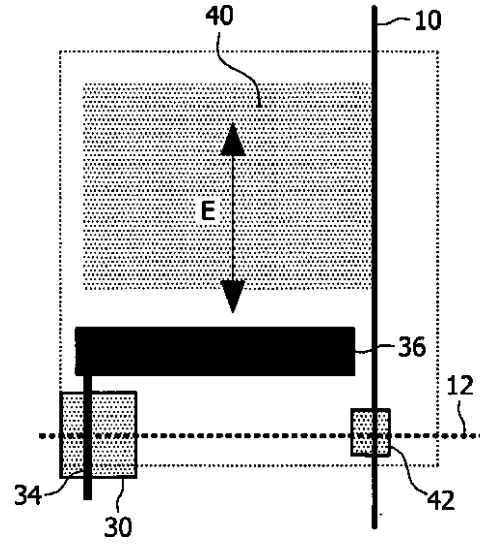


FIG. 5B

【図 6】

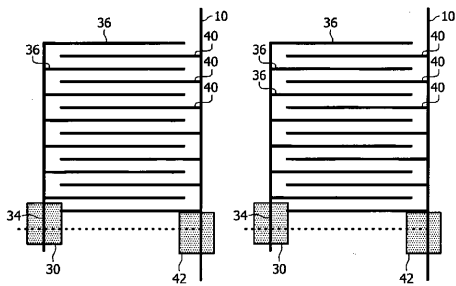


FIG. 6

【図 7 A】

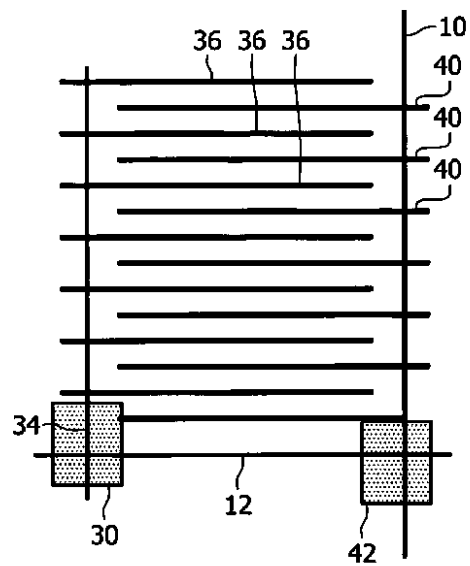


FIG. 7A





## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

International Application No.

PC17182005/052523

A. CLASSIFICATION OF SUBJECT MATTER G02F1/1343 G02F1/1365 G02F1/1362 G02F1/167		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) G02F		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, PAJ		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	PATENT ABSTRACTS OF JAPAN vol. 1999, no. 14, 22 December 1999 (1999-12-22) - & JP 11 249177 A (SEIKO EPSON CORP), 17 September 1999 (1999-09-17)	1-5, 7, 8, 18, 29
Y	abstract paragraph '0016! - paragraph '0026! paragraph '0034! - paragraph '0041!	28
A	EP 0 827 011 A (CITIZEN WATCH CO. LTD) 4 March 1998 (1998-03-04) column 7, line 35 - column 11, line 39; figures 1-4	6, 9, 19
A	US 2004/085489 A1 (HAYASE TAKASUKE ET AL) 6 May 2004 (2004-05-06) paragraph '0083! - paragraph '0095!; figures 1-3	6, 9, 19
-/--		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *A* document member of the same patent family		
Date of the actual completion of the international search  16 November 2005		Date of mailing of the international search report  29/11/2005
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer  Ammerlaan, D

## INTERNATIONAL SEARCH REPORT

Intern      Application No  
PCT/JP2005/052523

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 6 380 922 B1 (LYNCH ANNE T ET AL) 30 April 2002 (2002-04-30) column 2, line 43 - column 3, line 9 -----	28
Y	WO 2004/008238 A (KONINKLIJKE PHILIPS ELECTRONICS N.V.; JOHNSON, MARK, T; HENZEN, ALEXAND) 22 January 2004 (2004-01-22) abstract -----	28
A	US 6 201 584 B1 (SONEHARA TOMIO ET AL) 13 March 2001 (2001-03-13) abstract -----	19

## INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No.

PCT/JP2005/052523

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
JP 11249177	A	17-09-1999	NONE	
EP 0827011	A	04-03-1998	AU 1940297 A CN 1181818 A WO 9734191 A1 KR 257939 B1 TW 412659 B US 6124916 A	01-10-1997 13-05-1998 18-09-1997 01-06-2000 21-11-2000 26-09-2000
US 2004085489	A1	06-05-2004	JP 2004163922 A US 2005227399 A1	10-06-2004 13-10-2005
US 6380922	B1	30-04-2002	AT 229682 T AU 4233100 A CN 1347546 A DE 60000985 D1 DE 60000985 T2 EP 1171864 A1 HK 1043646 A1 JP 2002542516 T WO 0063873 A1	15-12-2002 02-11-2000 01-05-2002 23-01-2003 24-07-2003 16-01-2002 17-04-2003 10-12-2002 26-10-2000
WO 2004008238	A	22-01-2004	AU 2003242945 A1 CN 1668972 A	02-02-2004 14-09-2005
US 6201584	B1	13-03-2001	CN 1194698 A WO 9744706 A1 JP 3627242 B2	30-09-1998 27-11-1997 09-03-2005

---

 フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72)発明者 ジョンソン, マーク ティー  
 オランダ国, 5 6 5 6 アーアー アインドーフエン, プロフ・ホルストラーン 6

(72)発明者 ハスカル, エリアヴ アイ  
 オランダ国, 5 6 5 6 アーアー アインドーフエン, プロフ・ホルストラーン 6

(72)発明者 ナップ, アラン ジー  
 オランダ国, 5 6 5 6 アーアー アインドーフエン, プロフ・ホルストラーン 6