

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成20年9月11日(2008.9.11)

【公開番号】特開2003-43976(P2003-43976A)

【公開日】平成15年2月14日(2003.2.14)

【出願番号】特願2001-236953(P2001-236953)

【国際特許分類】

G 09 G	3/20	(2006.01)
G 02 F	1/133	(2006.01)
G 09 G	3/30	(2006.01)
G 09 G	3/36	(2006.01)

【F I】

G 09 G	3/20	6 2 4 B
G 09 G	3/20	6 1 1 A
G 09 G	3/20	6 2 1 M
G 09 G	3/20	6 8 0 G
G 02 F	1/133	5 5 0
G 09 G	3/30	J
G 09 G	3/36	

【手続補正書】

【提出日】平成20年7月24日(2008.7.24)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1乃至第3のトランジスタと、第1及び第2の容量とを有する半導体装置であって、前記第1乃至第3のトランジスタは、いずれも同一導電型であり、

前記第1のトランジスタのゲートは、第1の入力端と電気的に接続され、

前記第1のトランジスタのソース及びドレインの一方は、第2の入力端と電気的に接続され、他方は第1の出力端と電気的に接続され、

前記第2のトランジスタのゲートは、前記第1の入力端と電気的に接続され、

前記第2のトランジスタのソース及びドレインの一方は、第1の配線と電気的に接続され、他方は第2の出力端と電気的に接続され、

前記第3のトランジスタのゲートは、前記第1のトランジスタのソース及びドレインの他方と電気的に接続され、

前記第3のトランジスタのソース及びドレインの一方は、第2の配線と電気的に接続され、他方は前記第2の出力端と電気的に接続され、

前記第1の容量の一方の端子は、前記第1の出力端と電気的に接続され、

前記第2の容量の一方の端子は、前記第2の出力端と電気的に接続されていることを特

徴とする半導体装置。

【請求項 2】

第1乃至第3のトランジスタと、第1及び第2の容量とを有する半導体装置であって、前記第1乃至第3のトランジスタは、いずれも同一導電型であり、前記第1のトランジスタのゲートは、第1の入力端と電気的に接続され、前記第1のトランジスタのソース及びドレインの一方は、第2の入力端と電気的に接続され、他方は第1の出力端と電気的に接続され、前記第2のトランジスタのゲートは、前記第1の入力端と電気的に接続され、前記第2のトランジスタのソース及びドレインの一方は、前記第1の入力端と電気的に接続され、他方は第2の出力端と電気的に接続され、前記第3のトランジスタのゲートは、前記第1のトランジスタのソース及びドレインの他方と電気的に接続され、前記第3のトランジスタのソース及びドレインの一方は、第2の配線と電気的に接続され、他方は前記第2の出力端と電気的に接続され、前記第1の容量の一方の端子は、前記第1の出力端と電気的に接続され、前記第2の容量の一方の端子は、前記第2の出力端と電気的に接続されていることを特徴とする半導体装置。

【請求項 3】

第1乃至第3のトランジスタと、第1及び第2の容量と、振幅補償バッファ回路とを有する半導体装置であって、前記第1のトランジスタのゲートは、第1の入力端と電気的に接続され、前記第1のトランジスタのソース及びドレインの一方は、第2の入力端と電気的に接続され、他方は前記振幅補償バッファ回路を介して第1の出力端と電気的に接続され、前記第2のトランジスタのゲートは、前記第1の入力端と電気的に接続され、前記第2のトランジスタのソース及びドレインの一方は、第1の配線と電気的に接続され、他方は前記振幅補償バッファ回路を介して第2の出力端と電気的に接続され、前記第3のトランジスタのゲートは、前記第1のトランジスタのソース及びドレインの他方と電気的に接続され、前記第3のトランジスタのソース及びドレインの一方は、第2の配線と電気的に接続され、他方は第2のトランジスタのソース及びドレインの他方と電気的に接続され、前記第1の容量の一方の端子は、前記第1のトランジスタのソース又はドレインの他方と電気的に接続され、前記第2の容量の一方の端子は、前記第2のトランジスタのソース及びドレインの他方と電気的に接続されていることを特徴とする半導体装置。

【請求項 4】

第1乃至第3のトランジスタと、第1及び第2の容量と、振幅補償バッファ回路とを有する半導体装置であって、前記第1乃至第3のトランジスタは、いずれも同一導電型であり、前記第1のトランジスタのゲートは、第1の入力端と電気的に接続され、前記第1のトランジスタのソース及びドレインの一方は、第2の入力端と電気的に接続され、他方は前記振幅補償バッファ回路を介して第1の出力端と電気的に接続され、前記第2のトランジスタのゲートは、前記第1の入力端と電気的に接続され、前記第2のトランジスタのソース及びドレインの一方は、前記第1の入力端と電気的に接続され、他方は前記振幅補償バッファ回路を介して第2の出力端と電気的に接続され、前記第3のトランジスタのゲートは、前記第1のトランジスタのソース及びドレインの他方と電気的に接続され、前記第3のトランジスタのソース及びドレインの一方は、第2の配線と電気的に接続され、他方は第2のトランジスタのソース及びドレインの他方と電気的に接続され、前記第1の容量の一方の端子は、前記第1のトランジスタのソース又はドレインの他方

と電気的に接続され、

前記第2の容量の一方の端子は、前記第2のトランジスタのソース及びドレインの他方と電気的に接続されていることを特徴とする半導体装置。

【請求項5】

請求項1乃至請求項4のいずれか一において、

前記第1の出力端より出力される信号は、前記第2の出力端より出力される信号の反転信号であることを特徴とする半導体装置。

【請求項6】

請求項1乃至請求項5のいずれか一において、

前記導電型とは、Nチャネル型であることを特徴とする半導体装置。

【請求項7】

請求項1乃至請求項5のいずれか一において、

前記導電型とは、Pチャネル型であることを特徴とする半導体装置。

【請求項8】

請求項1乃至請求項7のいずれか一において、

前記第1乃至第3のトランジスタがそれぞれ有する活性層と同層に設けられた半導体層と、前記第1乃至第3のトランジスタがそれぞれ有するゲート電極と同層に設けられた導電層と、前記第1乃至第3のトランジスタがそれぞれ有する配線と同層に設けられた配線層と、を有し、

前記第1及び第2の容量はそれぞれ、

前記半導体層、前記導電層、及び前記半導体層と前記導電層との間に設けられた絶縁層

、  
前記導電層、前記配線層、及び前記導電層と前記配線層との間に設けられた絶縁層、  
又は、前記半導体層、前記配線層、及び前記半導体層と前記配線層との間に設けられた絶縁層を用いて形成されていることを特徴とする半導体装置。

【請求項9】

請求項1乃至請求項8に記載の半導体装置を具備したことを特徴とする表示装置。

【請求項10】

請求項9に記載の表示装置と、操作スイッチとを具備したことを特徴とする電子機器。