

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6650779号  
(P6650779)

(45) 発行日 令和2年2月19日 (2020.2.19)

(24) 登録日 令和2年1月23日 (2020.1.23)

(51) Int. Cl. F I  
**HO 4 N 5/378 (2011.01)** HO 4 N 5/378  
**HO 4 N 5/361 (2011.01)** HO 4 N 5/361  
**HO 4 N 5/347 (2011.01)** HO 4 N 5/347

請求項の数 10 (全 16 頁)

|           |                               |           |                                |
|-----------|-------------------------------|-----------|--------------------------------|
| (21) 出願番号 | 特願2016-30333 (P2016-30333)    | (73) 特許権者 | 000001007                      |
| (22) 出願日  | 平成28年2月19日 (2016.2.19)        |           | キヤノン株式会社                       |
| (65) 公開番号 | 特開2017-147700 (P2017-147700A) |           | 東京都大田区下丸子3丁目30番2号              |
| (43) 公開日  | 平成29年8月24日 (2017.8.24)        | (74) 代理人  | 100126240                      |
| 審査請求日     | 平成31年2月13日 (2019.2.13)        |           | 弁理士 阿部 琢磨                      |
|           |                               | (74) 代理人  | 100124442                      |
|           |                               |           | 弁理士 黒岩 創吾                      |
|           |                               | (72) 発明者  | 山崎 和男                          |
|           |                               |           | 東京都大田区下丸子3丁目30番2号キヤ<br>ノン株式会社内 |
|           |                               | 審査官       | 鈴木 明                           |

最終頁に続く

(54) 【発明の名称】 撮像装置、撮像システム、撮像装置の駆動方法

(57) 【特許請求の範囲】

【請求項 1】

複数行に渡って配され、各々が1つのマイクロレンズと、前記1つのマイクロレンズに対応して配された複数の光電変換部とを有し、行ごとに信号を出力する複数の画素を有し、

前記複数行のうちの第1行は、前記複数の光電変換部に、前記1つのマイクロレンズを透過した光が入射する有効画素を含み、

前記複数行のうちの第2行は、前記複数の光電変換部が遮光された遮光画素を含み、前記第2行には前記有効画素が配されておらず、

前記第1行の前記有効画素は、前記複数の光電変換部の一部のみの光電変換部が生成した信号に基づく第1信号と、前記複数の光電変換部の各々が生成した信号同士を加算することで得られる信号に基づく第2信号とをそれぞれ出力し、

前記第2行の前記遮光画素は、前記複数の光電変換部の各々が生成した信号同士を加算することで得られる信号に基づく第3信号を出力し、

前記第1信号に基づく信号と前記第3信号に基づく信号との第1の差と、前記第2信号に基づく信号と前記第3信号に基づく信号との第2の差を得る信号処理部をさらに備えることを特徴とする撮像装置。

【請求項 2】

前記第1の差と前記第2の差を得るのに用いられる前記第3信号に基づく信号が、同一の信号であることを特徴とする請求項1に記載の撮像装置。

10

20

**【請求項 3】**

前記第 1 信号に、所定の値の信号を加算することによって生成された前記第 1 信号に基づく信号と、前記第 3 信号に基づく信号とによって前記第 1 の差を得ることを特徴とする請求項 1 または 2 に記載の撮像装置。

**【請求項 4】**

前記第 1 の差および前記第 2 の差を得るのに用いられる前記第 3 信号に基づく信号が、前記第 3 信号に、1 よりも小さい数を乗じることによって生成された信号であることを特徴とする請求項 1 または 2 に記載の撮像装置。

**【請求項 5】**

前記第 1 信号、前記第 2 信号、前記第 3 信号をそれぞれ、第 1 デジタル信号、第 2 デジタル信号、第 3 デジタル信号のそれぞれに変換し、

前記第 1 信号に基づく信号、前記第 2 信号に基づく信号、前記第 3 信号に基づく信号のそれぞれが、前記第 1 デジタル信号に基づく信号、前記第 2 デジタル信号に基づく信号、前記第 3 デジタル信号に基づく信号のそれぞれであることを特徴とする請求項 1 または 2 に記載の撮像装置。

**【請求項 6】**

前記第 1 デジタル信号に、所定の値のデジタル信号を加算することによって生成された前記第 1 デジタル信号に基づく信号と、前記第 3 デジタル信号に基づく信号とによって前記第 1 の差を得ることを特徴とする請求項 5 に記載の撮像装置。

**【請求項 7】**

前記第 1 の差および前記第 2 の差を得るのに用いられる前記第 3 信号に基づく信号である前記第 3 デジタル信号に基づく信号が、前記第 3 デジタル信号に、1 よりも小さい数を乗じることによって生成された信号であることを特徴とする請求項 5 に記載の撮像装置。

**【請求項 8】**

前記複数の画素が設けられた半導体基板に設けられた信号処理部が、前記第 1 の差と前記第 2 の差とを得ることを特徴とする請求項 1 ~ 7 のいずれか 1 項に記載の撮像装置。

**【請求項 9】**

請求項 1 ~ 8 のいずれか 1 項に記載の撮像装置と、

前記撮像装置が出力する信号を用いて画像を生成する出力信号処理部とを有することを特徴とする撮像システム。

**【請求項 10】**

前記出力信号処理部が、前記第 1 の差と、前記第 2 の差との差である第 3 の差を得て、前記第 1 の差と前記第 3 の差とを用いて焦点検出を行い、前記第 2 の差を用いて前記画像を生成することを特徴とする請求項 9 に記載の撮像システム。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、撮像装置、撮像システム、撮像装置の駆動方法に関する。

**【背景技術】****【0002】**

各々が光電変換部を備える複数の画素を有する撮像装置が知られている。この複数の画素が、光電変換部が遮光された遮光画素と、入射光が光電変換部に入射する有効画素とを含むことがある。この遮光画素が出力する信号を、有効画素が出力する信号から差し引く。これにより、有効画素が出力する信号と遮光画素が出力する信号とに共通して含まれるノイズ成分を、有効画素が出力する信号から差し引くことができる。

**【0003】**

また、特許文献 1 に記載された撮像装置のように、同一のマイクロレンズ下に配置された複数の光電変換部を含む画素を複数有し、一方の光電変換部の電荷に基づく信号と、複数の光電変換部の電荷の和に基づく信号とを出力する撮像装置が知られている。

**【0004】**

10

20

30

40

50

特許文献 1 には、O B 領域に遮光画素が設けられ、開口領域に有効画素が設けられた構成が記載されている。O B 領域においては、複数の光電変換部の電荷に基づく信号を、複数の遮光画素同士で加算した信号である、 $(A + B) + (A + B)$  信号を出力する。開口領域においては、一部の光電変換部の電荷に基づく信号と、複数の光電変換部の電荷の和に基づく信号とを、それぞれ、複数の有効画素同士で加算した信号である、 $A + A$  信号および  $(A + B) + (A + B)$  信号を出力する。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2015 - 46761 号公報

10

【発明の概要】

【発明が解決しようとする課題】

【0006】

特許文献 1 には、一方の光電変換部の電荷に基づく信号と、複数の光電変換部の電荷の和に基づく信号とを有効画素が出力する場合における、遮光画素の信号の出力動作の検討が充分ではない。

【0007】

本発明は、遮光画素と有効画素との各々が 1 つのマイクロレンズ下に配置された複数の光電変換部を含む構成において、有効画素の画素信号に基づく信号と遮光画素の画素信号に基づく信号との差を得る好適な技術を提供する。

20

【課題を解決するための手段】

【0008】

本発明は上記の課題を鑑みて為されたものであり、一の態様は、複数行に渡って配され、各々が 1 つのマイクロレンズと、前記 1 つのマイクロレンズに対応して配された複数の光電変換部とを有し、行ごとに信号を出力する複数の画素を有し、前記複数行のうちの第 1 行は、前記複数の光電変換部に、前記 1 つのマイクロレンズを透過した光が入射する有効画素を含み、前記複数行のうちの第 2 行は、前記複数の光電変換部が遮光された遮光画素を含み、前記第 2 行には前記有効画素が配されておらず、前記第 1 行の前記有効画素は、前記複数の光電変換部の一部のみの光電変換部が生成した信号に基づく第 1 信号と、前記複数の光電変換部の各々が生成した信号同士を加算することで得られる信号に基づく第 2 信号とをそれぞれ出力し、前記第 2 行の前記遮光画素は、前記複数の光電変換部の各々が生成した信号同士を加算することで得られる信号に基づく第 3 信号を出力し、前記第 1 信号に基づく信号と前記第 3 信号に基づく信号との第 1 の差と、前記第 2 信号に基づく信号と前記第 3 信号に基づく信号との第 2 の差を得る信号処理部をさらに備えることを特徴とする撮像装置である。

30

【発明の効果】

【0009】

本発明により、有効画素の画素信号に基づく信号と遮光画素の画素信号に基づく信号との差を好適に得ることができる。

【図面の簡単な説明】

40

【0010】

【図 1】撮像装置の構成の一例を示した図

【図 2】撮像装置の画素領域と、列回路との配置を示した図

【図 3】画素の構成を示した俯瞰図と、画素の構成を示した断面図

【図 4】撮像装置の動作の一例を示した図

【図 5】撮像システムの構成の一例を示した図

【発明を実施するための形態】

【0011】

以下、図面を参照しながら各実施例を説明する。

【0012】

50

(実施例１)

まず、本実施例の撮像装置の構成の概略について、図１を用いて説明する。図１は、撮像装置の構成を模式的に示す回路図である。

【００１３】

撮像装置１００は、画素アレイ１０、列回路４０、垂直走査回路１２、水平走査回路１３、タイミングジェネレータ（ＴＧ）１４、ランプ信号供給回路１５を有している。さらに、本実施例の撮像装置は、信号処理部であるデジタル信号処理回路１６を有する。

【００１４】

画素アレイ１０は、複数行および複数列に渡って配された複数の有効画素２０を有している。図１では、画素アレイ１０の１例として、２行２列に渡って配された有効画素２０を示している。

10

【００１５】

それぞれの有効画素２０は、複数の光電変換部と、複数の転送トランジスタを有する。有効画素２０は光電変換部の１つであるフォトダイオード２２、光電変換部の１つであるフォトダイオード２６、転送トランジスタ２４、転送トランジスタ２８を有する。さらに有効画素２０は、リセットトランジスタ３０、増幅トランジスタ３２、選択トランジスタ３４を有する。ノード３６は、転送トランジスタ２４、転送トランジスタ２８、リセットトランジスタ３０の各々の主ノードと、増幅トランジスタ３２のゲートとのそれぞれ接続されている。増幅トランジスタ３２と、リセットトランジスタ３０のそれぞれの主ノードには電源電圧が供給される。

20

【００１６】

図１において、有効画素２０の各行に、信号線ＴＸ１、信号線ＴＸ２、信号線ＲＥＳ、信号線ＳＥＬが、それぞれ配されている。信号線ＴＸ１は、同一行に配された複数の有効画素２０の各々の転送トランジスタ２４のゲートに接続されている。また、信号線ＴＸ２は、同一行に配された複数の有効画素２０の各々の転送トランジスタ２４のゲートに接続されている。信号線ＲＥＳは、同一行に配された複数の有効画素２０のリセットトランジスタ３０のゲートに接続されている。また、信号線ＳＥＬは、同一行に配された複数の有効画素２０の各々の選択トランジスタ３４のゲートに接続されている。

【００１７】

信号線ＴＸ１、ＴＸ２、ＲＥＳ、ＳＥＬのそれぞれは、１行に配置された有効画素２０に対して、１本ずつの信号線として配されている。

30

【００１８】

垂直走査回路１２は、ＴＧ１４からのタイミング信号に基づいて画素２０を行ごとに選択して、画素２０から信号を出力させるものである。信号線ＴＸ、ＲＥＳ、ＳＥＬは、垂直走査回路１２に接続されている。

【００１９】

信号線ＴＸ１には、垂直走査回路１２から、転送トランジスタ２４を駆動するための制御信号である信号ＰＴＸ１が供給される。

【００２０】

信号線ＴＸ２には、垂直走査回路１２から、転送トランジスタ２８を駆動するための制御信号である信号ＰＴＸ２が供給される。

40

【００２１】

信号線ＲＥＳには、垂直走査回路１２から、リセットトランジスタ３０を駆動するための制御信号である信号ＰＲＥＳが供給される。

【００２２】

信号線ＳＥＬには、垂直走査回路１２から、選択トランジスタ３４を駆動するための制御信号である信号ＰＳＥＬが供給される。

【００２３】

画素アレイ１０の各列には、垂直信号線３８が１つずつ配置されている。１つの垂直信号線３８は、１列に配された複数行の有効画素２０のそれぞれの選択トランジスタ３４の

50

主ノードに接続される。１つの垂直信号線３８は、１列に配された複数行の有効画素２０に共通に接続された信号線である。各列の垂直信号線３８には、列回路４０と電流源４２とが、それぞれ接続されている。電流源４２は、例えば、電流値が切り替え可能な電流源であってもよく、定電流源であってもよい。電流源４２は、増幅トランジスタ３２と、増幅トランジスタ３２の主ノードに供給される電源電圧とによって、ソースフォロワ回路を構成する。

#### 【００２４】

列回路４０は、画素アレイ１０から出力された信号を処理するためのものである。列回路４０は、容量素子Ｃ０、容量素子Ｃ３、容量素子Ｃ４と、帰還容量である容量素子Ｃ２と、スイッチＳＷ１～ＳＷ３と、オペアンプ４４を有する。さらに、列回路４０は、比較回路４６と、カウンタ回路４８と、メモリ部５０を有する。オペアンプ４４の反転入力端子は、容量素子Ｃ０を介して垂直信号線３８に接続されている。オペアンプ４４の非反転入力端子には、基準電圧Ｖｒｅｆが与えられている。オペアンプ４４の反転入力端子と出力端子との間には、容量素子Ｃ２とスイッチＳＷ１とが並列に接続されている。オペアンプ４４の出力端子は、容量素子Ｃ３を介して比較回路４６の一方の入力端子に接続されている。容量素子Ｃ３と比較回路４６との接続ノードと、固定電圧線（例えば、電源電圧線）との間には、スイッチＳＷ２が接続されている。比較回路４６の他方の入力端子には、容量素子Ｃ４を介してランブ信号供給回路１５が接続されている。ランブ信号供給回路１５は、ＴＧ１４から供給される制御信号に基づいて、列回路４０における信号の処理の際に用いられるランブ信号である信号ＶＲＡＭＰを供給するための回路である。容量素子Ｃ４と比較回路４６との接続ノードと、固定電圧線（例えば、電源電圧線）との間には、スイッチＳＷ３が接続されている。スイッチＳＷ１～ＳＷ３には、これらスイッチのオン、又はオフを切り替えるための制御信号が、信号線（不図示）によって、ＴＧ１４からそれぞれ供給される。比較回路４６の出力端子には、カウンタ回路４８が接続されている。カウンタ回路４８には、ＴＧ１４とメモリ部５０とが接続されている。

#### 【００２５】

各列のメモリ部５０には、水平走査回路１３が接続されている。また、各列のメモリ部５０は、信号線ＳＩＧＯＵＴを介して、デジタル信号処理回路１６が接続されている。

#### 【００２６】

図１に示した複数の有効画素２０の各々は、フォトダイオード２２とフォトダイオード２６のそれぞれが生成した電荷を加算することで得られる電荷に基づく信号であるＡ＋Ｂ信号を出力する。また、図１に示した複数の有効画素２０のうちの一部のみの有効画素２０は、フォトダイオード２２とフォトダイオード２６のうちの一部のみが生成した電荷に基づく信号であるＡ信号をさらに出力する。

#### 【００２７】

図２は、本実施例の撮像装置の画素領域と、列回路４０とを示した図である。図１に示した画素アレイ１０は、図２に示した画素アレイ１０と対応する。本実施例の撮像装置は、画素領域１０１、有効画素領域１１０、水平遮光領域１０３－１、垂直遮光領域１０３－２を有する。水平遮光領域１０３－１は、３行目から１０行目であって、１列目から２列目の遮光画素を有する。垂直遮光領域１０３－２は、１行目から２行目であって、１列目から１６列目までの遮光画素を有する。この遮光画素の構成は、図１で示した有効画素２０のフォトダイオード２２、２６に光が入射しないよう遮光されている点以外は、有効画素２０の構成と同じである。

#### 【００２８】

本実施例のデジタル信号処理回路１６は、焦点検出領域１０２については、有効画素２０のＡ信号、Ａ＋Ｂ信号にそれぞれ基づく信号を出力する。

#### 【００２９】

画素領域１０１のうち、焦点検出領域１０２に含まれない領域については、有効画素２０のＡ＋Ｂ信号と、水平遮光領域１０３－１の遮光画素のＡ＋Ｂ信号と、垂直遮光領域１０３－２の遮光画素のＡ信号、Ａ＋Ｂ信号とのそれぞれに基づく信号を出力する。

## 【 0 0 3 0 】

図 3 は、有効画素 2 0 と、図 2 に示した水平遮光領域 1 0 3 - 1 に配された遮光画素 2 5 とを示した図である。図 3 ( a ) の各素子に付した符号は、図 1 に示した各符号に対応している。図 3 ( a ) に示した A - A ' の線の断面を示した図が、図 3 ( b ) である。図 3 ( b ) に示したように、遮光画素 2 5 は、1 つのマイクロレンズ 6 0 と遮光膜 6 3 とを有する。遮光画素 2 5 のフォトダイオード 2 2、フォトダイオード 2 6 は、遮光膜 6 3 によって遮光されている。また、有効画素 2 0 は、1 つのマイクロレンズ 6 0 とカラーフィルタ 6 2 とを有する。有効画素 2 0 のフォトダイオード 2 2、フォトダイオード 2 6 は、マイクロレンズ 6 0、カラーフィルタ 6 2 を透過した光が入射する。

## 【 0 0 3 1 】

10

図 4 は、本実施例の撮像装置の動作を示したタイミング図である。

## 【 0 0 3 2 】

以下の説明において、転送トランジスタ 2 4、転送トランジスタ 2 8、リセットトランジスタ 3 0、選択トランジスタ 3 4、スイッチ S W 1 ~ S W 3 は、供給される各制御信号に応じて次のように動作するものとする。制御信号として、H i g h レベル（以下、H レベル）の信号が印加されると、トランジスタ、又はスイッチは導通（オン）状態となる。また、制御信号として L o w レベル（以下、L レベル）の信号が印加されると、トランジスタ、又はスイッチが非導通（オフ）状態となる。

## 【 0 0 3 3 】

図 4 は、信号 H D、信号 P R E S、信号 P S E L、信号 P S W 1 ~ P S W 3、信号 P T X 1、信号 P T X 2、信号 V 1、信号 V R A M P、信号 L A T、信号 V S I G O U T を示している。信号 P R E S、信号 P S E L、信号 P T X 1、信号 P T X 2 は、それぞれ順に、図 1 の信号線 R E S、S E L、T X 1、T X 2 に供給される制御信号である。信号 P S W 1 ~ P S W 3 は、それぞれ順に、図 1 のスイッチ S W 1 ~ S W 3 に供給される制御信号である。信号 V 1 はオペアンプ 4 4 の出力信号である。信号 V R A M P はランプ信号供給回路 1 5 から出力されるランプ信号である。信号 L A T は比較回路 4 6 から出力されるラッチ信号である。信号 V S I G O U T は、信号線 S I G O U T から出力される信号である。

20

## 【 0 0 3 4 】

図 4 では、各信号に、行番号に対応した番号をそれぞれ付記している。N 行目の画素に供給される各信号は、P R E S ( N )、P S E L ( N )、P T X 1 ( N )、P T X 2 ( N ) とする。図 4 では、動作の一例として、3 行目の画素に供給される信号である、P R E S ( 3 )、P S E L ( 3 )、P T X 1 ( 3 )、P T X 2 ( 3 ) を示している。また、信号 V 1 は、有効画素 2 0 が出力する信号が入力される列回路 4 0 のオペアンプ 4 4 の出力信号を示している。遮光画素 2 5 が出力する信号が入力される列回路 4 0 における信号および動作については、適宜、文言にて説明する。

30

## 【 0 0 3 5 】

まず時刻 t 1 1 に、垂直走査回路 1 2 は H レベルの信号 P R E S ( 1 ) を供給することで、有効画素 2 0 のリセットトランジスタ 3 0 がオンする。これにより、ノード 3 6 がリセットレベルの電圧にリセットされる。また、時刻 t 1 1 において、垂直走査回路 1 2 は、H レベルの信号 P S E L ( 1 ) を供給することで、選択トランジスタ 3 4 がオンする。これにより、増幅トランジスタ 3 2 には、垂直信号線 3 8 及び選択トランジスタ 3 4 を介して電流源 4 2 から電流が供給される。これにより、増幅トランジスタ 3 2 がソースフォロワ回路の一部として動作する。そして、ノード 3 6 がリセットレベルの電位であるときの信号が、選択トランジスタ 3 4 を介して垂直信号線 3 8 に出力される。

40

## 【 0 0 3 6 】

また、時刻 t 1 1 において、T G 1 4 は、信号 P S W 1 ~ P S W 3 を H レベルとする。これにより、スイッチ S W 1 ~ S W 3 がオンする。スイッチ S W 1 がオンすることで、オペアンプ 4 4 の出力端子と入力端子とが短絡状態となり、オペアンプ 4 4 がリセットされる。また、スイッチ S W 2、スイッチ S W 3 がオンすることによって、容量素子 C 3 と、

50

容量素子C 4 とがそれぞれリセットされる。

【 0 0 3 7 】

時刻 t 1 2 において、垂直走査回路 1 2 は、信号 P R E S ( 1 ) を L レベルにする。これにより、リセットトランジスタ 3 0 がオフとなる。信号 P R E S ( 1 ) が H レベルから L レベルに変わるとき、リセットトランジスタ 3 0 で生じるチャージインジェクションによってノード 3 6 の電位が変化する。これにより、垂直信号線 3 8 に出力される信号の信号レベルが変化する。この時に画素が出力する信号を N 信号と表記する。有効画素 2 0 が出力する N 信号を有効 N 信号とし、遮光画素 2 5 が出力する N 信号を遮光 N 信号とする。

【 0 0 3 8 】

また、同じく時刻 t 1 2 において、T G 1 4 は信号 P S W 1 ~ P S W 3 を L レベルにする。これにより、容量素子 C 0 は、有効 N 信号をクランプされる。また、容量素子 C 3 は、オペアンプ 4 4 が出力するオフセット信号をクランプする。このオフセット信号を O f f 信号と表記する。

【 0 0 3 9 】

時刻 t 1 3 から、ランプ信号供給回路 1 5 は、信号 V R A M P の電圧を、時間の経過に伴って単調に増加させる。ランプ信号供給回路 1 5 は、容量素子 C 4 を介して比較回路 4 6 へ信号 V R A M P を供給する。

【 0 0 4 0 】

比較回路 4 6 は、容量素子 C 3 を介してオペアンプ 4 4 から入力された信号と、容量素子 C 4 を介してランプ信号供給回路 1 5 から供給された信号 V R A M P との比較動作を開始する。比較回路 4 6 は、比較結果に基づく信号である信号 L A T をカウンタ回路 4 8 に出力する。具体的には、比較回路 4 6 は、比較する 2 つの信号の大小関係が逆転したときに、信号 L A T を L レベルから H レベルに変化させる。

【 0 0 4 1 】

カウンタ回路 4 8 には、T G 1 4 からクロックパルスである信号 C L K が入力される。カウンタ回路 4 8 は、ランプ信号供給回路 1 5 が信号 V R A M P の電圧値を増加させることを開始すると同時に信号 C L K の計数を開始する。

【 0 0 4 2 】

時刻 t 1 4 において、容量素子 C 3 を介してオペアンプ 4 4 から入力された信号と、容量素子 C 4 を介して入力された信号 V R A M P との大小関係が逆転し、比較回路 4 6 がカウンタ回路 4 8 に H レベルの信号 L A T を出力する。この H レベルの信号 L A T を受けたカウンタ回路 4 8 は、この時刻 t 1 4 でのカウント信号を保持する。ランプ信号供給回路 1 5 は、時刻 t 1 5 で信号 V R A M P の時間の経過に伴った電位の単調な変化を終了する。

【 0 0 4 3 】

その後、メモリ部 5 0 は、カウンタ回路 4 8 が保持したカウント信号を保持する。

【 0 0 4 4 】

この時刻 t 1 3 ~ 時刻 t 1 5 において行われる比較回路 4 6、カウンタ回路 4 8、メモリ部 5 0 の動作によって、オペアンプ 4 4 から容量素子 C 3 を介して出力されたアナログ信号が、デジタル信号に変換 ( A D 変換 ) される。この得られたデジタル信号は、比較回路 4 6 の列ごとの特性ばらつきの成分を主とする信号である。このデジタル信号を、デジタル N 信号と表記する。なお、このデジタル N 信号には、リセットトランジスタ 3 0 がリセットした際のノイズ、オペアンプ 4 4 のオフセット信号 V o f f、及び比較回路 4 6 のオフセット信号などの少なくとも 1 つが含まれうる。

【 0 0 4 5 】

次いで、時刻 t 1 6 にて、垂直走査回路 1 2 は、H レベルの信号 P T X 1 を出力し、転送トランジスタ 2 4 をオンする。これにより、フォトダイオード 2 2 において生成された電荷がノード 3 6 に転送される。

【 0 0 4 6 】

時刻 t 1 7 に、垂直走査回路 1 2 は、信号 P T X 1 を L レベルとする。増幅トランジス

10

20

30

40

50

タ 3 2 は、垂直信号線 3 8 に、フォトダイオード 2 2 から転送された電荷の量に応じた、ノード 3 6 の電位に基づく信号を、選択トランジスタ 3 4 を介して出力する。この信号には、有効画素 2 0 の N 信号の成分も含まれている。この信号を、A + N 信号と表記する。A + N 信号は、複数の光電変換部の一部のみの光電変換部が生成した電荷に基づく第 1 信号である。

【 0 0 4 7 】

垂直信号線 3 8 に出力された信号は、N 信号をクランプしている容量素子 C 0 を介してオペアンプ 4 4 の反転入力端子に入力される。このオペアンプ 4 4 の反転入力端子に入力される信号は、A + N 信号から N 信号を差し引いた A 信号である。

【 0 0 4 8 】

オペアンプ 4 4 のゲインは、容量素子 C 0 の容量値を容量素子 C 2 の容量値で除した値である。オペアンプ 4 4 は、A 信号にゲインを乗じた信号を、容量素子 C 3 に出力する。このオペアンプ 4 4 が出力する信号には、オペアンプ 4 4 のオフセット信号が含まれる。この信号を、増幅 A + O f f 信号と表記する。

【 0 0 4 9 】

オペアンプ 4 4 から出力された増幅 A + O f f 信号は、O f f 信号をクランプしている容量素子 C 3 を介して比較回路 4 6 に入力される。この比較回路 4 6 に入力される信号は、増幅 A + O f f 信号から O f f 信号を差し引いた増幅 A 信号である。

【 0 0 5 0 】

時刻 t 1 8 に、ランプ信号供給回路 1 5 は、容量素子 C 4 を介して比較回路 4 6 へ供給する信号 V R A M P の電圧を、時間の経過に伴って単調に増加させる。比較回路 4 6 は、増幅 A 信号と信号 V R A M P との比較動作を開始する。また、カウンタ回路 4 8 も、先の N 信号の A D 変換と同じく、信号 V R A M P の信号レベルを増加させるのと同時に信号 C L K の計数を開始する。

【 0 0 5 1 】

時刻 t 1 9 において、増幅 A 信号と、容量素子 C 4 を介して入力された信号 V R A M P との大小関係が、逆転する。これにより、比較回路 4 6 がカウンタ回路 4 8 に H レベルの信号 L A T を出力する。この H レベルの信号 L A T を受けたカウンタ回路 4 8 は、カウント信号を保持する。ランプ信号供給回路 1 5 は、時刻 t 2 0 で信号 V R A M P の時間の経過に伴った電位の単調な変化を終了する。

【 0 0 5 2 】

その後、メモリ部 5 0 は、カウンタ回路 4 8 が保持したカウント信号を保持する。

【 0 0 5 3 】

この時刻 t 1 8 から時刻 t 2 0 までの比較回路 4 6、カウンタ回路 4 8、メモリ部 5 0 の動作によって、増幅 A 信号が A D 変換される。この増幅 A 信号を A D 変換することで得られるデジタル信号をデジタル A + N 信号と表記する。

【 0 0 5 4 】

その後、水平走査回路 1 3 は、図 2 に示した垂直遮光領域 1 0 3 - 2 の遮光画素 2 5 に対応する列のメモリに対し、順次、デジタル N 信号とデジタル A + N 信号を、デジタル信号処理回路 1 6 に出力させる。また、水平走査回路 1 3 は、図 2 に示した焦点検出領域 1 0 2 の有効画素 2 0 に対応する列のメモリ部 5 0 に対し、順次、デジタル N 信号とデジタル A + N 信号を、デジタル信号処理回路 1 6 に出力させる。なお、水平走査回路 1 3 は、焦点検出領域 1 0 2 に含まれない有効画素 2 0 に対応する列のメモリ部 5 0 からは、デジタル N 信号とデジタル A + N 信号を読み出す処理を行わない。

【 0 0 5 5 】

時刻 t 2 2 に、垂直走査回路 1 2 は、H レベルの信号 P T X 1 ( 3 )、信号 P T X 2 ( 3 ) を供給する。これにより、フォトダイオード 2 2、フォトダイオード 2 6 で生成した電荷が、時刻 t 1 7 にフォトダイオード 2 2 の電荷を保持したノード 3 6 に転送される。

【 0 0 5 6 】

時刻 t 2 3 に、垂直走査回路 1 2 は、L レベルの信号 P T X 1 ( 3 )、信号 P T X 2 (

10

20

30

40

50

3) を供給する。これにより、ノード36は、フォトダイオード22、フォトダイオード26のそれぞれが生成した電荷同士を加算することによって得られる電荷に基づく電圧となる。

【0057】

増幅トランジスタ32は、ノード36の電位に基づく信号を、選択トランジスタ34を介して出力する。この信号には、有効画素20のN信号の成分も含まれている。この信号を、 $A + B + N$ 信号と表記する。有効画素20が出力する $A + B + N$ 信号は、複数の光電変換部の各々が生成した電荷同士を加算することで得られる電荷に基づく第2信号である。一方、遮光画素25が出力する $A + B + N$ 信号は、複数の光電変換部の各々が生成した電荷同士を加算することで得られる電荷に基づく第3信号である。

10

【0058】

垂直信号線38に出力された $A + B + N$ 信号は、N信号をクランプしている容量素子C0を介してオペアンプ44の反転入力端子に入力される。このオペアンプ44の反転入力端子に入力される信号は、 $A + B + N$ 信号からN信号を差し引いた $A + B$ 信号である。

【0059】

オペアンプ44は、 $A + B$ 信号を増幅した信号を出力する。このオペアンプ44が出力する信号にはオフセット信号の成分が含まれる。この信号を増幅 $A + B + Off$ 信号と表記する。

【0060】

オペアンプ44が出力する信号は、 $Off$ 信号をクランプした容量素子C3を介して比較回路46に入力される。比較回路46に入力される信号は、増幅 $A + B + Off$ 信号から $Off$ 信号を差し引いた増幅 $A + B$ 信号である。

20

【0061】

時刻 $t_{24}$ から時刻 $t_{27}$ までの比較回路46、カウンタ回路48、メモリ部50の動作によって、増幅 $A + B$ 信号がAD変換される。この増幅 $A + B$ 信号をAD変換することで得られるデジタル信号を、デジタル $A + B + N$ 信号と表記する。

【0062】

その後、水平走査回路13は、図2に示した垂直遮光領域103-2の遮光画素25、水平遮光領域103-1の遮光画素25、有効画素20に対応する列のメモリに対し、順次、デジタルN信号とデジタル $A + N$ 信号を、デジタル信号処理回路16に出力させる。

30

【0063】

これにより、図2に示した焦点検出領域102の有効画素20に対応する列回路40からは、デジタルN信号とデジタル $A + N$ 信号の読み出しと、デジタルN信号とデジタル $A + B + N$ 信号の読み出しとが行われる。焦点検出領域102に含まれない有効画素20に対応する列回路40からは、デジタルN信号とデジタル $A + B + N$ 信号の読み出しが行われる。

【0064】

また、図2に示した垂直遮光領域103-2の遮光画素25に対応する列回路40からは、デジタルN信号とデジタル $A + N$ 信号の読み出しと、デジタルN信号とデジタル $A + B + N$ 信号の読み出しとが行われる。水平遮光領域103-1の遮光画素25に対応する列回路40からは、デジタルN信号とデジタル $A + B + N$ 信号の読み出しが行われる。

40

【0065】

次に、デジタル信号処理回路16の処理について説明する。デジタル信号処理回路16には、垂直遮光領域103-2の遮光画素25の画素信号に対応するデジタルA信号、デジタル $A + B + N$ 信号、デジタルN信号が入力される。また、デジタル信号処理回路16には、水平遮光領域103-1の遮光画素25の画素信号に対応するデジタル $A + B + N$ 信号、デジタルN信号が入力される。

【0066】

また、デジタル信号処理回路16には、焦点検出領域102に含まれる有効画素20の画素信号に対応する、デジタル $A + N$ 信号、デジタル $A + B + N$ 信号、デジタルN信号が

50

入力される。また、デジタル信号処理回路 16 には、焦点検出領域 102 に含まれない有効画素 20 の画素信号に対応する、デジタル A + B + N 信号、デジタル N 信号が入力される。

【0067】

デジタル信号処理回路 16 は、垂直遮光領域 103 - 2 の遮光画素 25 の画素信号に対応するデジタル A + N 信号と、デジタル N 信号との差の信号であるデジタル A 信号を得る。この垂直遮光領域 103 - 2 の遮光画素 25 の画素信号に対応するデジタル A 信号を、DA (VOB) 信号と表記する。また、デジタル信号処理回路 16 は、垂直遮光領域 103 - 2 の遮光画素 25 の画素信号に対応するデジタル A + B + N 信号とデジタル N 信号との差の信号であるデジタル A + B 信号を得る。この垂直遮光領域 103 - 2 の遮光画素 25 の画素信号に対応するデジタル A + B 信号を、DAB (VOB) 信号と表記する。DAB (VOB) 信号は、第 3 信号である遮光画素 25 の A + B + N 信号に基づく信号である。

10

【0068】

デジタル信号処理回路 16 は、不図示のメモリに、DAB (VOB) 信号を保持する。

【0069】

また、デジタル信号処理回路 16 は、水平遮光領域 103 - 1 の遮光画素 25 の画素信号に対応するデジタル A + B + N 信号とデジタル N 信号との差の信号であるデジタル A + B 信号を得る。この水平遮光領域 103 - 1 の遮光画素 25 の画素信号に対応するデジタル A + B 信号を、DAB (HOB) 信号と表記する。

20

【0070】

また、デジタル信号処理回路 16 は、焦点検出領域 102 に含まれる有効画素 20 の画素信号に対応するデジタル A + N 信号とデジタル N 信号との差の信号であるデジタル A 信号を得る。

【0071】

また、デジタル信号処理回路 16 は、焦点検出領域 102 に含まれる有効画素 20 および焦点検出領域 102 に含まれない有効画素 20 の画素信号に対応するデジタル A + B + N 信号とデジタル N 信号との差の信号であるデジタル A + B 信号を得る。有効画素 20 の画素信号に対応するデジタル A 信号を DA (EF) 信号と表記する。また、有効画素 20 の画素信号に対応するデジタル A + B 信号を DAB (EF) 信号と表記する。DA (EF) 信号は、第 1 信号である有効画素 20 の A + N 信号に基づく信号である。DAB (EF) 信号は、第 2 信号である有効画素 20 の A + B + N 信号に基づく信号である。

30

【0072】

デジタル信号処理回路 16 は、DA (EF) 信号と、不図示のメモリが保持した垂直遮光領域 103 - 2 の遮光画素 25 の A + B 信号に対応する DAB (VOB) 信号との差の信号 (第 1 の差) を得る第 1 処理を行う。

【0073】

また、デジタル信号処理回路 16 は、第 1 処理で用いた DAB (VOB) 信号を用いて、DAB (EF) 信号と DAB (VOB) 信号との差の信号 (第 2 の差) を得る第 2 処理を行う。第 1 処理、第 2 処理において、1 つの DAB (VOB) 信号は、複数の有効画素 20 の各々に各々が対応する複数の DA (EF) 信号、複数の DAB (EF) 信号に共通に用いられる。

40

【0074】

本実施例のデジタル信号処理回路 16 は、有効画素 20 の一部のみの光電変換部が生成した電荷に対応するデジタル信号と、遮光画素 25 の複数の光電変換部が生成した電荷同士を加算することで得られる電荷に対応するデジタル信号との差を得る処理を行う。また、デジタル信号処理回路 16 は、有効画素 20 の複数の光電変換部が生成した電荷同士を加算することで得られる電荷に対応するデジタル信号と、遮光画素 25 の複数の光電変換部が生成した電荷同士を加算することで得られる電荷に対応するデジタル信号との差を得る処理を行う。

50

## 【 0 0 7 5 】

デジタル信号処理回路 1 6 が、D A ( E F ) 信号と、垂直遮光領域 1 0 3 - 2 の遮光画素 2 5 の A 信号に対応する D A ( V O B ) 信号との差を得る処理を行う場合があるとする。この場合には、デジタル信号処理回路 1 6 に、D A B ( V O B ) 信号を保持する D A ( V O B ) 信号を保持するメモリをさらに設ける必要がある。このため、デジタル信号処理回路 1 6 の回路面積が増大する。

## 【 0 0 7 6 】

本実施例では、D A B ( V O B ) 信号を、第 1 処理と第 2 処理で共通に用いる。これにより、デジタル信号処理回路 1 6 に、D A ( V O B ) 信号を保持するメモリを設けない構成とすることができる。

10

## 【 0 0 7 7 】

本実施例の撮像装置は、有効画素 2 0 の画素信号に基づく信号と、遮光画素 2 5 の画素信号に基づく信号との差を得る回路の回路面積を低減しながら、当該差を精度よく得ることができる。

## 【 0 0 7 8 】

なお、本実施例で説明した D A B ( V O B ) 信号は、垂直遮光領域 1 0 3 - 2 の複数の遮光画素 2 5 のデジタル A + B 信号の平均の信号としても良い。

## 【 0 0 7 9 】

また、本実施例では、列回路 4 0 のそれぞれがカウンタ回路 4 8 を有する構成とした。他の例として、1 つのカウンタ回路が、複数列の列回路 4 0 に共通のカウント信号を供給するようにしても良い。この場合には、複数列の列回路 4 0 の各々のメモリ部 5 0 に、信号 L A T が入力されるようにする。信号 L A T が変化したタイミングに、メモリ部 5 0 は、カウンタ回路が出力するカウント信号を保持するようにすればよい。

20

## 【 0 0 8 0 】

また、本実施例では、ランプ信号である信号 V R A M P がスロープ状に電位が変化する例を説明した。他の例として、信号 V R A M P が、のこぎり歯状に電位が変化しても良い。このような、のこぎり歯状の信号 V R A M P を生成するランプ信号供給回路 1 5 は、デジタルアナログコンバータ ( D A C ) を備えるものであってもよい。

## 【 0 0 8 1 】

また、有効画素 2 0、遮光画素 2 5 のそれぞれは、選択トランジスタ 3 4 を有していなくてもよい。有効画素 2 0、遮光画素 2 5 が選択トランジスタ 3 4 を有しない代わりに、ノード 3 6 の電位によって、画素の選択と非選択とを切り替えるようにしてもよい。例えば、リセットトランジスタ 3 0 に供給する電源電圧を、画素の非選択用の電圧と、画素の選択用の電圧とを選択可能にする。画素信号を読み出す画素については、電源電圧を選択用の電圧とする。そして、リセットトランジスタ 3 0 をオンにして、ノード 3 6 の電位を、増幅トランジスタ 3 2 がオンする、選択用の電位とする。一方、画素信号を読み出さない画素については、電源電圧を非選択用の電圧とする。そして、リセットトランジスタ 3 0 をオンにして、ノード 3 6 の電位を、増幅トランジスタ 3 2 がオフする、非選択用の電位とする。これにより、画素が選択トランジスタ 3 4 を有しない場合においても、画素の選択と非選択とを行うことができる。このような構成の画素においても、本実施例の動作を適用することができる。

30

40

## 【 0 0 8 2 】

なお、本実施例では、垂直遮光領域 1 0 3 - 2 の遮光画素 2 5 についても、A + N 信号の読み出しを行っていたが、この読み出しを行わないようにしても良い。この場合には、本実施例で説明した動作に対して、A + N 信号の読み出しを行わない分。さらに撮像装置を高速化することができる。

## 【 0 0 8 3 】

( 実施例 2 )

本実施例について、実施例 1 と異なる点を中心に説明する。

## 【 0 0 8 4 】

50

実施例 1 の撮像装置では、デジタル信号処理回路 16 は、第 1 処理、第 2 処理において、共通の DAB (VOB) 信号を用いていた。

【0085】

本実施例では、第 1 処理に用いる、垂直遮光領域 103 - 2 の遮光画素 25 の画素信号に対応するデジタル信号を、第 2 処理に用いる DAB (VOB) 信号を演算した信号とする。

【0086】

本実施例の撮像装置の構成、動作は実施例 1 で述べたものと同じである。本実施例では、第 1 処理に用いる、垂直遮光領域 103 - 2 の遮光画素 25 の画素信号に対応するデジタル信号を、DAB (VOB) 信号を 1 / 2 倍した信号とする。1 つのみの光電変換部の電荷に対応する DA (EF) 信号に含まれる光電変換部由来のノイズ成分は、2 つの光電変換部の電荷に対応する DAB (EF) 信号に含まれる光電変換部由来のノイズ成分のおおよそ半分である。したがって、第 1 処理に用いる、垂直遮光領域 103 - 2 の遮光画素 25 の画素信号に対応するデジタル信号を、DAB (VOB) 信号を 1 / 2 倍した信号とする。これにより、第 1 処理に用いられる信号同士のノイズ成分の相関性を高めることができ、DA (EF) 信号のノイズ成分を好適に低減することができる。

【0087】

なお、本実施例では、DAB (VOB) 信号を 1 / 2 倍した信号を第 1 処理で用いたが、この倍率は適宜変更することができる。例えば、DA (EF) 信号と DAB (EF) 信号のそれぞれに相当する信号に対応する光電変換部の数に応じて決定するようにできる。一例では、1 つのマイクロレンズの下に、4 つの光電変換部が設けられている撮像装置があるとすると、この場合に、DA (EF) 信号が 1 つのみの光電変換部の電荷に対応し、DAB (EF) 信号が 4 つの光電変換部の電荷に対応するとする。この場合では、第 1 処理に用いる信号は、DAB (VOB) 信号を 1 / 4 倍した信号とすることができる。

【0088】

また、他の例として、垂直遮光領域 103 - 2 の複数の遮光画素 25 の各々で、DA (VOB) 信号と DAB (VOB) 信号との比を求める。そして、複数の遮光画素 25 の各々の比を用いて平均の比を求める。この平均の比を、DAB (VOB) 信号に乗ずることで、第 1 処理に用いる信号を生成するようにしても良い。

【0089】

このように本実施例の撮像装置は、第 2 処理に用いる DAB (VOB) 信号に 1 よりも小さい数を乗じることで得た信号を、第 1 処理に用いるようにすればよい。

【0090】

これにより、本実施例においても、有効画素 20 の画素信号に対応する信号から、好適にノイズ成分を低減させることができる。

【0091】

(実施例 3)

本実施例の撮像装置について、実施例 1 と異なる点を中心に述べる。

【0092】

本実施例の撮像装置の構成及び動作は実施例 1 と同じである。本実施例では、第 1 処理に用いる DA (EF) 信号に対し、オフセットを付与した上で、DAB (VOB) 信号との差を得る点の実施例 1 と異なる。

【0093】

1 つのみの光電変換部の電荷に対応する DA (EF) 信号に含まれる光電変換部由来のノイズ成分は、2 つの光電変換部の電荷に対応する DAB (EF) 信号に含まれる光電変換部由来のノイズ成分よりも小さい。典型的には、1 つのみの光電変換部の電荷に対応する DA (EF) 信号に含まれる光電変換部由来のノイズ成分は、2 つの光電変換部の電荷に対応する DAB (EF) 信号に含まれる光電変換部由来のノイズ成分のおおよそ 1 / 2 倍である。したがって、DA (EF) 信号に対し、DAB (VOB) 信号を差し引くと、ノイズ成分を過剰に差し引くことがある。

## 【0094】

したがって、本実施例では、DA(EF)信号にオフセットであるOFFSET信号を付与してから差し引く。このOFFSET信号は、所定の値のデジタル信号である。

## 【0095】

これにより、本実施例の撮像装置は、実施例1の撮像装置が有する効果に加えて、ノイズ成分を過剰に差し引くことを低減する効果をさらに有する。

## 【0096】

(実施例4)

本実施例は、上述した各実施例の撮像装置を有する撮像システムに関する。

## 【0097】

撮像システムとして、デジタルスチルカメラやデジタルカムコーダーや監視カメラなどがあげられる。図5に、撮像システムの例としてデジタルスチルカメラに撮像装置を適用した場合の模式図を示す。

## 【0098】

図5に例示した撮像システムは、レンズの保護のためのバリア1501、被写体の光学像を撮像装置1504に結像させるレンズ1502、レンズ1502を通過する光量を可変にするための絞り1503を有する。レンズ1502、絞り1503は撮像装置1504に光を集光する光学系である。また、図5に例示した撮像システムは撮像装置1504より出力される出力信号の処理を行う出力信号処理部1505を有する。出力信号処理部1505は必要に応じて各種の補正、圧縮を行って信号を出力する動作を行う。

## 【0099】

図5に例示した撮像システムはさらに、画像データを一時的に記憶する為のバッファメモリ部1506、外部コンピュータ等と通信する為の外部インターフェース部1507を有する。さらに撮像システムは、撮像データの記録または読み出しを行う為の半導体メモリ等の着脱可能な記録媒体1509、記録媒体1509に記録または読み出しを行うための記録媒体制御インターフェース部1508を有する。さらに撮像システムは、各種演算とデジタルスチルカメラ全体を制御する全体制御演算部1510、撮像装置1504と出力信号処理部1505に各種タイミング信号を出力するタイミング供給部1511を有する。ここで、タイミング信号などは外部から入力されてもよく、撮像システムは少なくとも撮像装置1504と、撮像装置1504から出力された出力信号を処理する出力信号処理部1505とを有すればよい。

## 【0100】

出力信号処理部1505は、撮像装置1504が形成された第1の半導体基板とは別の第2の半導体基板に設けられている。この第1の半導体基板と第2の半導体基板とはそれぞれ別々のチップとしても良いし、積層して1つのチップとしても良い。

## 【0101】

出力信号処理部1505は、実施例1～3で撮像装置のデジタル信号処理回路16が行っていた第1処理、第2処理を、デジタル信号処理回路16の代わりに行うようにしても良い。

## 【0102】

また、出力信号処理部1505は、第1処理で得た第1の差と、第2処理で得た第2の差とを用いて焦点検出動作を行うようにしてもよい。この場合には、第2処理を経た信号から、第1処理を経た信号を差し引くことで第3の差を得る第3処理を行う。これにより、1つの有効画素20において、第1の差が対応する光電変換部とは別の光電変換部の電荷に対応する信号が得られる。この第3処理によって得られた第3の差と、第1の差とを用いて、焦点検出を行うことができる。また、出力信号処理部1505は、第2の差から画像を生成することができる。

## 【0103】

以上のように、本実施例の撮像システムは、撮像装置1504を適用して焦点検出動作、撮像動作を行うことが可能である。

10

20

30

40

50

## 【 0 1 0 4 】

なお、上記実施例は、何れも本発明を実施するにあたっての具体化の例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、又はその主要な特徴から逸脱することなく、様々な形で実施することができる。また、これまで述べた各実施例を種々組み合わせて実施することができる。

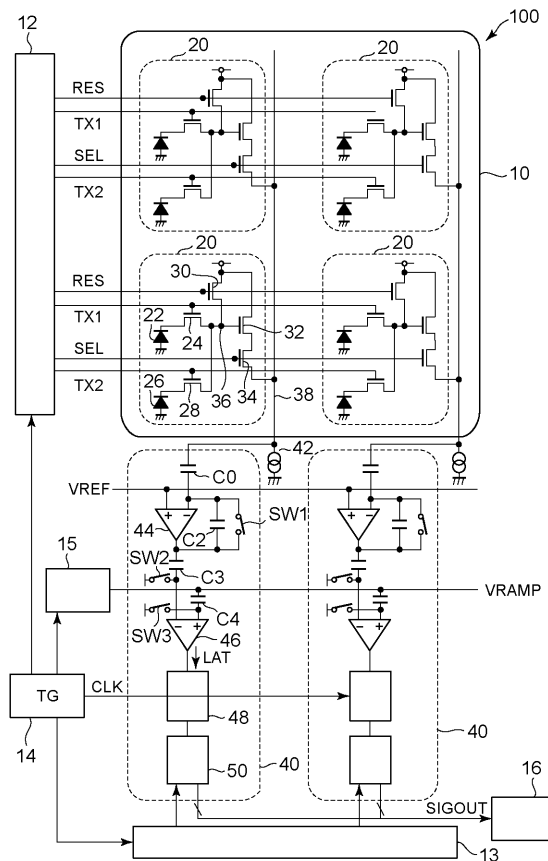
## 【 符号の説明 】

## 【 0 1 0 5 】

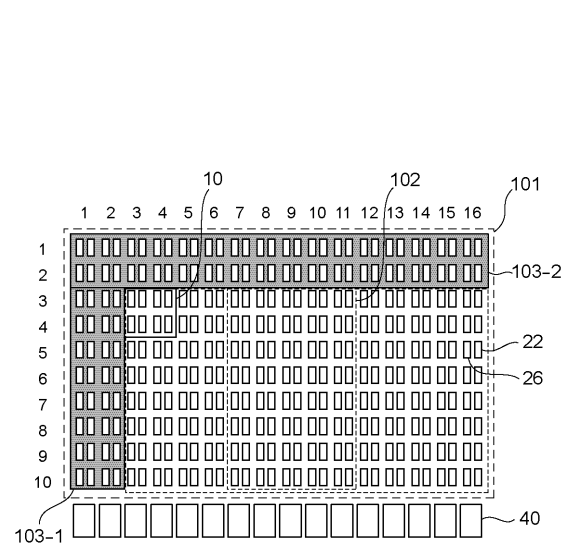
- 1 4 タイミングジェネレータ ( T G )
- 1 5 ランプ信号供給回路
- 1 6 デジタル信号処理回路
- 2 2、2 6 光電変換部
- 2 4、2 8 転送トランジスタ
- 3 0 リセットトランジスタ
- 3 2 増幅トランジスタ
- 3 4 選択トランジスタ
- 3 6 ノード
- 4 0 列回路

10

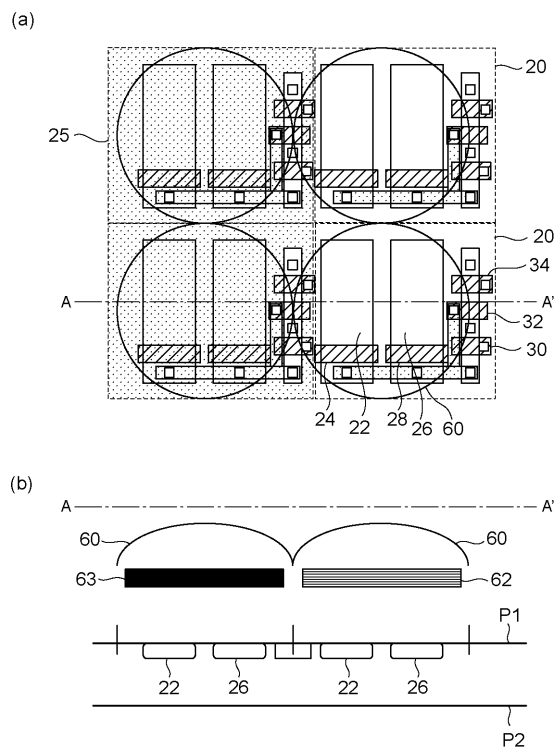
【 図 1 】



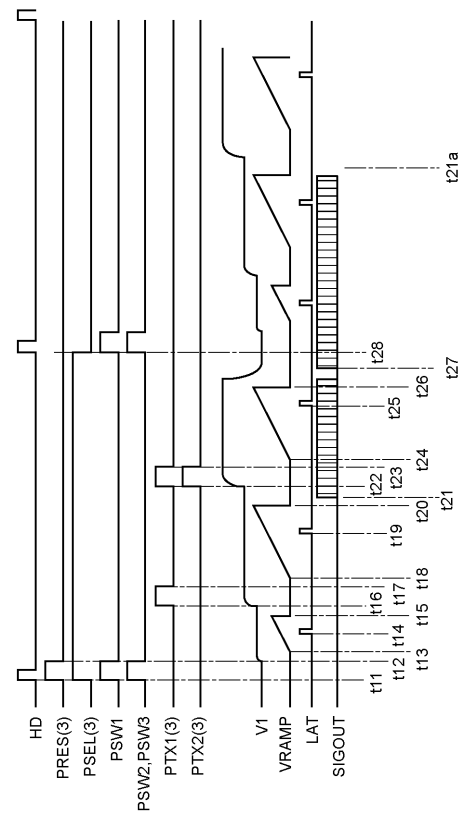
【 図 2 】



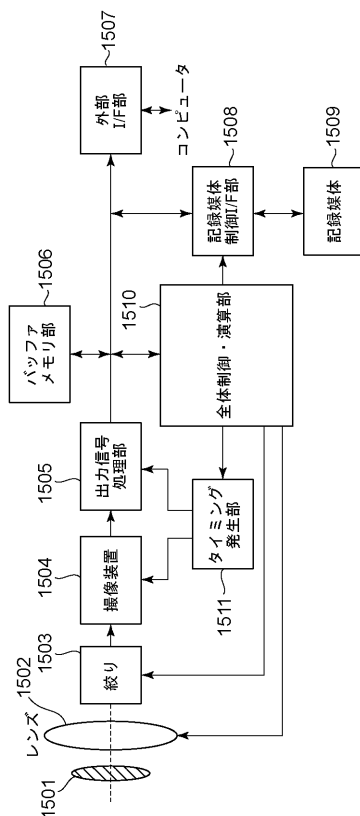
【図 3】



【図 4】



【図 5】



---

フロントページの続き

(56)参考文献 特開 2 0 1 5 - 0 4 6 7 6 1 ( J P , A )  
特開 2 0 1 3 - 2 1 1 7 7 0 ( J P , A )  
特開 2 0 1 6 - 0 1 0 0 6 5 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)  
H 0 4 N 5 / 3 0 - 5 / 3 7 8