



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

236749

(11)

(B1)

(51) Int. Cl.³

G 06 F 3/00

(22) Přihlášeno 02 02 84
(21) (PV 760-84)

(40) Zveřejněno 31 07 84

(45) Vydáno 15 11 86

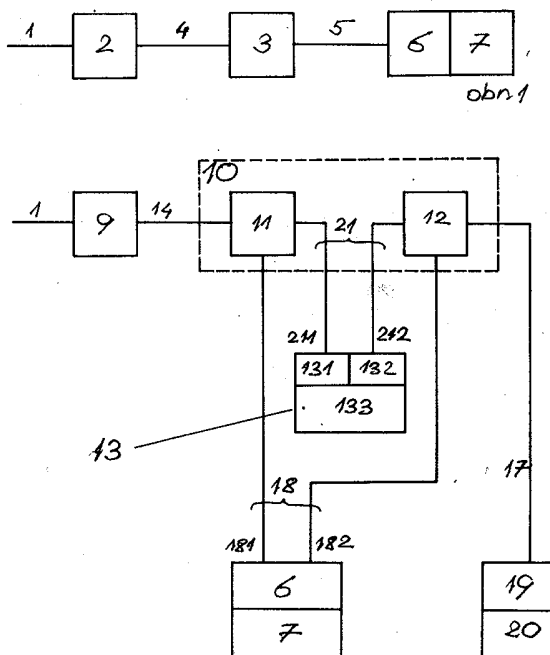
(75)

Autor vynálezu

MIRTES BOHUMIL ing. CSc., PRAHA

(54) Dvouprocesorová řídicí jednotka vnějšího zařízení počítače

Předmětem vynálezu je řešení aktivní řídicí jednotky umožňující připojit ke kanálu počítače přídavné zařízení se složitými průběhy spojovacích, řídicích a provozních funkcí. Tohoto cíle se dosahuje s použitím dvou procesorů se společnou operační pamětí: styčného procesu připojeného prostřednictvím relativně jednoduché logické soustavy ke kanálu počítače a řídicího procesoru připojeného k ovládacímu a indikačnímu panelu řídicí jednotky a spolu se styčným procesorem k přídavnému zařízení, jež oba procesory společně řídí. To umožňuje vyhradit např. jeden z obou procesorů (konkrétně styčný procesor) pro malý okruh časově nejnapjatějších akcí a druhý procesor pro většinu časově nenáročných operací řešitelných s relativně pomalými, ale levnými integrovanými obvody. Vynálezu může být využito u všech vnějších zařízení připojených k počítači prostřednictvím kanálové spojovací cesty, jako jsou např. všechny druhy vnějších pamětí počítače. V definici předmětu vynálezu a v obrázcích, jež přihlášku vynálezu doplňují, charakterizují vynález nejlépe bod 1 a obr. 2.



Vynález se týká uspořádání a zapojení dvouprocesorové řídicí jednotky vnějšího zařízení počítače určené pro připojení vnějšího zařízení ke kanálu spojujícímu počítač se soustavou vnějších zařízení.

Dosud známá uspořádání a zapojení řídicích jednotek vnějšího zařízení počítače jsou realizována buď z pevně zapojených logických obvodů, například čs. AO č. 163944 nebo s použitím jediného procesoru. Nevýhodou prvního řešení je složitost zapojení a potíže s variabilitou řídicích funkcí. Druhé řešení tyto nevýhody nemá, ale musí použít ke svým funkcím relativně složitý procesor volený se zřetelem k časově nejnapjatějším operacím, přestože většina funkcí, pro něž je určen, má obvykle jen malé nároky na operační rychlost. Z tohoto důvodu klade i druhé z obou známých řešení značné nároky na náročnost a složitost použitých obvodů, jež mohou být neúnosné zejména v případech, kdy musí procesor zajišťovat i styk s lidským činitelem, např. operátorem, technikem a podobně.

Tyto nedostatky jsou odstraněny dvouprocesorovou řídicí jednotkou vnějšího zařízení počítače podle vynálezu, jehož podstatou je procesorová soustava sestávající ze styčného procesoru a řídicího procesoru spojených pomocí společné paměti. Procesorová soustava je na své vstupní straně připojena k logické soustavě kanálového styku, připojené ke kanálové spojovací cestě počítače, dále je připojen k společné paměti a k styčným obvodům řízeného vnějšího zařízení.

Podle jedné z možných variant dvouprocesorové řídicí jednotky podle vynálezu obsahuje společná paměť procesorové soustavy dvě spojovací části, z nichž první spojovací část je připojena prostřednictvím prvního spojovacího vedení spojovací cesty společné paměti s procesorovou soustavou k styčnému procesoru a druhá spojovací část je připojena prostřednictvím druhého spojovacího vedení spojovací cesty společné paměti s procesorovou soustavou k řídicímu procesoru.

V jiné variantě součástí prvního spojovacího vedení spojovací cesty společné paměti s procesorovou soustavou jsou vodiče řídicího vedení, jehož zdrojem je řídicí paměť styčného procesoru.

V další variantě součástí prvního spojovacího vedení spojovací cesty společné paměti s procesorovou soustavou jsou vodiče datového výstupního vedení výpočetní jednotky styčného procesoru a vodiče datových vstupů výpočetní jednotky styčného procesoru.

Podle jiné možné varianty součástí prvního spojovacího vedení spojovací cesty společné paměti s procesorovou soustavou je adresové výstupní vedení výpočetní jednotky styčného procesoru.

Podle další varianty první spojovací vedení spojovací cesty styčných obvodů vnějšího zařízení s procesorovou soustavou je připojeno svými vstupními vodiči k datovým vstupům výpočetní jednotky styčného procesoru a svými výstupními vodiči k datovému výstupnímu vedení výpočetní jednotky styčného procesoru.

V jiné variantě druhé spojovací vedení spojovací cesty procesorové soustavy se společnou pamětí je připojeno k sběrníkovému vedení řídicího procesoru. Další varianta předpokládá, že druhé spojovací vedení spojovací cesty procesorové soustavy se styčnými obvody vnějšího zařízení je připojeno k sběrníkovému vedení řídicího procesoru.

Podle jiné varianty k řídicímu procesoru dvouprocesorové soustavy jsou připojeny prostřednictvím spojovací cesty styčné obvody ovládacího a indikačního panelu sestávajícího ze soustavy spínačů a ze soustavy indikačních prvků.

Součástí styčných obvodů ovládacího a indikačního panelu je čítač, paměť a přepínač zapojené tak, že výstup čítače je spojen s adresovým vstupem paměti a s adresovým vstupem přepínače, výstup čítače je připojen k prvnímu souřadnicovému vstupu a výstup přepínače

k druhému souřadnicovému vstupu soustavy indikačních prvků a že datový vstup čítače a datový vstup paměti jsou připojeny k výstupu předváděcího obvodu, jehož vstup je připojen k spojovací cestě spojující styčné obvody ovládacího a indikačního panelu s řídicím procesorem.

Předností uvedeného uspořádání a zapojení dvouprocesorové řídicí jednotky podle vynálezu je rozdělení úkolů řídicí jednotky mezi dva paralelně pracující procesory specializované pro funkce, jež jsou jim daného souboru funkcí vyhrazeny. To umožňuje řešit například jeden z obou procesorů, styčný procesor v uvažovaném případě, pro malý okruh časově nejnapjatějších akcí a druhý procesor, řídicí procesor v uvažovaném případě, pro většinu časově nenáročných operací zejména těch, jež zajišťují styk s operátorem a technikem, řešitelných s relativně pomalými, ale levnými obvody s velkou specifickou hustotou logických a paměťových prvků. Důsledkem tohoto rozdělení úkolů je nejen podstatné zvýšení ekonomické stránky návrhu, úspora místa a energetického příkonu, ale i zvýšení výkonu řídicí jednotky.

Jedno z možných provedení vynálezu je znázorněno na připojených výkresech, kde obr. 1 znázorňuje jednoprocessorové řešení řídicí jednotky, obr. 2 znázorňuje příklad blokového schématu dvouprocesorové řídicí jednotky vnějšího zařízení počítače, obr. 3 znázorňuje příklad spojení styčného procesoru dvouprocesorové řídicí jednotky se společnou pamětí obou procesorů a příklad na obr. 4 znázorňuje možnost zapojení řídicího procesoru podle vynálezu.

Na obr. 1 je blokové schéma řídicí jednotky vnějšího zařízení počítače řešené s použitím jediného procesoru 3. Další částí řídicí jednotky podle tohoto příkladu je logická soustava 2 připojená prostřednictvím kanálové spojovací cesty 1 k počítači a prostřednictvím spojovací cesty k procesoru 1, přičemž procesor 3 je připojen prostřednictvím spojovací cesty 2 k styčným obvodům 6 vnějšího zařízení 7.

Příklad celkového uspořádání dvouprocesorové řídicí jednotky podle vynálezu je na obr. 2. Řídicí jednotka je v tomto případě složena z logické soustavy 2 kanálového styku a z procesorové soustavy 10 sestávající ze styčného procesoru 11 a z řídicího procesoru 12 vybavených společnou pamětí 13. Logická soustava 2 kanálového styku je připojena prostřednictvím kanálové spojovací cesty 1 k počítači a prostřednictvím spojovací cesty 14 k styčnému procesoru 11 procesorové soustavy 10, jež je pomocí cesty 18 připojena k styčným obvodům 6 vnějšího zařízení 7 a pomocí spojovací cesty 21 k společné paměti 13, přičemž styčný procesor 11 je připojen ke styčným obvodům 6 vnějšího zařízení 7 pomocí prvního spojovacího vedení 181 spojovací cesty 18 a ke společné paměti 13 pomocí prvního spojovacího vedení 211 spojovací cesty 21.

Dr

Druhé spojovací vedení 182 spojovací cesty 18 připojuje styčné obvody 6 vnějšího zařízení 7 k řídicímu procesoru 12, jenž je připojen prostřednictvím druhého spojovacího vedení 212 k společné paměti 13 a prostřednictvím spojovací cesty 17 k styčným obvodům 19 ovládacího a indikačního panelu 20, který je podle uvedeného blokového schématu další částí uvažovaného provedení vynálezu.

Společná paměť 13 procesorové soustavy 10 je podle obr. 2 rozdělena na první spojovací část 131, z níž vede první spojovací vedení 211 spojovací cesty 21 ke styčnému procesoru 11, na druhou spojovací část 132, k níž vede druhé spojovací vedení 212 spojovací cesty 21 z řídicího procesoru 12 a na paměťovou část 133.

Příklad podrobnějšího uspořádání styčného procesoru 11 ve vztahu k společné paměti 13 a k styčným obvodům 6 vnějšího zařízení 7 podle vynálezu je na obr. 3. Podle tohoto příkladu je součástí styčného procesoru 11 řídicí paměť 31 a výpočetní jednotka 32.

Součástí prvního spojovacího vedení 211 spojovací cesty 21, spojujícího společnou paměť 13 procesorové soustavy 10 prostřednictvím její první spojovací části 131 se styčným procesorem 11, jsou vodiče 301 řídicího vedení 30, jehož zdrojem je řídicí paměť 31, dále adresové výstupní vedení 34 výpočetní jednotky 32, vodiče 351 datového výstupního vedení 35 výpočetní jednotky 32 a vodiče 331 datových vstupů 33 výpočetní jednotky 32.

První spojovací vedení 181 spojovací cesty 18 mezi styčnými obvody 6 vnějšího zařízení 7 a styčným procesorem 11 je podle obr. 3 připojeno svými vstupními vodiči 61 k datovým vstupům 33 výpočetní jednotky 32 a svými výstupními vodiči 62 k datovému výstupnímu vedení 35 výpočetní jednotky 32.

Příklad podrobnějšího uspořádání a zapojení řídicího procesoru 12 procesorové soustavy 10 a ovládacího indikačního panelu 20 spolu s příslušnými styčnými obvody 19 podle vynálezu je na obr. 4. Řídicí procesor 13 podle tohoto příkladu sestává z výpočetní jednotky 121 a z paměti 122 připojených k sběrníkovému vedení 124. K tomuto sběrníkovému vedení 124 jsou dále připojeny vodiče druhého spojovacího vedení 212 spojovací cesty 21 mezi procesorovou soustavou 10 a společnou pamětí 13 a vodiče druhého spojovacího vedení 182 spojovací cesty 18 mezi procesorovou soustavou 10 a styčnými obvody 19 ovládacího a indikačního panelu 20, který je podle uvedeného příkladu složen ze soustavy 90 spínačů a ze soustavy 91 indikačních prvků. Styčné obvody 19 ovládacího a indikačního panelu 20 obsahují převáděcí obvody 92, připojující k sběrníkovému vedení 124 prostřednictvím příslušných vodičů 171 spojovací cesty 17 soustavu 90 spínačů a převáděcí obvody 96 s příslušnou doplňkovou logikou připojující k sběrníkovému vedení 124 prostřednictvím příslušných vodičů 172 spojovací cesty 17 soustavu 91 indikačních prvků. Doplňková logika soustavy 91 indikačních prvků ovládacího a indikačního panelu 20 je podle uvedeného příkladu řešená styčnými obvody 19 složená z čítače 94, paměti 93 a přepínače 95 zapojených tak, aby paměť 93 řídila jednu souřadnici a přepínač 95 druhou souřadnici soustavy 91 indikačních prvků.

Za tím účelem je výstup 933 paměti 93 připojen k prvnímu souřadnicovému vstupu 911 a výstup 952 přepínače 95 k druhému souřadnicovému vstupu 912 soustavy 91 indikačních prvků a výstup 941 čítače 94 je připojen k adresovému vstupu 931 a k adresovému vstupu 951 přepínače 95. Předvolba a krokování čítače 94 a plnění paměti 93 se uskutečňuje z řídicího procesoru 12 prostřednictvím převáděcího obvodu 96, jehož vstup 961 je připojen ke spojovací cestě 17 a výstup 962 k datovému vstupu 941 čítače 94 a k datovému vstupu 932 paměti 93.

Výše uvedených výhod dvouprocesorové řídicí jednotky vnějšího zařízení počítače lze využít ve většině aplikací vnějších zařízení počítačů, jež mají být připojena k počítači prostřednictvím kanálové spojovací cesty, zejména však v těch případech, kdy řízená zařízení elektromechanické části s relativně pomalými reakčními dobami, jde například o různé typy vnějších pamětí, tiskárny a podobně, nebo řídicí jednotku je třeba vybavit relativně složitým stykem s operátorem. Je zřejmé, že obě tyto podmínky řízení se týkají většiny vnějších zařízení samočinných počítačů současné doby.

P R Ě D M Ě T V Y N Á L E Z U

1. Dvouprocesorová řídicí jednotka vnějšího zařízení počítače sestávající z logické soustavy kanálového styku, připojené ke kanálové spojovací cestě počítače a z procesorové soustavy, připojené k logické soustavě kanálového styku a k styčným obvodům vnějšího zařízení, vyznačující se tím, že procesorová soustava (10) sestává ze styčného procesoru (11) a z řídicího procesoru (12), přičemž styčný procesor (11) je připojen prostřednictvím spojovací cesty (14) k logické soustavě (9) kanálového styku a spolu s řídicím procesorem (12) k společné paměti (13) tvořící další řídicí jednotky.

2. Dvouprocesorová řídící jednotka vnějšího zařízení počítače podle bodu 1, vyznačující se tím, že společná paměť (13) procesorové soustavy (10) obsahuje dvě spojovací části (131, 132), z nichž první spojovací část (131) je připojena prostřednictvím prvního spojovacího vedení (211) spojovací cesty (21) společné paměti (13) s procesorovou soustavou (10) k styčnému procesoru (11) a druhá spojovací část (132) je připojena prostřednictvím druhého spojovacího vedení (212) spojovací cesty (21) společné paměti (13) s procesorovou soustavou (10) k řídícímu procesoru (12).

3. Dvouprocesorová řídící jednotka vnějšího zařízení počítače podle bodů 1 a 2, vyznačující se tím, že součástí prvního spojovacího vedení (211) spojovací cesty (21) společné paměti (13) s procesorovou soustavou (10) jsou vodiče (301) řídícího vedení (30), jehož zdrojem je řídící paměť (31) styčného procesoru (11).

4. Dvouprocesorová řídící jednotka vnějšího zařízení počítače podle bodů 1 až 3, vyznačující se tím, že součástí prvního spojovacího vedení (211) spojovací cesty (21) společné paměti (13) s procesorovou soustavou (10) jsou vodiče (351) datového výstupního vedení (35) výpočetní jednotky (32) styčného procesoru (11) a vodiče (331) datových vstupů (33) výpočetní jednotky (32) styčného procesoru (11).

5. Dvouprocesorová řídící jednotka vnějšího zařízení počítače podle bodů 1 až 4, vyznačující se tím, že součástí prvního spojovacího vedení (211) spojovací cesty (21) společné paměti (13) s procesorovou soustavou (10) je adresové výstupní vedení (34) výpočetní jednotky (32) styčného procesoru (11).

6. Dvouprocesorová řídící jednotka vnějšího zařízení počítače podle bodů 1 až 5, vyznačující se tím, že první spojovací vedení (181) spojovací cesty (18) styčných obvodů (6) vnějšího zařízení (7) s procesorovou soustavou (10) je připojeno svými výstupními vodiči (61) k datovým vstupům (33) výpočetní jednotky (32) styčného procesoru (11) a svými vstupními vodiči (62) k datovému výstupnímu vedení (35) výpočetní jednotky (32) styčného procesoru (11).

7. Dvouprocesorová řídící jednotka vnějšího zařízení počítače podle bodů 1 až 6, vyznačující se tím, že druhé spojovací vedení (212) spojovací cesty (21) procesorové soustavy (10) se společnou pamětí (13) je připojeno k sběrníkovému vedení (124) řídícího procesoru (12).

8. Dvouprocesorová řídící jednotka vnějšího zařízení počítače podle bodů 1 až 7, vyznačující se tím, že druhé spojovací vedení (182) spojovací cesty (18) procesorové soustavy (10) se styčnými obvody (6) vnějšího zařízení (7) je připojeno k sběrníkovému vedení (124) řídícího procesoru (12).

9. Dvouprocesorová řídící jednotka vnějšího zařízení počítače podle bodů 1 až 8, vyznačující se tím, že k řídícímu procesoru (12) dvouprocesorové soustavy (10) jsou připojeny prostřednictvím spojovací cesty (17) styčné obvody (19) ovládacího a indikačního panelu (20) sestávajícího ze soustavy (90) spínačů a ze soustavy (91) indikačních prvků.

10. Aktivní řídící jednotka vnějšího zařízení počítače podle bodů 1 až 9, vyznačující se tím, že součástí styčných obvodů (19) ovládacího a indikačního panelu (20) je čítač (94), paměť (93) a přepínač (95), přičemž výstup (942) čítače (94) je spojen s adresovým vstupem (931) paměti (93) a s adresovým vstupem (951) přepínače (95), vstup (933) paměti (93) je připojen k prvnímu souřadnicovému vstupu (911) a výstup (952) přepínače (95) k druhému souřadnicovému vstupu (912) soustavy (91) indikačních prvků a datový vstup (941) čítače (94) a datový vstup (932) paměti (93) jsou připojeny k výstupu (962) převáděcího obvodu (96), jehož vstup (961) je připojen k spojovací cestě (17) spojující styčné obvody (19) ovládacího a indikačního panelu (20) s řídícím procesorem (12).

