

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3680334号

(P3680334)

(45) 発行日 平成17年8月10日(2005.8.10)

(24) 登録日 平成17年5月27日(2005.5.27)

(51) Int. Cl.⁷

H04N 5/335

F I

H04N 5/335

P

請求項の数 6 (全 11 頁)

(21) 出願番号	特願平7-4736	(73) 特許権者	000002185
(22) 出願日	平成7年1月17日(1995.1.17)		ソニー株式会社
(65) 公開番号	特開平8-195909		東京都品川区北品川6丁目7番35号
(43) 公開日	平成8年7月30日(1996.7.30)	(74) 代理人	100067736
審査請求日	平成13年12月11日(2001.12.11)		弁理士 小池 晃
		(74) 代理人	100086335
			弁理士 田村 榮一
		(74) 代理人	100096677
			弁理士 伊賀 誠司
		(72) 発明者	倉重 忠正
			東京都品川区北品川6丁目7番35号 ソ
			ニー株式会社内
		(72) 発明者	佐藤 誠司
			東京都品川区北品川6丁目7番35号 ソ
			ニー株式会社内

最終頁に続く

(54) 【発明の名称】 画素ムラ補正装置及び方法

(57) 【特許請求の範囲】

【請求項1】

固体撮像素子に発生する画素ムラを補正する画素ムラ補正装置において、

固体撮像素子に既に存在していた画素ムラの相対位置データ及び相対レベルデータを格納する不揮発性の第1のメモリ手段と、

固体撮像素子に新たに発生した画素ムラの絶対位置データ及び絶対レベルデータを生成する生成手段と、

上記新たに発生した画素ムラの絶対位置データ及び絶対レベルデータを格納する書き換え可能な不揮発性の第2のメモリ手段と、

上記第1のメモリ手段の相対位置データ及び相対レベルデータと第2のメモリ手段の絶対位置データ及び絶対レベルデータを処理して書き換え可能な第3のメモリ手段に展開する制御手段と、

上記第3のメモリ手段に展開された画素ムラの位置データ及びレベルデータを読み出して、画素ムラの補正を行う補正手段とを有し、

上記制御手段は、上記第2のメモリ手段の絶対位置データ及び絶対レベルデータを相対位置データ及び相対レベルデータに直して上記第3のメモリ手段に展開する

ことを特徴とする画素ムラ補正装置。

【請求項2】

画面上に表示する十字カーソルのデータを発生するカーソル発生手段を有し、

上記新たに発生した画素ムラの位置を、当該画面上に表示した十字カーソルにより測定

10

20

することを特徴とする請求項 1 記載の画素ムラ補正装置。

【請求項 3】

上記位置の測定を行った画素ムラのレベルを決定するレベル決定手段を有することを特徴とする請求項 2 記載の画素ムラ補正装置。

【請求項 4】

上記固体撮像素子上に被写体像を結像させる光学系と、固体撮像素子からの撮像信号を映像信号に変換する変換系とを少なくとも有するカメラ部を備えることを特徴とする請求項 1 記載の画素ムラ補正装置。

【請求項 5】

固体撮像素子に発生する画素ムラを補正する画素ムラ補正方法において、

固体撮像素子に新たに発生した画素ムラの絶対位置データ及び絶対レベルデータを生成し、

上記新たに発生した画素ムラの絶対位置データ及び絶対レベルデータを書き換え可能な不揮発性のメモリに格納し、

固体撮像素子に既に存在していた画素ムラの相対位置データ及び相対レベルデータと、上記新たに発生した画素ムラの絶対位置データ及び絶対レベルデータを相対位置データ及び相対レベルデータに直したデータとを処理して書き換え可能なメモリに展開し、

当該展開された画素ムラの相対位置データ及び相対レベルデータをメモリから読み出して、画素ムラの補正を行う

ことを特徴とする画素ムラ補正方法。

【請求項 6】

画面上に十字カーソルを表示し、当該画面上に表示した十字カーソルにより、上記新たに発生した画素ムラの位置を測定することを特徴とする請求項 5 記載の画素ムラ補正方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、CCD（固体撮像素子）に発生するいわゆる白キズ等の画素ムラを補正する画素ムラ補正装置及び方法に関する。

【0002】

【従来の技術】

例えばビデオカメラ等に搭載される CCD（固体撮像素子）の画素ムラ（いわゆる白キズ等のように素子出力レベルにオフセットがあるもの）を補正する従来の画素ムラ補正装置は、当該 CCD の画素ムラ（以下単にキズと呼ぶ）の位置及びそのキズのレベルのデータからなる補正用のデータを格納しておく ROM（リード・オンリ・メモリ）と、その ROM からデータを読み出して当該データに応じた処理を行う専用の IC（集積回路）とを有してなる。ここで、上記 CCD のキズの位置とそのキズのレベルは、例えば当該 CCD が搭載されるビデオカメラの製造時等に測定され、この測定されたキズの位置（相対アドレス）とキズのレベル（例えば相対値）のデータが上記 ROM に格納されている。なお、上記キズの位置の相対アドレスとは、CCD 上のあるキズ位置から次のキズ位置がどれくらい離れているかを示す情報であり、上記キズのレベルの相対値とは、ある位置のキズのレベルに対して次の位置のキズのレベルがどれくらい変化しているかを示す情報である。このように、キズ位置を相対アドレスで格納し、キズレベルを相対値で格納するのは、これらキズ位置とレベルのデータを用いて後に補正処理を行う時の処理を簡略化できるようにするためである。

【0003】

ビデオカメラは上記画素ムラ補正装置を搭載しており、したがって、当該ビデオカメラは、例えば電源オン後に上記 ROM に予め格納されているキズの位置とレベルのデータを読み出し、このキズの位置とレベルのデータに基づいてキズの補正を行うようになっている。

10

20

30

40

50

【 0 0 0 4 】

【 発明が解決しようとする課題 】

ところで、上述したように、従来のビデオカメラにおいては、CCDのキズの位置とレベルのデータがビデオカメラの製造時に上記画素ムラ補正装置のROMに書き込まれるようになっているため、例えば、当該ビデオカメラの出荷後（例えばユーザにカメラが渡った後等）に新たにCCDにキズが発生したような場合には、補正できないことになる。

【 0 0 0 5 】

したがって、このようにビデオカメラの出荷後にCCDに新たにキズが発生した場合には、当該ビデオカメラを例えばサービスステーション等に送り、上記ROM内のデータを書き換えなければならなくなる。この場合のサービスステーションでは、当該ビデオカメラのCCDのキズの位置とそのレベルを測定し、当該キズの位置とレベルのデータを、先にROMに格納されていたキズの位置とレベルのデータと共に新しいROM（データ未記憶の別のROM）に書き込み、この新しいROMを、先に搭載されていた古いROMと交換して装填することを行う。

10

【 0 0 0 6 】

このようなことから、サービスステーションには、上記キズの位置とレベルの測定やROMの交換等の作業を行うための専用の治具や、パーソナルコンピュータ、データ未記憶の新しいROM、このROMへのデータの書き込みを行うROMライター等の数多くの機器が必要となる。

【 0 0 0 7 】

また、上記ビデオカメラが、例えば放送局用等の高価かつその局にとってなくてはならないものであるような場合には、当該ビデオカメラの修理を行っている期間の代替カメラ等も用意しておかなければならず、費用と手間がかかることが問題となっている。

20

【 0 0 0 8 】

さらに、ROMを交換する場合、新しいROMに新たな補正用のデータを書き込み、画素ムラ補正装置の基板に例えばソケットを介して搭載されている古いROMを外して、上記新たなROMを差し込むという作業が必要になる。この作業の際には、例えばソケットへの差し込み間違いやソケットへの抜き差しによる基板の破損やパターンの破損、さらに静電気等による破壊等のトラブルが発生する可能性もある。

【 0 0 0 9 】

そこで、本発明は上述の実情に鑑み、CCDに新たにキズが発生しても、サービスステーションでの作業が不要で簡単かつ安価に補正することができ、さらにROMの交換も不要となる画素ムラ補正装置及び方法を提供するものである。

30

【 0 0 1 0 】

【 課題を解決するための手段 】

本発明の画素ムラ補正装置は、上述した目的を達成するために提案されたものであり、固体撮像素子に発生する画素ムラを補正する画素ムラ補正装置において、固体撮像素子に既に存在していた画素ムラの相対位置データ及び相対レベルデータを格納する不揮発性の第1のメモリ手段と、固体撮像素子に新たに発生した画素ムラの絶対位置データ及び絶対レベルデータを生成する生成手段と、上記新たに発生した画素ムラの絶対位置データ及び絶対レベルデータを格納する書き換え可能な不揮発性の第2のメモリ手段と、上記第1のメモリ手段の相対位置データ及び相対レベルデータと第2のメモリ手段の絶対位置データ及び絶対レベルデータを処理して書き換え可能な第3のメモリ手段に展開する制御手段と、上記第3のメモリ手段に展開された画素ムラの位置データ及びレベルデータを読み出して、画素ムラの補正を行う補正手段とを有し、上記制御手段は、上記第2のメモリ手段の絶対位置データ及び絶対レベルデータを相対位置データ及び相対レベルデータに直して上記第3のメモリ手段に展開することを特徴とするものである。

40

【 0 0 1 1 】

また、本発明の画素ムラ補正装置は、画面上に表示する十字カーソルのデータを発生するカーソル発生手段をも有し、上記新たに発生した画素ムラの位置を、当該画面上に表示し

50

た十字カーソルにより測定する。さらに、本発明の画素ムラ補正装置は、上記位置の測定を行った画素ムラのレベルを決定するレベル決定手段をも有している。本発明の画素ムラ補正装置は、上記構成の他に、固体撮像素子上に被写体像を結像させる光学系と、固体撮像素子からの撮像信号を映像信号に変換する変換系とを少なくともも有するカメラ部を備えてもいる。

【0012】

次に、本発明の画素ムラ補正方法は、固体撮像素子に発生する画素ムラを補正する画素ムラ補正方法において、固体撮像素子に新たに発生した画素ムラの絶対位置データ及び絶対レベルデータを生成し、上記新たに発生した画素ムラの絶対位置データ及び絶対レベルデータを書き換え可能な不揮発性のメモリに格納し、固体撮像素子に既に存在していた画素ムラの相対位置データ及び相対レベルデータと、上記新たに発生した画素ムラの絶対位置データ及び絶対レベルデータを相対位置データ及び相対レベルデータに直したデータとを処理して書き換え可能なメモリに展開し、当該展開された画素ムラの相対位置データ及び相対レベルデータをメモリから読み出して、画素ムラの補正を行うことを特徴とするものである。

10

【0013】

また、本発明の画素ムラ補正方法では、画面上に十字カーソルを表示し、当該画面上に表示した十字カーソルにより、上記新たに発生した画素ムラの位置を測定し、さらに、上記位置の測定を行った画素ムラのレベルから判断して補正レベルを設定し、当該補正レベルで補正を行って、上記測定した位置と補正レベルの適正度を判断する。またさらに、上記測定した位置と補正レベルが適正であると判断した後は、当該測定した位置のデータと補正レベルのデータを上記新たに発生した画素ムラの位置データ及びレベルデータとして上記書き換え可能な不揮発性のメモリに格納する。

20

【0014】

【作用】

本発明の画素ムラ補正装置及び方法によれば、固体撮像素子に既に存在していた画素ムラの位置データ及びレベルデータを元々格納しているため、これら既に存在していた画素ムラの補正は可能である。ここで、新たに画素ムラが発生したときには、その新たに発生した画素ムラの位置データ及びレベルデータを生成し、これら新たに発生した画素ムラの位置データ及びレベルデータを書き換え可能な不揮発性のメモリに格納するようにしている。したがって、この書き換え可能な不揮発性のメモリに格納している新たに発生した画素ムラの位置データ及びレベルデータを用いれば、これら画素ムラの補正ができるようになる。さらに、固体撮像素子に既に存在していた画素ムラの位置データ及びレベルデータも元々格納しているため、書き換え可能な不揮発性のメモリに格納している新たに発生した画素ムラの位置データ及びレベルデータと、既に存在していた画素ムラの位置データ及びレベルデータをまとめて書き換え可能なメモリに展開することで、古い画素ムラのみならず新しい画素ムラも全て補正できるようになる。

30

【0015】

【実施例】

以下、本発明の好ましい実施例について、図面を参照しながら説明する。

40

【0016】

図1には、本発明の画素ムラ補正方法が適用される画素ムラ補正装置の一実施例の構成を示す。本実施例の画素ムラ補正装置は、例えばビデオカメラ等のCCDを有するものに適用されるものであり、以下の説明では、ビデオカメラに搭載した場合について説明している。なお、本実施例でいう画素ムラとは、CCDの素子出力レベルにオフセットがあるものであり、いわゆる白キズのみならず黒キズも含み、これ以降の説明では当該画素ムラを単にキズと呼ぶ。

【0017】

この図1において、本発明実施例のビデオカメラに搭載される画素ムラ補正装置は、工場出荷時にCCDに既に存在していたキズの位置データ(相対アドレスデータ)及びレベ

50

ルデータ（相対レベルデータ）を格納する不揮発性の第1のメモリ手段であるROM（リード・オンリ・メモリ）4と、CCDに新たに発生したキズの絶対アドレスデータ及び絶対レベルデータを生成する生成手段としての操作パネル20及びCPU1と、上記新たに発生したキズの絶対アドレスデータ及び絶対レベルデータを格納する書き換え可能な不揮発性の第2のメモリ手段としてのEEPROM(electrically erasable programmable ROM)2と、上記ROM4とEEPROM7のデータを処理して書き換え可能な第3のメモリ手段であるRAM7に展開するCPU3と、上記RAM7に展開されたキズの位置データ及びレベルデータを読み出して、キズの補正を行う補正手段の一部としての補正を行うべき位置にゲートパルスを出力するキズ補正IC10とを有することを特徴とするものである。

10

【0018】

先ず、図1の各構成要素の機能について順に説明する。

【0019】

遠隔操作パネル20は、CCDの水平方向のアドレスを調整する水平アドレス調整ボリュームと、CCDの垂直方向のアドレスを調整する垂直アドレス調整ボリュームと、レベルを調整するためのレベル調整ボリュームの計3個のボリュームが少なくとも配され、さらに、キズの補正を行うか否かを指示するための補正オン/オフスイッチと、キズのデータをストアするか否かを指示するためのストアオン/オフスイッチと、カーソルのオン/オフを指示するためのカーソルオン/オフスイッチの計3個のスイッチが少なくとも配されるものである。なお、上記アドレスは、実際には後述するように画面上に表示された十字カーソルにより指定される画面上の位置と対応している。また、この遠隔操作パネル20の各ボリュームやスイッチは、カメラをコントロールするメインパネル部に配したり、カメラ本体の後部にあるリアパネルに配することもできる。さらに、この操作パネル20には、CCDの読み出しモードをフィールドモードとフレームモードとに切り換えるモード切替スイッチも配されている。

20

【0020】

CPU（中央処理ユニット）1は、カメラ本体側のCPUで、CCDブロック側のCPU3と通信を行うものであり、後述するようにして操作パネル20によりアドレス指定されるCCDのキズ位置とそのレベルとを測定し、これらキズ位置とレベルの情報をCCD3に伝える機能を有する。上記CPU1からは、操作パネル20により指定されたアドレスに対応する絶対アドレスデータと、同じく操作パネル20により調整された絶対値で表されるレベルデータとが出力されて、CPU3に送られる。

30

【0021】

書き換え可能な不揮発性メモリであるEEPROM2は、後述するようにして求められたCCDに新たに発生したキズの位置のデータ（絶対アドレス値）とそのレベル（絶対値）のデータを格納する。

【0022】

CPU3は、CCDブロックに搭載されているCPUで、カメラ本体と通信すると共に、本発明の画素ムラ補正装置の各構成要素（CCDブロック内の対応する構成要素）を制御して動作させる機能を有する。また、当該CPU3は、上記CPU1から送られてきた絶対アドレスデータを次に述べるROM4内に格納されているものと同様の相対アドレスデータに直すと共に、絶対値で表されるレベルも相対値に直す処理を行う。

40

【0023】

ROM4は、ビデオカメラの製造時の例えばCCD固着時に検出した、補正すべきレベルとなっているキズの位置のデータ（相対アドレスのデータ）とレベルデータ（相対値）を格納する。これらキズ位置の相対アドレスとレベルの相対値は、前述同様に、CCD上のあるキズ位置から次のキズ位置がどれくらい離れているかを示す情報と、ある位置のキズのレベルに対して次の位置のキズのレベルがどれくらい変化しているかを示す情報である。また、ROM4に対してキズ位置を相対アドレスで格納し、キズレベルを相対値で格納するのは、これらキズ位置とレベルのデータを用いて後に補正処理を行う時の処理を簡略

50

化できるようにするためである。なお、本実施例では、キズがない場合でも、例えばCPU3によって3H(Hは水平走査周期)おきにダミーのキズをHのブランキング期間中に入れるようにしている。

【0024】

カーソル発生回路5は、CPU1からのデータ(S.DATA)とロードデータ(S.LD)とクロック(S.CLK)とからなるシリアルデータ群によりコントロールされて十字カーソルデータ発生する機能を有する。この十字カーソルデータは出力端子21を介して後段の構成に送られる。具体的には、この十字カーソルデータは、画像信号処理系に送られ、例えばビューファインダや液晶ディスプレイ或いは接続されたテレビジョンモニタ画面等に十字のカーソルとして表示されるようになる。なお、当該カーソル発生回路5は、上記表示を行う十字カーソルのデータを発生するために、垂直駆動パルスVDと水平駆動パルスHDとクロックCLKとが供給されている。

10

【0025】

セクタ6は、2つの入力端子がCPU3からのアドレスバス(16ビット)と後述するキズ補正IC10からのアドレスバス(16ビット)とに接続され、これら2つの入力端子の入力(アドレスデータ)をCPU3からの切換制御信号に基づいて切り換えて出力するものである。すなわち、当該セクタ6の一方の入力端子には、上記CPU3の読出制御信号によってROM4から読み出された相対アドレスのデータが、また、他方の入力端子にはキズ補正IC10からの相対アドレスのデータが供給され、上記CPU3の切換制御信号に基づいてこれら相対アドレスのデータのいずれかが出力されてRAM(ランダム・アクセス・メモリ)7に送られる。

20

【0026】

RAM7は、例えば1M(メガバイト)のSRAM(スタティックRAM)からなり、EEPROM2から読み出された絶対値で表されるレベルがCPU3によって相対値で表されるレベルに直されたデータと、CPU3からの読出制御信号によってROM4から読み出された相対値で表されるレベルのデータとが、当該CPU3からの制御信号に応じて展開されるものである。当該展開されたデータは、上記セクタ6によって切り換えられたキズ補正IC10からのアドレスデータ(相対アドレス)によって読み出される。

【0027】

バッファ8は、キズ補正IC10によりコントロールされ、上記RAM7から読み出されたレベル(相対値)のデータを出し、キズ補正IC10に送る。

30

【0028】

また、バッファ9は、CPU3により書き込みと読み出しがコントロールされ、ROM4から読み出された相対値で表されるレベルデータとEEPROM2から読み出されてCPU3で相対値に直されたレベルデータとをRAM7に送ることと、当該RAM7から読み出されたレベル(相対値)のデータをCPU3に送ることの、双方向の入出力機能を有するものである。

【0029】

キズ補正IC10は、ゲートアレイからなりキズ補正専用ICである。このキズ補正IC10には、前記カーソル発生回路5に送られるものと同じシリアルデータ群がCPU1から供給され、セクタ6を介してRAM7に前記相対アドレスデータを出力すると共に、RAM7から読み出されたレベル(相対値)データをD/Aコンバータ11に送り、さらに、当該RAM7からのレベルデータに基づいて3原色のR(赤),G(緑),B(青)用の補正信号を出力するためのゲートパルスを出力する機能を有する。なお、当該キズ補正IC10にも、垂直駆動パルスVDと水平駆動パルスHDとクロックCLKとが供給されている。

40

【0030】

D/Aコンバータ11は、上記キズ補正IC10からのクロックに応じて、当該キズ補正IC10から供給されるキズに対応する8ビットのレベルデータをアナログ量に変換する機能を有し、このアナログ量をスイッチ12に送る。

50

【0031】

スイッチ12は、キズ補正IC10からのR、G、Bそれぞれに対するゲートパルスで切換コントロール信号として、上記D/Aコンバータ11から得られたアナログ量をオン/オフすることで、R、G、B各チャンネルに対する補正信号を出力する機能を有する。

【0032】

次に本発明のキズ補正装置を搭載したビデオカメラにおいて、新たに発生したキズを補正する基本動作（すなわち本発明のキズ補正方法）について、図2を用いて説明する。

【0033】

この図2において、ステップS1では、CCDの読み出しを、フレーム読み出しにする。

【0034】

次のステップS2では、新たに発生しているキズの位置を十字カーソルで測定する。すなわち、画面上で十字カーソルの位置をキズ上に合わせる（水平方向のアドレスと垂直方向のアドレスを調整する）ことで、キズの位置を測定する。ステップS3では、上記測定した位置のキズのレベルを測定し、そのレベルから判断して、補正レベルを決定する。

【0035】

ステップS4では、上記決定した補正レベルで、上記キズの補正を試しに行ってみる（この補正をプリ補正と呼ぶ）。このプリ補正を行うのは、上記キズの位置が合っているかどうかと、上記決定した補正レベルが正しい補正レベルであるかどうかを確認するためである。すなわち、次のステップS5では、上記プリ補正で正しく補正されたか否かの判断を行い、正しく補正されていない場合には、ステップS2に戻って再度ステップS2からステップS4の処理を繰り返す。また、ステップS5で正しく補正されていると判断した場合にはステップS6に進む。

【0036】

このステップS6では、上記正しいプリ補正におけるキズの位置のデータ（絶対アドレスデータ）とレベル（絶対値）のデータをストアする。

【0037】

次のステップS7では、上記ストアがなされたか否かを判断するために、一旦電源をオフした後、再度オンする。次のステップS8では、上記電源オフとオン後の画面において、前記新たに発生していたキズが正常に補正されているか否かの判断を行う。このステップS8で正常に補正されていないと判断した場合には、ステップS1に戻り、再度ステップS1からステップS8までの処理を行う。また、ステップS8で正常に補正されたと判断した場合には処理を終了する。

【0038】

本発明の画素ムラ補正方法では、上述のような手順により、画素ムラすなわちキズの補正を行う。なお、上述の図2のフローチャートは、新たに発生した1つのキズの補正についての動作であるが、新たに発生したキズが複数ある場合には、それぞれについて上記図2の処理を行うことで、全てのキズの補正が可能となる。

【0039】

次に、上記図2のフローチャートに示した本発明の画素ムラ補正方法を、図1で説明した本実施例の画素ムラ補正装置（ビデオカメラ）に適用した場合の具体的な動作は、以下のようになる。

【0040】

まず、ステップS1では、ビデオカメラをコントロールする前記操作パネル20上のモード切換スイッチを操作することで、CCDの読み出しモードをフレームモードにする。

【0041】

次のステップS2では、上記操作パネル20の前記カーソルオン/オフスイッチをオンし、さらに操作パネル20上の前記水平アドレス調整ボリュームと垂直アドレス調整ボリュームとを操作することで、当該操作パネル20からは、カーソルオンの信号及び十字カーソルの水平方向のアドレスデータと垂直方向のアドレスデータが出力される。これらのデータはCPU1に送られ、当該CPU1でシリアルデータ群になされてカーソル発生回路

10

20

30

40

50

5に送られる。カーソル発生回路5は、供給されたデータに基づいて画面上に表示する十字カーソルデータを発生し、この十字カーソルデータが端子21を介して後段の構成に送られる。このように、画面上に十字カーソルが表示されている状態で、当該画面上に新たに発生しているキズ上に上記十字カーソルの位置を合わせることで、キズの位置を測定する。このキズの位置は水平方向及び垂直方向の絶対アドレスデータとして得られることになる。

【0042】

次にステップS3では、上記測定した位置のキズのレベルを測定し、そのレベルから判断して、上記操作パネル20上の前記レベル調整ボリュームを操作することにより、プリ補正のための補正レベル(絶対レベル)を設定する。

10

【0043】

次のステップS4では、上記操作パネル20上の補正オン/オフスイッチを操作してプリ補正をオンにする。ここで当該プリ補正をオンにすると、上記ステップS2とステップS3により得られたアドレスデータと補正レベルのデータは、CPU1からシリアルデータとなされてCPU3に送られる。このデータを受けたCPU3は、ROM4から製造時に既に記憶されている相対アドレスデータと相対レベルデータとを読み出すと共に、上記CPU1から送られてきた絶対アドレス及び絶対レベルのデータを処理してROM4に記憶されていたのと同様の相対アドレス及び相対レベルのデータに直して、これらデータをRAM7に展開する。このRAM7への展開後は、上記RAM7へのアドレス設定が、キズ補正IC10からのアドレスデータに切り換えられ、これにより上記決定した補正レベルでのプリ補正が行われる。その後、前記操作パネル20上の補正オン/オフスイッチを操作することでプリ補正をオフとする。このプリ補正オフの後、CPU3は、さらにROM4のデータのみをRAM7に展開し、元からあるキズに対するアドレス及びレベルのデータを無視する動作を行う。すなわち、当該CPU3では、新たに発生したキズと元からあるキズとを区別する。

20

【0044】

次のステップS5では、実際に上記プリ補正で正しく補正がなされたか否かの判断を行い、正しく補正されていない場合には、ステップS2に戻って再度ステップS2からステップS4の処理を繰り返す。また、ステップS5で正しく補正されていると判断した場合にはステップS6に進む。

30

【0045】

ステップS6では、操作パネル20上のストアオン/オフスイッチを操作して、上記正しい補正データとアドレスデータ、すなわち新たに発生したキズに対応する水平方向の絶対アドレスデータ及び垂直方向の絶対アドレスデータと、補正データの絶対レベルデータとを、前記EEPROM2にストアする。この場合、ストアオン/オフスイッチをオンすると、上記新たなキズに対応するデータ(絶対アドレスデータと絶対レベルデータ)は、CPU1からCPU3に送られ、CPU3が当該供給されたデータをEEPROM2に書き込む。これにより、新たに発生したキズの補正が可能となる。

【0046】

次のステップS7では、EEPROM2に、本当に書き込まれているかどうかを再チェックするために、電源をオフにして再度オンする。電源オンした時点から、CPU3は、EEPROM2に格納されているデータと、ROM4のデータを読み出してきて、RAM7上に展開する。以後、このRAM7に展開したデータは、キズ補正IC10からのアドレス設定によりデータが読み出され、このデータを用いたキズ補正が行われることになる。このキズ補正により、ステップS8では、上記電源オフとオン後の画面において、以前から存在するキズと共に前記新たに発生していたキズも正常に補正されているか否かの判断を行い、正常に補正されたと判断した場合には処理を終了する。

40

【0047】

上述したように、本発明実施例の画素ムラ補正装置及び方法によれば、新たに発生したキズの補正用の回路をCCDブロック内に搭載することで、工場出荷時点以後に発生したキ

50

ズを、専用の治具や装置を必要とせずに簡単に消すことができる。また、新たに発生したキズに対するデータは、EEPROM 2 に格納されるので、初めからあるキズのデータが入っているROM 4 はそのまま交換する必要がなく、したがって、ROM 交換の際のトラブルの発生がなくなる。さらに、上記EEPROM 2 の容量にもよるが、新たに発生したキズに対するデータは、例えば最大70個分程度のキズに対応でき、したがって、工場出荷後の新たなキズの補正のためにCCDブロックそのものの交換などの必要となる。

【0048】

なお、ビデオカメラに搭載される従来のキズ補正装置は、図1中の点線で囲まれた部分に対応している。また、図1のCCDブロック中の図中の点線で囲まれたところ以外の部分は、従来のサービスステーション等のパーソナルコンピュータ及び専用治具により構成されていたものである。

10

【0049】

【発明の効果】

以上の説明からも明らかなように、本発明の画素ムラ補正装置及び方法においては、新たに画素ムラが発生したときには、その新たに発生した画素ムラの位置データ及びレベルデータを生成し、これら新たに発生した画素ムラの位置データ及びレベルデータを書き換え可能な不揮発性のメモリに格納するようにしているので、この書き換え可能な不揮発性のメモリに格納している新たに発生した画素ムラの位置データ及びレベルデータを用いることにより、これら画素ムラの補正が可能となる。さらに、固体撮像素子に既に存在していた画素ムラの位置データ及びレベルデータも元々格納しているため、書き換え可能な不揮発性のメモリに格納している新たに発生した画素ムラの位置データ及びレベルデータと、既に存在していた画素ムラの位置データ及びレベルデータをまとめて書き換え可能なメモリに展開することで、古い画素ムラのみならず新しい画素ムラも全て補正可能である。したがって、本発明の画素ムラ補正装置及び方法においては、CCDに新たにキズが発生しても、サービスステーションでの作業が不要で簡単かつ安価に補正することができ、さらにROMの交換も不要となる。

20

【図面の簡単な説明】

【図1】本発明実施例の画素ムラ補正装置を搭載するビデオカメラの要部の構成を示すブロック回路図である。

【図2】本発明の画素ムラ補正方法の手順を示すフローチャートである。

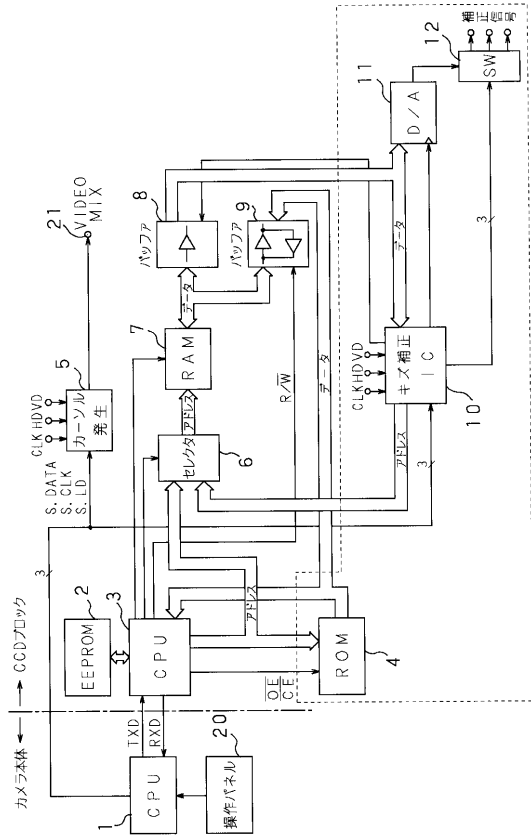
30

【符号の説明】

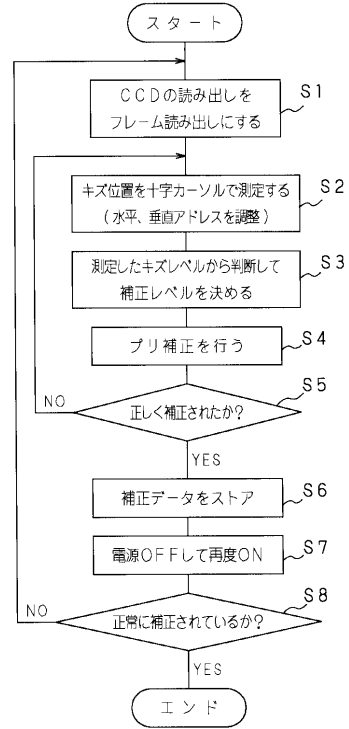
- 1, 3 CPU
- 2 EEPROM
- 4 ROM
- 5 カーソル発生回路
- 6 セレクタ
- 7 RAM
- 8, 9 バッファ
- 10 キズ補正IC
- 11 D/Aコンバータ
- 12 スイッチ
- 20 操作パネル

40

【図1】



【図2】



フロントページの続き

審査官 松田 岳士

(56)参考文献 特開平03 - 227185 (JP, A)
特開平05 - 344426 (JP, A)
特開平04 - 150275 (JP, A)

(58)調査した分野(Int.Cl.⁷, DB名)
H04N 5/335