

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6341714号
(P6341714)

(45) 発行日 平成30年6月13日(2018.6.13)

(24) 登録日 平成30年5月25日(2018.5.25)

(51) Int.Cl.	F 1
H05K 3/46	(2006.01)
H05K 3/00	(2006.01)
H05K 3/40	(2006.01)
H05K 1/11	(2006.01)
	HO5K 3/46
	HO5K 3/46
	HO5K 3/46
	HO5K 3/00
	HO5K 3/40

請求項の数 14 (全 23 頁) 最終頁に続く

(21) 出願番号	特願2014-62735 (P2014-62735)	(73) 特許権者 000190688 新光電気工業株式会社 長野県長野市小島田町80番地
(22) 出願日	平成26年3月25日(2014.3.25)	(74) 代理人 100107766 弁理士 伊東 忠重
(65) 公開番号	特開2015-185773 (P2015-185773A)	(74) 代理人 100070150 弁理士 伊東 忠彦
(43) 公開日	平成27年10月22日(2015.10.22)	(72) 発明者 清水 規良 長野県長野市小島田町80番地 新光電気 工業株式会社内
審査請求日	平成28年12月14日(2016.12.14)	(72) 発明者 金田 渉 長野県長野市小島田町80番地 新光電気 工業株式会社内

最終頁に続く

(54) 【発明の名称】配線基板及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

コア層と、

前記コア層の一方の面に形成された第1配線層と、

前記コア層の一方の面に、前記第1配線層を覆うように形成された第1絶縁層と、

前記第1絶縁層に埋設されたビア配線と、

前記第1絶縁層の前記コア層と接する面とは反対側の面である第1面に形成された第2配線層と、

前記第1絶縁層の前記第1面に、前記第2配線層を覆うように形成された、前記第1絶縁層よりも薄い第2絶縁層と、を有し、

前記第1配線層は、パッドと、前記パッドの周囲に設けられたプレーン層と、を含み、

前記第1絶縁層の前記第1面及び前記ビア配線の一方の端面は研磨された面であり、

前記ビア配線の一方の端面は、前記第1絶縁層の前記第1面から露出し、前記第2配線層と直接接合されており、

前記ビア配線の他方の端面は、前記第1絶縁層内で前記パッドと直接接合されており、

前記第2絶縁層側が電子部品が搭載される電子部品搭載面となる配線基板。

【請求項 2】

前記第1配線層の配線密度より前記第2配線層の配線密度が高い請求項1記載の配線基板。

【請求項 3】

前記プレーン層は、グランド又は電源と接続されている請求項 1 又は 2 記載の配線基板。

【請求項 4】

前記ビア配線の一方の端面は、前記第 1 絶縁層の前記第 1 面と面一である請求項 1 乃至 3 の何れか一項記載の配線基板。

【請求項 5】

前記第 2 配線層は、シード層上に電解めっき層を積層した構造であり、

前記ビア配線の一方の端面は、前記第 2 配線層を構成する前記シード層と直接接合されている請求項 1 乃至 4 の何れか一項記載の配線基板。

【請求項 6】

前記第 1 絶縁層はフィラーを含有しており、

前記第 2 絶縁層は、前記第 1 絶縁層よりも少ない量のフィラーを含有しているか、又は、フィラーを含有していない請求項 1 乃至 5 の何れか一項記載の配線基板。

【請求項 7】

前記コア層の他方の面に形成された第 3 配線層と、

前記コア層の他方の面に、前記第 3 配線層を覆うように形成された第 3 絶縁層と、

前記第 3 絶縁層の前記コア層と接する面とは反対側の面である第 2 面に形成された第 4 配線層と、

前記第 3 絶縁層の前記第 2 面に、前記第 4 配線層を選択的に露出するように形成されたソルダーレジスト層と、を有する請求項 1 乃至 6 の何れか一項記載の配線基板。

【請求項 8】

前記ソルダーレジスト層側が外部接続端子が形成される外部接続端子面となる請求項 7 記載の配線基板。

【請求項 9】

前記第 3 配線層は、パッドと、前記パッドの周囲に設けられたプレーン層と、を含み、

前記第 3 配線層のパッドは、前記コア層を貫通する貫通配線を介して、前記第 1 配線層のパッドと接続されている請求項 7 又は 8 記載の配線基板。

【請求項 10】

前記第 1 絶縁層及び前記第 3 絶縁層を構成する樹脂は非感光性であり、

前記第 2 絶縁層及び前記ソルダーレジスト層を構成する樹脂は感光性である請求項 7 乃至 9 の何れか一項記載の配線基板。

【請求項 11】

前記第 1 絶縁層及び前記第 3 絶縁層の弾性率は、前記コア層の弾性率よりも小さく、

前記第 2 絶縁層及び前記ソルダーレジスト層の弾性率は、前記第 1 絶縁層及び前記第 3 絶縁層の弾性率よりも小さい請求項 7 乃至 10 の何れか一項記載の配線基板。

【請求項 12】

前記第 1 絶縁層及び前記第 3 絶縁層の熱膨張係数は、前記コア層の熱膨張係数よりも大きく、

前記第 2 絶縁層及び前記ソルダーレジスト層の熱膨張係数は、前記第 1 絶縁層及び前記第 3 絶縁層の熱膨張係数よりも大きい請求項 7 乃至 11 の何れか一項記載の配線基板。

【請求項 13】

コア層の一方の面に、パッドと、前記パッドの周囲に設けられたプレーン層と、を含む第 1 配線層を形成する工程と、

前記コア層の一方の面に、前記第 1 配線層を覆うように第 1 絶縁層を形成する工程と、前記第 1 絶縁層に、前記パッドを露出するビアホールを形成する工程と、

前記第 1 絶縁層上に、前記ビアホール内を充填する金属層を形成する工程と、

前記金属層及び前記第 1 絶縁層の上面を研磨し、前記第 1 絶縁層の上面を露出すると共に、前記第 1 絶縁層の上面に端面が露出するビア配線を形成する工程と、

前記第 1 絶縁層の上面に、前記ビア配線の端面と直接接合された第 2 配線層を形成する工程と、

10

20

30

40

50

前記第2配線層上に、前記第1絶縁層より薄い第2絶縁層を形成する工程と、を有し、
前記第2絶縁層側が電子部品が搭載される電子部品搭載面となる配線基板の製造方法。

【請求項14】

前記コア層の他方の面に第3配線層を形成する工程と、

前記コア層の他方の面に、前記第3配線層を覆うように第3絶縁層を形成する工程と、

前記第3絶縁層の前記コア層と接する面とは反対側の面である第2面に第4配線層を形成する工程と、

前記第3絶縁層の前記第2面に、前記第4配線層を選択的に露出するようにソルダーレジスト層を形成する工程と、を有する請求項13記載の配線基板の製造方法。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、配線基板及びその製造方法に関する。

【背景技術】

【0002】

従来、半導体チップを搭載する半導体パッケージ用の配線基板として、例えば、コア層の上下面に絶縁層と配線層を積層したビルトアップ基板が用いられている。

【0003】

又、近年、半導体パッケージが搭載される電子機器の小型化が進んでいる。これに伴い、半導体パッケージ用の配線基板に対し、更なる小型化、配線層の高密度化等が要求されている。

20

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2003-023252号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、配線基板の表面の平坦性や、レーザ加工によるビア小径化の限界から、配線の微細化にも限界があるため、配線層の高密度化に対する要求に対応できていないのが現状である。

30

【0006】

本発明は、上記の点に鑑みてなされたものであり、配線層の高密度化を実現可能な配線基板等を提供することを課題とする。

【課題を解決するための手段】

【0007】

本配線基板は、コア層と、前記コア層の一方の面に形成された第1配線層と、前記コア層の一方の面に、前記第1配線層を覆うように形成された第1絶縁層と、前記第1絶縁層に埋設されたビア配線と、前記第1絶縁層の前記コア層と接する面とは反対側の面である第1面に形成された第2配線層と、前記第1絶縁層の前記第1面に、前記第2配線層を覆うように形成された、前記第1絶縁層よりも薄い第2絶縁層と、を有し、前記第1配線層は、パッドと、前記パッドの周囲に設けられたプレーン層と、を含み、前記第1絶縁層の前記第1面及び前記ビア配線の一方の端面は研磨された面であり、前記ビア配線の一方の端面は、前記第1絶縁層の前記第1面から露出し、前記第2配線層と直接接合されており、前記ビア配線の他方の端面は、前記第1絶縁層内で前記パッドと直接接合されており、前記第2絶縁層側が電子部品が搭載される電子部品搭載面となることを要件とする。

40

【発明の効果】

【0008】

開示の技術によれば、配線層の高密度化を実現可能な配線基板等を提供できる。

【図面の簡単な説明】

50

【0009】

【図1】第1の実施の形態に係る配線基板を例示する図である。

【図2】第1の実施の形態に係る配線基板の製造工程を例示する図(その1)である。

【図3】第1の実施の形態に係る配線基板の製造工程を例示する図(その2)である。

【図4】第1の実施の形態に係る配線基板の製造工程を例示する図(その3)である。

【図5】第1の実施の形態に係る配線基板の製造工程を例示する図(その4)である。

【図6】第1の実施の形態に係る配線基板の製造工程を例示する図(その5)である。

【図7】第1の実施の形態に係る配線基板の製造工程を例示する図(その6)である。

【図8】第1の実施の形態の変形例に係る配線基板を例示する図である。

【図9】第1の実施の形態の応用例に係る半導体パッケージを例示する断面図(その1) 10
である。

【図10】第1の実施の形態の応用例に係る半導体パッケージを例示する断面図(その2) 20
である。

【図11】第1の実施の形態の応用例に係る半導体パッケージを例示する断面図(その3)
である。

【発明を実施するための形態】

【0010】

以下、図面を参照して発明を実施するための形態について説明する。なお、各図面において、同一構成部分には同一符号を付し、重複した説明を省略する場合がある。

【0011】

第1の実施の形態

[第1の実施の形態に係る配線基板の構造]

まず、第1の実施の形態に係る配線基板の構造について説明する。図1は、第1の実施の形態に係る配線基板を例示する図であり、図1(b)は平面図、図1(a)は図1(b)のA-A線に沿う断面図である。但し、図1(b)では、配線層12より上層は図示されていない。なお、便宜上、図1(b)の平面図において、図1(a)の断面図に対応するハッチングを施している。

【0012】

図1を参照するに、第1の実施の形態に係る配線基板1は、第1の配線部材10と、第1の配線部材10の一方の側に積層された第2の配線部材30と、第1の配線部材10の他方の側に積層されたソルダーレジスト層40とを有する。配線基板1の平面形状は、例えば、矩形状とすることができる。但し、これには限定されず、配線基板1は任意の平面形状とすることができる。

【0013】

なお、本実施の形態では、便宜上、配線基板1の配線層37側を上側又は一方の側、ソルダーレジスト層40側を下側又は他方の側とする。又、各部位の配線層37側の面を一方の面又は上面、ソルダーレジスト層40側の面を他方の面又は下面とする。但し、配線基板1は天地逆の状態で用いることができ、又は任意の角度で配置することができる。又、平面視とは対象物をコア層11の一方の面11aの法線方向から視ることを指し、平面形状とは対象物をコア層11の一方の面11aの法線方向から視た形状を指すものとする。

【0014】

以下、第1の配線部材10、第2の配線部材30、及びソルダーレジスト層40について詳説する。まず、第1の配線部材10について説明する。第1の配線部材10は、第2の配線部材30よりも配線密度の低い配線層が形成された低密度配線層である。第1の配線部材10の略中心部には、コア層11が設けられている。コア層11としては、例えば、ガラスクロスにエポキシ系樹脂等の熱硬化性の絶縁性樹脂を含浸させた所謂ガラスエポキシ基板等を用いることができる。絶縁性樹脂として、ポリイミド系樹脂やシアネット系樹脂等を用いてもよい。又、コア層11として、ガラス繊維、炭素繊維、アラミド繊維等の織布や不織布にエポキシ系樹脂等の熱硬化性の絶縁性樹脂を含浸させた基板等を用いて

20

30

40

50

もよい。コア層11の厚さは、例えば、80～400μm程度とすることができます。なお、各図において、ガラスクロス等の図示は省略されている。

【0015】

コア層11には、複数の貫通孔11xが形成されている。貫通孔11xの平面形状は、例えば、直径が100～200μm程度の円形とすることができます。貫通孔11xのピッチは、例えば、200～400μm程度とすることができます。貫通孔11x内には、貫通配線19が形成されている。貫通配線19の材料としては、例えば、銅(Cu)等を用いることができる。なお、貫通配線19の中心部に貫通孔を設け、エポキシ系樹脂等の絶縁性樹脂を充填してもよい。

【0016】

コア層11の一方の面11aには、配線層12と、絶縁層13と、配線層14とが順次積層されている。コア層11の他方の面11bには、配線層22と、絶縁層23と、配線層24とが順次積層されている。なお、配線層12は、本発明に係る第1配線層の代表的な一例である。又、配線層14は、本発明に係るビア配線の代表的な一例である。又、絶縁層13は、本発明に係る第1絶縁層の代表的な一例である。又、配線層22は、本発明に係る第3配線層の代表的な一例である。又、絶縁層23は、本発明に係る第3絶縁層の代表的な一例である。又、配線層24は、本発明に係る第4配線層の代表的な一例である。

【0017】

配線層12は、コア層11の一方の面11aに形成されており、パッド12aと、プレーン層12bとを有する。パッド12aの周囲には、所定の間隔(例えば、20μm程度)を空けてプレーン層12bが設けられている。パッド12aとプレーン層12bとは導通していない。配線層22は、コア層11の他方の面11bに形成されており、パッド22aと、プレーン層22bとを有する。パッド22aの周囲には、所定の間隔(例えば、20μm程度)を空けてプレーン層22bが設けられている。パッド22aとプレーン層22bとは導通していない。

【0018】

パッド12aとパッド22aとは、コア層11を貫通する貫通配線19を介して、電気的に接続されている。パッド12aとパッド22aとは、例えば、平面視で重複する位置に形成することができる。プレーン層12bとプレーン層22bとは、例えば、平面視で重複する位置に形成することができる。配線層12及び22の材料としては、例えば、銅(Cu)等を用いることができる。配線層12及び22の厚さは、例えば、15～35μm程度とすることができます。

【0019】

ここで、プレーン層とは、所定の面において、信号配線(例えば、パッド12a)が設けられた信号配線領域を除く略全面に設けられた層をいう。所定の面の面積に対する信号配線領域の面積の割合は配線基板の種類により異なるため、所定の面の面積に対するプレーン層が設けられた面積の割合も配線基板の種類により異なる。所定の面の面積に対するプレーン層が設けられた面積の割合は、特に限定されないが、例えば、20～60%程度とすることができます。

【0020】

本実施の形態では、配線層12上に形成する絶縁層13の上面を平坦に形成することを容易にするために、プレーン層12bを設けている。そのため、コア層11の一方の面11aの面積に対するプレーン層12bの面積の割合の大小は問題とならないが、コア層11の一方の面11aの面積に対するパッド12a及びプレーン層12bの合計の面積の割合は大きい方が好ましい。コア層11の一方の面11aの面積に対するパッド12a及びプレーン層12bの合計の面積の割合(配線層12の材料が銅である場合は残銅率)は、70～90%程度が好ましく、好適には80%以上とすることができます。なお、プレーン層12b及び22bは、互いに独立した複数の領域に分割されてもよい。

【0021】

10

20

30

40

50

絶縁層13は、コア層11の一方の面11aに、配線層12を覆うように形成されている。絶縁層13の材料としては、例えば、エポキシ系樹脂等を主成分とする非感光性の絶縁性樹脂（例えば、熱硬化性）を用いることができる。ポリイミド系樹脂等を主成分とする非感光性の絶縁性樹脂等の他の非感光性の絶縁性樹脂を用いてもよい。絶縁層13の厚さは、例えば20～45μm程度とすることができる。絶縁層13は、シリカ(SiO₂)等のフィラーを含有しても構わない。

【0022】

なお、絶縁層13として感光性の絶縁性樹脂を用いることは好ましくない。絶縁層13として用いる感光性の絶縁性樹脂は、一般的に液状樹脂の塗布で形成されるため、厚く形成することが困難である。そのため、15～35μm程度の厚さの配線層12とコア層11の一方の面11aとで形成される凹凸に沿った形状となり、絶縁層13の上面を平坦にすることが困難だからである。

10

【0023】

配線層14は、絶縁層13に埋設されたビア配線である。より詳しくは、配線層14は、絶縁層13を貫通し配線層12の一方の面を露出するビアホール13x内に充填されたビア配線であり、配線層12と電気的に接続されている。ビアホール13xは、第2の配線部材30側に開口されている開口部の面積が配線層12の上面によって形成された開口部の底面の面積よりも大となる凹部とされている。例えば、ビアホール13xの両側の開口部が円形であれば、ビアホール13xは、逆円錐台状の凹部となる。この場合、ビアホール13xの第2の配線部材30側に開口されている開口部の径は、例えば60～70μm程度とすることができます。

20

【0024】

このようなビアホール13xの形状により、配線層14の一方の端面（第2の配線部材30側の端面）は、他方の端面（コア層11側の端面）よりも面積が大きくなる。配線層14の一方の端面は、例えば、絶縁層13の上面（第1面）と面一とすることができます。配線層14の一方の端面は、絶縁層13の上面から露出し、第2の配線部材30を構成する配線層31と直接接合されている。又、配線層14の他方の端面は、絶縁層13内でパッド12aの上面と直接接合されている。配線層14の材料は、例えば、配線層12と同様とすることができます。

30

【0025】

なお、絶縁層13の上面は平坦度を向上するために研磨された面であり、例えば、Ra15～40nm程度とされている。これは、研磨前の1/10程度の粗度である。絶縁層13の上面の粗度を低減して平坦度を向上することにより、絶縁層13の上面に微細配線（高密度の配線パターン）である配線層31の形成が可能となる。

【0026】

このように、本実施の形態では、第2の配線部材30側の配線層14は、絶縁層13のビアホール13xに形成されたビア配線のみからなる。言い換えれば、配線層14には、絶縁層13の上面に一体的に形成される配線パターンはない。配線層14と配線層31は、電気的には接続されているが、一体的ではない。このような構造とすることにより、絶縁層13の上面を平坦な面にできるため、絶縁層13上に配線層31として高密度の配線パターンを形成することが可能となる。具体的には、高密度の配線パターンとして、ライン/スペースが5μm/5μm以下のものを形成することが可能であり、例えば、ライン/スペースが2μm/2μm程度のものを形成することができる。

40

【0027】

なお、後述する製造方法において、配線層31をセミアディティブ法で形成した場合には、配線層31は、シード層上に電解めっき層を積層した構造となる。そして、ビア配線である配線層14の一方の端面は、配線層31を構成するシード層（例えば、チタン(Ti)層と銅(Cu)層との積層体等）と直接接合される。

【0028】

絶縁層23は、コア層11の他方の面11bに、配線層22を覆うように形成されてい

50

る。絶縁層23の材料や厚さは、例えば、絶縁層13と同様とすることができる。絶縁層23は、シリカ(SiO₂)等のフィラーを含有しても構わない。

【0029】

配線層24は、絶縁層23の他方の側に形成されており、配線層22と電気的に接続されている。配線層24は、絶縁層23を貫通し配線層22の他方の面を露出するピアホール23×内に充填されたピア配線、及び絶縁層23の下面(第2面)に形成された配線パターンを含んで構成されている。ピアホール23×は、ソルダーレジスト層40側に開口されている開口部の径が配線層22の下面によって形成された開口部の底面の径よりも大となる円錐台状の凹部とされている。ピアホール23×の開口部の径は、例えば60~70μm程度とすることができる。

10

【0030】

配線層24の材料や配線層24を構成する配線パターンの厚さは、例えば、配線層12と同様とすることができる。配線層24を構成する配線パターンのライン/スペースは、例えば、20μm/20μm程度とすることができる。なお、ライン/スペースにおけるラインとは配線幅を表し、スペースとは隣り合う配線同士の間隔(配線間隔)を表す。例えば、ライン/スペースが20μm/20μmと記載されていた場合、配線幅が20μmで隣り合う配線同士の間隔が20μmであることを表す。

【0031】

このように、第1の配線部材10において、コア層11の両面には同一層数の絶縁層及び配線層が積層されている。つまり、コア層11を中心として絶縁層及び配線層が上下対称の層構造をしている。そのため、第1の配線部材10は、反りに強い構造となる。特に、各絶縁層を同一層厚とすることにより、上下のバランスが向上するため、反りに強い構造となる。

20

【0032】

次に、第2の配線部材30について説明する。第2の配線部材30は、第1の配線部材10よりも配線密度の高い配線層が形成された高密度配線層である。第2の配線部材30は、第1の配線部材10上に順次積層された配線層31と、絶縁層32と、配線層33と、絶縁層34と、配線層37とを有する。なお、配線層31は、本発明に係る第2配線層の代表的な一例である。又、絶縁層32は、本発明に係る第2絶縁層の代表的な一例である。

30

【0033】

第2の配線部材30の厚さ(絶縁層32及び34、並びに配線層31及び33を含む部分の厚さ)は、例えば、20~40μm程度とすることができる。なお、本願において『第2の配線部材30の厚さ』は、配線層37の突出部を含まない、絶縁層のみが積層された部分の厚さを指すものとする。

【0034】

配線層31は、第1の配線部材10の絶縁層13の上面(第1面)に形成されている配線パターンである。配線層31の下面の一部は、第1の配線部材10のピア配線である配線層14の一方の端面と接しており、両者は電気的に接続されている。配線層31の材料としては、例えば、銅(Cu)等を用いることができる。配線層31は、例えば、銅層と他の金属層との積層構造としてもよい。配線層31の厚さは、例えば、1~3μm程度とすることができる。配線層31のライン/スペースは、例えば、2μm/2μm程度とすることができる。

40

【0035】

絶縁層32は、第1の配線部材10の絶縁層13の上面に、配線層31を覆うように形成された、絶縁層13よりも薄い絶縁層である。絶縁層32の材料としては、例えば、フェノール系樹脂やポリイミド系樹脂等を主成分とする感光性の絶縁性樹脂(例えば、熱硬化性)を用いることができる。絶縁層32の厚さは、例えば5~10μm程度とすることができる。

【0036】

50

絶縁層32は、絶縁層31よりも少ない量のフィラー（粒径1μm程度）を含有しているか、又は、フィラーを全く含有していないことが好ましい。フィラーの含有量が多くなると、絶縁層32の上面にフィラーによる凹凸が形成されやすく、絶縁層32の上面に形成する配線層33の高密度化に不利となるためである。又、フィラーの含有量が多くなると、フォトリソグラフィ工程において露光が不可能となるためである。

【0037】

配線層33は、絶縁層32の一方の側に形成されており、配線層31と電気的に接続されている。配線層33は、絶縁層32を貫通し配線層31の一方の面を露出するビアホール32x内に充填されたビア配線、及び絶縁層32の一方の面に形成された配線パターンを含んで構成されている。ビアホール32xは、絶縁層34側に開口されている開口部の径が配線層31の上面によって形成された開口部の底面の径よりも大となる逆円錐台状の凹部とされている。ビアホール32xの開口部の径は、例えば10～20μm程度とすることができる。

10

【0038】

配線層33の材料、配線層33を構成する配線パターンの厚さやライン／スペースは、例えば、配線層31と同様とすることができます。なお、配線層31は1～3μm程度の厚さであり、15～35μm程度の厚さの配線層12より薄い。そのため、絶縁層32として、第1の配線部材10を構成する非感光性の絶縁性樹脂（厚さ20～45μm程度）と比較して厚くすることが難しい感光性の絶縁性樹脂（厚さ5～10μm程度）を用いても、絶縁層32の上面を平坦とすることができます。その結果、絶縁層32の上面にも配線層31と同程度の高密度の配線層33を形成することが可能となる。

20

【0039】

又、第2の配線部材30を構成する各絶縁層として感光性の絶縁性樹脂を用いることにより、フォトリソグラフィ法によりビアホールを形成できるので、ビアホールの平面形状を小さくできる。ビアホールの平面形状が小さくなれば、ビアホールを介して上下に接続されるパッドの平面形状も小さくできる。その結果、各絶縁層に隣接する配線層の高密度化に有利となる。

【0040】

又、感光性の絶縁性樹脂はフィラー（粒径1μm程度）を全く含有していないか、又はフィラーの含有量が少ないので、第2の配線部材30を構成する各絶縁層の表面にフィラーによる凹凸が形成されにくい。その結果、各絶縁層上に形成する配線層の高密度化に有利となる。

30

【0041】

絶縁層34は、絶縁層32の一方の面に、配線層33を覆うように形成されている。絶縁層34の材料や厚さは、例えば、絶縁層32と同様とすることができます。絶縁層34は、絶縁層32と同様の理由により、絶縁層13よりも少ない量のフィラーを含有しているか、又は、フィラーを全く含有していないことが好ましい。

【0042】

配線層37は、絶縁層34の一方の側に形成されている。配線層37は、絶縁層34を貫通し配線層33の一方の面を露出するビアホール34x内に充填されたビア配線、及び絶縁層34の一方の面から突出するパッドを含んで構成されている。ビアホール34xは、パッド側に開口されている開口部の径が配線層33の上面によって形成された開口部の底面の径よりも大となる逆円錐台状の凹部とされている。ビアホール34xの開口部の径は、例えば10～20μm程度とすることができます。

40

【0043】

配線層37の材料は、例えば、配線層31と同様とすることができます。配線層37の厚さ（絶縁層34の一方の面から突出するパッド部分も含む）は、例えば、10μm程度とすることができます。配線層37を構成するパッドの平面形状は、例えば、直径が20～30μm程度の円形とすることができます。配線層37を構成するパッドのピッチは、例えば、40～50μm程度とすることができます。なお、配線層37を構成するパッドは、半導

50

体チップ等の電子部品と電気的に接続するための電子部品搭載用のパッドとして機能する。

【0044】

配線層37を構成するパッドの表面(上面及び側面)に表面処理層(図示せず)を形成してもよい。表面処理層の例としては、Au層や、Ni/Au層(Ni層とAu層をこの順番で積層した金属層)、Ni/Pd/Au層(Ni層とPd層とAu層をこの順番で積層した金属層)等を挙げることができる。又、配線層37を構成するパッドの表面(上面及び側面)に、OSP(Organic Solderability Preservative)処理等の酸化防止処理を施して表面処理層を形成してもよい。

【0045】

次に、ソルダーレジスト層40について説明する。ソルダーレジスト層40は、第1の配線部材10の絶縁層23の下面(第2面)に、第1の配線部材10の配線層24を選択的に露出するように形成された最外絶縁層である。ソルダーレジスト層40の材料としては、例えば、フェノール系樹脂やポリイミド系樹脂等を主成分とする感光性の絶縁性樹脂(例えば、熱硬化性)を用いることができる。ソルダーレジスト層40は、シリカ(SiO₂)等のフィラーを含有しても構わない。

【0046】

ソルダーレジスト層40は、開口部40×を有し、開口部40×の底部には第1の配線部材10の配線層24の一部が露出している。開口部40×の底部に露出する配線層24は、例えば、マザーボード等の実装基板と電気的に接続されるパッドとして機能する。なお、開口部40×の底部に露出する配線層24の下面に、前述の表面処理層を形成してもよい。

【0047】

なお、第2の配線部材30を構成する絶縁層の厚さ(絶縁層32と絶縁層34の合計の厚さ)に対するソルダーレジスト層40の厚さを調整して上下のバランスを向上させることにより、配線基板1は反りに強い構造となる。例えば、ソルダーレジスト層40の厚さは、第2の配線部材30を構成する絶縁層の厚さ(絶縁層32と絶縁層34の合計の厚さ)と同等以上とすることができる。具体的には、ソルダーレジスト層40の厚さに対する第2の配線部材30の厚さの比率を0.75~1程度にすると、反り抑制の観点から好ましい。

【0048】

配線基板1において、コア層11の弾性率(せん断弾性係数=横弾性係数)は約30GPa程度とし、熱膨張係数は約10ppm/程度とすることが好ましい。又、非感光性の絶縁性樹脂を主成分とする絶縁層13及び23の弾性率は約5~15GPa程度とし、熱膨張係数は約10~40ppm/程度とすることが好ましい。又、感光性の絶縁性樹脂を主成分とする絶縁層32及び34の弾性率は約5GPa程度とし、熱膨張係数は約50~70ppm/程度とすることが好ましい。又、感光性の絶縁性樹脂を主成分とするソルダーレジスト層40の弾性率は約2~4GPa程度とし、熱膨張係数は約40~50ppm/程度とすることが好ましい。

【0049】

なお、各絶縁層の熱膨張係数は、例えば、フィラーの含有量により所定値に調整できる。但し、感光性の絶縁性樹脂を主成分とする絶縁層では、フィラーの含有量が多くなると露光が不可能となるため、含有可能なフィラーの量には制限(上限)がある。従って、感光性の絶縁性樹脂を主成分とする絶縁層の熱膨張係数は、非感光性の絶縁性樹脂を主成分とする絶縁層の熱膨張係数よりも大きくなる傾向がある。フィラーとしては、前述のシリカ(SiO₂)以外に、例えば、カオリン(Al₂Si₂O₅(OH₄))、タルク(Mg₃Si₄O₁₀(OH₂))、アルミナ(Al₂O₃)等を用いてもよい。又、これらを混在させててもよい。

【0050】

このような物性値(弾性率及び熱膨張係数)とすることにより、配線基板1は、コア層

10

20

30

40

50

11を中心として外層に行くにつれて徐々に軟らかくなる構造となる。そのため、上記のソルダーレジスト層40と第2の配線部材30の厚さの関係との相乗効果により、配線基板1の反りが抑制される。

【0051】

[第1の実施の形態に係る配線基板の製造方法]

次に、第1の実施の形態に係る配線基板の製造方法について説明する。図2～図7は、第1の実施の形態に係る配線基板の製造工程を例示する図である。なお、本実施の形態では、配線基板となる複数の部分を作製後、個片化して各配線基板とする工程の例を示すが、単品の配線基板を作製する工程としてもよい。

【0052】

図2(a)～図4(a)に示す工程は、第1の配線部材10を作製する工程である。まず、図2(a)に示す工程では、コア層11の一方の面11aに平板状の金属箔120が積層され、他方の面11bに平板状の金属箔220が積層された基材を準備し、この基材に複数の貫通孔11xを形成する。コア層11としては、例えば、ガラスクロスにエポキシ系樹脂等の絶縁性樹脂を含浸させた所謂ガラスエポキシ基板等を用いることができる。

【0053】

コア層11として、ガラス繊維、炭素繊維、アラミド繊維等の織布や不織布にエポキシ系樹脂等の絶縁性樹脂を含浸させた基板等を用いてもよい。コア層11の厚さは、例えば、80～400μm程度とすることができます。金属箔120及び220としては、例えば、厚さが15～35μm程度の銅箔等を用いることができる。貫通孔11xは、例えば、レーザ加工法やドリル加工法等により形成できる。貫通孔11xの平面形状は、例えば、直径が100～200μm程度の円形とすることができる。貫通孔11xのピッチは、例えば、200～400μm程度とすることができる。

【0054】

次に、図2(b)に示す工程では、各貫通孔11x内に貫通配線19を形成する。具体的には、例えば、無電解めっき法等により、貫通孔11xの内壁面と金属箔120及び220上に銅等からなるシード層を形成する。そして、シード層を給電層とする電解めっき法により、貫通孔11x内を銅等で充填すると共に、金属箔120及び220の表面にめっき層を形成する。これにより、金属箔120と金属箔220とは、貫通配線19を介して電気的に接続される。なお、各貫通孔11xの内壁面を覆うように貫通配線19を形成し、貫通配線19の中心部の貫通孔にエポキシ系樹脂等の絶縁性樹脂を充填してもよい。

【0055】

次に、図2(c)に示す工程では、例えば、サブトラクティブ法により、金属箔120、シード層、及びめっき層をパターニングして、コア層11の一方の面11aに、パッド12aとプレーン層12bとを有する配線層12を形成する。同様に、例えば、サブトラクティブ法により、金属箔220、シード層、及びめっき層をパターニングして、コア層11の他方の面11bに、パッド22aとプレーン層22bとを有する配線層22を形成する。配線層12及び22は、例えば、サブトラクティブ法等により、図1(b)に示す平面形状に形成できる。パッド12aとパッド22aとは、コア層11を貫通する貫通配線19を介して、電気的に接続される。

【0056】

次に、図3(a)に示す工程では、配線層12を覆うようにコア層11の一方の面11aに絶縁層13を形成する。又、配線層22を覆うようにコア層11の他方の面11bに絶縁層23を形成する。絶縁層13及び23の材料としては、例えば、エポキシ系樹脂等を主成分とする非感光性の絶縁性樹脂(熱硬化性)を用いることができる。絶縁層13及び23の厚さは、例えば20～45μm程度とすることができます。絶縁層13及び23は、シリカ(SiO₂)等のフィラーを含有しても構わない。

【0057】

絶縁層13及び23の材料として、フィルム状のエポキシ系樹脂等を主成分とする非感光性の絶縁性樹脂(熱硬化性)を用いた場合には、配線層12を覆うようにコア層11の

10

20

30

40

50

一方の面 11 a にフィルム状の未硬化状態の絶縁性樹脂をラミネートする。又、配線層 22 を覆うようにコア層 11 の他方の面 11 b にフィルム状の未硬化状態の絶縁性樹脂をラミネートする。そして、ラミネートした絶縁性樹脂を押圧しつつ、絶縁性樹脂を硬化温度以上に加熱して硬化させ、絶縁層 13 及び 23 を形成する。なお、絶縁性樹脂を真空雰囲気中でラミネートすることにより、ボイドの巻き込みを防止できる。

【0058】

絶縁層 13 及び 23 の材料として、液状又はペースト状のエポキシ系樹脂等を主成分とする非感光性の絶縁性樹脂（熱硬化性）を用いた場合には、配線層 12 を覆うようにコア層 11 の一方の面 11 a に液状又はペースト状の絶縁性樹脂を塗布する。液状又はペースト状の絶縁性樹脂は、例えば、スピンドルコート法等により塗布できる。又、配線層 22 を覆うようにコア層 11 の他方の面 11 b に液状又はペースト状の絶縁性樹脂をスピンドルコート法等により塗布する。そして、塗布した絶縁性樹脂を硬化温度以上に加熱して硬化させ、絶縁層 13 及び 23 を形成する。

【0059】

なお、絶縁層 13 及び 23 を形成する前に、配線層 12 の上面及び配線層 22 の下面を粗化しておくと、配線層 12 及び 22 と絶縁層 13 及び 23 との密着性が向上し好適である。配線層 12 の上面及び配線層 22 の下面の粗化は、例えば、蟻酸を用いたウェットエッチングにより行うことができる。

【0060】

次に、図 3 (b) に示す工程では、絶縁層 13 に、絶縁層 13 を貫通し配線層 12 のパッド 12 a の上面を露出するビアホール 13 x を形成する。又、絶縁層 23 に、絶縁層 23 を貫通し配線層 22 のパッド 22 a の下面を露出するビアホール 23 x を形成する。ビアホール 13 x 及び 23 x は、例えば CO₂ レーザ等を用いたレーザ加工法等により形成できる。ビアホール 13 x 及び 23 x をレーザ加工法により形成した場合には、デスマニア処理を行い、ビアホール 13 x 及び 23 x の底部に露出するパッド 12 a 及び 22 a の表面に付着した樹脂残渣を除去することが好ましい。なお、デスマニア処理を行った場合には、ビアホール 13 x 及び 23 x の内壁面と絶縁層 13 及び 23 の上面が粗化面となる。

【0061】

次に、図 3 (c) に示す工程では、絶縁層 13 の一方の側に金属層 140 を形成し、絶縁層 23 の他方の側に配線層 24 を形成する。金属層 140 は、図 4 (a) に示す工程で配線層 14 となる層であり、ビアホール 13 x 内を充填すると共に絶縁層 13 の上面に延在するように形成される。金属層 140 は、例えば、絶縁層 13 の上面の全面に形成することができる。但し、金属層 140 において、絶縁層 13 の上面に形成された部分は後工程で研磨により除去されてしまうので、ビアホール 13 x 内を充填すると共に絶縁層 13 の上面のビアホール 13 x 近傍のみに延在するように金属層 140 を形成してもよい。

【0062】

金属層 140 は、ビアホール 13 x の底部に露出したパッド 12 a と電気的に接続される。配線層 24 は、絶縁層 23 を貫通しパッド 22 a の他方の面を露出するビアホール 23 x 内に充填されたビア配線、及び絶縁層 23 の他方の面に形成された配線パターンを含んで構成される。配線層 24 は、ビアホール 23 x の底部に露出したパッド 22 a と電気的に接続される。

【0063】

金属層 140 及び配線層 24 の材料としては、例えば、銅 (Cu) 等を用いることができる。金属層 140 及び配線層 24 は、例えば、セミアディティブ法を用いて形成できる。具体的には、以下に示す通りである。

【0064】

まず、金属層 140 を形成するには、無電解めっき法又はスパッタ法により、ビアホール 13 x の底部に露出したパッド 12 a の上面及びビアホール 13 x の内壁面を含む絶縁層 13 の上面全面に銅 (Cu) 等からなるシード層 (図示せず) を形成する。更に、シード層を給電層に利用した電解めっき法により、シード層上に銅 (Cu) 等からなる電解め

10

20

30

40

50

つき層を形成する。これにより、シード層上に電解めっき層が積層された金属層140が形成される。なお、この場合には、絶縁層13の上面全面に金属層140が形成される。絶縁層13の上面に選択的に金属層140を形成する場合には、以下に示す配線層24の形成方法と同様にすればよい。

【0065】

配線層24を形成するには、まず、無電解めっき法又はスパッタ法により、ビアホール23×の底部に露出したパッド22aの下面及びビアホール23×の内壁面を含む絶縁層23の下面全面に銅(Cu)等からなるシード層(図示せず)を形成する。更に、シード層上に配線層24に対応する開口部を備えたレジスト層(図示せず)を形成する。そして、シード層を給電層に利用した電解めっき法により、レジスト層の開口部に銅(Cu)等からなる電解めっき層(図示せず)を形成する。

【0066】

続いて、レジスト層を除去した後に、電解めっき層をマスクにして、電解めっき層に覆われていない部分のシード層をエッチングにより除去する。これにより、シード層上に電解めっき層が積層された配線層24が形成される。

【0067】

なお、この場合、金属層140及び配線層24は、シード層上に電解めっき層が積層された構造となるが、各図において、シード層の図示は省略されている(他の配線層についても同様)。

【0068】

次に、図4(a)に示す工程では、金属層140を研磨して絶縁層13の上面及びビアホール13×内を充填する金属層140の上面を露出させ、ビアホール13×内に充填されたビア配線である配線層14を形成する。配線層14の上面は、例えば、絶縁層13の上面と面一とすることができる。

【0069】

配線層14は、例えば、図3(c)に示す金属層140のビアホール13×内に充填された部分を除きCMP法(chemical mechanical polishing法)等を用いて研磨して除去することにより形成できる。この際、絶縁層13の上面の一部を同時に除去してもよい。絶縁層13の上面は、例えば、3~5μm程度除去することができる。絶縁層13及び23の厚さは通常は同程度とするため、この場合には、絶縁層13の厚さは絶縁層23の厚さよりも3~5μm程度薄くなる。

【0070】

なお、金属層140と共に絶縁層13の上面を研磨し、絶縁層13の上面の一部を除去することにより、絶縁層13の上面の粗度を研磨前より小さくできる。つまり、絶縁層13の上面の平坦度を向上できる。絶縁層13の上面の粗度はCMP法を実行する前(研磨前)は、例えば、Ra300~400nm程度であり、CMP法を実行することによりRa15~40nm程度とすることができます。このように、絶縁層13の上面の粗度を低減して平坦度を向上することにより、後工程において、微細配線(高密度の配線パターン)の形成が可能となる。以上の工程により、第1の配線部材10が完成する。

【0071】

なお、研磨の結果、絶縁層13の上面の粗度は、ビアホール13×の内壁面の粗度より小さくなる。ビアホール13×の内壁面の粗度が大きいため、ビア配線(配線層14)と絶縁層13との密着力を大きく保つことができる。よって、ビア配線(配線層14)の端部が配線層31側に突出し、高密度な配線パターンの形成を妨げることを防止できる。

【0072】

図4(b)~図7(a)に示す工程は、第2の配線部材30を作製する工程である。まず、図4(b)~図5(b)に示す工程では、第1の配線部材10の絶縁層13の上面に、所定の平面形状にパターニングされた配線層31を形成する。配線層31は、第1の配線部材10の配線層14と電気的に接続される。配線層31は、例えば、セミアディティブ法等を用いて形成できる。

10

20

30

40

50

【0073】

具体的には、まず、図4(b)に示すように、例えば、スパッタ法により、絶縁層13の上面及び配線層14の上面により形成される平坦面にチタン(Ti)層と銅(Cu)層を積層してシード層31aを形成する。チタン(Ti)層の厚さは、例えば、20~50nm程度とすることができる、銅(Cu)層の厚さは、例えば、100~300nm程度とすることができる。シード層31aの下層にチタン(Ti)層を形成することにより、絶縁層13と配線層31との密着性を向上できる。チタン(Ti)に代えて、窒化チタン(TiN)等を用いても構わない。チタン(Ti)や窒化チタン(TiN)は、銅よりも耐腐食性の高い金属である。なお、シード層31aの形成に無電解めっき法を用いてもよいが、スパッタ法を用いる方が薄い膜を形成できるので、配線層の高密度化に対してはスパッタ法を用いた方が有利である。10

【0074】

次に、図4(c)に示すように、シード層31a上に配線層31に対応する開口部300xを備えたレジスト層300を形成する。そして、シード層31aを給電層に利用した電解めっき法により、レジスト層300の開口部300xに銅(Cu)等からなる電解めっき層31bを形成する。

【0075】

次に、図5(a)に示すように、図4(c)に示すレジスト層300を除去した後に、電解めっき層31bをマスクにして、電解めっき層31bに覆われていない部分のシード層31aをエッチングにより除去する。これにより、シード層31a上に電解めっき層31bが積層された配線層31が形成される。配線層14の上面は、配線層31のシード層31aを介して、配線層31の電解めっき層31bと接合される。配線層31の厚さ(シード層31a及び電解めっき層31bの合計の厚さ)は、例えば、1~3μm程度とすることができます。配線層31のライン/スペースは、例えば、2μm/2μm程度とすることができます。なお、図5(b)は、図5(a)のA部の拡大図である。20

【0076】

シード層31aを形成する前に、絶縁層13の上面に、O₂プラズマアッティング等のプラズマ処理を施してもよい。プラズマ処理を施すことにより、絶縁層13の上面を粗化できる。絶縁層13の上面を粗化することにより、シード層31aとの密着性を高めることができる。但し、前述のように、絶縁層13の上面の粗度を低減して平坦度を向上することにより微細配線の形成が可能となるため、後工程での微細配線の形成に支障がない程度に絶縁層13の上面を粗化する。30

【0077】

次に、図5(c)に示す工程では、配線層31上に、絶縁層32、配線層33及び絶縁層34を積層する。なお、図5(c)~図7(b)において、便宜上、配線層31において、シード層31a及び電解めっき層31bが積層された構造の図示は省略する。

【0078】

具体的には、まず、配線層31を覆うように第1の配線部材10の絶縁層13の上面に絶縁層32を形成する。そして、絶縁層32に、絶縁層32を貫通し配線層31の上面を露出するビアホール32xを形成する。絶縁層32の材料としては、例えば、フェノール系樹脂やポリイミド系樹脂等を主成分とする感光性の絶縁性樹脂を用いることができる。絶縁層32の厚さは、例えば5~10μm程度とすることができます。絶縁層32は、シリカ(SiO₂)等のフィラーを含有しても構わない。40

【0079】

絶縁層32は、図3(a)に示す工程と同様に、絶縁性樹脂の塗布又はラミネートにより形成できる。なお、この時点では、絶縁層32は硬化されていない。ビアホール32xは、例えば、フォトリソグラフィ法により形成できる。すなわち、感光性の絶縁性樹脂を主成分とする絶縁層32を露光及び現像し、その後硬化させてビアホール32xを形成できる。

【0080】

10

20

30

40

50

次に、絶縁層32上に、セミアディティプ法等により配線層33を形成し、更に上記と同様にして絶縁層34を積層し、更に、絶縁層34を貫通し配線層33の上面を露出するビアホール34×を形成する。各層の材料や厚さ、直径等は、配線基板1の構造で説明した通りである。

【0081】

なお、セミアディティプ法により配線層33を形成する場合には、シード層31aの形成と同様の方法により、まず、ビアホール32×の内壁面、ビアホール32×の底部に露出した配線層14の上面、及び絶縁層32の上面を覆うシード層を形成する。そして、シード層上に配線層33に対応する開口部を有するレジスト層を形成し、次いで、シード層を給電層とする電解めっき法により、レジスト層の開口部から露出するシード層上に電解めっき層を形成する。そして、レジスト層と電解めっき層から露出するシード層を除去し、配線層33を形成する。

【0082】

次に、図6(a)に示す工程では、例えば、無電解めっき法又はスパッタ法により、ビアホール34×の底部に露出した配線層33の上面、ビアホール34×の内壁面、及び絶縁層34の上面を連続的に被覆するシード層37aを形成する。シード層37aの材料や層構成、厚さ等は、例えば、シード層31aと同様とすることができる。

【0083】

次に、図6(b)に示す工程では、絶縁層34の上面に形成されたシード層37a上に配線層37に対応する開口部310×を備えたレジスト層310を形成する。次に、図6(c)に示す工程では、シード層37aを給電層に利用した電解めっき法により、レジスト層310の開口部310×に銅(Cu)等からなる電解めっき層37bを形成する。

【0084】

次に、図7(a)に示す工程では、図6(c)に示すレジスト層310を除去した後に、電解めっき層37bをマスクにして、電解めっき層37bに覆われていない部分のシード層37aをエッチングにより除去する。これにより、シード層37a上に電解めっき層37bが積層された配線層37が形成される。配線層37を構成するパッドの平面形状は、例えば、直径が20~30μm程度の円形とすることができる。その後、配線層37を構成するパッドの表面(上面及び側面)に、前述の表面処理層を形成してもよい。以上の工程により、第2の配線部材30が完成する。

【0085】

次に、図7(b)に示す工程では、第1の配線部材10の絶縁層23の他方の面に、第1の配線部材10の配線層24を覆うように最外絶縁層であるソルダーレジスト層40を形成する。ソルダーレジスト層40は、例えば、図5(c)に示す絶縁層32や絶縁層34と同様の方法により形成できる。

【0086】

その後、例えば、図5(c)に示すビアホール34×と同様の方法により開口部40×を形成する。開口部40×の底部には第1の配線部材10の配線層24の一部が露出する。開口部40×の底部に露出する配線層24は、例えば、マザーボード等の実装基板と電気的に接続されるパッドとして機能する。開口部40×の底部に露出する配線層24の下面に、前述の表面処理層を形成してもよい。なお、ソルダーレジスト層40は、図3(c)に示す工程よりも後であれば、どのタイミングで形成してもよい。

【0087】

図7(b)に示す工程の後、図7(b)に示す構造体を、スライサー等を用いて切断位置Cで切断することにより、個片化された複数の配線基板1(図1参照)が完成する。

【0088】

このように、配線基板1では、コア層11の一方の面11aにおいて、パッド12aの周囲に面積の広いプレーン層12bを形成し、コア層11の一方の面11aの面積に対するパッド12a及びプレーン層12bの合計の面積の割合を大きくしている。これにより、絶縁層13を形成する部分には、配線層12とコア層11の一方の面11aとで形成さ

10

20

30

40

50

れる凹凸が少なくなる。そのため、コア層11の一方の面11aにパッドや配線パターンのみが形成されて、絶縁層13を形成する部分に凹凸が多い場合に比べて、絶縁層13の上面を平坦にすることが容易となる。

【0089】

更に、絶縁層13の上面を研磨することにより、例えば、Ra15~40nm程度に絶縁層13の上面の粗度を低減して平坦度を向上している。これにより、絶縁層13の上面に、例えば、ライン/スペースが2μm/2μm程度の高密度の配線パターンを形成することができる。つまり、配線層の高密度化を実現できる。

【0090】

第1の実施の形態の変形例

10

第1の実施の形態の変形例では、第1の実施の形態とは異なるプレーン層の例を示す。なお、第1の実施の形態の変形例において、既に説明した実施の形態と同一構成部品についての説明は省略する。

【0091】

図8は、第1の実施の形態の変形例に係る配線基板を例示する図であり、図8(b)は平面図、図8(a)は図8(b)のA-A線に沿う断面図である。但し、図8(b)では、配線層12Aより上層は図示されていない。なお、便宜上、図8(b)の平面図において、図8(a)の断面図に対応するハッチングを施している。

【0092】

図8を参照するに、第1の実施の形態の変形例に係る配線基板1Aは、第1の配線部材10が第1の配線部材10Aに置換された点が、配線基板1(図1参照)と相違する。第1の配線部材10Aでは、第1の配線部材10の配線層12及び22に代えて配線層12A及び22Aが設けられている。

20

【0093】

配線層12Aは、コア層11の一方の面11aに形成されており、パッド12aと、プレーン層12cとを有する。パッド12aの周囲には、所定の間隔(例えば、20μm程度)を空けてプレーン層12cが設けられている。但し、プレーン層12b(図1(b)参照)とは異なり、プレーン層12cは一部の貫通配線19と導通している。配線層22Aは、コア層11の他方の面11bに形成されており、パッド22aと、プレーン層22cとを有する。パッド22aの周囲には、所定の間隔(例えば、20μm程度)を空けてプレーン層22cが設けられている。但し、プレーン層22bとは異なり、プレーン層22cは一部の貫通配線19と導通している。

30

【0094】

パッド12aとパッド22aの大部分(例えば、信号配線となる部分)は、コア層11を貫通する貫通配線19を介して、電気的に接続されている。但し、パッド12aの一部は、貫通配線19を介して、プレーン層22cと電気的に接続されている。又、パッド22aの一部は、貫通配線19を介して、プレーン層12cと電気的に接続されている。配線層12A及び22Aの材料や厚さは、例えば、配線層12及び22と同様とすることができる。

【0095】

40

プレーン層22cと導通しているパッド12aや、プレーン層12cと導通しているパッド22aは、例えば、グランド(GND)又は電源と接続されるパッドとすることができます。これにより、これらのパッドが配線基板1Aと接続される外部回路(マザーボード等)のグランド(GND)又は電源に接続され、プレーン層12c及び22cをグランド(GND)や電源の電位に固定することが可能となる。なお、ビア配線(配線層14)の一部は、プレーン層12cに接続されている。又、配線層24のビア配線の一部は、プレーン層22cに接続されている。

【0096】

コア層11の一方の面11aの面積に対するパッド12a及びプレーン層12cの合計の面積の割合(配線層12Aの材料が銅である場合は残銅率)は、例えば、80%以上と

50

することができる。配線層 12 A 上に形成する絶縁層 13 の上面を平坦に形成することを容易にするためである。なお、プレーン層 12 c 及び 22 c は、互いに独立した複数の領域に分割されてもよい。その場合、各領域が異なる電位（例えば、グランド（GND）と電源）に固定されてもよい。

【0097】

このように、配線基板 1 A では、配線基板 1 A を外部回路（マザーボード等）と接続することにより、プレーン層 12 c 及び 22 c をグランド（GND）や電源の電位に固定することが可能である。これにより、信号配線となるパッド 12 a 及び 22 a に対する外部からのノイズをシールド（遮蔽）する効果を奏する。

【0098】

又、隣接して配置される信号配線となるパッド 12 a 間にはプレーン層 12 c が配置され、隣接して配置される信号配線となるパッド 22 a 間にはプレーン層 22 c が配置される。そのため、隣接して配置される信号配線となるパッド 12 a 間に生じる電気的結合（容量結合）を低減することが可能となる。又、隣接して配置される信号配線となるパッド 22 a 間に生じる電気的結合（容量結合）を低減することが可能となる。その結果、信号配線となるパッド 12 a 及び 22 a 自体がノイズ源となることを防止できる。

【0099】

第 1 の実施の形態の応用例

第 1 の実施の形態の応用例では、第 1 の実施の形態に係る配線基板に半導体チップが搭載（フリップチップ実装）された半導体パッケージの例を示す。なお、第 1 の実施の形態の応用例において、既に説明した実施の形態と同一構成部品についての説明は省略する場合がある。

【0100】

図 9 は、第 1 の実施の形態の応用例に係る半導体パッケージを例示する断面図である。図 9 を参照するに、半導体パッケージ 2 は、図 1 に示す配線基板 1 と、半導体チップ 71 と、バンプ 72 と、アンダーフィル樹脂 73 と、バンプ 74 とを有する。半導体パッケージ 2 において、配線基板 1 の絶縁層 34 側（第 2 絶縁層側）が電子部品である半導体チップ 71 が搭載される電子部品搭載面となり、配線基板 1 のソルダーレジスト層 40 側が外部接続端子が形成される外部接続端子面となる。

【0101】

半導体チップ 71 は、例えば、シリコン等からなる薄板化された半導体基板（図示せず）上に半導体集積回路（図示せず）等が形成されたものである。半導体基板（図示せず）には、半導体集積回路（図示せず）と電気的に接続された電極パッド（図示せず）が形成されている。

【0102】

バンプ 72 は、半導体チップ 71 の電極パッド（図示せず）と、配線基板 1 の配線層 37 とを電気的に接続している。アンダーフィル樹脂 73 は、半導体チップ 71 と配線基板 1 の上面との間に充填されている。バンプ 74 は、ソルダーレジスト層 40 の開口部 40 x の底部に露出する配線層 24 の下面に形成された外部接続端子である。バンプ 74 は、例えば、マザーボード等に接続される。バンプ 72 及び 74 は、例えば、はんだバンプである。はんだバンプの材料としては、例えば Pb を含む合金、Sn と Cu の合金、Sn と Ag の合金、Sn と Ag と Cu の合金等を用いることができる。

【0103】

このように、第 1 の実施の形態に係る配線基板に半導体チップを搭載することにより、半導体パッケージを実現できる。

【0104】

なお、図 10 に示す半導体パッケージ 3 のように、配線基板 1 B 上に複数の半導体チップ 71 を実装してもよい。この場合には、例えば、ロジックチップとメモリチップとを組み合わせて配線基板 1 B に搭載してもよい。或いは、配線基板 1 B に CPU チップと DRAM チップとを搭載してもよいし、GPU チップと DRAM チップとを搭載してもよい。

10

20

30

40

50

【0105】

図10において、配線基板1Bは、図1に示す配線基板1と基本構造は同一であるが、第2の配線部材30が第2の配線部材30Bに置換されている。第2の配線部材30Bは、絶縁層34に配線層33の上面を選択的に露出する開口部34yが設けられ、開口部34y内から開口部34yの周囲の絶縁層34の上面に延在するに配線層38が設けられている点が第2の配線部材30(図1参照)と相違する。

【0106】

配線層38は、例えば、半導体チップ71を搭載する領域の周囲にペリフェラル状に配置されている。配線層38の平面形状は、例えば、直径が120~170μm程度の円形とすることができる。必要に応じ、配線層38の表面に前述の表面処理層を形成してもよい。なお、配線層38は、配線基板1Bを他の配線基板や半導体パッケージと接続するパッドとして設けられたものである。そのため、配線基板1Bに半導体チップ71を搭載するだけであって、配線基板1Bの半導体チップ71側を他の配線基板等と接続しない場合には、開口部34y及び配線層38を設けなくてもよい。又、配線基板1Bを第1の実施の形態の変形例と同様に変形してもよい。

10

【0107】

又、図11に示す半導体パッケージ5のように、図10に示す半導体パッケージ3上に更に他の半導体パッケージ4が搭載されたPOP(Package on package)構造の半導体パッケージとすることも可能である。半導体パッケージ4は、配線基板80と、半導体チップ76と、バンプ77と、アンダーフィル樹脂78とを有する。

20

【0108】

配線基板80において、コア層81の下面には配線層82が形成され、更に配線層82をパッドとして選択的に露出する開口部85xを備えたソルダーレジスト層85が設けられている。又、コア層81の上面には配線層83が形成され、更に配線層83をパッドとして選択的に露出する開口部86xを備えたソルダーレジスト層86が設けられている。配線層82と配線層83とは、コア層81を貫通する貫通配線84を介して接続されている。必要に応じ、開口部85x内に露出する配線層82、及び開口部86x内に露出する配線層83の表面に前述の表面処理層を形成してもよい。又、コア層81内に他の配線層を設けてもよい。

30

【0109】

半導体チップ76の電極パッド(図示せず)は、はんだバンプ等であるバンプ77を介して、配線基板80の開口部86x内に露出する配線層83(パッド)と電気的に接続されている。アンダーフィル樹脂78は、半導体チップ76と配線基板80の上面との間に充填されている。半導体チップ76は、半導体チップ71と同一の機能を有するものであっても異なる機能を有するものであっても構わない。

【0110】

開口部85x内に露出する配線層82(パッド)は、半導体パッケージ3の配線層38(パッド)と対向するように配置されており、配線層38(パッド)と略同形状とされている。配線層82(パッド)と配線層38(パッド)とは、銅コアボール75aの周囲をはんだ75bで覆った構造のはんだボール75を介して接続されている。

40

【0111】

はんだボール75は、半導体パッケージ3と半導体パッケージ4とを接続(接合)する接合材として機能すると共に、半導体パッケージ3と半導体パッケージ4との間の距離(離間距離)を規定値に保持するスペーサとしても機能する。つまり、はんだ75bが接合材として機能し、銅コアボール75aがスペーサとして機能する。なお、はんだボール75の高さは、半導体チップ71の厚さと、バンプ72の厚さと、配線層37の配線基板1Bからの突出部の厚さとを合算した高さよりも高く設定されている。

【0112】

なお、半導体パッケージ3と半導体パッケージ4との間の空間に、封止樹脂を充填してもよい。封止樹脂の充填によって、半導体パッケージ3が半導体パッケージ4に対して固

50

定されると共に、配線基板 1 B に実装された半導体チップ 7 1 が封止される。すなわち、封止樹脂は、半導体パッケージ 3 と半導体パッケージ 4 とを接着する接着剤として機能すると共に、半導体チップ 7 1 を保護する保護層として機能する。更に、封止樹脂を設けることにより、半導体パッケージ 5 全体の機械的強度を高めることができる。

【 0 1 1 3 】

以上、好ましい実施の形態等について詳説したが、上述した実施の形態等に制限されることなく、特許請求の範囲に記載された範囲を逸脱することなく、上述した実施の形態等に種々の変形及び置換を加えることができる。

【 0 1 1 4 】

例えば、図 1 の例において、ビア配線（配線層 1 4）をプレーン層 1 2 b に接続してもよい。又、配線層 2 4 のビア配線をプレーン層 2 2 b に接続してもよい。これにより、プレーン層 1 2 b 及び 2 2 b をグランドプレーンや電源プレーンとして用いてもよい。

【 0 1 1 5 】

又、各プレーン層には、平坦度や残銅率に問題が生じない範囲で、配線パターンを設けてもよい。

【 0 1 1 6 】

又、配線基板の剛性向上のため、絶縁層 1 3 や絶縁層 2 3 を補強材入りとしてもよい。この場合、ガラス繊維、炭素繊維、アラミド繊維等の繊布や不織布の補強材に、エポキシ系樹脂やポリイミド系樹脂を含浸させた絶縁層となる。

【 0 1 1 7 】

又、プレーン層 1 2 b と絶縁層 1 3 との密着性を向上したい場合、プレーン層 1 2 b をメッシュ状にしたり、プレーン層 1 2 b に貫通孔を形成したりしてもよい。同様に、プレーン層 2 2 b と絶縁層 2 3 との密着性を向上したい場合、プレーン層 2 2 b をメッシュ状にしたり、プレーン層 2 2 b に貫通孔を形成したりしてもよい。但し、絶縁層 1 3 の上面の平坦性に影響を及ぼさない程度の微細なメッシュや貫通孔を形成する必要がある。

【 0 1 1 8 】

又、高密度配線層を形成しないコア層の他方の面側には、必ずしもプレーン層を形成しなくてもよい。

【 符号の説明 】

【 0 1 1 9 】

1、1 A、1 B 配線基板
 2、3、4、5 半導体パッケージ
 1 0、1 0 A 第 1 の配線部材
 1 1 コア層
 1 1 a 一方の面
 1 1 b 他方の面
 1 1 x 貫通孔
 1 2、1 2 A、1 4、2 2、2 2 A、2 4、3 1、3 3、3 7、3 8、8 2、8 3 配線層

1 2 a、2 2 a パッド

1 2 b、1 2 c、2 2 b、2 2 c プレーン層

1 3、2 3、3 2、3 4 絶縁層

1 3 x、2 3 x、3 2 x、3 4 x ビアホール

1 9 貫通配線

3 0、3 0 B 第 2 の配線部材

3 1 a、3 7 a シード層

3 1 b、3 7 b 電解めつき層

3 4 y、4 0 x、8 5 x、8 6 x、3 0 0 x、3 1 0 x 開口部

4 0、8 5、8 6 ソルダーレジスト層

7 1、7 6 半導体チップ

10

20

30

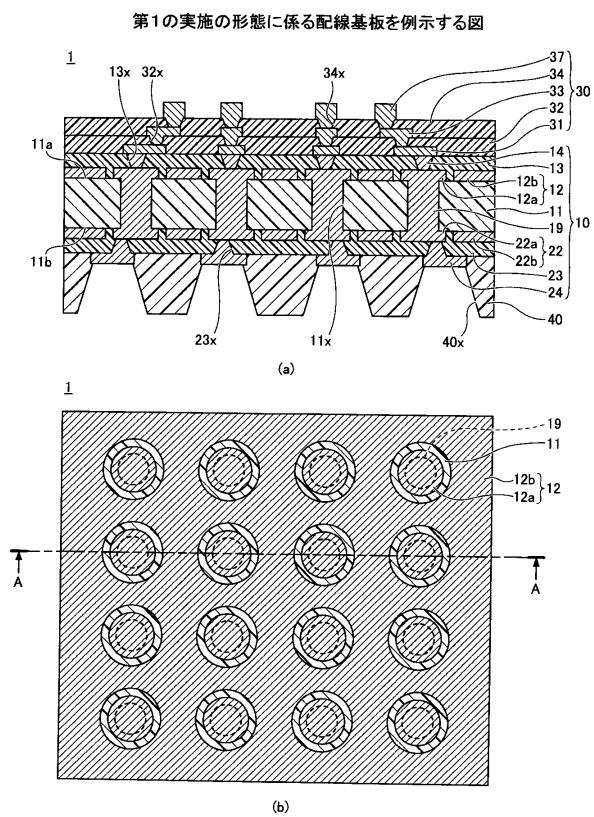
40

50

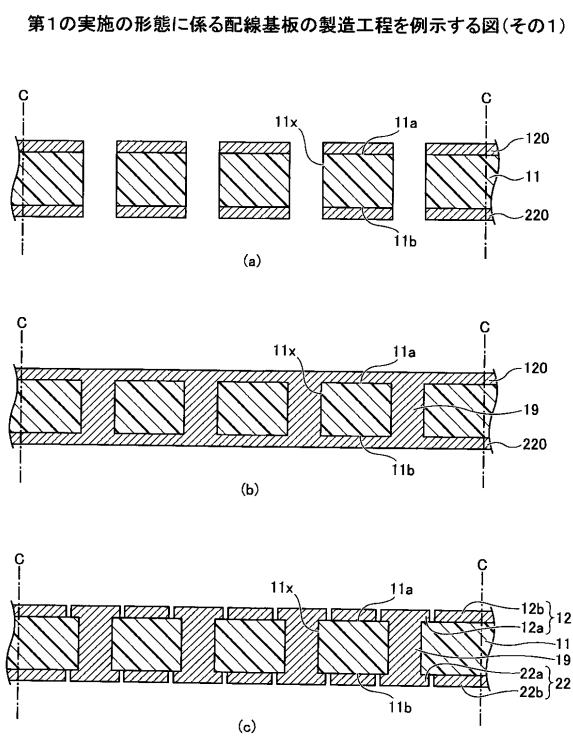
72、74、77 バンプ
 73、78 アンダーフィル樹脂
 75 はんだボール
 75a 銅コアボール
 75b はんだ
 80 配線基板
 81 コア層
 84 貫通配線
 120、220 金属箔
 140 金属層
 300、310 レジスト層

10

【図1】

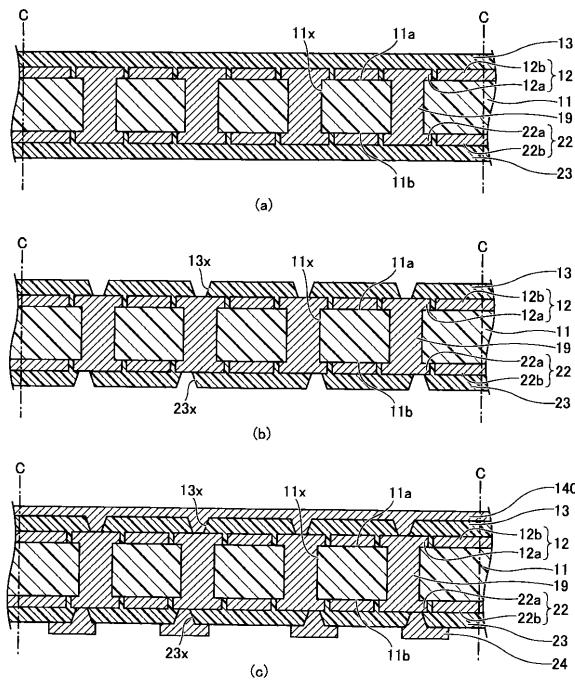


【図2】



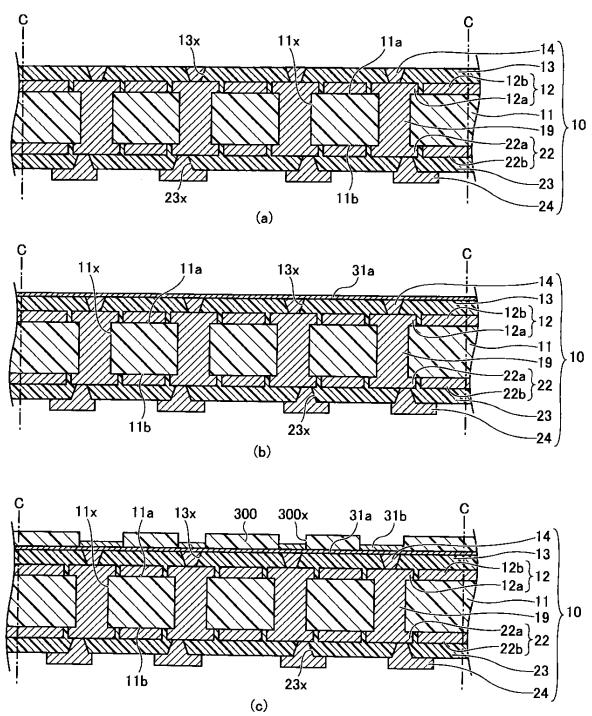
【図3】

第1の実施の形態に係る配線基板の製造工程を例示する図(その2)



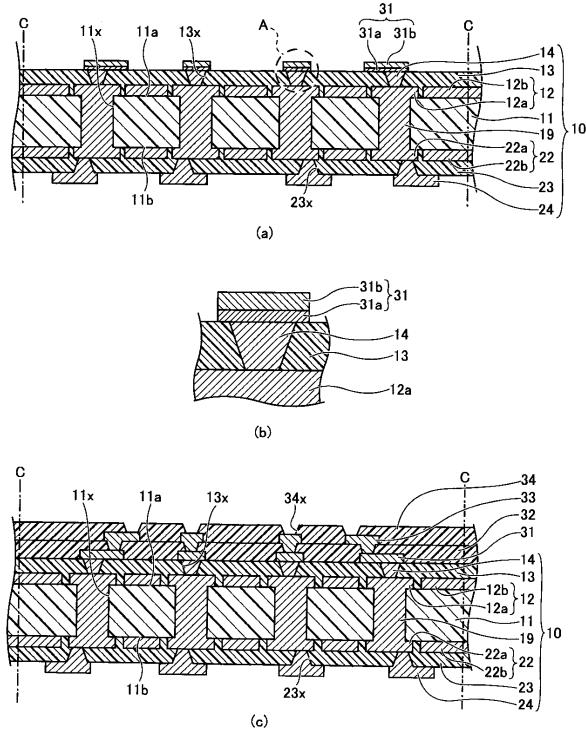
【図4】

第1の実施の形態に係る配線基板の製造工程を例示する図(その3)



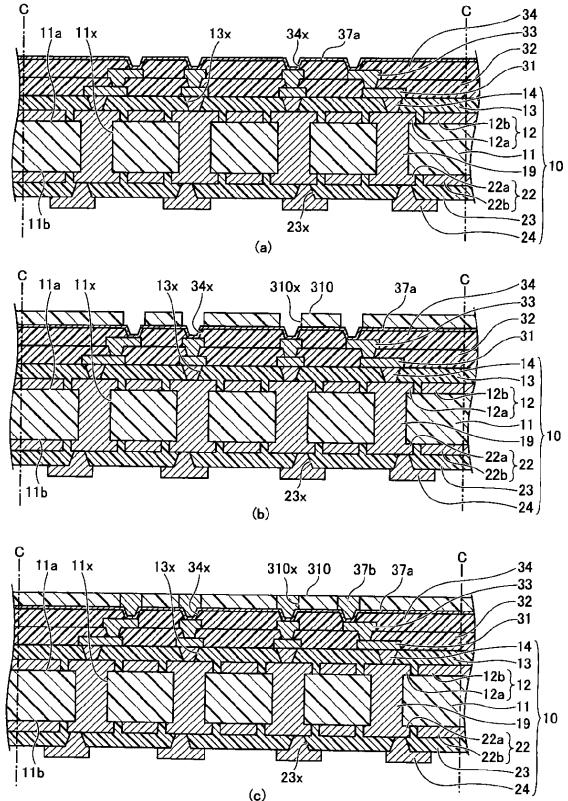
【図5】

第1の実施の形態に係る配線基板の製造工程を例示する図(その4)



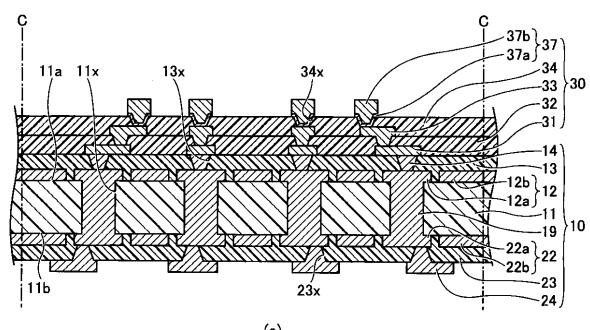
【図6】

第1の実施の形態に係る配線基板の製造工程を例示する図(その5)

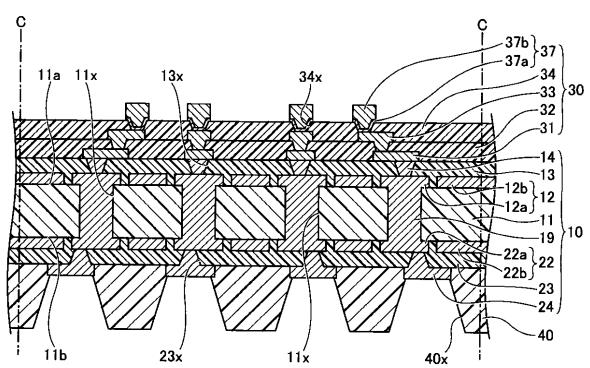


【図7】

第1の実施の形態に係る配線基板の製造工程を例示する図(その6)



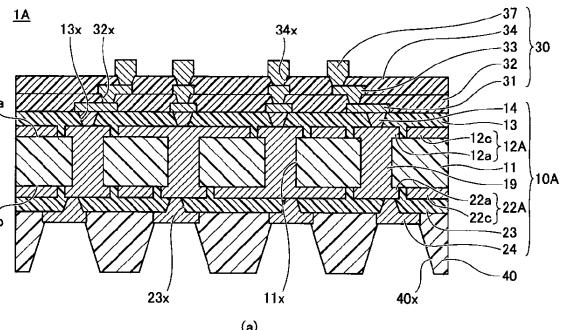
(a)



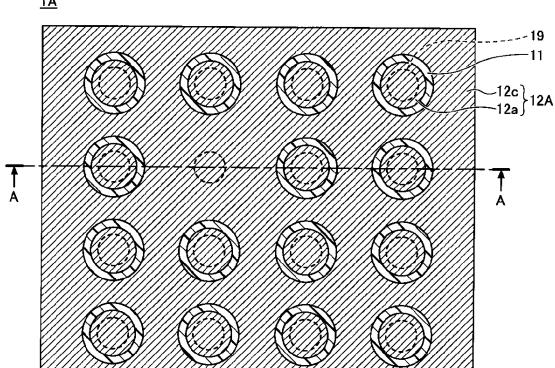
(b)

【図8】

第1の実施の形態の変形例に係る配線基板を例示する図



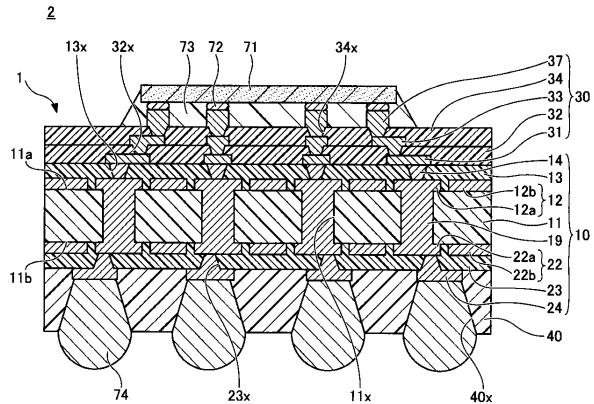
(a)



(b)

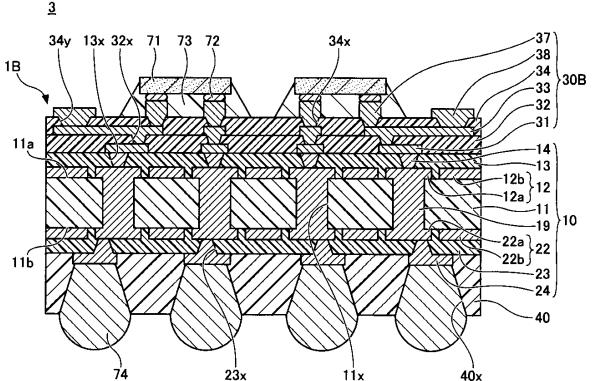
【図9】

第1の実施の形態の応用例に係る半導体パッケージを例示する断面図(その1)



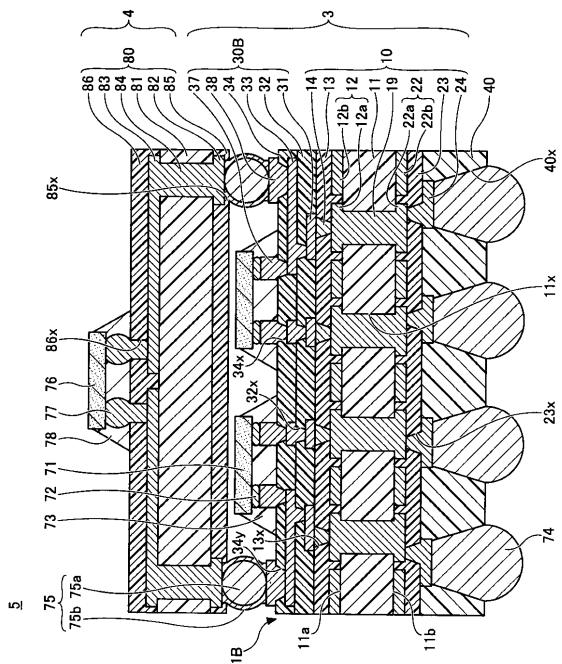
【図10】

第1の実施の形態の応用例に係る半導体パッケージを例示する断面図(その2)



【図11】

第1の実施の形態の応用例に係る半導体パッケージを例示する断面図
(その3)



フロントページの続き

(51)Int.Cl.

F I

H 05K 1/11

N

(72)発明者 六川 昭雄

長野県長野市小島田町80番地 新光電気工業株式会社内

審査官 多賀 和宏

(56)参考文献 特開2007-258542 (JP, A)

特開2003-309208 (JP, A)

国際公開第2010/024233 (WO, A1)

特開2006-100463 (JP, A)

特開2013-062314 (JP, A)

特開2010-192784 (JP, A)

特開2007-165810 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H 05K 3/46

H 05K 3/00

H 05K 1/11

H 05K 3/40

H 01L 23/12