

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5618661号
(P5618661)

(45) 発行日 平成26年11月5日 (2014. 11. 5)

(24) 登録日 平成26年9月26日 (2014. 9. 26)

(51) Int. Cl.

F I

H O 1 L 21/336 (2006. 01)

H O 1 L 29/78 6 2 7 F

H O 1 L 29/786 (2006. 01)

H O 1 L 29/78 6 1 8 A

H O 1 L 51/50 (2006. 01)

H O 1 L 29/78 6 1 8 B

G O 2 F 1/1368 (2006. 01)

H O 5 B 33/14 A

G O 2 F 1/1368

請求項の数 1 (全 48 頁)

(21) 出願番号 特願2010-159825 (P2010-159825)
 (22) 出願日 平成22年7月14日 (2010. 7. 14)
 (65) 公開番号 特開2011-40731 (P2011-40731A)
 (43) 公開日 平成23年2月24日 (2011. 2. 24)
 審査請求日 平成25年4月16日 (2013. 4. 16)
 (31) 優先権主張番号 特願2009-168650 (P2009-168650)
 (32) 優先日 平成21年7月17日 (2009. 7. 17)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷 3 9 8 番地
 (72) 発明者 宮永 昭治
 神奈川県厚木市長谷 3 9 8 番地 株式会社
 半導体エネルギー研究所内
 審査官 鈴木 聡一郎

(56) 参考文献 特開2007-073559 (JP, A)
)
 特開2001-168029 (JP, A)
)
 特開2009-130180 (JP, A)
)

最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項 1】

酸化物半導体膜を形成し、

大気圧下における露点が - 6 0 以下の空気中において、前記酸化物半導体膜を 1 M H z 以上 3 T H z 以下の電磁波に晒し、水及び水素を前記酸化物半導体膜から脱離させることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

酸化物半導体を用いる半導体装置の作製方法に関する。

【背景技術】

【0002】

電界効果トランジスタの一つである薄膜トランジスタ (T F T) は、絶縁表面上に形成された厚さ数 ~ 数百 n m 程度の半導体膜を活性層として用いており、液晶表示装置、発光装置などのフラットパネルディスプレイや、 I C などの電子デバイスに広く応用されている。

【0003】

近年では、シリコンやゲルマニウムのみならず、金属酸化物を活性層として用いるトランジスタの開発が行われている。金属酸化物は様々な用途に用いられており、例えば、よく知られた金属酸化物である酸化インジウムは、液晶表示装置などで透明電極材料として用

いられている。そして、金属酸化物の中には半導体特性を示すものがあり、酸化物半導体と呼ばれている。半導体特性を示す金属酸化物としては、例えば、酸化タングステン、酸化錫、酸化インジウム、酸化亜鉛などがあり、このような半導体特性を示す金属酸化物をチャンネル形成領域に用いるトランジスタが、既に知られている（特許文献1乃至4、非特許文献1）。

【0004】

ところで、金属酸化物は一元系酸化物のみでなく多元系酸化物も知られている。例えば、ホモロガス相を有する $\text{InGaO}_3(\text{ZnO})_m$ (m : 自然数) は、In、Ga 及び Zn を有する多元系酸化物半導体として知られている（非特許文献2乃至4）。そして、上記のような In - Ga - Zn 系酸化物で構成される酸化物半導体をトランジスタのチャンネル層に適用可能であることが確認されている（特許文献5、非特許文献5及び6）。

10

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開昭60-198861号公報

【特許文献2】特開平8-264794号公報

【特許文献3】特表平11-505377号公報

【特許文献4】特開2000-150900号公報

【特許文献5】特開2004-103957号公報

【非特許文献】

20

【0006】

【非特許文献1】M. W. Prins, K. O. Grosse-Holz, G. Muller, J. F. M. Cillesen, J. B. Giesbers, R. P. Weening, and R. M. Wolf, 「A ferroelectric transparent thin-film transistor」, Appl. Phys. Lett., 17 June 1996, Vol. 68 p. 3650-3652

【非特許文献2】M. Nakamura, N. Kimizuka, and T. Mohri, 「The Phase Relations in the In_2O_3 - Ga_2ZnO_4 - ZnO System at 1350 °C」, J. Solid State Chem., 1991, Vol. 93, p. 298-315

30

【非特許文献3】N. Kimizuka, M. Isobe, and M. Nakamura, 「Syntheses and Single-Crystal Data of Homologous Compounds, $\text{In}_2\text{O}_3(\text{ZnO})_m$ ($m=3, 4$, and 5), $\text{InGaO}_3(\text{ZnO})_3$, and $\text{Ga}_2\text{O}_3(\text{ZnO})_m$ ($m=7, 8, 9$, and 16) in the In_2O_3 - ZnGa_2O_4 - ZnO System」, J. Solid State Chem., 1995, Vol. 116, p. 170-178

【非特許文献4】中村真佐樹、君塚昇、毛利尚彦、磯部光正、「ホモロガス相、 $\text{InFeO}_3(\text{ZnO})_m$ (m : 自然数) とその同型化合物の合成および結晶構造」、固体物理、1993年、Vol. 28、No. 5、p. 317-327

40

【非特許文献5】K. Nomura, H. Ohta, K. Ueda, T. Kamiya, M. Hirano, and H. Hosono, 「Thin-film transistor fabricated in single-crystalline transparent oxide semiconductor」, SCIENCE, 2003, Vol. 300, p. 1269-1272

【非特許文献6】K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono, 「Room-temperature fabrication of transparent flexible thin-film transistors using amorphous」

50

「r p h o u s o x i d e s e m i c o n d u c t o r s」、N A T U R E、2 0 0 4
、V o l . 4 3 2 p . 4 8 8 - 4 9 2

【発明の概要】

【発明が解決しようとする課題】

【0007】

安定した電気特性を有するトランジスタを有する、信頼性のよい半導体装置を作製するための、半導体装置の作製方法を提供することを課題の一とする。

【課題を解決するための手段】

【0008】

酸化物半導体をチャネル形成領域に用いたトランジスタを有する半導体装置の作製において、酸化物半導体膜内の水分などの極性分子を含む不純物を低減し、酸化物半導体膜の純度を高めるために、マイクロ波、高周波などの電磁波の照射を行う。また、酸化物半導体膜中だけでなく、ゲート絶縁膜内に存在する水分などの不純物を低減する、または、酸化物半導体膜の上下に接する膜と酸化物半導体膜の界面に存在する水分などの不純物を低減するために、電磁波の照射を行う。

10

【0009】

具体的には、水分などの不純物を低減するため、酸化物半導体膜を形成後、酸化物半導体膜が露出した状態で窒素、または希ガス（アルゴン、ヘリウムなど）の不活性気体雰囲気下、或いは減圧下で、水に吸収されやすい周波数の電磁波（マイクロ波だと周波数300 MHz以上3 THz以下、高周波だと周波数1 MHz以上300 MHz以下）を、酸化物半導体膜に照射することで、酸化物半導体膜が含有する水分を低減する。なお、酸化物半導体膜には水素、OHも含まれているので、これらも電磁波の照射により酸化物半導体膜から脱離すると考えられる。

20

【0010】

酸化物半導体膜への電磁波の照射は、加熱処理と並行して行うようにしても良い。電磁波の照射を加熱処理と並行して行うことで、酸化物半導体膜中の水分などの不純物を短い時間でより効率よく低減することができる。ただし、加熱処理は、酸化物半導体を構成しているZnなどの融点の低い金属が気化しにくい温度、例えば100 以上350 未満、好ましくは150 以上250 未満で行う。なお、室温で酸化物半導体膜に電磁波を照射したとしても、水分子が電磁波のエネルギーを吸収して振動を行うため、結果的に酸化物半導体膜の温度は室温よりも高くなることが予想される。加熱処理を電磁波の照射と並行して行う場合、電磁波の照射による温度上昇分を考慮して、酸化物半導体膜の温度を管理することが望ましい。また、電磁波の照射と加熱処理を併用する場合、加熱処理の設定温度まで酸化物半導体膜の温度を上昇させてから、電磁波の照射を行い、その後、室温以上100 未満の範囲まで酸化物半導体膜を徐冷する。

30

【0011】

酸化物半導体膜内に存在する水分などの不純物の除去を加熱処理単独で短時間にて行うには、上記設定温度の範囲より高い温度になるよう酸化物半導体膜を加熱するのがより効果的ではある。しかし本発明の一態様では、電磁波の照射を用いることで、上記設定温度、もしくは上記設定温度よりも低い温度範囲であっても、水分などの不純物の効率的な除去を短時間にて実現することができる。よって、水分などの不純物の除去を行う際に、融点の低いZnなどの金属が気化して酸化物半導体の組成比に変化が生じるのを防ぐことができ、酸化物半導体で作製されるトランジスタの特性の劣化を防ぐことができる。

40

【0012】

電子供与体（ドナー）となる水分、水素、OHなどの不純物の脱離により高純度化された酸化物半導体（purified OS）は、i型（真性半導体）又はi型に限りなく近い。上記酸化物半導体をトランジスタに用いることで、閾値電圧の変動など、不純物によってトランジスタの特性が劣化するのを防ぐことができ、信頼性が向上する。

【0013】

さらに、酸化物半導体膜に電磁波の照射を行い、水分などの不純物の除去を行った後、酸

50

化物半導体膜に接するように酸化物絶縁膜の形成を行っても良い。上記構成により、電磁波の照射、或いは電磁波の照射と並行して行った加熱処理により、酸化物半導体膜に酸素欠損が発生していたとしても、酸化物半導体膜に酸素が供与される。そのため、酸化物半導体膜の酸化物絶縁膜と接する領域において、ドナーとなる酸素欠損を低減し、化学量論比を満たすことができる。その結果、酸化物半導体膜を*i*型化または実質的に*i*型化にすることができ、トランジスタの電気特性の向上および、電気特性のばらつきを軽減することができる。

【0014】

具体的に、高純度化された酸化物半導体は、二次イオン質量分析法 (SIMS: Secondary Ion Mass Spectroscopy) による水素濃度の測定値が、 $5 \times 10^{19} / \text{cm}^3$ 以下、好ましくは $5 \times 10^{18} / \text{cm}^3$ 以下、より好ましくは $5 \times 10^{17} / \text{cm}^3$ 以下、さらに好ましくは $1 \times 10^{16} / \text{cm}^3$ 未満とする。また、ホール効果測定により測定できる酸化物半導体膜のキャリア密度は、 $1 \times 10^{14} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{12} / \text{cm}^3$ 未満、さらに好ましくは $1 \times 10^{11} / \text{cm}^3$ 未満とする。また、酸化物半導体のバンドギャップは、2 eV 以上、好ましくは 2.5 eV 以上、より好ましくは 3 eV 以上である。

【0015】

ここで、酸化物半導体膜中の、水素濃度の分析について触れておく。酸化物半導体膜中及び導電膜中の水素濃度測定は、二次イオン質量分析法 (SIMS: Secondary Ion Mass Spectroscopy) で行う。SIMS 分析は、その原理上、試料表面近傍や、材質が異なる膜との積層界面近傍のデータを正確に得ることが困難であることが知られている。そこで、膜中における水素濃度の厚さ方向の分布を SIMS で分析する場合、対象となる膜が存在する範囲において、値に極端な変動が無く、ほぼ一定の値が得られる領域における平均値を、水素濃度として採用する。また、測定の対象となる膜の厚さが小さい場合、隣接する膜内の水素濃度の影響を受けて、ほぼ一定の値が得られる領域を見いだせない場合がある。この場合、当該膜が存在する領域における、水素濃度の最大値または最小値を、当該膜中の水素濃度として採用する。さらに、当該膜の存在する領域において、最大値を有する山型のピーク、最小値を有する谷型のピークが存在しない場合、変曲点の値を水素濃度として採用する。

【0016】

なお、酸化物半導体は、四元系金属酸化物である In-Sn-Ga-Zn-O 系酸化物半導体や、三元系金属酸化物である In-Ga-Zn-O 系酸化物半導体、In-Sn-Zn-O 系酸化物半導体、In-Al-Zn-O 系酸化物半導体、Sn-Ga-Zn-O 系酸化物半導体、Al-Ga-Zn-O 系酸化物半導体、Sn-Al-Zn-O 系酸化物半導体や、二元系金属酸化物である In-Zn-O 系酸化物半導体、Sn-Zn-O 系酸化物半導体、Al-Zn-O 系酸化物半導体、Zn-Mg-O 系酸化物半導体、Sn-Mg-O 系酸化物半導体、In-Mg-O 系酸化物半導体、In-Ga-O 系酸化物半導体や、In-O 系酸化物半導体、Sn-O 系酸化物半導体、Zn-O 系酸化物半導体などを用いることができる。なお、本明細書においては、例えば、In-Sn-Ga-Zn-O 系酸化物半導体とは、インジウム (In)、錫 (Sn)、ガリウム (Ga)、亜鉛 (Zn) を有する金属酸化物、という意味であり、その化学量論比は特に問わない。また、上記酸化物半導体は、珪素を含んでいてもよい。

【0017】

また、酸化物半導体は、化学式 $\text{InMO}_3 (\text{ZnO})_m$ ($m > 0$) で表記することができる。ここで、M は、Ga、Al、Mn および Co から選ばれた一または複数の金属元素を示す。

【0018】

なお、酸化物半導体膜に接して形成する酸化物絶縁膜は、水分や、水素イオンや、 OH^- などの不純物をブロックする無機絶縁膜、具体的には酸化珪素膜、または窒化酸化珪素膜を用いる。

【 0 0 1 9 】

さらに、酸化物半導体膜に接するように酸化物絶縁膜を形成した後、再度電磁波の照射を行ってもよい。酸化物半導体膜に接するように酸化物絶縁膜を形成してから再度電磁波の照射を行うと、トランジスタの電気的特性のばらつきを軽減することができる。

【 発明の効果 】

【 0 0 2 0 】

安定した電気特性を有するトランジスタを作製し、提供することができる。また、電気特性が良好で信頼性の高いトランジスタを有する半導体装置を提供することができる。

【 図面の簡単な説明 】

【 0 0 2 1 】

10

【 図 1 】 半導体装置の作製方法を示す図。

【 図 2 】 作製されたトランジスタの上面図。

【 図 3 】 半導体装置の作製方法を示す図。

【 図 4 】 作製されたトランジスタの上面図。

【 図 5 】 半導体装置の作製方法を示す図。

【 図 6 】 半導体装置の作製方法を示す図。

【 図 7 】 半導体装置の作製方法を示す図。

【 図 8 】 半導体装置の作製方法を示す図。

【 図 9 】 半導体装置の作製方法を示す図。

【 図 1 0 】 半導体装置の作製方法を示す図。

20

【 図 1 1 】 半導体装置の作製方法を示す図。

【 図 1 2 】 作製されたトランジスタの上面図。

【 図 1 3 】 作製されたトランジスタの断面図。

【 図 1 4 】 液晶表示装置の断面図。

【 図 1 5 】 発光装置の断面図。

【 図 1 6 】 表示装置のブロック図を説明する図。

【 図 1 7 】 信号線駆動回路の構成を説明する図。

【 図 1 8 】 シフトレジスタの構成を示す回路図。

【 図 1 9 】 シフトレジスタの構成を示す回路図と、シフトレジスタの動作を説明するタイミングチャート。

30

【 図 2 0 】 液晶表示装置のモジュールの構成を示す図。

【 図 2 1 】 半導体装置を用いた電子機器の図。

【 図 2 2 】 マイクロ波プラズマ C V D 装置の断面図。

【 図 2 3 】 計算結果による、電磁波の周波数に対する水の吸収曲線を示すグラフ。

【 図 2 4 】 計算結果による、電磁波の周波数に対する水の誘電損失を示すグラフ。

【 発明を実施するための形態 】

【 0 0 2 2 】

以下では、本発明の実施の形態について図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。したがって、本発明は、以下に示す実施の形態の記載内容に限定して解釈されるものではない。

40

【 0 0 2 3 】

なお本発明は、マイクロプロセッサ、画像処理回路などの集積回路や、RFタグ、半導体表示装置等、ありとあらゆる半導体装置の作製に用いることができる。半導体装置とは、半導体特性を利用することで機能しうる装置全般を意味し、半導体表示装置、半導体回路および電子機器は全て半導体装置である。半導体表示装置は、液晶表示装置、有機発光素子(OLE D)に代表される発光素子を各画素に備えた発光装置、DMD(Digital Micromirror Device)、PDP(Plasma Display Panel)、FED(Field Emission Display)等や、半導体膜を用いた回路素子を駆動回路に有しているその他の半導体表示装置がその範疇に含ま

50

れる。

【 0 0 2 4 】

(実施の形態 1)

半導体装置の作製方法について、図 1 及び図 2 を用いて説明する。

【 0 0 2 5 】

図 1 (A) に示すように、絶縁表面を有する基板 1 0 0 上にゲート電極 1 0 1 を設ける。下地膜となる絶縁膜を基板 1 0 0 とゲート電極 1 0 1 の間に設けてもよい。下地膜は、基板 1 0 0 からの不純物元素の拡散を防止する絶縁膜、具体的には、窒化珪素膜、酸化珪素膜、窒化酸化珪素膜、又は酸化窒化珪素膜のうちのーを単層で用いるか、又は選択した複数の膜を積層させて用いることができる。ゲート電極 1 0 1 の材料は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いた導電膜を、単層で又は積層で用いることができる。

10

【 0 0 2 6 】

例えば、ゲート電極 1 0 1 の二層の積層構造としては、アルミニウム膜上にモリブデン膜が積層された二層構造、または銅膜上にモリブデン膜を積層した二層構造、または銅膜上に窒化チタン膜若しくは窒化タンタルを積層した二層構造、窒化チタン膜とモリブデン膜とを積層した二層構造とすることが好ましい。三層の積層構造としては、タングステン膜または窒化タングステン膜と、アルミニウムと珪素の合金膜またはアルミニウムとチタンの合金膜と、窒化チタン膜またはチタン膜とを積層した三層構造とすることが好ましい。

20

【 0 0 2 7 】

なお、本明細書において酸化窒化物とは、その組成として、窒素よりも酸素の含有量が多い物質であり、また、窒化酸化物とは、その組成として、酸素よりも窒素の含有量が多い物質をいう。例えば、酸化窒化珪素とは、酸素が 5 0 原子%以上 7 0 原子%以下、窒素が 0 . 5 原子%以上 1 5 原子%以下、珪素が 2 5 原子%以上 3 5 原子%以下、水素が 0 . 1 原子%以上 1 0 原子%以下の範囲で含まれる物質とすることができる。また、窒化酸化珪素とは、酸素が 5 原子%以上 3 0 原子%以下、窒素が 2 0 原子%以上 5 5 原子%以下、珪素が 2 5 原子%以上 3 5 原子%以下、水素が 1 0 原子%以上 3 0 原子%以下の範囲で含まれる物質とすることができる。但し、上記組成の範囲は、ラザフォード後方散乱法 (RBS : Rutherford Backscattering Spectrometry) や、水素前方散乱法 (HFS : Hydrogen Forward Scattering) を用いて測定した場合のものである。また、構成元素の含有比率は、その合計が 1 0 0 原子%を超えない値をとる。

30

【 0 0 2 8 】

次いで、ゲート電極 1 0 1 上にゲート絶縁膜 1 0 3 を形成する。ゲート絶縁膜 1 0 3 は、プラズマ CVD 法又はスパッタリング法等を用いて、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜又は窒化酸化珪素膜を単層で又は積層させて形成することができる。例えば、成膜ガスとして、シラン (例えばモノシラン)、酸素及び窒素を用いてプラズマ CVD 法により酸化窒化珪素膜を形成すれば良い。

【 0 0 2 9 】

次いで、ゲート絶縁膜 1 0 3 上に、酸化物半導体膜を形成する。なお、酸化物半導体膜をスパッタ法により成膜する前に、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、ゲート絶縁膜 1 0 3 の表面に付着しているゴミを除去することが好ましい。逆スパッタとは、ターゲット側に電圧を印加せずに、アルゴン雰囲気下で基板側に RF 電源を用いて電圧を印加して基板近傍にプラズマを形成して表面を改質する方法である。なお、アルゴン雰囲気に代えて窒素、ヘリウムなどを用いてもよい。また、アルゴン雰囲気に酸素、亜酸化窒素などを加えた雰囲気で行ってもよい。また、アルゴン雰囲気に塩素、四フッ化炭素などを加えた雰囲気で行ってもよい。

40

【 0 0 3 0 】

チャンネル形成領域を形成するための酸化物半導体膜には、半導体特性を有する酸化物材料

50

を用いればよく、例えば、In-Ga-Zn-O系非単結晶膜を用いる。酸化物半導体膜は、In-Ga-Zn-O系酸化物半導体をターゲットとして用い、スパッタ法により成膜する。また、酸化物半導体膜は、希ガス（例えばアルゴン）雰囲気下、酸素雰囲気下、又は希ガス（例えばアルゴン）及び酸素雰囲気下においてスパッタ法により形成することができる。

【0031】

ゲート絶縁膜103、及び酸化物半導体膜を大気に触れさせることなく連続的に形成してもよい。大気に触れさせることなく連続成膜することで、界面が、水やハイドロカーボンなどの、大気成分や大気中に浮遊する不純物元素に汚染されることなく各種層界面を形成することができるので、トランジスタ特性のばらつきを低減することができる。

10

【0032】

次いで、酸化物半導体膜をエッチングなどにより所望の形状に加工（パターニング）し、島状の酸化物半導体膜104（第1の酸化物半導体膜）を形成する。なお、スパッタ等で成膜された酸化物半導体膜中には、不純物である水分または水素が多量に含まれていることが判明している。水分または水素はドナー準位を形成しやすいため、酸化物半導体にとっては不純物である。そこで、図1（B）に示すように、不活性ガス雰囲気（窒素、またはヘリウム、ネオン、アルゴン等）下、酸素雰囲気下、超乾燥空気雰囲気下、或いは減圧下において、島状の酸化物半導体膜104にマイクロ波、高周波などの電磁波の照射を行うことで、酸化物半導体膜中の水分または水素などの不純物を低減して、高純度化された島状の酸化物半導体膜105（第2の酸化物半導体膜）を形成する。上記ガスは、水の含有量が20ppm以下、好ましくは1ppm以下、好ましくは10ppb以下であることが望ましい。

20

【0033】

マイクロ波の照射を行う場合、300MHz以上3THz以下、好ましくは300MHz以上300GHz以下の周波数帯を用いることができる。また、高周波の照射を行う場合、1MHz以上300MHz以下、好ましくは4MHz以上80MHz以下の周波数帯を用いることができる。特に、電子レンジなどの電磁波発生装置において一般的に汎用されている、915MHz、2.45GHzの周波数を有するマイクロ波は、分極した水の分子と共振しやすい。よって、上記周波数のマイクロ波は、水の損失係数が大きく、島状の酸化物半導体膜104中の水分をより効率よく脱離させるのに有用である。例えば、2.45GHzのマイクロ波を用いる場合、出力600Wで5分程度の照射を行うことで、高純度化された島状の酸化物半導体膜105を形成することができる。

30

【0034】

マイクロ波を用いる効果としては、マイクロ波の加熱効果を利用して、均一且つ急激に水を加熱することで、通常の所謂加熱とは異なる化学反応を起こさせるというものである。マイクロ波領域で起きている分子運動は、分子の回転や拡散のランダムな運動であり、結果として加熱効果も生ずるが、非熱の効果も当然存在する。水の特徴づける誘電緩和は、約25GHzのところに存在する。複素誘電率を $\epsilon^* = \epsilon' - i\epsilon''$ とすると、虚部 ϵ'' は、誘電損失と呼ばれる。虚部 ϵ'' の値が0でない周波数の電磁波を照射すると、その電磁波は誘電体に吸収される。電子レンジの周波数は2.4GHzで、水の誘電損失のピークより約一桁小さいが、水の誘電損失のピークは、低い方は数GHz以下から高い方は遠赤外領域まで広がっているため、この領域の電磁波であれば水に吸収され、水の温度を上げることができる。電子レンジは、水の誘電損失の低い方の裾野にエネルギーを与えて加熱していることになる。水はDebye緩和で表現されることが知られている。Debye緩和の場合、吸収曲線は図23の様に示される。図23の横軸は、電磁波の周波数fの対数で表現されており、縦軸は誘電損失（虚部 ϵ'' ）に角周波数 ω を掛けた値を示している。対応する電磁波の周波数における誘電損失は、図24で示される。誘電損失のピーク値の周波数で、吸収曲線は最大値の約2分の1の値をとり、損失のスペクトルの高周波数側の裾野で吸収係数が飽和する。効率よく加熱することを考えるならば、図23に示す吸収曲線がある程度大きくなる周波数で、電力を投入するのが良いことが分かる。

40

50

【 0 0 3 5 】

マイクロ波の照射は、マイクロ波を反射させることができる金属をその内壁に用いた処理室内で行うことができる。この場合、マイクロ波は、マグネトロンなどを用いたマイクロ波発生装置において生成された後、導波管により処理室内に導入され、被処理物に照射される。マイクロ波は高周波に比べて波長が短いため、光と同様に処理室内を自由に伝搬することができる。被照射物に吸収されずに処理室内の内壁に照射されたマイクロ波は、内壁において乱反射するので、最終的に被照射物に吸収されやすい。

【 0 0 3 6 】

高周波の照射は、処理室内において一對の電極間に被照射物を設置し、高周波発生回路を用いて該電極間に高周波電圧を印加することで行うことができる。

10

【 0 0 3 7 】

なお、処理室内に導入する窒素、またはヘリウム、ネオン、アルゴン等の希ガスには、水、水素などが含まれないことが好ましい。具体的に処理室に導入する窒素、またはヘリウム、ネオン、アルゴン等の希ガスの純度は、 $6N(99.9999\%)$ 以上、好ましくは $7N(99.99999\%)$ 以上、(即ち不純物濃度を 1 ppm 以下、好ましくは 0.1 ppm 以下)であることが好ましい。

【 0 0 3 8 】

或いは、窒素ガス雰囲気または希ガス雰囲気などの不活性ガス雰囲気に代えて、大気圧下の露点がマイナス 60°C 以下の、水分含有量が少ない空気下において、電磁波の照射を行うようにしても良い。

20

【 0 0 3 9 】

マイクロ波、高周波などの電磁波の照射による水分、水素、 OH の脱離は、酸化物半導体膜の内部に含まれる水分子内の結合子、水素と酸化物半導体の結合子、水酸基と酸化物半導体の結合子などが、電磁波のエネルギーを吸収し、振動して切れることにより行われる。よって、酸化物半導体膜の外部から内部へ熱伝導などによって徐々に熱を伝えていく外部加熱を用いる場合よりも、効率よく上記結合子を切り離すことができるので、酸化物半導体膜の温度の上昇を抑えつつ、水分、水素、 OH を酸化物半導体膜から脱離させることができる。

【 0 0 4 0 】

水分、水素、 OH などの脱離により高純度化した酸化物半導体をチャネル形成領域に有するトランジスタは、閾値電圧の変動など、不純物によってもたらされる特性の劣化が抑えられ、高い信頼性を得ることができる。

30

【 0 0 4 1 】

また、電磁波の照射と並行して、島状の酸化物半導体膜 104 に加熱処理を施しても良い。電磁波の照射と加熱処理を併用する場合、不活性ガス雰囲気(窒素、またはヘリウム、ネオン、アルゴン等)下、酸素雰囲気下、超乾燥空気雰囲気下、或いは減圧下において加熱処理の設定温度まで島状の酸化物半導体膜 104 の温度を上昇させてから、上述した電磁波の照射を行い、その後、上記雰囲気を維持した状態で、室温以上 100°C 未満の範囲まで島状の酸化物半導体膜 104 を徐冷するのが望ましい。なお、減圧下で加熱処理を行った場合は、加熱後に不活性ガスを流して大気圧に戻してから、冷却しても良い。上記ガスは、水の含有量が 20 ppm 以下、好ましくは 1 ppm 以下、好ましくは 10 ppb 以下であることが望ましい。

40

【 0 0 4 2 】

加熱処理は、酸化物半導体を構成している Zn などの融点の低い金属が気化しにくい温度、例えば 100°C 以上 350°C 未満、好ましくは 150°C 以上 250°C 未満で行う。電磁波の照射を加熱処理と並行して行うことで、酸化物半導体膜中の水分などの不純物を、短い時間でより効率よく低減することができる。

【 0 0 4 3 】

なお、室温で酸化物半導体膜に電磁波を照射したとしても、水分子が電磁波のエネルギーを吸収して振動を行うため、結果的に酸化物半導体膜の温度は室温よりも高くなることが

50

予想される。加熱処理を電磁波の照射と並行して行う場合、電磁波の照射による温度上昇分を考慮して、酸化物半導体膜の温度を管理することが望ましい。

【0044】

加熱処理は、電気炉を用いた加熱方法、加熱した気体を用いるGRTA (Gas Rapid Thermal Anneal) 法またはランプ光を用いるLRTA (Lamp Rapid Thermal Anneal) 法などの瞬間加熱方法などを用いることができる。例えば、電気炉を用いて加熱処理を行う場合、昇温特性を0.1/min以上20/min以下、降温特性を0.1/min以上15/min以下とすることが好ましい。

【0045】

加熱処理後の、島状の酸化物半導体膜105は、非晶質であることが好ましいが、一部結晶化していても良い。

【0046】

なお、酸化物半導体膜に電磁波の照射を行った後に、酸素雰囲気下で該酸化物半導体膜に加熱処理を施すことで、酸化物半導体膜に含まれる水などの不純物を除去することができる。そして、酸素雰囲気下での加熱処理により、酸化物半導体膜を酸素が過剰な状態とすることで、高抵抗化できる。加熱処理の温度は、酸化物半導体を構成しているZnなどの融点の低い金属が気化しにくい温度、例えば100以上350未満、好ましくは150以上250未満で行う。上記酸素雰囲気下の加熱処理に用いられる酸素ガスには、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する酸素ガスの純度を、6N(99.9999%)以上、好ましくは7N(99.99999%)以上、(即ち酸素中の不純物濃度を1ppm以下、好ましくは0.1ppm以下)とすることが好ましい。

【0047】

次いで、ゲート絶縁膜103、島状の酸化物半導体膜105上に導電膜を形成する。上記導電膜の材料としては、アルミニウム、クロム、タンタル、チタン、マンガン、マグネシウム、モリブデン、タングステン、ジルコニウム、ベリリウム、トリウムから選ばれた元素、または上記元素を1つまたは複数成分として含む合金等が挙げられる。

【0048】

なお、導電膜の形成後に加熱処理を行う場合には、この加熱処理に対する耐熱性を導電膜に持たせることが好ましい。アルミニウム単体では耐熱性が劣り、また腐蝕しやすい等の問題点があるので、導電膜の形成後に加熱処理を行う場合は、耐熱性導電性材料と組み合わせ導電膜を形成する。アルミニウムと組み合わせる耐熱性導電性材料としては、チタン、タンタル、タングステン、モリブデン、クロム、ネオジウム、スカンジウムから選ばれた元素、または上記元素を1つまたは複数成分として含む合金、または上記元素を成分として含む窒化物などが好ましい。

【0049】

次いで図1(C)に示すように、上記導電膜をエッチングなどにより所望の形状に加工(パターンング)し、ソース電極106又はドレイン電極107を形成する。なお、上記パターンングの際に、ソース電極106とドレイン電極107の形成によって、島状の酸化物半導体膜の露出した部分が一部エッチングされることで、溝部(凹部)を有する島状の酸化物半導体膜108が形成される。

【0050】

そして、図1(D)に示すように、島状の酸化物半導体膜108に、不活性ガス雰囲気(窒素、またはヘリウム、ネオン、アルゴン等)下、酸素雰囲気下、超乾燥空気雰囲気下、或いは減圧下において、マイクロ波、高周波などの電磁波の照射を行うことで、高純度化された島状の酸化物半導体膜109を形成する。上記ガスは、水の含有量が20ppm以下、好ましくは1ppm以下、好ましくは10ppb以下であることが望ましい。島状の酸化物半導体膜108へのマイクロ波、高周波などの電磁波の照射、または併用して行われる加熱処理については、島状の酸化物半導体膜104に対して行ったマイクロ波、高周

10

20

30

40

50

波などの電磁波の照射についての説明を参照して、実施することができる。

【0051】

本発明の一態様では、電磁波の照射により高温の加熱処理を施さなくとも、より低温で、より短時間で、酸化物半導体中の水、水素、OHなどの不純物を脱離させることができる。よって、水、水素、OHなどの不純物を脱離させるための加熱処理により、ソース電極106及びドレイン電極107に含まれる金属が、島状の酸化物半導体膜108中に入り込んでしまうのを防ぎ、オフ電流が高くなるなどのトランジスタの特性の劣化が生じてしまうのを防ぐことができる。

【0052】

また、本実施の形態では、パターニングにより形成された島状の酸化物半導体膜104に対して電磁波の照射を行い、また、ソース電極106及びドレイン電極107を形成することによって同時に形成された島状の酸化物半導体膜108に対しても再び電磁波の照射を行っている。しかし、電磁波の照射は必ずしも2回行う必要はない。パターニングにより形成された島状の酸化物半導体膜104に対して行う電磁波の照射だけを実施しても良いし、ソース電極106及びドレイン電極107を形成することによって同時に形成された島状の酸化物半導体膜108に対して行う電磁波の照射だけを実施しても良い。或いは、上記2回の電磁波の照射のうち、パターニングにより形成された島状の酸化物半導体膜104に対して電磁波の照射を行う代わりに、パターニングにより島状の酸化物半導体膜104を形成する前の酸化物半導体膜に対して電磁波の照射を行う様にしても良い。或いは、上記2回の電磁波の照射に加え、パターニングにより島状の酸化物半導体膜104を形成する前の酸化物半導体膜に対して電磁波の照射を行う様にしても良い。或いは、パターニングにより島状の酸化物半導体膜104を形成する前の酸化物半導体膜に対して行う電磁波の照射だけを実施するようにしても良い。

【0053】

次いで、図1(E)に示すように、島状の酸化物半導体膜109に接するように、スパッタ法で酸化物絶縁膜110を形成する。高純度化された島状の酸化物半導体膜109に接して形成する酸化物絶縁膜110は、水分や、水素、OHなどの不純物を極力含まず、これらが外部から侵入することをブロックする、酸化珪素膜、窒化酸化珪素膜などの無機絶縁膜を用いる。

【0054】

本実施の形態では、酸化物絶縁膜110として膜厚300nmの酸化珪素膜を成膜する。成膜時の基板温度は、室温以上300以下とすればよく、本実施の形態では100とする。酸化珪素膜のスパッタ法による成膜は、希ガス（例えばアルゴン）雰囲気下、酸素雰囲気下、又は希ガス（例えばアルゴン）及び酸素雰囲気下において行うことができる。また、ターゲットとして酸化珪素ターゲットを用いても珪素ターゲットを用いてもよい。例えば珪素ターゲットを用いて、酸素、及び窒素雰囲気下でスパッタ法により酸化珪素膜を形成することができる。

【0055】

高純度化された酸化物半導体膜105に接してスパッタ法またはPCVD法などにより酸化物絶縁膜110を形成すると、電磁波の照射、或いは電磁波の照射と並行して行った加熱処理により、酸化物半導体膜105に酸素欠損が発生していたとしても、酸化物半導体膜105に酸素が供与される。そのため、酸化物半導体膜105の酸化物絶縁膜110と接する領域において、ドナーとなる酸素欠損を低減し、化学量論比を満たすことができる。その結果、酸化物半導体膜105をi型化または実質的にi型化することで形成される酸化物半導体膜111（第3の酸化物半導体膜）を得ることができ、トランジスタの電気特性の向上および、電気特性のばらつきを軽減することができる。

【0056】

図2に、本実施の形態で作製したトランジスタ112の上面図を示す。図1(E)は、図2の破線A1-A2における断面図に相当する。トランジスタ112は、ゲート電極101と、ゲート電極101上のゲート絶縁膜103と、ゲート絶縁膜103上の酸化物半導

10

20

30

40

50

体膜 1 1 1 と、酸化物半導体膜 1 1 1 上のソース電極 1 0 6 及びドレイン電極 1 0 7 とを有する。

【 0 0 5 7 】

また、酸化物絶縁膜 1 1 0 を形成後、窒素雰囲気下、又は大気雰囲気下（大気中）においてトランジスタ 1 1 2 に加熱処理（好ましくは 1 5 0 以上 3 5 0 未満）を行ってもよい。例えば、窒素雰囲気下で 2 5 0 、1 時間の加熱処理を行う。該加熱処理を行うと、酸化物半導体膜 1 0 5 が酸化物絶縁膜 1 1 0 と接した状態で加熱されることになり、トランジスタ 1 1 2 の電気的特性のばらつきを軽減することができる。この加熱処理（好ましくは 1 5 0 以上 3 5 0 未満）は、酸化物絶縁膜 1 1 0 の形成後であれば特に限定されず、他の工程、例えば樹脂膜形成時の加熱処理や、透明導電膜を低抵抗化させるための加熱処理と兼ねることで、工程数を増やすことなく行うことができる。

10

【 0 0 5 8 】

なお、ソース電極 1 0 6 及びドレイン電極 1 0 7 を形成した後、島状の酸化物半導体膜 1 0 8 に電磁波を照射して島状の酸化物半導体膜 1 0 9 を形成する工程と、酸化物半導体膜 1 0 9 に接するように酸化物絶縁膜 1 1 0 を形成する工程とを、大気に触れさせることなく連続的に処理（連続処理、インサイチュ（*i n s i t u*）工程）することで、最終的に形成される酸化物半導体膜 1 1 1 中に含まれる水分や、水素、OH などの不純物を、より低減させることができる。その結果、トランジスタ 1 1 2 の信頼性を、より高めることができる。

【 0 0 5 9 】

20

なお、作製工程において、島状の酸化物半導体膜 1 0 8 に電磁波を照射して島状の酸化物半導体膜 1 0 9 を形成する工程と、酸化物絶縁膜 1 1 0 を形成する工程の間に、基板搬送工程、アライメント工程、加熱または冷却する工程等を有しても、本明細書における連続処理の範囲にあるとする。ただし、洗浄工程、ウェットエッチング、レジスト形成といった液体を用いる工程が上記 2 つの工程間にある場合、本連続処理の範囲には当てはまらないとする。

【 0 0 6 0 】

上述した連続処理は、例えばマイクロ波プラズマ C V D 装置を用いて行うことができる。図 2 2 はマイクロ波プラズマ C V D 装置の反応室の構成を示す断面図である。マイクロ波プラズマ C V D 装置の反応室には、処理容器 1 8 0、処理容器 1 8 0 内に設けられ基板 1 0 0 を配置するための支持台 1 8 1、処理容器 1 8 0 内にガスを導入するためのガス供給部 1 8 2、処理容器 1 8 0 内のガスを排気するために真空ポンプに接続する排気口 1 8 3、プラズマ発生用のマイクロ波を供給するマイクロ波発生装置 1 8 4、マイクロ波発生装置 1 8 4 からマイクロ波を処理容器 1 8 0 に導入する導波管 1 8 5、導波管 1 8 5 に接し且つ開口部 1 8 7 a を有する天板 1 8 7、取り付け具 1 8 8 で天板 1 8 7 に設けられた複数の誘電体板 1 8 6 が設けられる。

30

【 0 0 6 1 】

また、基板 1 0 0 及び誘電体板 1 8 6 の間に非原料ガスを流すガス管 1 9 7、及び原料ガスを流すガス管 1 9 8 が設けられる。ガス管 1 9 7、ガス管 1 9 8 は、ガス供給部 1 8 2 と接続される。具体的には、非原料ガスを流すガス管 1 9 7 は、バルブ 1 9 5 及び質量流量コントローラ 1 9 3 を介して非原料ガス供給源 1 9 1 に接続される。また、原料ガスを流すガス管 1 9 8 は、バルブ 1 9 6 及び質量流量コントローラ 1 9 4 を介して非原料ガス供給源 1 9 2 に接続される。また、支持台 1 8 1 に温度制御部 1 9 9 を設けることによって、基板 1 0 0 の温度を制御することも可能である。また、支持台 1 8 1 に高周波電源を接続し、高周波電源から出力された高周波電圧により、支持台 1 8 1 に所定のバイアス電圧を印加する構成としてもよい。なお、ガス供給部 1 8 2 及びマイクロ波発生装置 1 8 4 は反応室の外に設けられる。

40

【 0 0 6 2 】

マイクロ波発生装置 1 8 4 は、周波数が 1 G H z、2 . 4 5 G H z または 8 . 3 G H z のマイクロ波を供給することができる。なお、マイクロ波発生装置 1 8 4 を複数有すること

50

で、一辺が1000mmを超えるような大面積の基板に対して、一様にマイクロ波を照射することができ、また、プラズマCVD法を用いて均一性の高い酸化物絶縁膜110を高い成膜速度で形成することができる。

【0063】

処理容器180、及び天板187は、表面がアルミナ、酸化珪素、フッ素樹脂のいずれかの絶縁膜で覆われた金属、例えばアルミニウムを含む合金で形成される。また、取り付け具188は金属、例えばアルミニウムを含む合金で形成される。

【0064】

誘電体板186は、天板187の開口部に密着するように設けられる。マイクロ波発生装置184で発生したマイクロ波が導波管185及び天板187の開口部を経て、誘電体板186に伝播し、誘電体板186を透過して処理容器180内に放出される。

10

【0065】

誘電体板186は、サファイア、石英ガラス、アルミナ、酸化珪素、窒化珪素等のセラミックスで形成される。なお、誘電体板186は、プラズマ700発生側に窪みが形成されてもよい。当該窪みにより、安定したプラズマを生成することができる。一辺が1000mmを超えるような大面積の基板に対して、一様にマイクロ波を照射することができ、また、プラズマCVD法を用いて均一性の酸化物絶縁膜110を高い成膜速度で形成することができる。

【0066】

非原料ガスを流すガス管197と原料ガスを流すガス管198は、交差するように設けられており、非原料ガスを流すガス管197の吹出し口が誘電体板186側に設けられ、原料ガスを流すガス管198の吹出し口が基板100側に設けられる。非原料ガスが誘電体板186側に噴出させることにより、誘電体板186表面での成膜を回避しつつ、プラズマ170を発生させることができる。また、基板100により近い位置で原料ガスを噴出することが可能であり、成膜速度を高めることが可能である。ガス管197、ガス管198は、アルミナ、窒化アルミニウム等のセラミックスで形成される。セラミックスはマイクロ波の透過率が高いため、ガス管197、ガス管198をセラミックスで形成することで、誘電体板186の直下にガス管を設けても、電界の乱れが生じずプラズマの分布を均一にすることができる。

20

【0067】

上記マイクロ波プラズマCVD装置を用いてマイクロ波の照射を行う場合は、処理容器180内を真空にした後、非原料ガス供給源191から窒素、ヘリウム、ネオンまたはアルゴンなどの不活性ガスを処理容器180内に導入する。加熱処理をマイクロ波の照射と並行して行う場合は、マイクロ波の照射を行う前に基板100が所定の温度に達するように、温度制御部199において支持台181の温度を制御する。なお、処理容器180内に放出されたマイクロ波の電界エネルギーにより、非原料ガスがプラズマ化するが、当該プラズマ170は、誘電体板186表面でより密度が高いため、基板100へのダメージを低減することができる。

30

【0068】

そして、マイクロ波の照射を行った後、酸化物絶縁膜110を酸化珪素で成膜するには、まず、基板100の温度を制御する。基板100は室温若しくは温度制御部199により100～350に加熱する。そして、処理容器180内を真空にした後、プラズマ着火用ガスとして、ヘリウム、アルゴン、ネオン、キセノン、クリプトン等の希ガスのいずれか一種以上及び酸素ガスを導入する。希ガスと共に、酸素ガスを処理容器180内に導入することで、プラズマの着火を容易とすることができる。

40

【0069】

なお、マイクロ波の照射を行う段階で、既に処理容器180内にヘリウム、ネオンまたはアルゴンを導入してある場合、あえて酸化物絶縁膜110を成膜する際に処理容器180内の気体を入れ替えなくとも良い。また、マイクロ波の照射と加熱処理とを並行して行った場合、加熱処理後に基板100の温度を下げずに、そのまま酸化物絶縁膜110を成膜

50

する工程に移行しても良い。

【0070】

また、基板100と誘電体板186との間隔は、10mm～80mm（好ましくは10mmから30mm）程度である。次に、処理容器180内を所定の圧力に保つ。処理容器180内の圧力は1～200Pa、好ましくは1～100Paとする。次に、マイクロ波発生装置の電源をオンにし、マイクロ波発生装置184から導波管185にマイクロ波を供給し、処理容器180内でプラズマを生成する。マイクロ波発生装置の出力は500～6000W、好ましくは4000～6000Wとする。マイクロ波の導入によりプラズマの励起を行うと、低電子温度（0.7eV以上3eV以下、好ましくは0.7eV以上1.5eV以下）で高電子密度（ $1 \times 10^{11} \sim 1 \times 10^{13} \text{ cm}^{-3}$ 以上）のプラズマを生成することができる。次に、ガス管198から原料ガスを処理容器180内に導入する。具体的には、酸素ガスの供給を停止し、原料ガスとして、シラン及び酸素を導入することで、基板100上に酸化珪素を有する酸化物絶縁膜110を形成することができる。次に、原料ガスの供給を停止し、処理容器180内の圧力を低下し、マイクロ波発生装置184の電源をオフにする。

10

【0071】

なお、図22では、マイクロ波プラズマCVD装置の反応室の一つを例示しているが、マイクロ波プラズマCVD装置が複数の反応室を有し、該複数の反応室が直接連結しているか、或いは共通のチャンバーに連結していても良い。

20

【0072】

（実施の形態2）

本実施の形態では、実施の形態1で示したトランジスタ112とは構造が異なるトランジスタを有する、半導体装置の作製方法について説明する。なお、実施の形態1と同一部分又は同様な機能を有する部分、及び工程は、実施の形態1と同様に行うことができるため、繰り返しの説明は省略する。

【0073】

半導体装置の作製方法について、図3及び図4を用いて説明する。

【0074】

図3（A）に示すように、絶縁表面を有する基板200上にゲート電極201を設ける。下地膜となる絶縁膜を基板200とゲート電極201の間に設けてもよい。ゲート電極201の材料及びその構造については、実施の形態1に示したゲート電極101の材料及び構造を参照すれば良い。下地膜は、基板200からの不純物元素の拡散を防止する絶縁膜、具体的には、窒化珪素膜、酸化珪素膜、窒化酸化珪素膜、又は酸化窒化珪素膜のうちのいずれかを単層で用いるか、又は選択した複数の膜を積層させて用いることができる。

30

【0075】

次いで、ゲート電極201上にゲート絶縁膜203を形成する。ゲート絶縁膜203は、プラズマCVD法又はスパッタリング法等を用いて、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜又は窒化酸化珪素膜を単層で又は積層させて形成することができる。例えば、成膜ガスとして、シラン（例えばモノシラン）、酸素及び窒素を用いてプラズマCVD法により酸化窒化珪素膜を形成すれば良い。

40

【0076】

次いで、ゲート絶縁膜203上に導電膜を形成する。そして、上記導電膜をエッチングなどにより所望の形状に加工（パターニング）し、ソース電極206及びドレイン電極207を形成する。上記導電膜の材料については、実施の形態1においてソース電極106及びドレイン電極107を形成する際にパターニングした導電膜の材料を参照すれば良い。

【0077】

次いで、ソース電極206及びドレイン電極207及びゲート絶縁膜203上に、酸化物半導体膜を形成する。そして、図3（B）に示すように、上記酸化物半導体膜をエッチングなどにより所望の形状に加工（パターニング）し、島状の酸化物半導体膜204（第1の酸化物半導体膜）を形成する。

50

【0078】

チャネル形成領域を形成するための酸化物半導体膜には、実施の形態1において示した半導体特性を有する酸化物材料を用いれば良い。酸化物半導体膜は、希ガス（例えばアルゴン）雰囲気下、酸素雰囲気下、又は希ガス（例えばアルゴン）及び酸素雰囲気下においてスパッタ法により形成することができる。なお、酸化物半導体膜をスパッタ法により成膜する前に、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、ゲート絶縁膜203の表面に付着しているゴミを除去することが好ましい。

【0079】

次いで、図3（C）に示すように、不活性ガス雰囲気（窒素、またはヘリウム、ネオン、アルゴン等）下、酸素雰囲気下、超乾燥空気雰囲気下、或いは減圧下において、島状の酸化物半導体膜204にマイクロ波、高周波などの電磁波の照射を行うことで、水分、水素、OHなどの脱離により、高純度化された島状の酸化物半導体膜205（第2の酸化物半導体膜）を形成する。上記ガスは、水の含有量が20ppm以下、好ましくは1ppm以下、好ましくは10ppb以下であることが望ましい。上記電磁波の照射と並行して、島状の酸化物半導体膜204に加熱処理を施しても良い。

10

【0080】

酸化物半導体膜204への電磁波の照射及び加熱処理については、実施の形態1において示した、酸化物半導体膜104への電磁波の照射及び加熱処理についての説明を参照すれば良い。

【0081】

水分、水素、OHなどの脱離により高純度化した酸化物半導体をチャネル形成領域に有するトランジスタは、閾値電圧の変動など、不純物によってもたらされる特性の劣化が抑えられ、高い信頼性を得ることができる。

20

【0082】

また、本発明の一態様では、電磁波の照射により高温の加熱処理を施さなくとも、より低温で、より短時間で、酸化物半導体中の水、水素、OHなどの不純物を脱離させることができる。よって、水、水素、OHなどの不純物を脱離させるための加熱処理により、ソース電極206及びドレイン電極207に含まれる金属が、島状の酸化物半導体膜205中に入り込んでしまうのを防ぎ、オフ電流が高くなるなどのトランジスタの特性の劣化が生じてしまうのを防ぐことができる。

30

【0083】

また、本実施の形態では、パターニングにより形成された島状の酸化物半導体膜204に対して電磁波の照射を行っているが、パターニング後ではなく、パターニング前の酸化物半導体膜に対して電磁波の照射を行うようにしても良い。或いは、パターニング前とパターニング後の両方において、電磁波の照射を行うようにしても良い。

【0084】

次いで、図3（D）に示すように、島状の酸化物半導体膜205に接するように、スパッタ法で酸化物絶縁膜210を形成する。高純度化された島状の酸化物半導体膜205に接して形成する酸化物絶縁膜210は、水分や、水素、OHなどの不純物を極力含まず、これらが外部から侵入することをブロックする、酸化珪素膜、窒化酸化珪素膜などの無機絶縁膜を用いる。

40

【0085】

本実施の形態では、酸化物絶縁膜210として膜厚300nmの酸化珪素膜を成膜する。成膜時の基板温度は、室温以上300℃以下とすればよく、本実施の形態では100℃とする。高純度化された酸化物半導体膜205に接してスパッタ法またはPCVD法などにより酸化物絶縁膜210を形成すると、電磁波の照射、或いは電磁波の照射と並行して行った加熱処理により、酸化物半導体膜205に酸素欠損が発生していたとしても、酸化物半導体膜205に酸素が供与される。そのため、酸化物半導体膜205の酸化物絶縁膜210と接する領域において、ドナーとなる酸素欠損を低減し、化学量論比を満たすことができる。その結果、酸化物半導体膜205をi型化または実質的にi型化することで形成

50

される酸化物半導体膜 2 1 1 (第 3 の酸化物半導体膜) を得ることができ、トランジスタの電気特性の向上および、電気特性のばらつきを軽減することができる。

【 0 0 8 6 】

図 4 に、本実施の形態で作製したトランジスタ 2 1 2 の上面図を示す。図 3 (D) は、図 4 の破線 B 1 - B 2 における断面図に相当する。トランジスタ 2 1 2 は、ゲート電極 2 0 1 と、ゲート電極 2 0 1 上のゲート絶縁膜 2 0 3 と、ゲート絶縁膜 2 0 3 上のソース電極 2 0 6 及びドレイン電極 2 0 7 と、ゲート絶縁膜 2 0 3、ソース電極 2 0 6 及びドレイン電極 2 0 7 上の酸化物半導体膜 2 1 1 とを有する。

【 0 0 8 7 】

また、酸化物絶縁膜 2 1 0 を形成後、窒素雰囲気下、又は大気雰囲気下 (大気中) においてトランジスタ 2 1 2 に加熱処理 (好ましくは 1 5 0 以上 3 5 0 未満) を行ってもよい。例えば、窒素雰囲気下で 2 5 0 、 1 時間の加熱処理を行う。該加熱処理を行うと、酸化物半導体膜 2 0 5 が酸化物絶縁膜 2 1 0 と接した状態で加熱されることになり、トランジスタ 2 1 2 の電気的特性のばらつきを軽減することができる。この加熱処理 (好ましくは 1 5 0 以上 3 5 0 未満) は、酸化物絶縁膜 2 1 0 の形成後であれば特に限定されず、他の工程、例えば樹脂膜形成時の加熱処理や、透明導電膜を低抵抗化させるための加熱処理と兼ねることで、工程数を増やすことなく行うことができる。

【 0 0 8 8 】

なお、ソース電極 2 0 6 及びドレイン電極 2 0 7 を形成した後、島状の酸化物半導体膜 2 0 4 に電磁波を照射して島状の酸化物半導体膜 2 0 5 を形成する工程と、酸化物半導体膜 2 0 5 に接するように酸化物絶縁膜 2 1 0 を形成する工程とを、大気に触れさせることなく連続的に処理 (連続処理、インサイチュ (i n s i t u) 工程) することで、最終的に形成される酸化物半導体膜 2 0 5 中に含まれる水分や、水素、OH などの不純物を、より低減させることができる。その結果、トランジスタ 2 1 2 の信頼性を、より高めることができる。

【 0 0 8 9 】

また、本実施の形態は他の実施の形態と自由に組み合わせることができる。

【 0 0 9 0 】

(実施の形態 3)

トランジスタを含む半導体装置の作製工程について、図 5 乃至図 1 0 を用いて説明する。

【 0 0 9 1 】

図 5 (A) において、透光性を有する基板 4 0 0 にはコーニング社の 7 0 5 9 ガラスや 1 7 3 7 ガラスなどに代表されるバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いることができる。

【 0 0 9 2 】

次いで、導電膜を基板 4 0 0 全面に形成した後、第 1 のフォトリソグラフィ工程を行い、レジストマスクを形成し、エッチングにより不要な部分を除去して配線及び電極 (ゲート電極 4 0 1 を含むゲート配線、容量配線 4 0 8、及び第 1 の端子 4 2 1) を形成する。このとき少なくともゲート電極 4 0 1 の端部にテーパ形状が形成されるようにエッチングする。

【 0 0 9 3 】

ゲート電極 4 0 1 を含むゲート配線と容量配線 4 0 8、端子部の第 1 の端子 4 2 1 は、耐熱性導電性材料としては、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜、または上述した元素を成分とする窒化物で形成する。

【 0 0 9 4 】

次いで、図 5 (B) に示すように、ゲート電極 4 0 1、容量配線 4 0 8、第 1 の端子 4 2 1 上にゲート絶縁膜 4 0 2 を全面に成膜する。ゲート絶縁膜 4 0 2 はスパッタ法、P C V D 法などを用い、膜厚を 5 0 ~ 2 5 0 n m とする。

【 0 0 9 5 】

例えば、ゲート絶縁膜 402 としてスパッタ法により酸化珪素膜を用い、100 nm の厚さで形成する。勿論、ゲート絶縁膜 402 はこのような酸化珪素膜に限定されるものでなく、酸化窒化珪素膜、窒化珪素膜、酸化アルミニウム、酸化タンタル膜などの他の絶縁膜を用い、これらの材料から成る単層または積層構造として形成しても良い。

【0096】

次に、ゲート絶縁膜 402 上に、酸化物半導体膜 403 (In-Ga-Zn-O 系非単結晶膜) を成膜する。プラズマ処理後、大気に曝すことなく In-Ga-Zn-O 系非単結晶膜を成膜することは、ゲート絶縁膜 402 と酸化物半導体膜 403 の界面にゴミや水分を付着させない点で有用である。ここでは、直径 8 インチの In、Ga、及び Zn を含む酸化物半導体ターゲット (In-Ga-Zn-O 系酸化物半導体ターゲット (In₂O₃:Ga₂O₃:ZnO = 1:1:1)) を用いて、基板 400 とターゲットの間の距離を 170 mm、圧力 0.4 Pa、直流 (DC) 電源 0.5 kW、酸素のみ、アルゴンのみ、又はアルゴン及び酸素雰囲気下で成膜する。なお、パルス直流 (DC) 電源を用いると、ごみが軽減でき、膜厚分布も均一となるために好ましい。In-Ga-Zn-O 系非単結晶膜の膜厚は、5 nm ~ 200 nm とする。本実施の形態では、例えば酸化物半導体膜 403 として、In-Ga-Zn-O 系酸化物半導体ターゲットを用いてスパッタ法により膜厚 50 nm の In-Ga-Zn-O 系非単結晶膜を成膜する。

10

【0097】

スパッタ法にはスパッタ用電源に高周波電源を用いる RF スパッタ法と、DC スパッタ法があり、さらにパルスのバイアスを与えるパルス DC スパッタ法もある。RF スパッタ法は主に絶縁膜を成膜する場合に用いられ、DC スパッタ法は主に金属膜を成膜する場合に用いられる。

20

【0098】

また、材料の異なるターゲットを複数設置できる多元スパッタ装置もある。多元スパッタ装置は、同一チャンバーで異なる材料膜を積層成膜することも、同一チャンバーで複数種類の材料を同時に放電させて成膜することもできる。

【0099】

また、チャンバー内部に磁石機構を備えたマグネトロンスパッタ法を用いるスパッタ装置や、グロー放電を使わずマイクロ波を用いて発生させたプラズマを用いる ECR スパッタ法を用いるスパッタ装置がある。

30

【0100】

また、スパッタ法を用いる成膜方法として、成膜中にターゲット物質とスパッタガス成分とを化学反応させてそれらの化合物薄膜を形成するリアクティブスパッタ法や、成膜中に基板にも電圧をかけるバイアススパッタ法もある。

【0101】

次に、図 5 (C) に示すように、第 2 のフォトリソグラフィ工程を行い、レジストマスクを形成し、酸化物半導体膜 403 をエッチングする。例えば燐酸と酢酸と硝酸を混ぜた溶液を用いたウェットエッチングにより、不要な部分を除去して島状の酸化物半導体膜 404 をゲート電極 401 と重なるように形成する。なお、ここでのエッチングは、ウェットエッチングに限定されずドライエッチングを用いてもよい。

40

【0102】

ドライエッチングに用いるエッチングガスとしては、塩素を含むガス (塩素系ガス、例えば塩素 (Cl₂)、塩化硼素 (BCl₃)、塩化珪素 (SiCl₄)、四塩化炭素 (CCl₄) など) が好ましい。

【0103】

また、フッ素を含むガス (フッ素系ガス、例えば四弗化炭素 (CF₄)、弗化硫黄 (SF₆)、弗化窒素 (NF₃)、トリフルオロメタン (CHF₃) など)、臭化水素 (HBr)、酸素 (O₂)、これらのガスにヘリウム (He) やアルゴン (Ar) などの希ガスを添加したガス、などを用いることができる。

【0104】

50

ドライエッチング法としては、平行平板型 R I E (R e a c t i v e I o n E t c h i n g) 法や、I C P (I n d u c t i v e l y C o u p l e d P l a s m a : 誘導結合型プラズマ) エッチング法を用いることができる。所望の加工形状にエッチングできるように、エッチング条件(コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等)を適宜調節する。

【0105】

ウェットエッチングに用いるエッチング液としては、燐酸と酢酸と硝酸を混ぜた溶液などを用いることができる。また、I T O 0 7 N (関東化学社製) を用いてもよい。

【0106】

また、ウェットエッチング後のエッチング液はエッチングされた材料とともに洗浄によって除去される。その除去された材料を含むエッチング液の廃液を精製し、含まれる材料を再利用してもよい。当該エッチング後の廃液から酸化物半導体膜に含まれるインジウム等の材料を回収して再利用することにより、資源を有効活用し低コスト化することができる。

10

【0107】

所望の形状に加工できるように、材料に合わせてエッチング条件(エッチング液、エッチング時間、温度等)を適宜調節する。

【0108】

次に、図6(A)に示すように、不活性ガス雰囲気(窒素、またはヘリウム、ネオン、アルゴン等)下、酸素雰囲気下、超乾燥空気雰囲気下、或いは減圧下において、酸化物半導体膜404に電磁波の照射を行う。電磁波の照射と並行して加熱処理を行っても良い。上記ガスは、水の含有量が20ppm以下、好ましくは1ppm以下、好ましくは10ppb以下であることが望ましい。電磁波の照射により、水分、水素、OHなどの不純物が脱離することで高純度化された酸化物半導体膜405が形成される。

20

【0109】

例えば、窒素雰囲気下において、2.45GHzのマイクロ波を用い、出力600Wで5分程度の照射を行うことで、高純度化された島状の酸化物半導体膜405を形成することができる。加熱処理を並行して行う場合、酸化物半導体を構成しているZnなどの融点の低い金属が気化しにくい温度、例えば100℃以上350℃未満、好ましくは150℃以上250℃未満で行う。電磁波の照射を加熱処理と並行して行うことで、酸化物半導体膜中の水分などの不純物を、短い時間でより効率よく低減することができる。この場合、電磁波の照射は、基板400の温度が加熱処理による設定温度に達した状態で行う。

30

【0110】

なお、図6(A)の破線C1-C2の範囲内の断面図と、破線D1-D2の範囲内の断面図は、図8に示す平面図の、破線C1-C2における断面図と、破線D1-D2における断面図に相当する。

【0111】

次に、図6(B)に示すように、酸化物半導体膜405上に金属材料からなる導電膜406をスパッタ法や真空蒸着法で形成する。導電膜406の材料としては、アルミニウム、クロム、タンタル、チタン、モリブデン、タングステンから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜等が挙げられる。

40

【0112】

導電膜406を形成した後に加熱処理を行う場合には、この加熱処理に耐える耐熱性を導電膜に持たせることが好ましい。

【0113】

次に、図6(C)に示すように、第3のフォトリソグラフィ工程を行い、レジストマスクを形成し、エッチングにより不要な部分を除去してソース電極407a及びドレイン電極407b、及び第2の端子420を形成する。この際のエッチング方法としてウェットエッチングまたはドライエッチングを用いる。例えば導電膜406としてアルミニウム膜、又はアルミニウム合金膜を用いる場合は、燐酸と酢酸と硝酸を混ぜた溶液を用いたウェッ

50

トエッチングを行うことができる。また、アンモニア過水を用いたウェットエッチングにより、導電膜 406 をエッチングしてソース電極 407a 及びドレイン電極 407b を形成してもよい。

【0114】

このエッチング工程において、酸化物半導体膜 405 の露出領域も一部エッチングされ、島状の酸化物半導体膜 409 となる。よって、ソース電極 407a 又はドレイン電極 407b の間の酸化物半導体膜 409 は膜厚の薄い領域となる。

【0115】

この第3のフォトリソグラフィ工程において、ソース電極 407a 及びドレイン電極 407b と同じ材料である第2の端子 420 を端子部に残す。なお、第2の端子 420 はソース配線（ソース電極 407a を含むソース配線）と電氣的に接続されている。

10

【0116】

また、多階調マスクにより形成した複数（例えば二種類）の厚さの領域を有するレジストマスクを用いると、レジストマスクの数を減らすことができるため、工程簡略化、低コスト化が図れる。

【0117】

次に、レジストマスクを除去し、図7(A)に示すように、不活性ガス雰囲気（窒素、またはヘリウム、ネオン、アルゴン等）下、酸素雰囲気下、超乾燥空気雰囲気下、或いは減圧下において、酸化物半導体膜 409 に電磁波の照射を行う。上記ガスは、水の含有量が 20ppm 以下、好ましくは 1ppm 以下、好ましくは 10ppb 以下であることが望ましい。電磁波の照射と並行して加熱処理を行っても良い。電磁波の照射により、水分、水素、OH などの不純物が脱離することで高純度化された酸化物半導体膜 410 が形成される。なお、酸化物半導体膜 409 への電磁波の照射、加熱処理については、島状の酸化物半導体膜 404 に対して行った電磁波の照射の説明を参照して、実施することが可能である。

20

【0118】

本発明の一態様では、電磁波の照射により高温の加熱処理を施さなくとも、より低温で、より短時間で、酸化物半導体中の水、水素、OH などの不純物を脱離させることができる。よって、水、水素、OH などの不純物を脱離させるための加熱処理により、ソース電極 407a 及びドレイン電極 407b に含まれる金属が、島状の酸化物半導体膜 410 中に

30

【0119】

また、本実施の形態では、パターニングにより形成された島状の酸化物半導体膜 404 に対して電磁波の照射を行い、また、ソース電極 407a 及びドレイン電極 407b を形成することによって同時に形成された島状の酸化物半導体膜 409 に対しても再び電磁波の照射を行っている。しかし、電磁波の照射は必ずしも2回行う必要はない。パターニングにより形成された島状の酸化物半導体膜 404 に対して行う電磁波の照射だけを実施しても良いし、ソース電極 407a 及びドレイン電極 407b を形成することによって同時に形成された島状の酸化物半導体膜 409 に対して行う電磁波の照射だけを実施しても良い。或いは、上記2回の電磁波の照射のうち、パターニングにより形成された島状の酸化物半導体膜 404 に対して電磁波の照射を行う代わりに、パターニングにより島状の酸化物半導体膜 404 を形成する前の酸化物半導体膜 403 に対して電磁波の照射を行う様にしても良い。或いは、上記2回の電磁波の照射に加え、酸化物半導体膜 403 に対して電磁波の照射を行う様にしても良い。或いは、酸化物半導体膜 403 に対して行う電磁波の照射だけを実施するようにしても良い。

40

【0120】

なお、図7(A)の破線 C1 - C2 の範囲内の断面図と、破線 D1 - D2 の範囲内の断面図は、図9に示す平面図の、破線 C1 - C2 における断面図と、破線 D1 - D2 における断面図に相当する。

50

【 0 1 2 1 】

次に、図 7 (B) に示すように、ゲート絶縁膜 4 0 2、酸化物半導体膜 4 1 0、ソース電極 4 0 7 a 及びドレイン電極 4 0 7 b を覆う酸化物絶縁膜 4 1 1 を形成する。酸化物絶縁膜 4 1 1 は P C V D 法により形成する酸化窒化珪素膜を用いる。ソース電極 4 0 7 a 及びドレイン電極 4 0 7 b の間に設けられた酸化物半導体膜 4 1 0 の露出領域と酸化物絶縁膜 4 1 1 である酸化窒化珪素膜が接して設けられることによって、電磁波の照射、或いは電磁波の照射と並行して行った加熱処理により、酸化物半導体膜 4 1 0 に酸素欠損が発生していたとしても、酸化物半導体膜 4 1 0 に酸素が供与される。そのため、酸化物半導体膜 4 1 0 の酸化物絶縁膜 4 1 1 と接する領域において、ドナーとなる酸素欠損を低減し、化学量論比を満たすことができる。その結果、酸化物半導体膜 4 1 0 を i 型化または実質的に i 型化することで形成される酸化物半導体膜 4 1 2 を得ることができ、トランジスタの電気特性の向上および、電気特性のばらつきを軽減することができる。

10

【 0 1 2 2 】

次いで、酸化物絶縁膜 4 1 1 を形成した後、加熱処理を行ってもよい。加熱処理は大気雰囲気下、又は窒素雰囲気下において、150 以上 350 未満で行えばよい。該加熱処理を行うと、酸化物半導体膜 4 1 2 が酸化物絶縁膜 4 1 1 と接した状態で加熱されることになり、さらに酸化物半導体膜 4 1 2 を高抵抗化させてトランジスタの電気特性の向上および、電気特性のばらつきを軽減することができる。この加熱処理（好ましくは 150 以上 350 未満）は、酸化物絶縁膜 4 1 1 の形成後であれば特に限定されず、他の工程、例えば樹脂膜形成時の加熱処理や、透明導電膜を低抵抗化させるための加熱処理と兼ねることで、工程数を増やすことなく行うことができる。

20

【 0 1 2 3 】

以上の工程でトランジスタ 4 1 3 が作製できる。

【 0 1 2 4 】

次に、第 4 のフォトリソグラフィ工程を行い、レジストマスクを形成し、酸化物絶縁膜 4 1 1 及びゲート絶縁膜 4 0 2 のエッチングによりコンタクトホールを形成し、ドレイン電極 4 0 7 b の一部、第 1 の端子 4 2 1 の一部、第 2 の端子 4 2 0 の一部を露出させる。次いで、レジストマスクを除去した後、透明導電膜を成膜する。透明導電膜の材料としては、酸化インジウム (In_2O_3) や酸化インジウム酸化スズ合金 (In_2O_3 SnO_2 、ITO と略記する) などをスパッタ法や真空蒸着法などを用いて形成する。このような材料のエッチング処理は塩酸系の溶液により行う。しかし、特に ITO のエッチングは残渣が発生しやすいので、エッチング加工性を改善するために酸化インジウム酸化亜鉛合金 (In_2O_3 ZnO) を用いても良い。また、透明導電膜を低抵抗化させるための加熱処理を行う場合、酸化物半導体膜 4 1 2 を高抵抗化させてトランジスタの電気特性の向上および、電気特性のばらつきを軽減する熱処理と兼ねることができる。

30

【 0 1 2 5 】

次に、第 5 のフォトリソグラフィ工程を行い、レジストマスクを形成し、エッチングにより不要な部分を除去してドレイン電極 4 0 7 b に接続された画素電極 4 1 4 と、第 1 の端子 4 2 1 に接続された透明導電膜 4 1 5 と、第 2 の端子 4 2 0 に接続された透明導電膜 4 1 6 とを形成する。

40

【 0 1 2 6 】

透明導電膜 4 1 5、4 1 6 は F P C との接続に用いられる電極または配線となる。第 1 の端子 4 2 1 上に形成された透明導電膜 4 1 5 は、ゲート配線の入力端子として機能する接続用の端子電極となる。第 2 の端子 4 2 0 上に形成された透明導電膜 4 1 6 は、ソース配線の入力端子として機能する接続用の端子電極である。

【 0 1 2 7 】

この第 5 のフォトリソグラフィ工程において、ゲート絶縁膜 4 0 2 及び酸化物絶縁膜 4 1 1 を誘電体として、容量配線 4 0 8 と画素電極 4 1 4 とで保持容量が形成される。

【 0 1 2 8 】

レジストマスクを除去した段階での断面図を図 7 (C) に示す。なお、図 7 (C) の破線

50

C 1 - C 2 の範囲内の断面図と、破線 D 1 - D 2 の範囲内の断面図は、図 1 0 に示す平面図の、破線 C 1 - C 2 における断面図と、破線 D 1 - D 2 における断面図に相当する。

【 0 1 2 9 】

こうして 5 回のフォトリソグラフィ工程により、5 枚のフォトマスクを使用して、ボトムゲート型のスタガ構造のトランジスタであるトランジスタ 4 1 3 を有する画素トランジスタ部、保持容量を完成させることができる。そして、これらを個々の画素に対応してマトリクス状に配置して画素部を構成することによりアクティブマトリクス型の表示装置を作製するための一方の基板とすることができる。本明細書では便宜上このような基板をアクティブマトリクス基板と呼ぶ。

【 0 1 3 0 】

アクティブマトリクス型の液晶表示装置を作製する場合には、アクティブマトリクス基板と、対向電極が設けられた対向基板との間に液晶層を設け、アクティブマトリクス基板と対向基板とを固定する。

【 0 1 3 1 】

また、容量配線を設けず、画素電極を隣り合う画素のゲート配線と酸化物絶縁膜及びゲート絶縁膜を介して重ねて保持容量を形成してもよい。

【 0 1 3 2 】

アクティブマトリクス型の液晶表示装置においては、マトリクス状に配置された画素電極を駆動することによって、画面上に表示パターンが形成される。具体的には、選択された画素電極と該画素電極に対応する対向電極の間に電圧が印加されることによって、画素電極と対向電極の間に生じた電界によって液晶層の光学変調が行われ、この光学変調が表示パターンとして観察者に認識される。

【 0 1 3 3 】

液晶表示装置の動画表示において、液晶分子自体の応答が遅いため、残像が生じる、または動画のぼけが生じるという問題がある。液晶表示装置の動画特性を改善するため、全面黒表示を 1 フレームおきに行う、所謂、黒挿入と呼ばれる駆動技術がある。

【 0 1 3 4 】

また、フレーム周期数を通常のフレーム周波数 (6 0 H z) の 1 . 5 倍、好ましくは 2 倍以上にすることで動画特性を改善する、所謂、倍速駆動と呼ばれる駆動技術もある。

【 0 1 3 5 】

また、液晶表示装置の動画特性を改善するため、バックライトとして複数の L E D (発光ダイオード) 光源または複数の E L 光源などを用いて面光源を構成し、面光源を構成している各光源を独立して 1 フレーム期間内で間欠点灯駆動する駆動技術もある。面光源として、3 種類以上の L E D を用いてもよいし、白色発光の L E D を用いてもよい。独立して複数の L E D を制御できるため、液晶層の光学変調の切り替えタイミングに合わせて L E D の発光タイミングを同期させることもできる。この駆動技術は、L E D を部分的に消灯することができるため、特に一画面を占める黒い表示領域の割合が多い映像表示の場合には、消費電力の低減効果が図れる。

【 0 1 3 6 】

これらの駆動技術を組み合わせることによって、液晶表示装置の動画特性などの表示特性を従来よりも改善することができる。

【 0 1 3 7 】

本明細書に開示する n チャンネル型のトランジスタは、酸化物半導体膜をチャンネル形成領域に用いており、良好な動特性を有するため、これらの駆動技術を組み合わせることができる。

【 0 1 3 8 】

発光表示装置を作製する際、各有機発光素子の間に有機樹脂膜を用いた隔壁を設ける場合がある。その場合には、有機樹脂膜を加熱処理するため、トランジスタの電気特性の向上および、電気特性のばらつきを軽減する熱処理と兼ねることができる。

【 0 1 3 9 】

10

20

30

40

50

酸化物半導体を用いたトランジスタで形成することにより、製造コストを低減することができる。特に、電磁波の照射による水分、水素、OHなどの不純物の低減によって酸化物半導体膜の純度を高めるため、成膜チャンバー内の露点を下げた特殊なスパッタ装置や超高純度の酸化物半導体ターゲットを用いなくとも、電気特性が良好で信頼性のよいトランジスタを有する半導体装置を作製することができる。

【0140】

チャネル形成領域の半導体膜は高抵抗化領域であるので、トランジスタの電気特性は安定化し、オフ電流の増加などを防止することができる。よって、電気特性が良好で信頼性のよいトランジスタを有する半導体装置とすることが可能となる。

【0141】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0142】

(実施の形態4)

本実施の形態では、実施の形態1で示したトランジスタ112、実施の形態2で示したトランジスタ212とは、構造が異なるトランジスタを有する、半導体装置の作製方法について説明する。なお、実施の形態1と同一部分又は同様な機能を有する部分、及び工程は、実施の形態1と同様に行うことができるため、繰り返しの説明は省略する。

【0143】

半導体装置の作製方法について、図11及び図12を用いて説明する。

【0144】

図11(A)に示すように、絶縁表面を有する基板300上にゲート電極301を設ける。下地膜となる絶縁膜を基板300とゲート電極301の間に設けてもよい。ゲート電極301の材料及びその構造については、実施の形態1に示したゲート電極101の材料及び構造を参照すれば良い。下地膜は、基板300からの不純物元素の拡散を防止する絶縁膜、具体的には、窒化珪素膜、酸化珪素膜、窒化酸化珪素膜、又は酸化窒化珪素膜のうちの一を単層で用いるか、又は選択した複数の膜を積層させて用いることができる。

【0145】

次いで、ゲート電極301上にゲート絶縁膜303を形成する。ゲート絶縁膜303は、プラズマCVD法又はスパッタリング法等を用いて、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜又は窒化酸化珪素膜を単層で又は積層させて形成することができる。例えば、成膜ガスとして、シラン(例えばモノシラン)、酸素及び窒素を用いてプラズマCVD法により酸化窒化珪素膜を形成すれば良い。

【0146】

次いで、ゲート絶縁膜303上に、酸化物半導体膜を形成する。そして、上記酸化物半導体膜をエッチングなどにより所望の形状に加工(パターニング)し、島状の酸化物半導体膜304(第1の酸化物半導体膜)を形成する。

【0147】

チャネル形成領域を形成するための酸化物半導体膜には、実施の形態1において示した半導体特性を有する酸化物材料を用いれば良い。酸化物半導体膜は、希ガス(例えばアルゴン)雰囲気下、酸素雰囲気下、又は希ガス(例えばアルゴン)及び酸素雰囲気下においてスパッタ法により形成することができる。なお、酸化物半導体膜をスパッタ法により成膜する前に、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、ゲート絶縁膜303の表面に付着しているゴミを除去することが好ましい。

【0148】

次いで、図11(B)に示すように、不活性ガス雰囲気(窒素、またはヘリウム、ネオン、アルゴン等)下、酸素雰囲気下、超乾燥空気雰囲気下、或いは減圧下において、島状の酸化物半導体膜304にマイクロ波、高周波などの電磁波の照射を行うことで、水分、水素、OHなどの脱離により、高純度化された島状の酸化物半導体膜305(第2の酸化物半導体膜)を形成する。上記ガスは、水の含有量が20ppm以下、好ましくは1ppm

10

20

30

40

50

以下、好ましくは10ppb以下であることが望ましい。上記電磁波の照射と並行して、島状の酸化物半導体膜304に加熱処理を施しても良い。

【0149】

酸化物半導体膜304への電磁波の照射及び加熱処理については、実施の形態1において示した、酸化物半導体膜104への電磁波の照射及び加熱処理についての説明を参照すれば良い。

【0150】

水分、水素、OHなどの脱離により高純度化した酸化物半導体をチャネル形成領域に有するトランジスタは、閾値電圧の変動など、不純物によってもたらされる特性の劣化が抑えられ、高い信頼性を得ることができる。

10

【0151】

なお、本実施の形態では、パターニングにより形成された島状の酸化物半導体膜304に対して電磁波の照射を行っているが、パターニング後ではなく、パターニング前の酸化物半導体膜に対して電磁波の照射を行う様にしても良い。或いは、パターニング前とパターニング後の両方において、電磁波の照射を行う様にしても良い。

【0152】

次いで、島状の酸化物半導体膜305のうち、後にチャネル形成領域となる部分と重なるように、島状の酸化物半導体膜305上にチャネル保護膜313を形成する。チャネル保護膜313を設けることによって、酸化物半導体膜305のチャネル形成領域となる部分に対する、後の工程時におけるダメージ（エッチング時のプラズマやエッチング剤による膜減りなど）を防ぐことができる。従ってトランジスタの信頼性を向上させることができる。

20

【0153】

チャネル保護膜313には、酸素を含む無機材料（酸化珪素、酸化窒化珪素、窒化酸化珪素など）を用いることができる。チャネル保護膜313は、プラズマCVD法や熱CVD法などの気相成長法やスパッタリング法を用いて形成することができる。チャネル保護膜313は成膜後にエッチングにより形状を加工する。ここでは、スパッタ法により酸化珪素膜を形成し、フォトリソグラフィによるマスクを用いてエッチング加工することでチャネル保護膜313を形成する。

【0154】

また、電磁波の照射後、大気に触れさせることなく連続的にチャネル保護膜313となる酸化物絶縁膜を形成することもできる。大気に触れさせることなく連続的に処理することで、界面が、水やハイドロカーボンなどの、大気成分や大気中に浮遊する不純物元素に汚染されることなく各種層界面を形成することができるので、トランジスタ特性のばらつきを低減することができる。

30

【0155】

また、高純度化された酸化物半導体膜305に接してスパッタ法またはPCVD法などにより酸化物絶縁膜であるチャネル保護膜313を形成すると、電磁波の照射、或いは電磁波の照射と並行して行った加熱処理により、酸化物半導体膜305に酸素欠損が発生していたとしても、酸化物半導体膜305に酸素が供与される。そのため、酸化物半導体膜305のチャネル保護膜313と接する領域において、ドナーとなる酸素欠損を低減し、化学量論比を満たすことができる。その結果、酸化物半導体膜305をi型化または実質的にi型化することで形成される酸化物半導体膜311（第3の酸化物半導体膜）を得ることができ、トランジスタの電気特性の向上および、電気特性のばらつきを軽減することができる。

40

【0156】

次いで、島状の酸化物半導体膜311及びチャネル保護膜313上に導電膜を形成する。そして、上記導電膜をエッチングなどにより所望の形状に加工（パターニング）し、図11（C）に示すように、ソース電極306及びドレイン電極307を形成する。上記導電膜の材料については、実施の形態1においてソース電極106及びドレイン電極107を

50

形成する際にパターニングした導電膜の材料を参照すれば良い。

【0157】

次いで、図11(D)に示すように、島状の酸化物半導体膜311に接するように、スパッタ法で絶縁膜310を形成する。高純度化された島状の酸化物半導体膜305に接して形成する絶縁膜310は、水分や、水素、OHなどの不純物を極力含まず、これらが外部から侵入することをブロックする、酸化珪素膜、窒化酸化珪素膜などの無機絶縁膜を用いる。

【0158】

本実施の形態では、絶縁膜310として膜厚300nmの酸化珪素膜を成膜する。成膜時の基板温度は、室温以上300℃以下とすればよく、本実施の形態では100℃とする。

10

【0159】

図12に、本実施の形態で作製したトランジスタ312の上面図を示す。図11(E)は、図12の破線B1-B2における断面図に相当する。トランジスタ312は、ゲート電極301と、ゲート電極301上のゲート絶縁膜303と、ゲート絶縁膜303上の酸化物半導体膜311と、酸化物半導体膜311上のチャネル保護膜313と、酸化物半導体膜311及びチャネル保護膜313上のソース電極306及びドレイン電極307とを有する。

【0160】

また、絶縁膜310を形成後、窒素雰囲気下、又は大気雰囲気下(大気中)においてトランジスタ312に加熱処理(好ましくは150℃以上350℃未満)を行ってもよい。例えば、窒素雰囲気下で250℃、1時間の加熱処理を行う。該加熱処理を行うと、酸化物半導体膜311がチャネル保護膜313と接した状態で加熱されることになり、トランジスタ312の電気的特性のばらつきを軽減することができる。この加熱処理(好ましくは150℃以上350℃未満)は、チャネル保護膜313の形成後であれば特に限定されず、他の工程、例えば樹脂膜形成時の加熱処理や、透明導電膜を低抵抗化させるための加熱処理と兼ねることで、工程数を増やすことなく行うことができる。

20

【0161】

なお、島状の酸化物半導体膜304を形成する工程と、島状の酸化物半導体膜304に電磁波を照射して島状の酸化物半導体膜305を形成する工程と、酸化物半導体膜311に接するようにチャネル保護膜313を形成する工程とは、大気に触れさせることなく連続的に処理(連続処理、インサイチュ(insitu)工程)することで、最終的に形成される酸化物半導体膜311中に含まれる水分や、水素、OHなどの不純物を、より低減させることができる。その結果、トランジスタ312の信頼性を、より高めることができる。

30

【0162】

また、本実施の形態は他の実施の形態と自由に組み合わせることができる。

【0163】

(実施の形態5)

本実施の形態では、本発明の半導体装置の作製方法を用いて形成することができ、なおかつ、実施の形態1乃至実施の形態4と構造が一部異なるトランジスタの構成について説明する。

40

【0164】

まず、図13(A)に示すトランジスタの構造及びその作製方法について説明する。

【0165】

実施の形態1において、島状の酸化物半導体膜105を形成した後、酸化物半導体膜105上に、トランジスタのソース領域及びドレイン領域(n⁺層、パッファ層ともいう)として用いる第2の酸化物半導体膜を形成し、第2の酸化物半導体膜上に導電膜を形成する。

【0166】

次いで、第2の酸化物半導体膜、導電膜をエッチング工程により選択的にエッチングし、

50

第2の酸化物半導体膜からソース領域120a及びドレイン領域120b (n^+ 層、バッファ層ともいう)、導電膜からソース電極121a及びドレイン電極121bを形成する。ソース領域120a及びドレイン領域120bには、 $In-Ga-Zn-O$ 系非単結晶膜を用いる。なお、このエッチング工程により、島状の酸化物半導体膜105は、ソース領域120a及びドレイン領域120bとは重ならず露出している領域が一部エッチングされ、溝部(凹部)を有する酸化物半導体膜となる。

【0167】

次いで、溝部を有する酸化物半導体膜に接してスパッタ法またはPCVD法による酸化珪素膜を酸化物絶縁膜123として形成する。溝部を有する酸化物半導体膜に接して形成する酸化物絶縁膜123は、水分や、水素イオンや、 OH^- などの不純物を極力含まず、これらが外部から侵入することをブロックする無機絶縁膜を用い、具体的には酸化珪素膜、または窒化酸化珪素膜を用いる。

10

【0168】

溝部を有する酸化物半導体膜に接してスパッタ法またはPCVD法などにより酸化物絶縁膜123を形成すると、電磁波の照射、或いは電磁波の照射と並行して行った加熱処理により、溝部を有する酸化物半導体膜に酸素欠損が発生していたとしても、上記酸化物半導体膜に酸素が供与される。そのため、酸化物半導体膜の酸化物絶縁膜123と接する領域において、ドナーとなる酸素欠損を低減し、化学量論比を満たすことができる。その結果、溝部を有する酸化物半導体膜を*i*型化または実質的に*i*型化することで形成される酸化物半導体膜122を得ることができ、図13(A)に示すような電気特性の向上および、電気特性のばらつきを軽減することができるトランジスタが得られる。

20

【0169】

また、酸化物半導体膜122とソース電極121aの間にソース領域120aを、酸化物半導体膜122とドレイン電極121bとの間にドレイン領域120bを有する。ソース領域120a及びドレイン領域120bに、*n*型の導電型を示す酸化物半導体膜を用いる。

【0170】

また、トランジスタのソース領域120a及びドレイン領域120bとして用いる第2の酸化物半導体膜は、チャンネル形成領域として用いる第1の酸化物半導体膜の膜厚よりも薄く、且つ、より高い導電率(電気伝導度)を有するのが好ましい。

30

【0171】

またチャンネル形成領域として用いる第1の酸化物半導体膜は非晶質構造を有し、ソース領域120a及びドレイン領域120bとして用いる第2の酸化物半導体膜は非晶質構造の中に結晶粒(ナノクリスタル)を含む場合がある。このソース領域120a及びドレイン領域120bとして用いる第2の酸化物半導体膜中の結晶粒(ナノクリスタル)は直径1nm~10nm、代表的には2nm~4nm程度である。

【0172】

また、酸化物絶縁膜123を形成後、窒素雰囲気下、又は大気雰囲気下(大気中)においてトランジスタに加熱処理(好ましくは150℃以上350℃未満)を行ってもよい。例えば、窒素雰囲気下で250℃、1時間の加熱処理を行う。該加熱処理を行うと、酸化物半導体膜122が酸化物絶縁膜123と接した状態で加熱されることになり、トランジスタの電気的特性のばらつきを軽減することができる。

40

【0173】

次に、図13(B)に示すトランジスタの構造及びその作製方法について説明する。

【0174】

実施の形態1において、パターンニング前の酸化物半導体膜を形成した後、該酸化物半導体膜上に、トランジスタのソース領域及びドレイン領域(n^+ 層、バッファ層ともいう)として用いる第2の酸化物半導体膜を形成する。第2の酸化物半導体膜には、 $In-Ga-Zn-O$ 系非単結晶膜を用いる。

【0175】

50

次いで、パターニング前の酸化物半導体膜と、第2の酸化物半導体膜とをエッチングし、パターニング前の酸化物半導体膜からチャンネル形成領域となる第1の島状の酸化物半導体膜と、第2の酸化物半導体膜から第2の島状の酸化物半導体膜を形成する。

【0176】

次いで、第1の島状の酸化物半導体膜と、第2の島状の酸化物半導体膜とに電磁波の照射、または電磁波の照射に加熱処理を併用することで、第1の島状の酸化物半導体膜と、第2の島状の酸化物半導体膜とから、水分、水素、OHなどの不純物を脱離させる。

【0177】

次いで、第1の島状の酸化物半導体膜及び第2の島状の酸化物半導体膜上に導電膜を形成し、該導電膜を選択的にエッチングする。上記エッチングにより、第2の島状の酸化物半導体膜からソース領域130a及びドレイン領域130b(n⁺層、バッファ層ともいう)、導電膜からソース電極131a及びドレイン電極131bを形成する。なお、このエッチング工程により、第1の島状の酸化物半導体膜は、ソース領域130a及びドレイン領域130bとは重ならず露出している領域が一部エッチングされ、溝部(凹部)を有する酸化物半導体膜となる。

10

【0178】

次いで、溝部を有する酸化物半導体膜に接してスパッタ法またはPCVD法による酸化珪素膜を酸化物絶縁膜133として形成する。溝部を有する酸化物半導体膜に接して形成する酸化物絶縁膜133は、水分、水素、OHなどの不純物を極力含まず、これらが外部から侵入することをブロックする無機絶縁膜を用い、具体的には酸化珪素膜、または窒化酸化珪素膜を用いる。

20

【0179】

溝部を有する酸化物半導体膜に接してスパッタ法またはPCVD法などにより酸化物絶縁膜133を形成すると、電磁波の照射、或いは電磁波の照射と並行して行った加熱処理により、溝部を有する酸化物半導体膜に酸素欠損が発生していたとしても、上記酸化物半導体膜に酸素が供与される。そのため、酸化物半導体膜の酸化物絶縁膜133と接する領域において、ドナーとなる酸素欠損を低減し、化学量論比を満たすことができる。その結果、溝部を有する酸化物半導体膜をi型化または実質的にi型化することで形成される酸化物半導体膜132を得ることができ、図13(B)に示すような電気特性の向上および、電気特性のばらつきを軽減することができるトランジスタが得られる。

30

【0180】

また、酸化物半導体膜132とソース電極131aの間にソース領域130aを、酸化物半導体膜132とドレイン電極131bとの間にドレイン領域130bを有する。ソース領域130a及びドレイン領域130bに、n型の導電型を示す酸化物半導体膜を用いる。

【0181】

また、トランジスタのソース領域130a及びドレイン領域130bとして用いる第2の酸化物半導体膜は、チャンネル形成領域として用いる第1の酸化物半導体膜の膜厚よりも薄く、且つ、より高い導電率(電気伝導度)を有するのが好ましい。

【0182】

40

またチャンネル形成領域として用いる酸化物半導体膜は非晶質構造を有し、ソース領域130a及びドレイン領域130bとして用いる第2の酸化物半導体膜は非晶質構造の中に結晶粒(ナノクリスタル)を含む場合がある。このソース領域130a及びドレイン領域130bとして用いる第2の酸化物半導体膜中の結晶粒(ナノクリスタル)は直径1nm~10nm、代表的には2nm~4nm程度である。

【0183】

また、酸化物絶縁膜133を形成後、窒素雰囲気下、又は大気雰囲気下(大気中)においてトランジスタに加熱処理(好ましくは150 以上350 未満)を行ってもよい。例えば、窒素雰囲気下で250 、1時間の加熱処理を行う。該加熱処理を行うと、酸化物半導体膜132が酸化物絶縁膜133と接した状態で加熱されることになり、トランジス

50

タの電気的特性のばらつきを軽減することができる。

【0184】

図13(C)に示すトランジスタの構造及びその作製方法について説明する。

【0185】

実施の形態1において、島状の酸化物半導体膜105を形成した後、島状の酸化物半導体膜105のうち、後にチャネル形成領域となる部分と重なるように、島状の酸化物半導体膜105上にチャネル保護膜145を形成する。チャネル保護膜145には、酸素を含む無機材料（酸化珪素、酸化窒化珪素、窒化酸化珪素など）を用いることができる。高純度化された酸化物半導体膜105に接してスパッタ法またはPCVD法などにより酸化物絶縁膜であるチャネル保護膜145を形成すると、電磁波の照射、或いは電磁波の照射と並行して行った加熱処理により、酸化物半導体膜105に酸素欠損が発生していたとしても、上記酸化物半導体膜105に酸素が供与される。そのため、酸化物半導体膜105のチャネル保護膜145と接する領域において、ドナーとなる酸素欠損を低減し、化学量論比を満たすことができる。その結果、酸化物半導体膜105をi型化または実質的にi型化することで形成される酸化物半導体膜142を得ることができ、トランジスタの電気特性の向上および、電気特性のばらつきを軽減することができる。

10

【0186】

次いで、上記酸化物半導体膜142上に、トランジスタのソース領域及びドレイン領域（ n^+ 層、バッファ層ともいう）として用いる第2の酸化物半導体膜を形成し、第2の酸化物半導体膜上に導電膜を形成する。

20

【0187】

次いで、第2の酸化物半導体膜、導電膜をエッチング工程により選択的にエッチングし、第2の酸化物半導体膜からソース領域140a及びドレイン領域140b（ n^+ 層、バッファ層ともいう）、導電膜からソース電極141a及びドレイン電極141bを形成する。ソース領域140a及びドレイン領域140bには、In-Ga-Zn-O系非単結晶膜を用いる。ソース領域140a及びドレイン領域140b、ソース電極141a及びドレイン電極141bを形成することによって、図13(C)に示すようなトランジスタが完成する。

【0188】

次いで、スパッタ法またはPCVD法を用いて、ソース領域140a又はドレイン領域140bと、ソース電極141a又はドレイン電極141bと、チャネル保護膜145とを覆うように、絶縁膜143を形成する。絶縁膜143は、水分、水素、OHなどの不純物を極力含まず、これらが外部から侵入することをブロックする無機絶縁膜を用い、具体的には酸化珪素膜、または窒化酸化珪素膜を用いる。

30

【0189】

また、酸化物半導体膜142とソース電極141aの間にソース領域140aを、酸化物半導体膜142とドレイン電極141bとの間にドレイン領域140bを有する。ソース領域140a及びドレイン領域140bに、n型の導電型を示す酸化物半導体膜を用いる。

【0190】

また、トランジスタのソース領域140a及びドレイン領域140bとして用いる第2の酸化物半導体膜は、チャネル形成領域として用いる第1の酸化物半導体膜の膜厚よりも薄く、且つ、より高い導電率（電気伝導度）を有するのが好ましい。

40

【0191】

またチャネル形成領域として用いる第1の酸化物半導体膜は非晶質構造を有し、ソース領域140a及びドレイン領域140bとして用いる第2の酸化物半導体膜は非晶質構造の中に結晶粒（ナノクリスタル）を含む場合がある。このソース領域140a及びドレイン領域140bとして用いる第2の酸化物半導体膜中の結晶粒（ナノクリスタル）は直径1nm～10nm、代表的には2nm～4nm程度である。

【0192】

50

また、絶縁膜 143 を形成後、窒素雰囲気下、又は大気雰囲気下（大気中）においてトランジスタに加熱処理（好ましくは 150 以上 350 未満）を行ってもよい。例えば、窒素雰囲気下で 250 、1 時間の加熱処理を行う。該加熱処理を行うと、酸化物半導体膜 142 がチャネル保護膜 145 と接した状態で加熱されることになり、トランジスタの電気的特性のばらつきを軽減することができる。

【0193】

また、本実施の形態は他の実施の形態と自由に組み合わせることができる。

【0194】

（実施の形態 6）

本実施の形態では、本発明の一態様に係るトランジスタをスイッチング素子として用いた、液晶表示装置の構成について説明する。

10

【0195】

図 14 に、本発明の液晶表示装置の断面図を一例として示す。図 14 に示すトランジスタ 1401 は、絶縁表面上に形成されたゲート電極 1402 と、ゲート電極 1402 を覆うように形成されたゲート絶縁膜 1403 と、ゲート絶縁膜 1403 を間に挟んでゲート電極 1402 と重なるように形成された、酸化物半導体膜 1404 と、酸化物半導体膜 1404 上に形成されたソース領域及びドレイン領域として機能する一対の半導体膜 1405 と、一対の半導体膜 1405 上に形成されたソース電極及びドレイン電極として機能する、一対の導電膜 1406 と、酸化物絶縁膜 1407 とを有する。酸化物絶縁膜 1407 は、少なくとも酸化物半導体膜 1404 と接しており、ゲート電極 1402 と、ゲート絶縁膜 1403 と、酸化物半導体膜 1404 と、一対の半導体膜 1405 と、一対の導電膜 1406 とを覆うように形成されている。

20

【0196】

酸化物絶縁膜 1407 上には絶縁膜 1408 が形成されている。酸化物絶縁膜 1407、絶縁膜 1408 の一部には開口部が設けられており、該開口部において導電膜 1406 の一つと接するように、画素電極 1410 が形成されている。

【0197】

また、絶縁膜 1408 上には、液晶素子のセルギャップを制御するためのスペーサ 1417 が形成されている。スペーサ 1417 は絶縁膜を所望の形状にエッチングすることで形成することが可能であるが、フィラーを絶縁膜 1408 上に分散させることでセルギャップを制御するようにしても良い。

30

【0198】

そして、画素電極 1410 上には、配向膜 1411 が形成されている。配向膜 1411 は、例えば絶縁膜にラビング処理を施すことで、形成することができる。また画素電極 1410 と対峙する位置には、対向電極 1413 が設けられており、対向電極 1413 の画素電極 1410 に近い側には配向膜 1414 が形成されている。そして、画素電極 1410 と、対向電極 1413 の間においてシール材 1416 に囲まれた領域には、液晶 1415 が設けられている。なおシール材 1416 にはフィラーが混入されていても良い。

【0199】

画素電極 1410 と対向電極 1413 は、例えば酸化インジウムスズ（ITO）、酸化インジウムスズ（ITO）、酸化亜鉛（ZnO）、酸化インジウム亜鉛（IZO）、ガリウムを添加した酸化亜鉛（GZO）などの透明導電材料を用いることができる。なお、本実施の形態では、画素電極 1410 及び対向電極 1413 に光を透過する導電膜を用い、透過型の液晶素子を作製する例を示すが、本発明はこの構成に限定されない。本発明の一態様に係る液晶表示装置は、半透過型または反射型であっても良い。

40

【0200】

カラーフィルタや、ディスクリネーションを防ぐための遮蔽膜（ブラックマトリクス）などが、図 14 に示した液晶表示装置に設けられていても良い。

【0201】

なお、本実施の形態では、液晶表示装置として、TN（Twisted Nematic）

50

型を示したが、V A (V e r t i c a l A l i g n m e n t) 型、O C B (o p t i c a l l y c o m p e n s a t e d B i r e f r i n g e n c e) 型、I P S (I n - P l a n e S w i t c h i n g) 型等の、その他の液晶表示装置にも、本発明のトランジスタを用いることができる。

【0202】

本発明の一態様に係る液晶表示装置は、移動度及びオン電流が高く、なおかつ信頼性の高いトランジスタを用いているため、コントラスト及び視認性が高い。

【0203】

本実施の形態は他の実施の形態と自由に組み合わせることができる。

【0204】

(実施の形態7)

本実施の形態では、本発明の一態様に係るトランジスタを画素に用いた、発光装置の構成について説明する。本実施の形態では、発光素子を駆動させるためのトランジスタがn型の場合における、画素の断面構造について、図15を用いて説明する。なお図15では、第1の電極が陰極、第2の電極が陽極の場合について説明するが、第1の電極が陽極、第2の電極が陰極であっても良い。

【0205】

なお、図15では、実施の形態1において示した構造を有するトランジスタを、画素に用いている発光装置を例に挙げて説明するが、他の実施の形態において示した構造を有するトランジスタを発光装置の画素に用いることも可能である。

【0206】

図15(A)に、トランジスタ6031がn型で、発光素子6033から発せられる光を第1の電極6034側から取り出す場合の、画素の断面図を示す。トランジスタ6031は絶縁膜6037で覆われており、絶縁膜6037上には開口部を有する隔壁6038が形成されている。隔壁6038の開口部において第1の電極6034が一部露出しており、該開口部において第1の電極6034、電界発光層6035、第2の電極6036が順に積層されている。

【0207】

第1の電極6034は、光を透過する材料または膜厚で形成し、なおかつ仕事関数の小さい金属、合金、電気伝導性化合物、およびこれらの混合物などで形成することができる。具体的には、LiやCs等のアルカリ金属、およびMg、Ca、Sr等のアルカリ土類金属、これらを含む合金(Mg:Ag、Al:Li、Mg:Inなど)、およびこれらの化合物(フッ化カルシウム、窒化カルシウム)の他、YbやEr等の希土類金属を用いることができる。また電子注入層を設ける場合、アルミニウムなどの他の導電層を用いることも可能である。そして第1の電極6034を、光が透過する程度の膜厚(好ましくは、5nm~30nm程度)で形成する。さらに、光が透過する程度の膜厚を有する上記導電層の上または下に接するように、透光性酸化物導電材料を用いて透光性を有する導電層を形成し、第1の電極6034のシート抵抗を抑えるようにしても良い。なお、インジウム錫酸化物(ITO)、酸化亜鉛(ZnO)、酸化インジウム亜鉛(IZO)、ガリウムを添加した酸化亜鉛(GZO)などその他の透光性酸化物導電材料を用いた導電層だけを用いることも可能である。またITO及び酸化珪素を含むインジウム錫酸化物(以下、ITSOとする)や、酸化珪素を含んだ酸化インジウムに、さらに2~20%の酸化亜鉛(ZnO)を混合したものをを用いても良い。透光性酸化物導電材料を用いる場合、電界発光層6035に電子注入層を設けるのが望ましい。

【0208】

また第2の電極6036は、光を反射もしくは遮蔽する材料及び膜厚で形成し、なおかつ陽極として用いるのに適する材料で形成する。例えば、窒化チタン、窒化ジルコニウム、チタン、タングステン、ニッケル、白金、クロム、銀、アルミニウム等の1つまたは複数からなる単層膜の他、窒化チタンとアルミニウムを主成分とする膜との積層、窒化チタン膜とアルミニウムを主成分とする膜と窒化チタン膜との三層構造等を第2の電極6036

10

20

30

40

50

に用いることができる。

【0209】

電界発光層6035は、単数または複数の層で構成されている。複数の層で構成されている場合、これらの層は、キャリア輸送特性の観点から正孔注入層、正孔輸送層、発光層、電子輸送層、電子注入層などに分類することができる。電界発光層6035が発光層の他に、正孔注入層、正孔輸送層、電子輸送層、電子注入層のいずれかを有している場合、第1の電極6034から、電子注入層、電子輸送層、発光層、正孔輸送層、正孔注入層の順に積層する。なお各層の境目は必ずしも明確である必要はなく、互いの層を構成している材料が一部混合し、界面が不明瞭になっている場合もある。各層には、有機系の材料、無機系の材料を用いることが可能である。有機系の材料として、高分子系、中分子系、低分子系のいずれの材料も用いることが可能である。なお中分子系の材料とは、構造単位の繰返しの数（重合度）が2から20程度の低重合体に相当する。正孔注入層と正孔輸送層との区別は必ずしも厳密なものではなく、これらは正孔輸送性（正孔移動度）が特に重要な特性である意味において同じである。便宜上正孔注入層は陽極に接する側の層であり、正孔注入層に接する層を正孔輸送層と呼んで区別する。電子輸送層、電子注入層についても同様であり、陰極に接する層を電子注入層と呼び、電子注入層に接する層を電子輸送層と呼んでいる。発光層は電子輸送層を兼ねる場合もあり、発光性電子輸送層とも呼ばれる。

10

【0210】

図15(A)に示した画素の場合、発光素子6033から発せられる光を、白抜き矢印で示すように第1の電極6034側から取り出すことができる。

20

【0211】

次に図15(B)に、トランジスタ6041がn型で、発光素子6043から発せられる光を第2の電極6046側から取り出す場合の、画素の断面図を示す。トランジスタ6041は絶縁膜6047で覆われており、絶縁膜6047上には開口部を有する隔壁6048が形成されている。隔壁6048の開口部において第1の電極6044が一部露出しており、該開口部において第1の電極6044、電界発光層6045、第2の電極6046が順に積層されている。

【0212】

第1の電極6044は、光を反射もしくは遮蔽する材料及び膜厚で形成し、なおかつ仕事関数の小さい金属、合金、電気伝導性化合物、およびこれらの混合物などで形成することができる。具体的には、LiやCs等のアルカリ金属、およびMg、Ca、Sr等のアルカリ土類金属、これらを含む合金（Mg：Ag、Al：Li、Mg：Inなど）、およびこれらの化合物（フッ化カルシウム、窒化カルシウム）の他、YbやEr等の希土類金属を用いることができる。また電子注入層を設ける場合、アルミニウムなどの他の導電層を用いることも可能である。

30

【0213】

また第2の電極6046は、光を透過する材料または膜厚で形成し、なおかつ陽極として用いるのに適する材料で形成する。例えば、インジウム錫酸化物（ITO）、酸化亜鉛（ZnO）、酸化インジウム亜鉛（IZO）、ガリウムを添加した酸化亜鉛（GZO）などその他の透光性酸化物導電材料を第2の電極6046に用いることが可能である。またITO及び酸化珪素を含むインジウム錫酸化物（以下、ITSOとする）や、酸化珪素を含んだ酸化インジウムに、さらに2～20%の酸化亜鉛（ZnO）を混合したものを第2の電極6046に用いても良い。また上記透光性酸化物導電材料の他に、例えば窒化チタン、窒化ジルコニウム、チタン、タングステン、ニッケル、白金、クロム、銀、アルミニウム等の1つまたは複数からなる単層膜の他、窒化チタンとアルミニウムを主成分とする膜との積層、窒化チタン膜とアルミニウムを主成分とする膜と窒化チタン膜との三層構造等を第2の電極6046に用いることもできる。ただし透光性酸化物導電材料以外の材料を用いる場合、光が透過する程度の膜厚（好ましくは、5nm～30nm程度）で第2の電極6046を形成する。

40

【0214】

50

電界発光層 6 0 4 5 は、図 1 5 (A) の電界発光層 6 0 3 5 と同様に形成することができる。

【 0 2 1 5 】

図 1 5 (B) に示した画素の場合、発光素子 6 0 4 3 から発せられる光を、白抜き矢印で示すように第 2 の電極 6 0 4 6 側から取り出すことができる。

【 0 2 1 6 】

次に図 1 5 (C) に、トランジスタ 6 0 5 1 が n 型で、発光素子 6 0 5 3 から発せられる光を第 1 の電極 6 0 5 4 側及び第 2 の電極 6 0 5 6 側から取り出す場合の、画素の断面図を示す。トランジスタ 6 0 5 1 は絶縁膜 6 0 5 7 で覆われており、絶縁膜 6 0 5 7 上には開口部を有する隔壁 6 0 5 8 が形成されている。隔壁 6 0 5 8 の開口部において第 1 の電極 6 0 5 4 が一部露出しており、該開口部において第 1 の電極 6 0 5 4、電界発光層 6 0 5 5、第 2 の電極 6 0 5 6 が順に積層されている。

10

【 0 2 1 7 】

第 1 の電極 6 0 5 4 は、図 1 5 (A) の第 1 の電極 6 0 3 4 と同様に形成することができる。また第 2 の電極 6 0 5 6 は、図 1 5 (B) の第 2 の電極 6 0 4 6 と同様に形成することができる。電界発光層 6 0 5 5 は、図 1 5 (A) の電界発光層 6 0 3 5 と同様に形成することができる。

【 0 2 1 8 】

図 1 5 (C) に示した画素の場合、発光素子 6 0 5 3 から発せられる光を、白抜き矢印で示すように第 1 の電極 6 0 5 4 側及び第 2 の電極 6 0 5 6 側から取り出すことができる。

20

【 0 2 1 9 】

本実施の形態は、他の実施の形態と適宜組み合わせることで実施することが出来る。

【 0 2 2 0 】

(実施の形態 8)

本実施の形態では、同一基板上に少なくとも駆動回路の一部と、画素部に配置するトランジスタを作製する例について以下に説明する。

【 0 2 2 1 】

画素部に配置するトランジスタは、他の実施の形態において示した構造を有する。また、他の実施の形態において示したトランジスタは全て n チャネル型トランジスタであるため、駆動回路のうち、n チャネル型トランジスタで構成することができる駆動回路の一部を、画素部のトランジスタと同一基板上に形成する。

30

【 0 2 2 2 】

アクティブマトリクス型の半導体表示装置のブロック図の一例を図 1 6 (A) に示す。表示装置の基板 5 3 0 0 上には、画素部 5 3 0 1、第 1 の走査線駆動回路 5 3 0 2、第 2 の走査線駆動回路 5 3 0 3、信号線駆動回路 5 3 0 4 を有する。画素部 5 3 0 1 には、複数の信号線が信号線駆動回路 5 3 0 4 から延伸して配置され、複数の走査線が第 1 の走査線駆動回路 5 3 0 2、及び第 2 の走査線駆動回路 5 3 0 3 から延伸して配置されている。なお走査線と信号線との交差領域には、各々、表示素子を有する画素がマトリクス状に配置されている。また、表示装置の基板 5 3 0 0 は F P C (F l e x i b l e P r i n t e d C i r c u i t) 等の接続部を介して、タイミング制御回路 5 3 0 5 (コントローラ、制御 IC ともいう) に接続されている。

40

【 0 2 2 3 】

図 1 6 (A) では、第 1 の走査線駆動回路 5 3 0 2、第 2 の走査線駆動回路 5 3 0 3、信号線駆動回路 5 3 0 4 は、画素部 5 3 0 1 と同じ基板 5 3 0 0 上に形成される。そのため、外部に設ける駆動回路等の部品数が減るので、コストの低減を図ることができる。また、基板 5 3 0 0 外部に駆動回路を設けた場合の配線を延伸させることによる接続部での接続数を減らすことができ、信頼性の向上、又は歩留まりの向上を図ることができる。

【 0 2 2 4 】

なお、タイミング制御回路 5 3 0 5 は、第 1 の走査線駆動回路 5 3 0 2 に対し、一例とし

50

て、第1の走査線駆動回路用スタート信号(GSP1)、走査線駆動回路用クロック信号(GCLK1)を供給する。また、タイミング制御回路5305は、第2の走査線駆動回路5303に対し、一例として、第2の走査線駆動回路用スタート信号(GSP2)(スタートパルスともいう)、走査線駆動回路用クロック信号(GCLK2)を供給する。信号線駆動回路5304に、信号線駆動回路用スタート信号(SSP)、信号線駆動回路用クロック信号(SCLK)、ビデオ信号用データ(DATA)(単にビデオ信号ともいう)、ラッチ信号(LAT)を供給するものとする。なお、第1の走査線駆動回路5302と第2の走査線駆動回路5303との一方を省略することが可能である。

【0225】

図16(B)では、駆動周波数が低い回路(例えば、第1の走査線駆動回路5302、第2の走査線駆動回路5303)を画素部5301と同じ基板5300に形成し、信号線駆動回路5304を画素部5301とは別の基板に形成する構成について示している。当該構成により、単結晶半導体を用いたトランジスタと比較すると電界効果移動度が小さいトランジスタによって、基板5300に形成する駆動回路を構成することができる。したがって、表示装置の大型化、工程数の削減、コストの低減、又は歩留まりの向上などを図ることができる。

【0226】

次に、図17(A)、図17(B)ではnチャネル型トランジスタで構成する信号線駆動回路の構成、動作について一例を示し説明する。

【0227】

信号線駆動回路は、シフトレジスタ5601、及びスイッチング回路5602を有する。スイッチング回路5602は、スイッチング回路5602__1~5602__N(Nは自然数)という複数の回路を有する。スイッチング回路5602__1~5602__Nは、各々、トランジスタ5603__1~5603__k(kは自然数)という複数のトランジスタを有する。トランジスタ5603__1~5603__kは、nチャネル型トランジスタである例を説明する。

【0228】

信号線駆動回路の接続関係について、スイッチング回路5602__1を例にして説明する。トランジスタ5603__1~5603__kの第1端子は、各々、配線5604__1~5604__kと接続される。トランジスタ5603__1~5603__kの第2端子は、各々、信号線S1~Skと接続される。トランジスタ5603__1~5603__kのゲートは、シフトレジスタ5601と接続される。

【0229】

シフトレジスタ5601は、配線5605__1~5605__Nに順番にHレベル(H信号、高電源電位レベル、ともいう)の信号を出力し、スイッチング回路5602__1~5602__Nを順番に選択する機能を有する。

【0230】

スイッチング回路5602__1は、配線5604__1~5604__kと信号線S1~Skとの導通状態(第1端子と第2端子との間の導通)を制御する機能、即ち配線5604__1~5604__kの電位を信号線S1~Skに供給するか否かを制御する機能を有する。このように、スイッチング回路5602__1は、セレクタとしての機能を有する。またトランジスタ5603__1~5603__kは、各々、配線5604__1~5604__kと信号線S1~Skとの導通状態を制御する機能、即ち配線5604__1~5604__kの電位を信号線S1~Skに供給する機能を有する。このように、トランジスタ5603__1~5603__kは、各々、スイッチとしての機能を有する。

【0231】

なお、配線5604__1~5604__kには、各々、ビデオ信号用データ(DATA)が入力される。ビデオ信号用データ(DATA)は、画像情報又は画像信号に応じたアナログ信号である場合が多い。

【0232】

10

20

30

40

50

次に、図 17 (A) の信号線駆動回路の動作について、図 17 (B) のタイミングチャートを参照して説明する。図 17 (B) には、信号 $S_{out_1} \sim S_{out_N}$ 、及び信号 $V_{data_1} \sim V_{data_k}$ の一例を示す。信号 $S_{out_1} \sim S_{out_N}$ は、各々、シフトレジスタ 5601 の出力信号の一例であり、信号 $V_{data_1} \sim V_{data_k}$ は、各々、配線 5604 $_1 \sim 5604_k$ に入力される信号の一例である。なお、信号線駆動回路の 1 動作期間は、表示装置における 1 ゲート選択期間に対応する。1 ゲート選択期間は、一例として、期間 $T_1 \sim$ 期間 T_N に分割される。期間 $T_1 \sim T_N$ は、各々、選択された行に属する画素にビデオ信号用データ (DATA) を書き込むための期間である。

【0233】

期間 $T_1 \sim$ 期間 T_N において、シフトレジスタ 5601 は、H レベルの信号を配線 5605 $_1 \sim 5605_N$ に順番に出力する。例えば、期間 T_1 において、シフトレジスタ 5601 は、ハイレベルの信号を配線 5605 $_1$ に出力する。すると、トランジスタ 5603 $_1 \sim 5603_k$ はオンになるので、配線 5604 $_1 \sim 5604_k$ と、信号線 $S_1 \sim S_k$ とが導通状態になる。このとき、配線 5604 $_1 \sim 5604_k$ には、 $Data(S_1) \sim Data(S_k)$ が入力される。 $Data(S_1) \sim Data(S_k)$ は、各々、トランジスタ 5603 $_1 \sim 5603_k$ を介して、選択される行に属する画素のうち、1 列目 $\sim k$ 列目の画素に書き込まれる。こうして、期間 $T_1 \sim T_N$ において、選択された行に属する画素に、 k 列ずつ順番にビデオ信号用データ (DATA) が書き込まれる。

【0234】

以上のように、ビデオ信号用データ (DATA) が複数の列ずつ画素に書き込まれることによって、ビデオ信号用データ (DATA) の数、又は配線の数減らすことができる。よって、外部回路との接続数を減らすことができる。また、ビデオ信号が複数の列ずつ画素に書き込まれることによって、書き込み時間を長くすることができ、ビデオ信号の書き込み不足を防止することができる。

【0235】

なお、シフトレジスタ 5601 及びスイッチング回路 5602 としては、他の実施の形態に示すトランジスタで構成される回路を用いることが可能である。この場合、シフトレジスタ 5601 が有する全てのトランジスタの極性を n チャネル型、又は p チャネル型のいずれかの極性のみで構成することができる。

【0236】

なお、走査線駆動回路の構成について説明する。走査線駆動回路は、シフトレジスタを有している。また場合によってはレベルシフタやバッファ等を有していても良い。走査線駆動回路において、シフトレジスタにクロック信号 (CLK) 及びスタートパルス信号 (SP) が入力されることによって、選択信号が生成される。生成された選択信号はバッファにおいて緩衝増幅され、対応する走査線に供給される。走査線には、1 ライン分の画素のトランジスタのゲート電極が接続されている。そして、1 ライン分の画素のトランジスタを一斉に ON にしなくてはならないので、バッファは大きな電流を流すことが可能なものが用いられる。

【0237】

走査線駆動回路及び、または信号線駆動回路の一部に用いるシフトレジスタの一形態について図 18 及び図 19 を用いて説明する。

【0238】

走査線駆動回路、信号線駆動回路のシフトレジスタについて、図 18 及び図 19 を参照して説明する。シフトレジスタは、第 1 のパルス出力回路 10 $_1$ 乃至第 N のパルス出力回路 10 $_N$ (N は、 $N \geq 3$ の自然数) を有している (図 18 (A) 参照)。図 18 (A) に示すシフトレジスタの第 1 のパルス出力回路 10 $_1$ 乃至第 N のパルス出力回路 10 $_N$ には、第 1 の配線 11 より第 1 のクロック信号 CK_1 、第 2 の配線 12 より第 2 のクロック信号 CK_2 、第 3 の配線 13 より第 3 のクロック信号 CK_3 、第 4 の配線 14 より第

10

20

30

40

50

4のクロック信号CK4が供給される。また第1のパルス出力回路10__1では、第5の配線15からのスタートパルスSP1(第1のスタートパルス)が入力される。また2段目以降の第nのパルス出力回路10__n(nは、2 ≤ n ≤ Nの自然数)では、一段前段のパルス出力回路10__n-1からの信号(前段信号OUT(n-1))という)が入力される。また第1のパルス出力回路10__1では、2段後段の第3のパルス出力回路10__3からの信号が入力される。同様に、2段目以降の第nのパルス出力回路10__nでは、2段後段の第(n+2)のパルス出力回路10__(n+2)からの信号(後段信号OUT(n+2))という)が入力される。従って、各段のパルス出力回路からは、後段及び/または二つ前段のパルス出力回路に入力するための第1の出力信号(OUT(1)(SR)~OUT(N)(SR))、及び別の回路等に入力される第2の出力信号(OUT(1)~OUT(N))が出力される。なお、図18(A)に示すように、シフトレジスタの最終段の2つの段には、後段信号OUT(n+2)が入力されないため、一例としては、別途第2のスタートパルスSP2、第3のスタートパルスSP3をそれぞれ入力する構成とすればよい。

【0239】

なお、クロック信号(CK)は、一定の間隔でHレベルとLレベル(L信号、低電源電位レベル、ともいう)を繰り返す信号である。ここで、第1のクロック信号(CK1)~第4のクロック信号(CK4)は、順に1/4周期分遅延している。本実施の形態では、第1のクロック信号(CK1)~第4のクロック信号(CK4)を利用して、パルス出力回路の駆動の制御等を行う。なお、クロック信号は、入力される駆動回路に応じて、GCK、SCKということもあるが、ここではCKとして説明を行う。

【0240】

第1の入力端子21、第2の入力端子22及び第3の入力端子23は、第1の配線11~第4の配線14のいずれかと電気的に接続されている。例えば、図18(A)において、第1のパルス出力回路10__1は、第1の入力端子21が第1の配線11と電気的に接続され、第2の入力端子22が第2の配線12と電気的に接続され、第3の入力端子23が第3の配線13と電気的に接続されている。また、第2のパルス出力回路10__2は、第1の入力端子21が第2の配線12と電気的に接続され、第2の入力端子22が第3の配線13と電気的に接続され、第3の入力端子23が第4の配線14と電気的に接続されている。

【0241】

第1のパルス出力回路10__1~第Nのパルス出力回路10__Nの各々は、第1の入力端子21、第2の入力端子22、第3の入力端子23、第4の入力端子24、第5の入力端子25、第1の出力端子26、第2の出力端子27を有しているとする(図18(B)参照)。第1のパルス出力回路10__1において、第1の入力端子21に第1のクロック信号CK1が入力され、第2の入力端子22に第2のクロック信号CK2が入力され、第3の入力端子23に第3のクロック信号CK3が入力され、第4の入力端子24にスタートパルスが入力され、第5の入力端子25に後段信号OUT(3)が入力され、第1の出力端子26より第1の出力信号OUT(1)(SR)が出力され、第2の出力端子27より第2の出力信号OUT(1)が出力されていることとなる。

【0242】

次に、パルス出力回路の具体的な回路構成の一例について、図18(C)で説明する。

【0243】

第1のパルス出力回路10__1は、第1のトランジスタ31~第13のトランジスタ43を有している(図18(C)参照)。また、上述した第1の入力端子21~第5の入力端子25、及び第1の出力端子26、第2の出力端子27に加え、第1の高電源電位VDDが供給される電源線51、第2の高電源電位VCCが供給される電源線52、低電源電位VSSが供給される電源線53から、第1のトランジスタ31~第13のトランジスタ43に信号、または電源電位が供給される。ここで図18(C)の各電源線の電源電位の大小関係は、第1の電源電位VDDは第2の電源電位VCC以上の電位とし、第2の電源電

位VCCは第3の電源電位VSSより大きい電位とする。なお、第1のクロック信号(CK1)~第4のクロック信号(CK4)は、一定の間隔でHレベルとLレベルを繰り返す信号であるが、HレベルのときVDD、LレベルのときVSSであるとする。なお電源線51の電位VDDを、電源線52の電位VCCより高くすることにより、動作に影響を与えることなく、トランジスタのゲート電極に印加される電位を低く抑えることができ、トランジスタのしきい値のシフトを低減し、劣化を抑制することができる。

【0244】

図18(C)において第1のトランジスタ31は、第1端子が電源線51に電氣的に接続され、第2端子が第9のトランジスタ39の第1端子に電氣的に接続され、ゲート電極が第4の入力端子24に電氣的に接続されている。第2のトランジスタ32は、第1端子が電源線53に電氣的に接続され、第2端子が第9のトランジスタ39の第1端子に電氣的に接続され、ゲート電極が第4のトランジスタ34のゲート電極に電氣的に接続されている。第3のトランジスタ33は、第1端子が第1の入力端子21に電氣的に接続され、第2端子が第1の出力端子26に電氣的に接続されている。第4のトランジスタ34は、第1端子が電源線53に電氣的に接続され、第2端子が第1の出力端子26に電氣的に接続されている。第5のトランジスタ35は、第1端子が電源線53に電氣的に接続され、第2端子が第2のトランジスタ32のゲート電極及び第4のトランジスタ34のゲート電極に電氣的に接続され、ゲート電極が第4の入力端子24に電氣的に接続されている。第6のトランジスタ36は、第1端子が電源線52に電氣的に接続され、第2端子が第2のトランジスタ32のゲート電極及び第4のトランジスタ34のゲート電極に電氣的に接続され、ゲート電極が第5の入力端子25に電氣的に接続されている。第7のトランジスタ37は、第1端子が電源線52に電氣的に接続され、第2端子が第8のトランジスタ38の第2端子に電氣的に接続され、ゲート電極が第3の入力端子23に電氣的に接続されている。第8のトランジスタ38は、第1端子が第2のトランジスタ32のゲート電極及び第4のトランジスタ34のゲート電極に電氣的に接続され、ゲート電極が第2の入力端子22に電氣的に接続されている。第9のトランジスタ39は、第1端子が第1のトランジスタ31の第2端子及び第2のトランジスタ32の第2端子に電氣的に接続され、第2端子が第3のトランジスタ33のゲート電極及び第10のトランジスタ40のゲート電極に電氣的に接続され、ゲート電極が電源線52に電氣的に接続されている。第10のトランジスタ40は、第1端子が第1の入力端子21に電氣的に接続され、第2端子が第2の出力端子27に電氣的に接続され、ゲート電極が第9のトランジスタ39の第2端子に電氣的に接続されている。第11のトランジスタ41は、第1端子が電源線53に電氣的に接続され、第2端子が第2の出力端子27に電氣的に接続され、ゲート電極が第2のトランジスタ32のゲート電極及び第4のトランジスタ34のゲート電極に電氣的に接続されている。第12のトランジスタ42は、第1端子が電源線53に電氣的に接続され、第2端子が第2の出力端子27に電氣的に接続され、ゲート電極が第7のトランジスタ37のゲート電極に電氣的に接続されている。第13のトランジスタ43は、第1端子が電源線53に電氣的に接続され、第2端子が第1の出力端子26に電氣的に接続され、ゲート電極が第7のトランジスタ37のゲート電極に電氣的に接続されている。

【0245】

図18(C)において、第3のトランジスタ33のゲート電極、第10のトランジスタ40のゲート電極、及び第9のトランジスタ39の第2端子の接続箇所をノードAとする。また、第2のトランジスタ32のゲート電極、第4のトランジスタ34のゲート電極、第5のトランジスタ35の第2端子、第6のトランジスタ36の第2端子、第8のトランジスタ38の第1端子、及び第11のトランジスタ41のゲート電極の接続箇所をノードBとする(図19(A)参照)。

【0246】

なお、トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子であり、ドレイン領域とソース領域の間にチャネル領域を有しており、ドレイン領域とチャネル領域とソース領域とを介して電流を流すことが出来る。ここで、ソー

10

20

30

40

50

スとドレインとは、トランジスタの構造や動作条件等によって変わるため、いずれがソースまたはドレインであるかを限定することが困難である。そこで、ソース及びドレインとして機能する領域を、ソースもしくはドレインと呼ばない場合がある。その場合、一例としては、それぞれを第1端子、第2端子と表記する場合がある。

【0247】

ここで、図19(A)に示したパルス出力回路を複数具備するシフトレジスタのタイミングチャートについて図19(B)に示す。なおシフトレジスタが走査線駆動回路である場合、図19(B)中の期間61は垂直帰線期間であり、期間62はゲート選択期間に相当する。

【実施例1】

10

【0248】

本実施例では、本発明の一態様に係る液晶表示装置の構成について説明する。

【0249】

図20は、本発明の液晶表示装置の構造を示す斜視図の一例である。図20に示す液晶表示装置は、一対の基板間に液晶素子が形成された液晶パネル1601と、第1の拡散板1602と、プリズムシート1603と、第2の拡散板1604と、導光板1605と、反射板1606と、光源1607と、回路基板1608とを有している。

【0250】

液晶パネル1601と、第1の拡散板1602と、プリズムシート1603と、第2の拡散板1604と、導光板1605と、反射板1606とは、順に積層されている。光源1607は導光板1605の端部に設けられており、導光板1605内部に拡散された光源1607からの光は、第1の拡散板1602、プリズムシート1603及び第2の拡散板1604によって、均一に液晶パネル1601に照射される。

20

【0251】

なお、本実施例では、第1の拡散板1602と第2の拡散板1604とを用いているが、拡散板の数はこれに限定されず、単数であっても3以上であっても良い。そして、拡散板は導光板1605と液晶パネル1601の間に設けられていれば良い。よって、プリズムシート1603よりも液晶パネル1601に近い側にのみ拡散板が設けられていても良いし、プリズムシート1603よりも導光板1605に近い側にのみ拡散板が設けられていても良い。

30

【0252】

またプリズムシート1603は、図20に示した断面が鋸歯状の形状に限定されず、導光板1605からの光を液晶パネル1601側に集光できる形状を有していれば良い。

【0253】

回路基板1608には、液晶パネル1601に入力される各種信号を生成する回路、またはこれら信号に処理を施す回路などが設けられている。そして図20では、回路基板1608と液晶パネル1601とが、FPC(Flexible Printed Circuit)1609を介して接続されている。なお、上記回路は、COG(Chip On Glass)法を用いて液晶パネル1601に接続されていても良いし、上記回路の一部がFPC1609にCOF(Chip On Film)法を用いて接続されていても良い。

40

【0254】

図20では、光源1607の駆動を制御する制御系の回路が回路基板1608に設けられており、該制御系の回路と光源1607とがFPC1610を介して接続されている例を示している。ただし、上記制御系の回路は液晶パネル1601に形成されていても良く、この場合は液晶パネル1601と光源1607とがFPCなどにより接続されるようにする。

【0255】

なお、図20は、液晶パネル1601の端に光源1607を配置するエッジライト型の光源を例示しているが、本発明の液晶表示装置は光源1607が液晶パネル1601の直下

50

に配置される直下型であっても良い。

【 0 2 5 6 】

本実施例は、上記実施の形態と適宜組み合わせて実施することができる。

【 実施例 2 】

【 0 2 5 7 】

本発明の作製方法を用いることで、信頼性の高いトランジスタを作成することが可能である。よって、本発明の一態様に係る作製方法を用いることで、信頼性が高く、高性能な半導体装置を提供することが可能である。

【 0 2 5 8 】

また、本発明の作製方法をでは、加熱処理の温度を抑えることができるので、ガラスよりも耐熱性の劣る、プラスチック等の可撓性を有する合成樹脂からなる基板上においても、特性が優れており、信頼性が高いトランジスタを作製することが可能である。従って、本発明の一態様に係る作製方法を用いることで、信頼性が高く、高性能であり、なおかつ軽量でかつフレキシブルな半導体装置を提供することが可能である。プラスチック基板として、ポリエチレンテレフタレート（PET）に代表されるポリエステル、ポリエーテルスルホン（PES）、ポリエチレンナフタレート（PEN）、ポリカーボネート（PC）、ポリエーテルエーテルケトン（PEEK）、ポリスルホン（PSF）、ポリエーテルイミド（PEI）、ポリアリレート（PAR）、ポリブチレンテレフタレート（PBT）、ポリイミド、アクリロニトリルブタジエンスチレン樹脂、ポリ塩化ビニル、ポリプロピレン、ポリ酢酸ビニル、アクリル樹脂などが挙げられる。

【 0 2 5 9 】

本発明の一態様に係る作製方法により形成された半導体装置を用いた電子機器は、表示装置、ノート型パーソナルコンピュータ、記録媒体を備えた画像再生装置（代表的にはDVD：Digital Versatile Disc等の記録媒体を再生し、その画像を表示しうるディスプレイを有する装置）に用いることができる。その他、携帯電話、携帯型ゲーム機、携帯情報端末、電子書籍、RFIDで用いられるICカードやタグ、ビデオカメラ、デジタルスチルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオ、デジタルオーディオプレイヤー等）などが挙げられる。これら電子機器の具体例を図21に示す。

【 0 2 6 0 】

図21（A）は電子書籍であり、筐体7001、表示部7002等を有する。本発明の一態様に係る半導体装置は、表示部7002またはその他の信号処理回路に用いることができる。表示部7002またはその他の信号処理回路に本発明の一態様に係る半導体装置を用いることで、信頼性が高く、高性能な電子書籍を提供することができる。また、可撓性を有する基板を用いることで、表示部7002に用いられる半導体表示装置や、その他の信号処理回路に可撓性を持たせることができるので、信頼性が高く高機能でありながら、フレキシブルで軽く使い勝手の良い電子書籍を提供することができる。

【 0 2 6 1 】

図21（B）はICカードであり、筐体7011、ICチップ7012等を有する。本発明の一態様に係る半導体装置は、ICチップ7012に用いることができる。ICチップ7012に本発明の一態様に係る半導体装置を用いることで、信頼性が高く、高性能なICカードを提供することができる。また、可撓性を有する基板を用いることで、ICチップ7012に可撓性を持たせることができるので、軽くて強度の高いICカードを提供することができる。なお、図21（B）では接触型のICカードを例示しているが、アンテナを有する非接触型のICカードにも、本発明の一態様に係る半導体装置を用いることができる。

【 0 2 6 2 】

図21（C）は表示装置であり、筐体7021、表示部7022等を有する。本発明の一態様に係る半導体装置は、表示部7022またはその他の信号処理回路に用いることができる。表示部7022またはその他の信号処理回路に本発明の一態様に係る半導体装置を

用いることで、信頼性が高く、高性能な表示装置を提供することができる。また、可撓性を有する基板を用いることで、表示部 7022 に用いられる半導体表示装置や、その他の信号処理回路に可撓性を持たせることができるので、信頼性が高く高機能でありながら、フレキシブルで軽量の表示装置を実現することができる。よって、図 21 (C) に示すように、布地などに固定させて表示装置を使用することができ、半導体装置の応用の幅が格段に広がる。

【0263】

図 21 (D) は携帯型ゲーム機であり、筐体 7301、筐体 7302、表示部 7303、表示部 7304、マイクロホン 7305、スピーカー 7306、操作キー 7307、スティラス 7308 等を有する。本発明の一態様に係る半導体装置は、表示部 7303、表示部 7304 またはその他の信号処理回路に用いることができる。表示部 7303、表示部 7304 またはその他の信号処理回路に本発明の一態様に係る半導体装置を用いることで、より高機能のアプリケーションが搭載された信頼性の高い携帯型ゲーム機を提供することができる。なお、図 21 (D) に示した携帯型ゲーム機は、2つの表示部 7303 と表示部 7304 とを有しているが、携帯型ゲーム機が有する表示部の数は、これに限定されない。

10

【0264】

本実施例は、上記実施の形態または上記実施例と適宜組み合わせて実施することが可能である。

【符号の説明】

20

【0265】

- 10 パルス出力回路
- 11 配線
- 12 配線
- 13 配線
- 14 配線
- 15 配線
- 21 入力端子
- 22 入力端子
- 23 入力端子
- 24 入力端子
- 25 入力端子
- 26 出力端子
- 27 出力端子
- 31 トランジスタ
- 32 トランジスタ
- 33 トランジスタ
- 34 トランジスタ
- 35 トランジスタ
- 36 トランジスタ
- 37 トランジスタ
- 38 トランジスタ
- 39 トランジスタ
- 40 トランジスタ
- 41 トランジスタ
- 42 トランジスタ
- 43 トランジスタ
- 51 電源線
- 52 電源線
- 53 電源線

30

40

50

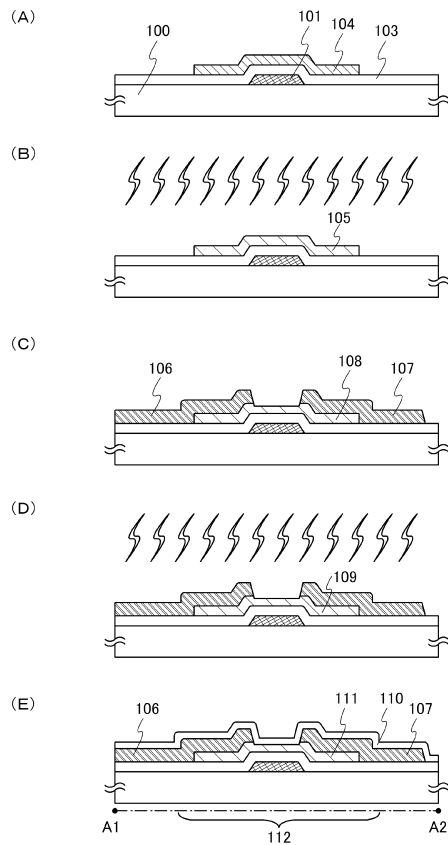
6 1	期間	
6 2	期間	
1 0 0	基板	
1 0 1	ゲート電極	
1 0 3	ゲート絶縁膜	
1 0 4	酸化物半導体膜	
1 0 5	酸化物半導体膜	
1 0 6	ソース電極	
1 0 7	ドレイン電極	
1 0 8	酸化物半導体膜	10
1 0 9	酸化物半導体膜	
1 1 0	酸化物絶縁膜	
1 1 1	酸化物半導体膜	
1 1 2	トランジスタ	
1 2 2	酸化物半導体膜	
1 2 3	酸化物絶縁膜	
1 3 2	酸化物半導体膜	
1 3 3	酸化物絶縁膜	
1 4 2	酸化物半導体膜	
1 4 3	絶縁膜	20
1 4 5	チャネル保護膜	
1 7 0	プラズマ	
1 8 0	処理容器	
1 8 1	支持台	
1 8 2	ガス供給部	
1 8 3	排気口	
1 8 4	マイクロ波発生装置	
1 8 5	導波管	
1 8 6	誘電体板	
1 8 7	天板	30
1 8 8	取り付け具	
1 9 1	非原料ガス供給源	
1 9 2	非原料ガス供給源	
1 9 3	質量流量コントローラ	
1 9 4	質量流量コントローラ	
1 9 5	バルブ	
1 9 6	バルブ	
1 9 7	ガス管	
1 9 8	ガス管	
1 9 9	温度制御部	40
2 0 0	基板	
2 0 1	ゲート電極	
2 0 3	ゲート絶縁膜	
2 0 4	酸化物半導体膜	
2 0 5	酸化物半導体膜	
2 0 6	ソース電極	
2 0 7	ドレイン電極	
2 1 0	酸化物絶縁膜	
2 1 1	酸化物半導体膜	
2 1 2	トランジスタ	50

3 0 0	基板	
3 0 1	ゲート電極	
3 0 3	ゲート絶縁膜	
3 0 4	酸化物半導体膜	
3 0 5	酸化物半導体膜	
3 0 6	ソース電極	
3 0 7	ドレイン電極	
3 1 0	絶縁膜	
3 1 1	酸化物半導体膜	
3 1 2	トランジスタ	10
3 1 3	チャネル保護膜	
4 0 0	基板	
4 0 1	ゲート電極	
4 0 2	ゲート絶縁膜	
4 0 3	酸化物半導体膜	
4 0 4	酸化物半導体膜	
4 0 5	酸化物半導体膜	
4 0 6	導電膜	
4 0 8	容量配線	
4 0 9	酸化物半導体膜	20
4 1 0	酸化物半導体膜	
4 1 1	酸化物絶縁膜	
4 1 2	酸化物半導体膜	
4 1 3	トランジスタ	
4 1 4	画素電極	
4 1 5	透明導電膜	
4 1 6	透明導電膜	
4 2 0	第2の端子	
4 2 1	第1の端子	
1 2 0 a	ソース領域	30
1 2 0 b	ドレイン領域	
1 2 1 a	ソース電極	
1 2 1 b	ドレイン電極	
1 3 0 a	ソース領域	
1 3 0 b	ドレイン領域	
1 3 1 a	ソース電極	
1 3 1 b	ドレイン電極	
1 4 0 a	ソース領域	
1 4 0 b	ドレイン領域	
1 4 1 a	ソース電極	40
1 4 1 b	ドレイン電極	
1 8 7 a	開口部	
1 4 0 1	トランジスタ	
1 4 0 2	ゲート電極	
1 4 0 3	ゲート絶縁膜	
1 4 0 4	酸化物半導体膜	
1 4 0 5	半導体膜	
1 4 0 6	導電膜	
1 4 0 7	酸化物絶縁膜	
1 4 0 8	絶縁膜	50

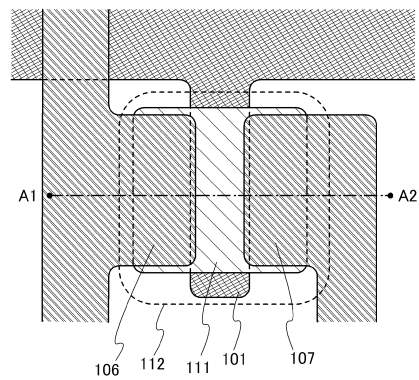
1 4 1 0	画素電極	
1 4 1 1	配向膜	
1 4 1 3	対向電極	
1 4 1 4	配向膜	
1 4 1 5	液晶	
1 4 1 6	シール材	
1 4 1 7	スペーサ	
1 6 0 1	液晶パネル	
1 6 0 2	拡散板	
1 6 0 3	プリズムシート	10
1 6 0 4	拡散板	
1 6 0 5	導光板	
1 6 0 6	反射板	
1 6 0 7	光源	
1 6 0 8	回路基板	
1 6 0 9	F P C	
1 6 1 0	F P C	
4 0 7 a	ソース電極	
4 0 7 b	ドレイン電極	
5 3 0 0	基板	20
5 3 0 1	画素部	
5 3 0 2	走査線駆動回路	
5 3 0 3	走査線駆動回路	
5 3 0 4	信号線駆動回路	
5 3 0 5	タイミング制御回路	
5 6 0 1	シフトレジスタ	
5 6 0 2	スイッチング回路	
5 6 0 3	トランジスタ	
5 6 0 4	配線	
5 6 0 5	配線	30
6 0 3 1	トランジスタ	
6 0 3 3	発光素子	
6 0 3 4	電極	
6 0 3 5	電界発光層	
6 0 3 6	電極	
6 0 3 7	絶縁膜	
6 0 3 8	隔壁	
6 0 4 1	トランジスタ	
6 0 4 3	発光素子	
6 0 4 4	電極	40
6 0 4 5	電界発光層	
6 0 4 6	電極	
6 0 4 7	絶縁膜	
6 0 4 8	隔壁	
6 0 5 1	トランジスタ	
6 0 5 3	発光素子	
6 0 5 4	電極	
6 0 5 5	電界発光層	
6 0 5 6	電極	
6 0 5 7	絶縁膜	50

6 0 5 8	隔壁
7 0 0 1	筐体
7 0 0 2	表示部
7 0 1 1	筐体
7 0 1 2	ＩＣチップ
7 0 2 1	筐体
7 0 2 2	表示部
7 3 0 1	筐体
7 3 0 2	筐体
7 3 0 3	表示部
7 3 0 4	表示部
7 3 0 5	マイクロホン
7 3 0 6	スピーカー
7 3 0 7	操作キー
7 3 0 8	スタイラス

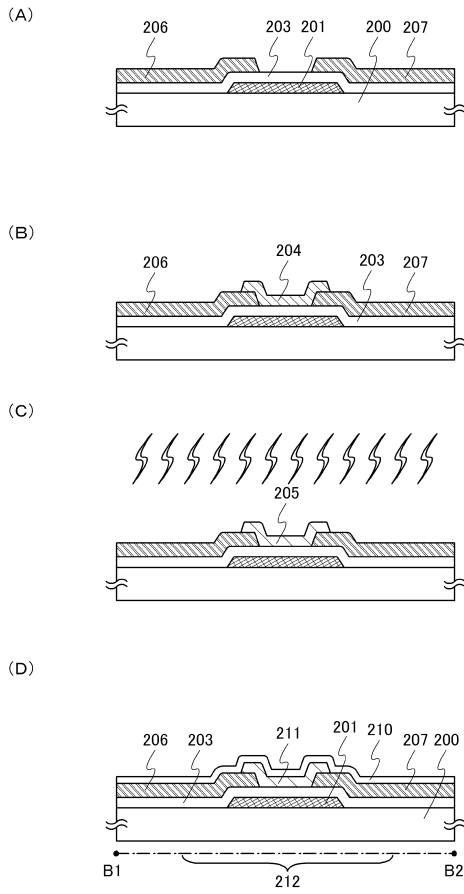
【図 1】



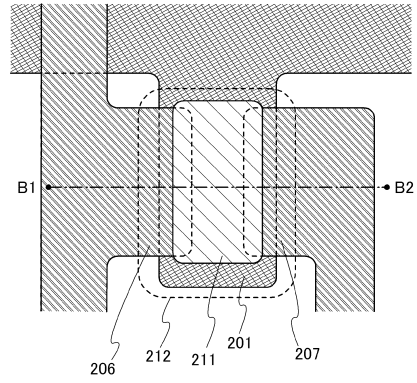
【図 2】



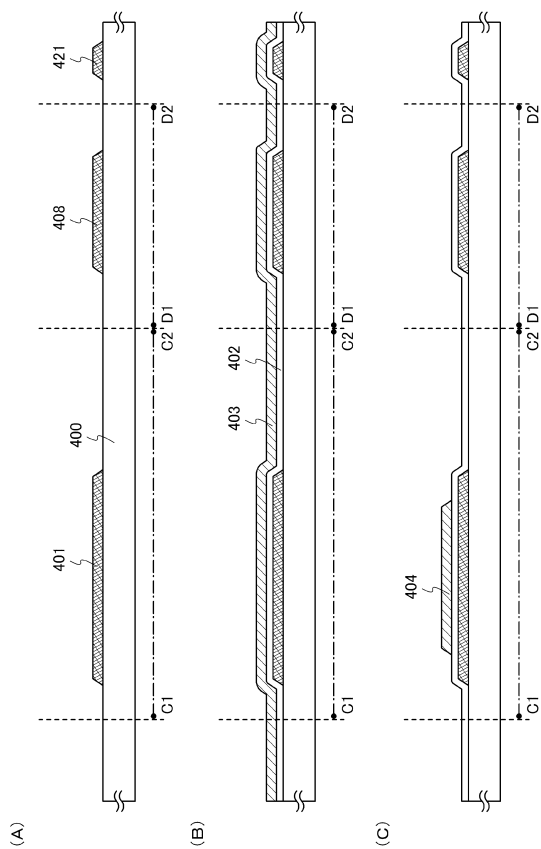
【図 3】



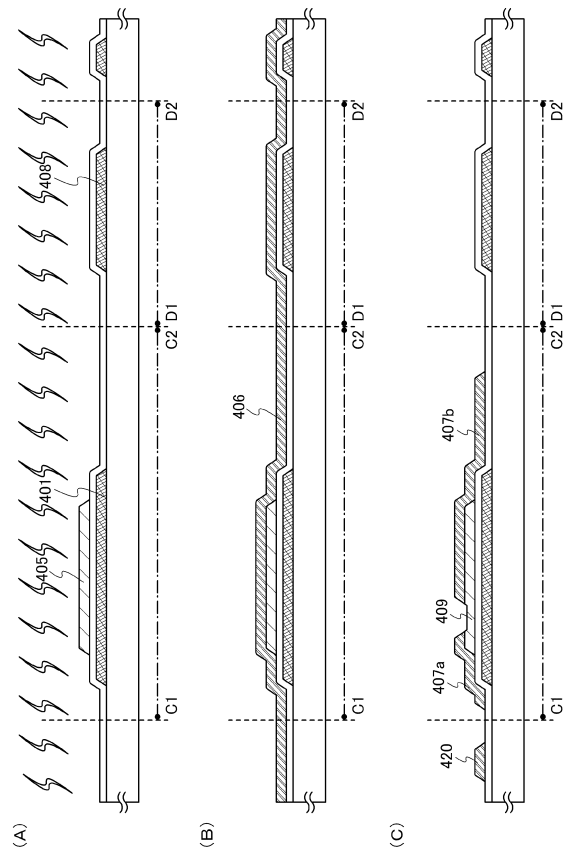
【図 4】



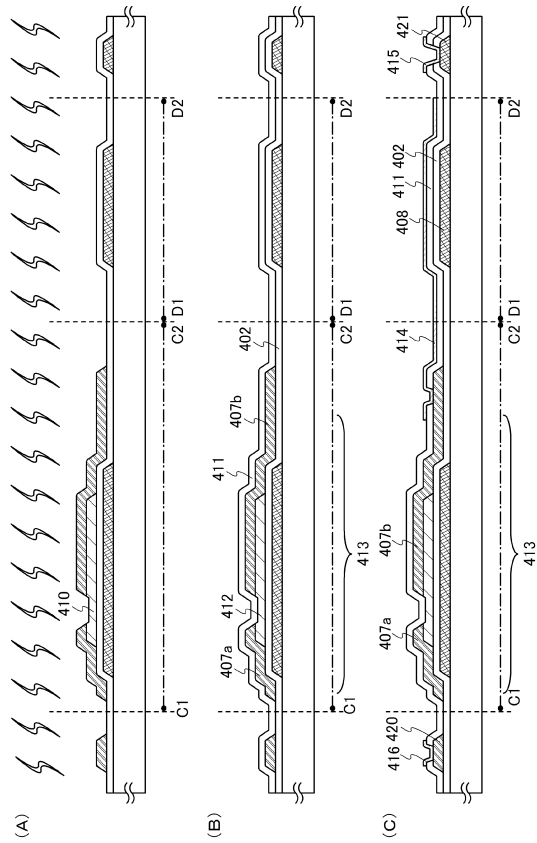
【図 5】



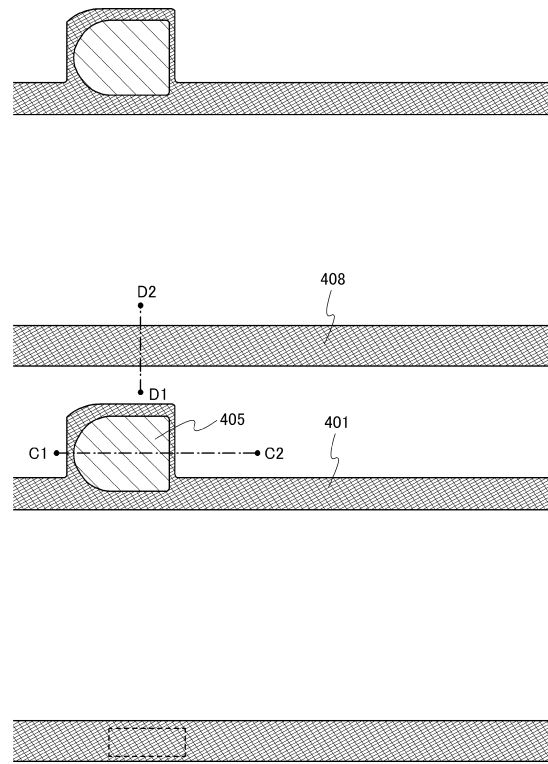
【図 6】



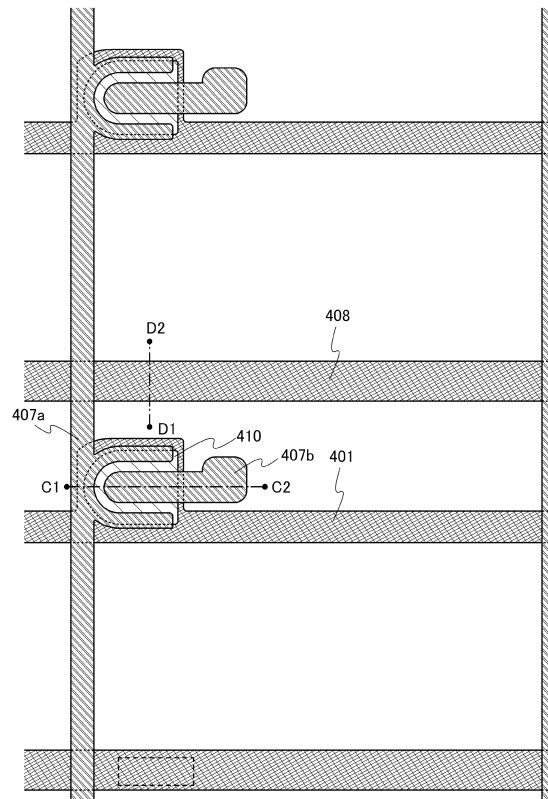
【図 7】



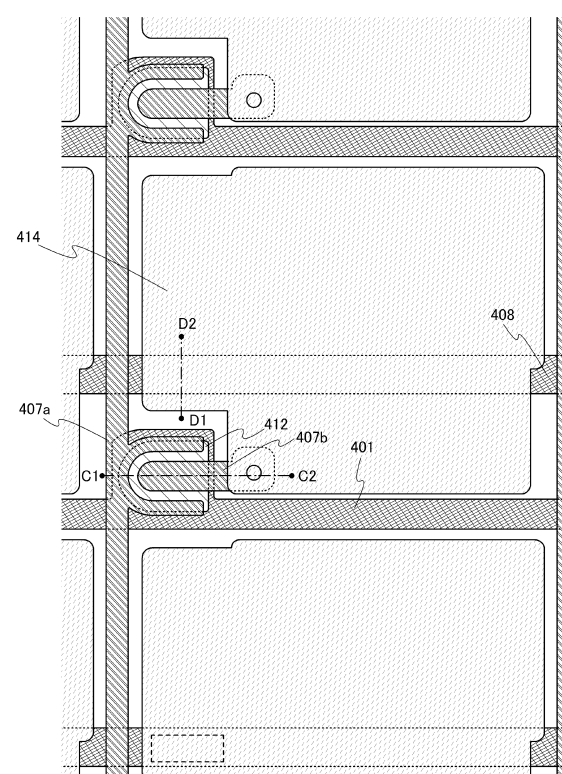
【図 8】



【図 9】

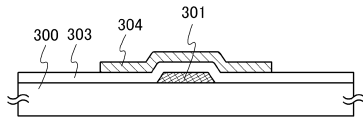


【図 10】

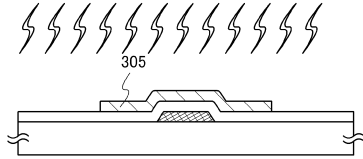


【図 1 1】

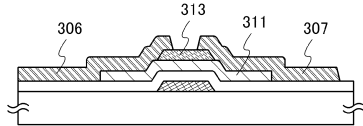
(A)



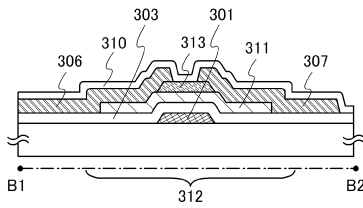
(B)



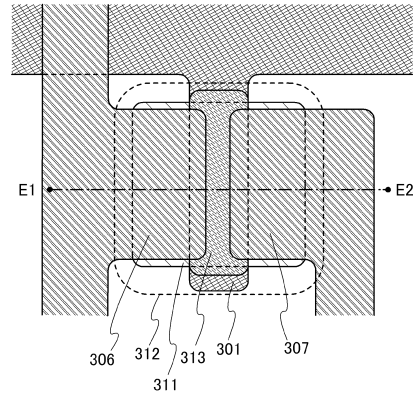
(C)



(D)

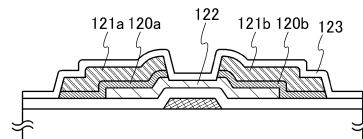


【図 1 2】

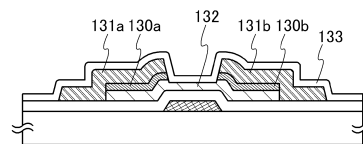


【図 1 3】

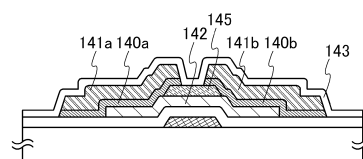
(A)



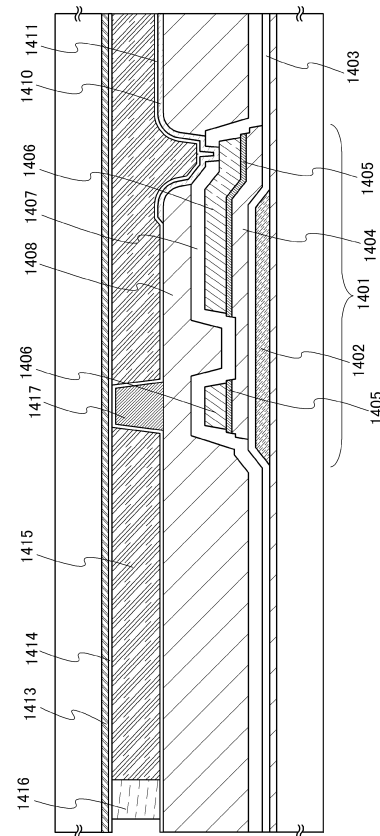
(B)



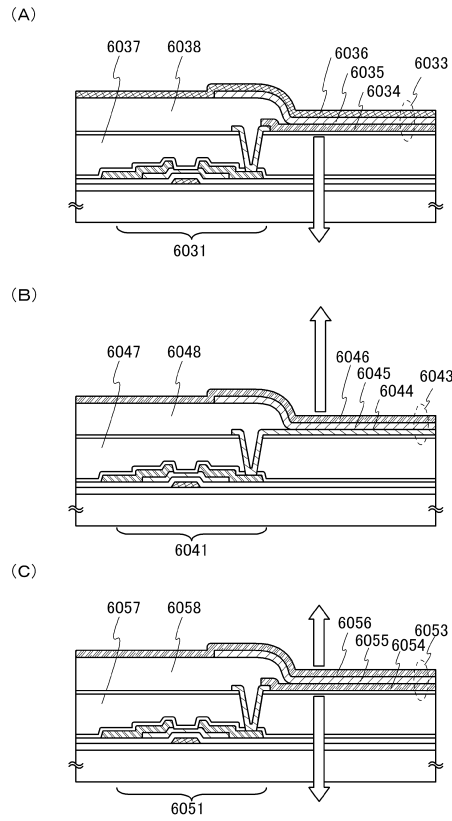
(C)



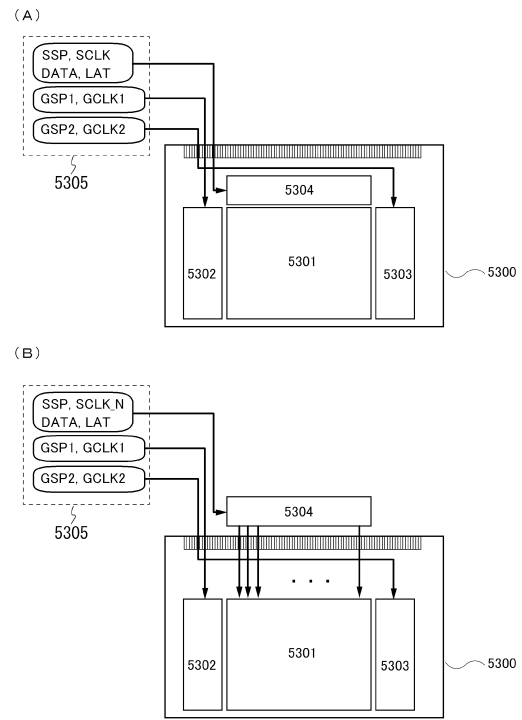
【図 1 4】



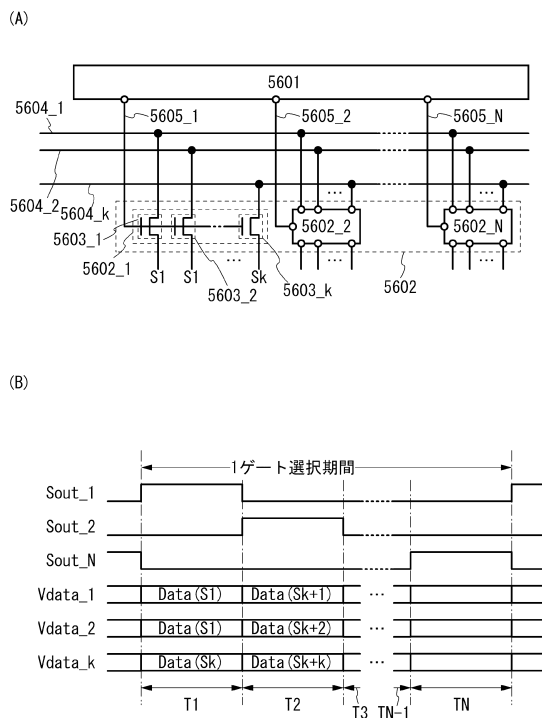
【図 15】



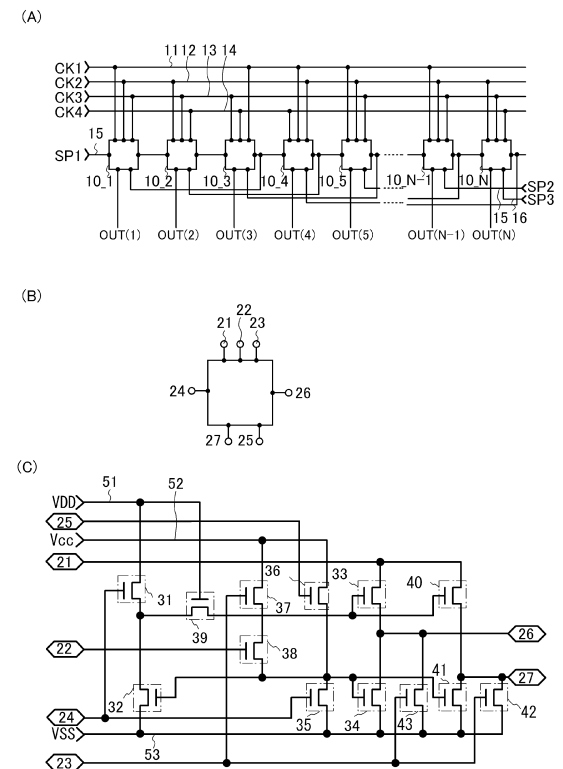
【図 16】



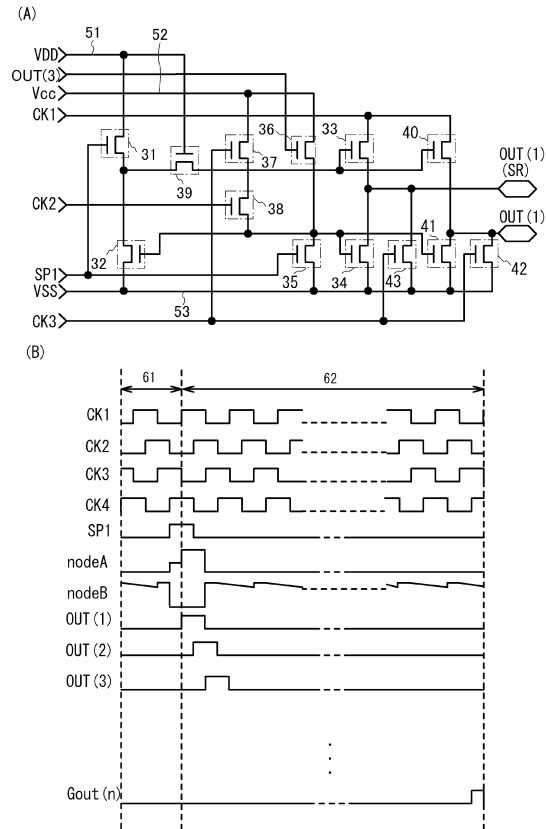
【図 17】



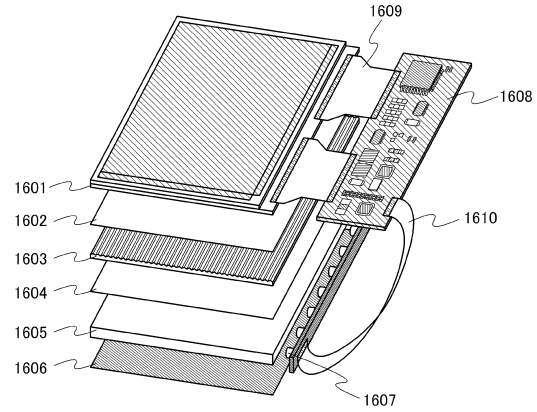
【図 18】



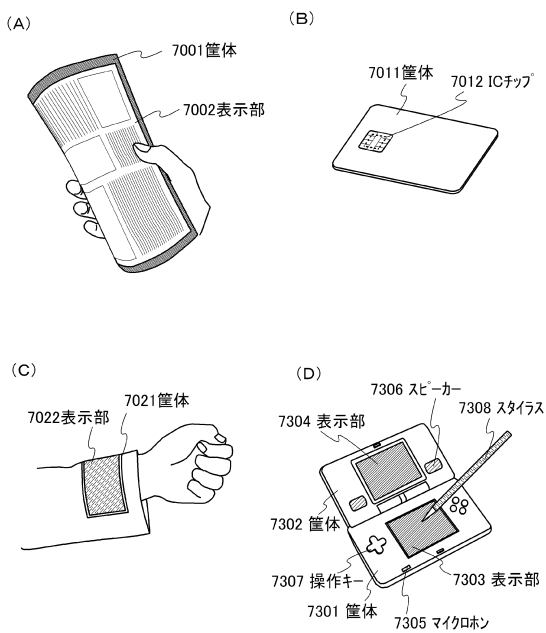
【図 19】



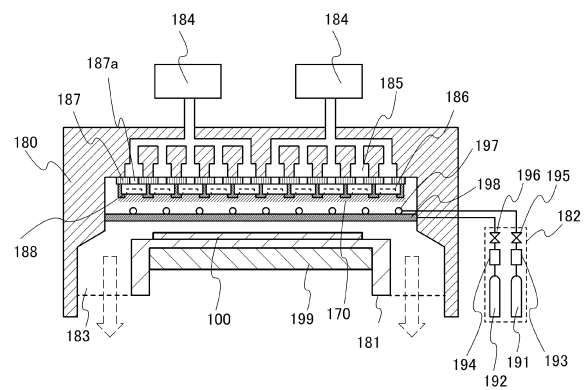
【図 20】



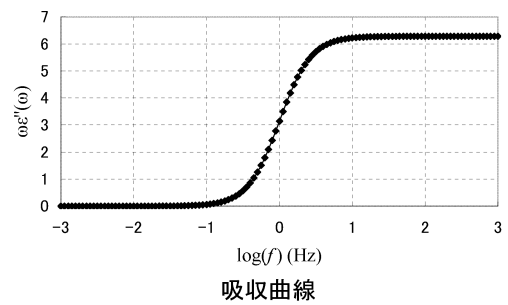
【図 21】



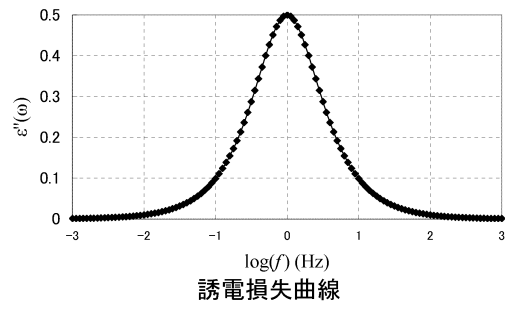
【図 22】



【図 23】



【図 24】



フロントページの続き

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L	2 1 / 3 3 6
H 0 1 L	2 9 / 7 8 6
H 0 1 L	5 1 / 5 0
G 0 2 F	1 / 1 3 6 8