

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5158337号

(P5158337)

(45) 発行日 平成25年3月6日(2013.3.6)

(24) 登録日 平成24年12月21日(2012.12.21)

(51) Int.Cl.

F I

H03H 9/02 (2006.01)

H03H 9/02 K

H03H 9/10 (2006.01)

H03H 9/10

H03B 5/32 (2006.01)

H03H 9/02 A

H01L 25/065 (2006.01)

H03B 5/32 H

H01L 25/07 (2006.01)

H01L 25/08 Z

請求項の数 7 (全 12 頁) 最終頁に続く

(21) 出願番号 特願2007-286532 (P2007-286532)
 (22) 出願日 平成19年11月2日(2007.11.2)
 (65) 公開番号 特開2009-118000 (P2009-118000A)
 (43) 公開日 平成21年5月28日(2009.5.28)
 審査請求日 平成22年10月29日(2010.10.29)

(73) 特許権者 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100090387
 弁理士 布施 行夫
 (74) 代理人 100090398
 弁理士 大淵 美千栄
 (74) 代理人 100113066
 弁理士 永田 美佐
 (72) 発明者 高栖 雄一郎
 東京都日野市日野421-8 エプソント
 ヨコム株式会社内
 (72) 発明者 下平 和彦
 東京都日野市日野421-8 エプソント
 ヨコム株式会社内

最終頁に続く

(54) 【発明の名称】 圧電デバイス

(57) 【特許請求の範囲】

【請求項1】

第1の集積回路を内部に有している第1の半導体チップと、
 第2の集積回路を内部に有している第2の半導体チップと、
 振動部及び前記振動部を囲んでいる枠部を有している圧電振動片と、
 前記振動部に設けられている励振電極と、
 を有し、
 前記励振電極は、前記第1及び第2の半導体チップの少なくともいずれか一方と電氣的に接続され、
 前記圧電振動片は、前記第1及び第2の半導体チップの間に配置され、
 前記枠部は、厚み方向における一方に第1の接合面、他方に第2の接合面を有し、
 前記枠部の前記第1の接合面が前記第1の半導体チップの一方の面に接合され、
 前記枠部の前記第2の接合面が前記第2の半導体チップの一方の面に接合されている圧電デバイス。

10

【請求項2】

請求項1に記載された圧電デバイスにおいて、
 前記枠部は、前記厚み方向における一方に第1の面、他方に第2の面を有し、
 前記枠部は、前記第1の面に第1の凸部を備え、前記第1の凸部の前記厚み方向の端面が前記第1の接合面とされ、
 前記枠部は、前記第2の面に第2の凸部を備え、前記第2の凸部の前記厚み方向の端面

20

が前記第 2 の接合面とされている圧電デバイス。

【請求項 3】

請求項 2 に記載された圧電デバイスにおいて、

前記第 1 の半導体チップは、前記第 1 の集積回路に電氣的に接続されている第 1 の電極を有し、

前記第 2 の半導体チップは、前記第 2 の集積回路に電氣的に接続されている第 2 の電極を有し、

前記励振電極は、第 1 及び第 2 の励振電極からなり、

前記枠部の前記第 1 の面上に設けられ、前記第 1 の励振電極と電氣的に接続され、前記第 1 及び第 2 の電極の少なくともいずれか一方の電極に電氣的に接続されている第 1 の接続部を有している第 1 の配線と、

前記枠部の前記第 2 の面上に設けられ、前記第 2 の励振電極と電氣的に接続され、前記第 1 及び第 2 の電極の少なくともいずれか一方の電極に電氣的に接続されている第 2 の接続部を有している第 2 の配線と、

を備えている圧電デバイス。

【請求項 4】

請求項 3 に記載された圧電デバイスにおいて、

前記第 1 の凸部は、第 1 の切り欠きを有して前記振動部を囲んでいる形状をなし、前記第 1 の切り欠きの位置を前記第 1 の配線が通り、

前記第 2 の凸部は、第 2 の切り欠きを有して前記振動部を囲んでいる形状をなし、前記第 2 の切り欠きの位置を前記第 2 の配線が通っている圧電デバイス。

【請求項 5】

請求項 2 から 4 のいずれか 1 項に記載された圧電デバイスにおいて、

前記第 1 の凸部は、前記第 1 の接続部と前記振動部の間に設けられ、

前記第 2 の凸部は、前記第 2 の接続部と前記振動部の間に設けられている圧電デバイス。

【請求項 6】

請求項 3 または 4 に記載された圧電デバイスにおいて、

前記圧電振動片は、前記第 1 の面を、前記第 1 の半導体チップの前記第 1 の電極が形成された面に対向させて配置され、

前記第 1 の接続部が前記第 1 の電極に対向して配置されている圧電デバイス。

【請求項 7】

請求項 6 に記載された圧電デバイスにおいて、

前記圧電振動片は、前記第 2 の面を、前記第 2 の半導体チップの前記第 2 の電極が形成された面に対向させて配置され、

前記第 2 の接続部が前記第 2 の電極に対向して配置されている圧電デバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、圧電デバイスに関する。

【背景技術】

【0002】

特許文献 1 には、パッケージ内に圧電振動片及び IC チップを気密に封止する圧電発振器が開示され、特許文献 2 にも、発振回路を構成する IC チップと圧電振動片をパッケージ内に配置した構造が開示されている。これらの構造では、IC チップ及び圧電振動片を重ねて配置するので、横に並べて配列するよりも平面サイズを小さくすることができる。しかし、近年、高機能化の要求から、発振回路以外にも付加的な回路（データ書き込み用回路、温度補償回路など）を備えた IC チップが使用されるようになってきている。その結果、IC チップの平面サイズが大型化するので、圧電発振器の平面サイズも大型化するという問題があった。

10

20

30

40

50

【特許文献１】特許第３６２０４５１号公報

【特許文献２】特開平１１－３０８０５２号公報

【発明の開示】

【発明が解決しようとする課題】

【０００３】

本発明は、平面サイズの小さい圧電デバイスを提供することを目的とする。

【課題を解決するための手段】

【０００４】

本発明は、上述の課題の少なくとも一部を解決するためになされたものであり、以下の形態又は適用例として実現することが可能である。

10

[適用例１] 本適用例に係る圧電デバイスは、

第１の集積回路を内部に有する第１の半導体チップと、

第２の集積回路を内部に有する第２の半導体チップと、

振動部及び前記振動部を囲む枠部を有する圧電振動片と、

前記振動部に形成された励振電極と、

を有し、

前記励振電極は、前記第１及び第２の半導体チップの少なくともいずれか一方と電氣的に接続され、

前記圧電振動片は、前記第１及び第２の半導体チップの間に配置され、

前記圧電振動片の前記枠部は、厚み方向において対向する第１および第２の接合面を有し、

20

前記枠部の前記第１の接合面が前記第１の半導体チップの一方の面に接合され、

前記枠部の前記第２の接合面が前記第２の半導体チップの一方の面に接合されてなる。

【０００５】

本適用例によれば、第１及び第２の半導体チップの間に圧電振動片が配置されるので平面サイズの小さい圧電デバイスを提供することができる。

[適用例２] 本適用例に係る圧電デバイスにおいて、

前記枠部は、前記厚み方向において対向する第１および第２の面を有し、

前記枠部には前記第１の面に第１の凸部が形成され、前記第１の凸部の前記厚み方向の端面が前記第１の接合面とされ、

30

前記枠部には前記第２の面に第２の凸部が形成され、前記第１の凸部の前記厚み方向の端面が前記第２の接合面とされてなる。

[適用例３] 本適用例に係る圧電デバイスにおいて、

前記第１の半導体チップは、前記第１の集積回路に電氣的に接続された第１の電極を有し、

前記第２の半導体チップは、前記第２の集積回路に電氣的に接続された第２の電極を有し、

前記励振電極は、第１及び第２の励振電極からなり、

前記枠部の前記第１の面上に形成され、前記第１の励振電極と電氣的に接続され、前記第１及び第２の電極の少なくともいずれか一方の電極に電氣的に接続されている第１の接続部を有する第１の配線と、

40

前記枠部の前記第２の面上に形成され、前記第２の励振電極と電氣的に接続され、前記第１及び第２の電極の少なくともいずれか一方の電極に電氣的に接続されている第２の接続部を有する第２の配線と、
を有する。

[適用例４] 本適用例に係る圧電デバイスにおいて、

前記第１の凸部は、第１の切り欠きを有して前記振動部を囲む形状をなし、前記第１の切り欠きの位置を前記第１の配線が通り、

前記第２の凸部は、第２の切り欠きを有して前記振動部を囲む形状をなし、前記第２の切り欠きの位置を前記第２の配線が通る。

50

[適用例 5] 本適用例に係る圧電デバイスにおいて、

前記第 1 の凸部は、前記第 1 の接続部と前記振動部の間に形成され、

前記第 2 の凸部は、前記第 2 の接続部と前記振動部の間に形成されている。

[適用例 6] 本適用例に係る圧電デバイスにおいて、

前記圧電振動片は水晶からなり、

前記第 1 及び第 2 の半導体チップはそれぞれシリコン酸化膜を表面に有し、

前記第 1 及び第 2 の凸部は、直接接合によって、前記シリコン酸化膜に接合されている。

[適用例 7] 本適用例に係る圧電デバイスにおいて、

前記圧電振動片は、前記第 1 の面を、前記第 1 の半導体チップの前記第 1 の電極が形成された面に対向させて配置されている。

10

[適用例 8] 本適用例に係る圧電デバイスにおいて、

前記圧電振動片は、前記第 1 の接続部が前記第 1 の電極に対向するように配置されている。

[適用例 9] 本適用例に係る圧電デバイスにおいて、

前記圧電振動片は、前記第 2 の面を、前記第 2 の半導体チップの前記第 2 の電極が形成された面に対向させて配置されている。

[適用例 10] 本適用例に係る圧電デバイスにおいて、

前記圧電振動片は、前記第 2 の接続部が前記第 2 の電極に対向するように配置されている。

20

[適用例 11] 本適用例に係る圧電デバイスにおいて、

前記第 1 の半導体チップは、前記第 1 の電極が形成された面とは反対面に前記第 1 の集積回路と電氣的に接続された第 1 の接続端子をさらに有し、

前記第 2 の半導体チップは、前記第 2 の電極が形成された面に前記第 2 の集積回路と電氣的に接続された第 2 の接続端子をさらに有し、

前記第 1 及び第 2 の接続端子が導電体によって電氣的に接続されている。

[適用例 12] 本適用例に係る圧電デバイスにおいて、

前記第 1 の半導体チップは、前記第 1 の電極が形成された面に前記第 1 の集積回路と電氣的に接続された第 1 の接続端子をさらに有し、

前記第 2 の半導体チップは、前記第 2 の電極が形成された面に前記第 2 の集積回路と電氣的に接続された第 2 の接続端子をさらに有し、

30

前記第 1 及び第 2 の接続端子は、前記枠部を貫通する貫通孔に配置された部分を有する導電体によって電氣的に接続されている。

[適用例 13] 本適用例に係る圧電デバイスにおいて、

前記第 1 の半導体チップは、前記第 1 の電極が形成された面に前記第 1 の集積回路と電氣的に接続された第 1 の接続端子をさらに有し、

前記第 2 の半導体チップは、前記第 2 の電極が形成された面に前記第 2 の集積回路と電氣的に接続された第 2 の接続端子をさらに有し、

前記第 1 及び第 2 の接続端子は、前記圧電振動片の前記周縁部の側面上に配置された部分を有する導電体によって電氣的に接続されている。

40

[適用例 14] 本適用例に係る圧電デバイスにおいて、

前記第 2 の半導体チップは、前記第 2 の電極が形成された面とは反対面に、前記第 2 の集積回路と電氣的に接続された外部端子を有する。

【 発明を実施するための最良の形態 】

【 0006 】

(第 1 の実施の形態)

図 1 は、本発明の第 1 の実施の形態に係る圧電デバイスの平面図である。図 2 は、図 1 に示す圧電デバイスの正面図である。図 3 は、図 1 に示す圧電デバイスの III - III 線断面図である。図 4 は、図 1 に示す圧電デバイスの左側面図である。図 5 は、図 1 に示す圧電デバイスの V - V 線断面図である。図 6 は、図 1 に示す圧電デバイスの底面図である。

50

【 0 0 0 7 】

圧電デバイスは第 1 の半導体チップ 1 0 を有する。第 1 の半導体チップ 1 0 は、第 1 の集積回路 1 2 を内部（表層部）に有し、第 1 の集積回路 1 2 に電氣的に接続された第 1 の電極 1 4 を有する。第 1 の電極 1 4 は、第 1 の集積回路 1 2 が形成された表層部の表面に形成されている。第 1 の半導体チップ 1 0 は、第 1 の電極 1 4 が形成された面とは反対面に第 1 の集積回路 1 2 と電氣的に接続された第 1 の接続端子 1 6 をさらに有する。第 1 の電極 1 4 と第 1 の接続端子 1 6 は、図示しない貫通電極によって電氣的に接続されていてよい。第 1 の半導体チップ 1 0 は、シリコン酸化膜 1 8 を表面（少なくとも第 1 の電極 1 4 が形成された面）に有する。

【 0 0 0 8 】

圧電デバイスは第 2 の半導体チップ 2 0 を有する。第 2 の半導体チップ 2 0 は、第 2 の集積回路 2 2 を内部（表層部）に有し、第 2 の集積回路 2 2 に電氣的に接続された第 2 の電極 2 4 を有する。第 2 の電極 2 4 は、第 2 の集積回路 2 2 が形成された表層部の表面に形成されている。第 2 の半導体チップ 2 0 は、第 2 の電極 2 4 が形成された面に第 2 の集積回路 2 2 と電氣的に接続された第 2 の接続端子 2 6 をさらに有する。第 2 の半導体チップ 2 0 は、第 2 の電極 2 4 が形成された面とは反対面に、第 2 の集積回路 2 2 と電氣的に接続された外部端子 2 8 を有する。外部端子 2 8 には、図示しないハンダボールを設けてもよい。第 2 の電極 2 4 と外部端子 2 8 は、図示しない貫通電極によって電氣的に接続されていてよい。第 2 の半導体チップ 2 0 は、シリコン酸化膜 1 8 を表面（少なくとも第 2 の電極 2 4 が形成された面）に有する。本実施の形態では、第 2 の半導体チップ 2 0 の第 2 の電極 2 4 が形成された面は、第 1 の半導体チップ 1 0 の第 1 の電極 1 4 が形成された面よりも大きい。

【 0 0 0 9 】

図 7（A）は、第 1 の実施の形態に係る圧電デバイスの圧電振動片の平面図である。図 7（B）は、図 7（A）に示す圧電振動片の B - B 線断面図である。図 7（C）は、図 7（A）に示す圧電振動片の C - C 線断面図である。図 7（D）は、図 7（A）に示す圧電振動片の底面図である。

【 0 0 1 0 】

圧電デバイスは、圧電振動片 3 0 を有する。圧電振動片 3 0 は水晶からなる。圧電振動片 3 0 は、相互に反対を向く第 1 及び第 2 の面 4 0 , 4 2 を有する。圧電振動片 3 0 は、第 1 及び第 2 の面 4 0 , 4 2 の周縁部を除く部分（例えば中央部）を表裏面とする振動部 3 2 と、第 1 及び第 2 の面 4 0 , 4 2 の振動部 3 2 を囲む部分（例えば周縁部）を表裏面とする枠部 3 4 と、を含む。圧電振動片 3 0 は、振動部 3 2 と枠部 3 4 を接続する少なくとも 1 つ（図 7（A）では 2 つ）の連結部 3 6 を有する。詳しくは、振動部 3 2 から相互に反対方向に一对の連結部 3 6 が形成されている。振動部 3 2 と枠部 3 4 は、連結部 3 6 にて連結される部分を除いて、スリット 3 8 にて分離されている。

【 0 0 1 1 】

振動部 3 2 の第 1 の面 4 0 上には第 1 の励振電極 5 2 が形成されている。振動部 3 2 の第 2 の面 4 2 上には第 2 の励振電極 5 4 が形成されている。第 1 及び第 2 の励振電極 5 2 , 5 4 によって振動部 3 2 が挟まれており、印加される電圧によって振動部 3 2 が振動する。

【 0 0 1 2 】

枠部 3 4 の第 1 の面 4 0 上には、第 1 の配線 5 6 が形成されている。第 1 の配線 5 6 は、第 1 の電極 1 4 に電氣的に接続するための第 1 の接続部 6 0 を有する。第 1 の配線 5 6 は、第 1 の励振電極 5 2 と電氣的に接続されている。電氣的接続のため、第 1 の配線 5 6 は、連結部 3 6 上に形成される部分を有する。枠部 3 4 の第 2 の面 4 2 上には、第 2 の配線 5 8 が形成されている。第 2 の配線 5 8 は、第 2 の電極 2 4 に電氣的に接続するための第 2 の接続部 6 2 を有する。第 2 の配線 5 8 は、第 2 の励振電極 5 4 と電氣的に接続されている。電氣的接続のため、第 2 の配線 5 8 は、連結部 3 6 上に形成される部分を有する。相互に反対方向に延びる一对の連結部 3 6 の一方に第 1 の配線 5 6 の一部が形成され、

10

20

30

40

50

他方に第２の配線５８の一部が形成されている。したがって、第１及び第２の配線５６，５８は、オーバーラップしないようになっている。

【００１３】

枠部３４には、第１の面４０に第１の凸部４４が形成されている。第１の凸部４４は、第１の配線５６が形成された領域を避けて形成されている。第１の凸部４４は、第１の接続部６０と振動部３２の間に形成されている。第１の凸部４４は、１箇所をみの第１の切り欠き４８を有して振動部３２を囲む形状をなしている。第１の凸部４４は、スリット３８に隣接して形成されている。第１の切り欠き４８の位置を第１の配線５６が通る。枠部３４には、第２の面４２に第２の凸部４６が形成されている。第２の凸部４６は、第２の配線５８が形成された領域を避けて形成されている。第２の凸部４６は、第２の接続部６２と振動部３２の間に形成されている。第２の凸部４６は、１箇所をみの第２の切り欠き５０を有して振動部３２を囲む形状をなしている。第２の凸部４６は、スリット３８に隣接して形成されている。第２の切り欠き５０の位置を第２の配線５８が通る。第１及び第２の凸部４４，４６は、それぞれ、第１及び第２の配線５６，５８の厚みよりも高くなるように形成されている。

10

【００１４】

圧電振動片３０は、第１及び第２の半導体チップ１０，２０の間に配置されている。枠部３４の第１及び第２の凸部４４，４６の厚み方向の端面がそれぞれ第１及び第２の半導体チップ１０，２０に接合されている。第１及び第２の凸部４４，４６の厚み方向の端面は、枠部３４の第１及び第２の接合面である。第１及び第２の凸部４４，４６は、直接接合によって、第１及び第２の半導体チップ１０，２０のシリコン酸化膜１８（その平坦な表面）に接合されている。直接接合を適用するために、第１及び第２の凸部４４，４６の表面は圧電振動片３０を構成している水晶が露出している。直接接合の代わりに陽極接合を適用してもよい。

20

【００１５】

第１及び第２の凸部４４，４６と第１及び第２の半導体チップ１０，２０は、気密に接合している。また、図２及び図３に示すように、第２の切り欠き５０には封止材７０が設けられ、同様に、第１の切り欠き４８にも封止材（図示せず）が設けられている。封止材７０は、電気的な導通が問題にならなければハンダ等の導電材料であってもよいし、電気的な絶縁を図る必要があればガラスであってもよい。ハンダ又はガラスは溶融して第１及び第２の切り欠き４８，５０に設ける。封止材７０によって、第１及び第２の切り欠き４８，５０が気密に塞がれている。したがって、第１及び第２の凸部４４，４６並びに封止材７０によって囲まれたスペースは気密に封止されており、このスペースは真空になってもよいし、空気以外のガス（窒素等）が充填されていてもよい。

30

【００１６】

図８は、第１の半導体チップと圧電振動片の取り付けの詳細を説明する分解図である。図９は、第２の半導体チップと圧電振動片の取り付けの詳細を説明する分解図である。圧電振動片３０は、第１の面４０を、第１の半導体チップ１０の第１の電極１４が形成された面に対向させて配置されている。圧電振動片３０は、第１の接続部６０が第１の電極１４に対向するように配置されている。第１の接続部６０と第１の電極１４の間には、導電部材６６（例えばハンダ）が設けられて両者を電氣的に接続している。圧電振動片３０は、第２の面４２を、第２の半導体チップ２０の第２の電極２４が形成された面に対向させて配置されている。圧電振動片３０は、第２の接続部６２が第２の電極２４に対向するように配置されている。第２の接続部６２と第２の電極２４の間には、導電部材６６（例えばハンダ）が設けられて両者を電氣的に接続している。

40

【００１７】

図１に示すように、第１の半導体チップ１０の第１の接続端子１６と第２の半導体チップ２０の第２の接続端子２６が導電体６４（例えばワイヤ）によって電氣的に接続されている。また、導電体６４を封止する樹脂６８を設けてもよい。樹脂６８は、第１及び第２の接続端子１６，２６をさらに覆ってもよい。樹脂６８は、第１の半導体チップ１０をさ

50

らに覆ってもよいし、圧電振動片 30 を覆ってもよい。樹脂 68 は、第 2 の半導体チップ 20 の第 2 の接続端子 26 が形成された面を覆ってもよい。

【0018】

圧電デバイスの機能は次の通りである。第 1 の集積回路 12 は、温度センサを含む。温度センサは温度変化によって出力信号が変化する。第 1 の集積回路 12 は、温度補償電圧生成回路を含む。温度補償電圧生成回路は、温度センサからの出力信号に基づいて温度補償電圧を出力する。第 2 の集積回路 22 の少なくとも一部と圧電振動片 30 によって電圧制御型発振回路が構成されており、温度補償電圧に応じた周波数の発振信号を発振回路は出力する。すなわち、温度が変化すると圧電振動片 30 の振動周波数が変動するが、振動周波数の変動を修正するようになっている。

10

【0019】

本実施の形態によれば、第 1 及び第 2 の半導体チップ 10, 20 の間に圧電振動片 30 が配置されるので平面サイズの小さい圧電デバイスを提供することができる。また、第 1 及び第 2 の配線 56, 58 を避けた第 1 及び第 2 の凸部 44, 46 が、第 1 及び第 2 の半導体チップ 10, 20 に接合されるので、第 1 及び第 2 の配線 56, 58 と第 1 及び第 2 の半導体チップ 10, 20 の好ましくない電氣的接続を避けることができる。本実施の形態に係る電子デバイスの製造方法は、上述した電子デバイスの構成から自明な方法を含む。

【0020】

(第 2 の実施の形態)

20

図 10 及び図 11 は、それぞれ、本発明の第 2 の実施の形態に係る圧電デバイスの断面図である。図 12 は、第 2 の実施の形態に係る圧電デバイスの圧電振動片を示す平面図である。なお、図 10 に示す圧電振動片の断面は、図 12 に示す X - X 線断面に対応し、図 11 に示す圧電振動片の断面は、図 12 に示す XI - XI 線断面に対応する。

【0021】

本実施の形態では、第 1 の集積回路 112 が形成された第 1 の半導体チップ 110 は、第 1 の接続端子 116 が第 1 の電極 114 が形成された面に形成されている点で、第 1 の実施の形態に係る第 1 の半導体チップ 10 とは異なる。すなわち、第 1 の半導体チップ 110 の同一面に、少なくとも 1 つの第 1 の電極 114 と、少なくとも 1 つの第 1 の接続端子 116 が形成されている。第 1 の電極 114 及び第 1 の接続端子 116 は同じ平面形状であってよく、複数の第 1 の接続端子 116 と少なくとも 1 つの第 1 の電極 114 が一列に並んでいてもよい。その列において、第 1 の電極 114 は、一对の第 1 の接続端子 116 の間に位置していてもよい。第 2 の半導体チップ 120 は、第 2 の電極 124 が形成された面に第 2 の集積回路 122 と電氣的に接続された第 2 の接続端子 126 を有する。

30

【0022】

第 1 及び第 2 の接続端子 116, 126 は、対向するように配置されている。第 1 及び第 2 の半導体チップ 110, 120 は、平面形状が同じ(同じ大きさ)になっている。第 1 及び第 2 の半導体チップ 110, 120 のそれ以外の構成については、第 1 の実施の形態で説明した第 1 及び第 2 の半導体チップ 10, 20 の内容が該当する。

【0023】

40

第 1 及び第 2 の半導体チップ 110, 120 の間には圧電振動片 130 が配置されている。圧電振動片 130 は、振動部 132 及び枠部 134 を有する。枠部 134 には、第 1 及び第 2 の凸部 144, 146 を避けて、第 1 及び第 2 の面 140, 142 を貫通するように 1 つ又は複数の貫通孔 172 が形成されている。貫通孔 172 は、対向する第 1 及び第 2 の接続端子 116, 126 の間に位置している。第 1 及び第 2 の接続端子 116, 126 は、貫通孔 172 に配置された部分を有する導電体 164 によって電氣的に接続されている。詳しくは、導電体 164 は、貫通孔 172 内の部分と、貫通孔 172 とオーバーラップするように第 1 及び第 2 の面 140, 142 に形成された部分と、第 1 及び第 2 の接続端子 116, 126 と接合される部分(例えばハンダ)と、を含む。圧電振動片 130 のそれ以外の構成については、第 1 の実施の形態で説明した圧電振動片 30 の内容が該

50

当する。例えば、第１及び第２の凸部１４４，１４６には、切り欠き１５０が形成され、切り欠き１５０の位置を第１及び第２の配線１５６，１５８が通る。また、切り欠き１５０には封止材１７０が設けられている。

【００２４】

図１１に示すように、枠部１３４には、第１の配線１５６の第１の接続部１６０とオーバーラップする位置には貫通孔１７２が形成されておらず、第２の配線１５８の第２の接続部１６２とオーバーラップする位置にも貫通孔１７２が形成されていない。ただし、第１の半導体チップ１１０の第１の電極１１４とオーバーラップする位置には、第２の半導体チップ１２０に第２の接続端子１２６を形成し、第２の半導体チップ１２０の第２の電極１２４とオーバーラップする位置には、第１の半導体チップ１１０に第１の接続端子１１６を形成してもよい。この場合の第１及び第２の接続端子１１６，１２６は、第１及び第２の電極１２４に電氣的に接続されないのでダミー端子であるため、第１及び第２の集積回路１１２，１２２と電氣的に接続されていなくてもよいし、電氣的に接続されていてもよい。変形例として、この位置にも貫通孔を形成し、貫通孔に配置された部分を有する導電体によって、第１の配線１５６の第１の接続部１６０と第２の接続端子１２６（又は第２の配線１５８の第２の接続部１６２と第１の接続端子１１６）を電氣的に接続してもよい。

10

【００２５】

本実施の形態でも、第１の実施の形態で説明した効果を達成することができ、同じ大きさの第１及び第２の半導体チップ１１０，１２０を使用することで圧電デバイスの平面サイズをさらに小型化することができる。なお、第１及び第２の凸部１４４，１４６の外側であって、枠部１３４と第１及び第２の半導体チップ１１０，１２０の間のスペースは樹脂等によって封止してもよい。

20

【００２６】

（第３の実施の形態）

図１３及び図１４は、それぞれ、本発明の第３の実施の形態に係る圧電デバイスの断面図である。図１５は、第３の実施の形態に係る圧電デバイスの圧電振動片を示す平面図である。なお、図１３に示す圧電振動片の断面は、図１５に示すXIII-XIII線断面に対応し、図１４に示す圧電振動片の断面は、図１５に示すXIV-XIV線断面に対応する。

【００２７】

本実施の形態では、圧電振動片２３０の枠部２３４に貫通孔を形成せずに、導電体２６４が圧電振動片２３０（枠部２３４）の周縁部の側面上に配置された部分を有する点で第２の実施の形態と異なる。導電体２６４は、圧電振動片２３０（枠部２３４）の第１及び第２の面２４０，２４２に配置された部分も有する。なお、枠部２３４の周縁部には切り欠き２６６が形成され、切り欠き２６６に導電体２６４が形成されている。

30

【００２８】

第１の半導体チップ２１０は、第１の電極２１４が形成された面に第１の集積回路２１２と電氣的に接続された第１の接続端子２１６をさらに有する。第２の半導体チップ２２０は、第２の電極２２４が形成された面に第２の集積回路２２２と電氣的に接続された第２の接続端子２２６をさらに有する。第１及び第２の接続端子２１６，２２６は、導電体２６４によって電氣的に接続されている。

40

【００２９】

図１４に示すように、第１の半導体チップ２１０の第１の電極２１４とオーバーラップする位置には、第２の半導体チップ２２０に第２の接続端子が形成されておらず、第２の半導体チップ２２０の第２の電極２２４とオーバーラップする位置には、第１の半導体チップ２１０に第１の接続端子が形成されていない。しかし、第１の接続部２６０が、圧電振動片２３０（枠部２３４）の周縁部の側面上に延長し、さらに、第２の面２４２に至るように形成されている。同様に、第２の接続部２６２が、圧電振動片２３０（枠部２３４）の周縁部の側面上に延長し、さらに、第１の面２４０に至るように形成されている。変形例として、図１４には示されていない第１及び第２の接続端子を、第２及び第１の接続

50

部 2 6 2 , 2 6 0 と対向するように形成してもよい。そして、対向する第 1 の接続部 2 6 0 と図示しない第 2 の接続端子 (又は対向する第 2 の接続部 2 6 2 と図示しない第 1 の接続端子) を電氣的に接続してもよい。なお、第 1 及び第 2 の集積回路 2 1 2 , 2 2 2 に電氣的に接続される第 1 及び第 2 の接続端子 2 1 6 , 2 2 6 の代わりに、第 1 及び第 2 の集積回路 2 1 2 , 2 2 2 に電氣的に接続されないダミー端子を設けてもよい。

【 0 0 3 0 】

第 1 及び第 2 の半導体チップ 2 1 0 , 2 2 0 並びに圧電振動片 2 3 0 のその他の構成については、第 1 及び第 2 の実施の形態で説明した内容を適用することができる。例えば、第 1 及び第 2 の凸部 2 4 4 , 2 4 6 には、切り欠き 2 5 0 が形成され、切り欠き 2 5 0 の位置を第 1 及び第 2 の配線 2 5 6 , 2 5 8 が通る。また、切り欠き 2 5 0 には封止材 2 7 0 が設けられている。本実施の形態でも、第 1 及び第 2 の実施の形態で説明した効果を達成することができる。

【 0 0 3 1 】

本発明は、上述した実施の形態に限定されるものではなく、種々の変形が可能である。例えば、本発明は、実施の形態で説明した構成と実質的に同一の構成 (例えば、機能、方法及び結果が同一の構成、あるいは目的及び結果が同一の構成) を含む。また、本発明は、実施の形態で説明した構成の本質的でない部分を置き換えた構成を含む。また、本発明は、実施の形態で説明した構成と同一の作用効果を奏する構成又は同一の目的を達成することができる構成を含む。また、本発明は、実施の形態で説明した構成に公知技術を付加した構成を含む。

【 図面の簡単な説明 】

【 0 0 3 2 】

【 図 1 】 図 1 は、本発明の第 1 の実施の形態に係る圧電デバイスの平面図である。

【 図 2 】 図 2 は、図 1 に示す圧電デバイスの正面図である。

【 図 3 】 図 3 は、図 1 に示す圧電デバイスの III - III 線断面図である。

【 図 4 】 図 4 は、図 1 に示す圧電デバイスの左側面図である。

【 図 5 】 図 5 は、図 1 に示す圧電デバイスの V - V 線断面図である。

【 図 6 】 図 6 は、図 1 に示す圧電デバイスの底面図である。

【 図 7 】 図 7 (A) は、第 1 の実施の形態に係る圧電デバイスの圧電振動片の平面図であり、図 7 (B) は、図 7 (A) に示す圧電振動片の B - B 線断面図であり、図 7 (C) は、図 7 (A) に示す圧電振動片の C - C 線断面図であり、図 7 (D) は、図 7 (A) に示す圧電振動片の底面図である。

【 図 8 】 図 8 は、第 1 の半導体チップと圧電振動片の取り付けの詳細を説明する分解図である。

【 図 9 】 図 9 は、第 2 の半導体チップと圧電振動片の取り付けの詳細を説明する分解図である。

【 図 1 0 】 図 1 0 は、本発明の第 2 の実施の形態に係る圧電デバイスの断面図である。

【 図 1 1 】 図 1 1 は、本発明の第 2 の実施の形態に係る圧電デバイスの断面図である。

【 図 1 2 】 図 1 2 は、第 2 の実施の形態に係る圧電デバイスの圧電振動片を示す平面図である。

【 図 1 3 】 図 1 3 は、本発明の第 3 の実施の形態に係る圧電デバイスの断面図である。

【 図 1 4 】 図 1 4 は、本発明の第 3 の実施の形態に係る圧電デバイスの断面図である。

【 図 1 5 】 図 1 5 は、第 3 の実施の形態に係る圧電デバイスの圧電振動片を示す平面図である。

【 符号の説明 】

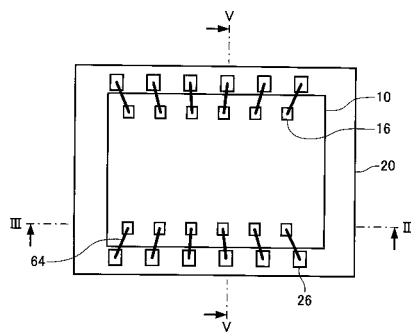
【 0 0 3 3 】

1 0 ... 第 1 の半導体チップ、 1 2 ... 第 1 の集積回路、 1 4 ... 第 1 の電極、 1 6 ... 第 1 の接続端子、 1 8 ... シリコン酸化膜、 2 0 ... 第 2 の半導体チップ、 2 2 ... 第 2 の集積回路、 2 4 ... 第 2 の電極、 2 6 ... 第 2 の接続端子、 2 8 ... 外部端子、 3 0 ... 圧電振動片、 3 2 ... 振動部、 3 4 ... 枠部、 3 6 ... 連結部、 3 8 ... スリット、 4 0 ... 第 1 の面、 4 2 ... 第 2 の面、

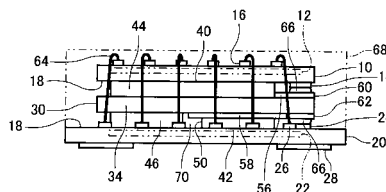
4 4 ... 第 1 の凸部、4 6 ... 第 2 の凸部、4 8 ... 第 1 の切り欠き、5 0 ... 第 2 の切り欠き、
 5 2 ... 第 1 の励振電極、5 4 ... 第 2 の励振電極、5 6 ... 第 1 の配線、5 8 ... 第 2 の配線、
 6 0 ... 第 1 の接続部、6 2 ... 第 2 の接続部、6 4 ... 導電体、6 6 ... 導電部材、6 8 ... 樹脂、
 7 0 ... 封止材、1 1 0 ... 第 1 の半導体チップ、1 1 2 ... 第 1 の集積回路、1 1 4 ... 第 1
 の電極、1 1 6 ... 第 1 の接続端子、1 2 0 ... 第 2 の半導体チップ、1 2 2 ... 第 2 の集積回
 路、1 2 4 ... 第 2 の電極、1 2 6 ... 第 2 の接続端子、1 3 0 ... 圧電振動片、1 3 2 ... 振動
 部、1 3 4 ... 枠部、1 4 0 ... 第 1 の面、1 4 2 ... 第 2 の面、1 4 4 ... 第 1 の凸部、1 4 6
 ... 第 2 の凸部、1 5 6 ... 第 1 の配線、1 5 8 ... 第 2 の配線、1 6 0 ... 第 1 の接続部、1 6
 2 ... 第 2 の接続部、1 6 4 ... 導電体、1 7 2 ... 貫通孔、2 1 0 ... 第 1 の半導体チップ、2
 1 2 ... 第 1 の集積回路、2 1 4 ... 第 1 の電極、2 1 6 ... 第 1 の接続端子、2 2 0 ... 第 2 の
 半導体チップ、2 2 2 ... 第 2 の集積回路、2 2 4 ... 第 2 の電極、2 2 6 ... 第 2 の接続端
 子、2 3 0 ... 圧電振動片、2 4 0 ... 第 1 の面、2 4 2 ... 第 2 の面、2 3 4 ... 枠部、2 6 0 ...
 第 1 の接続部、2 6 2 ... 第 2 の接続部、2 6 4 ... 導電体、2 6 6 ... 切り欠き

10

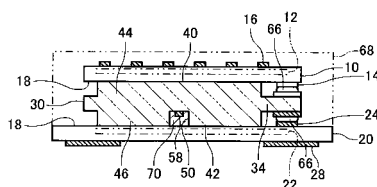
【図 1】



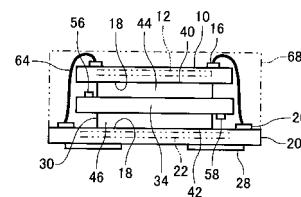
【図 2】



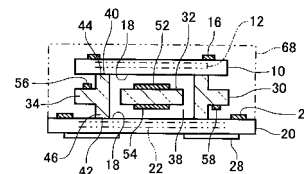
【図 3】



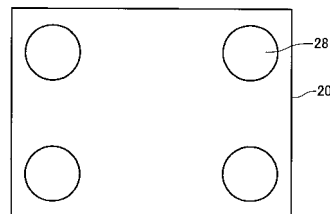
【図 4】



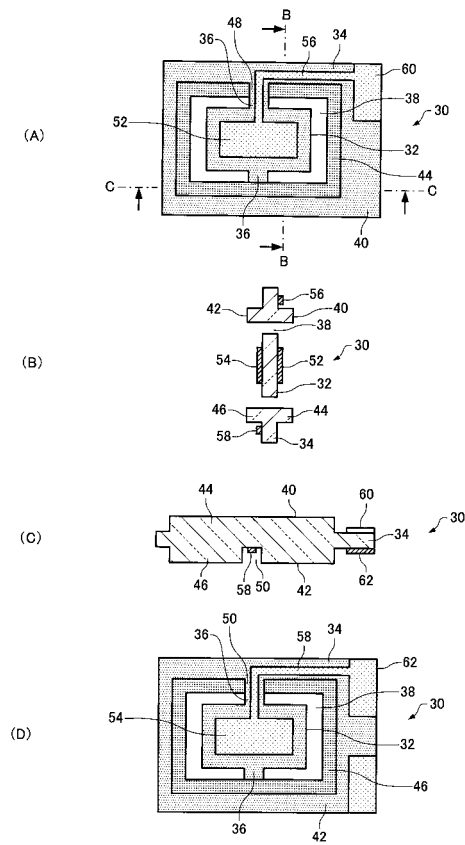
【図 5】



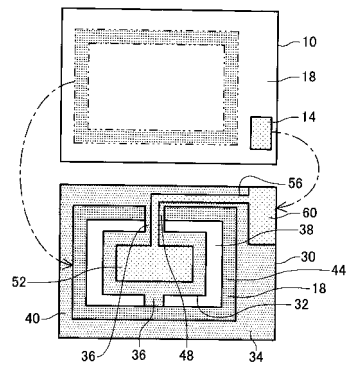
【図 6】



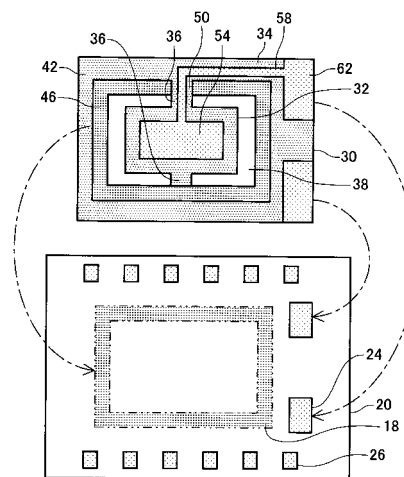
【図 7】



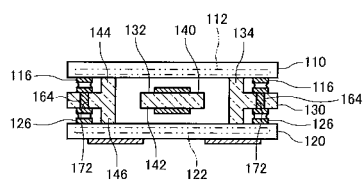
【図 8】



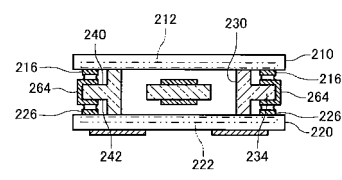
【図 9】



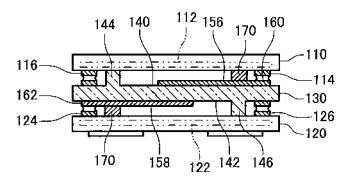
【図 10】



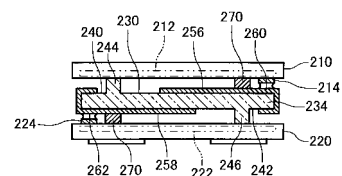
【図 13】



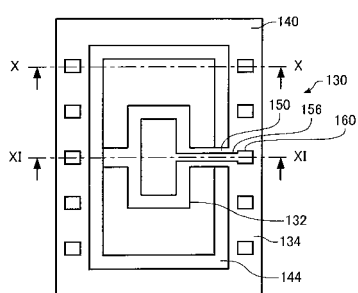
【図 11】



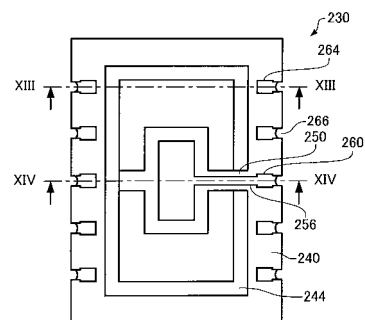
【図 14】



【図 12】



【図 15】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 25/18 (2006.01) H 0 1 L 23/30 R
H 0 1 L 23/29 (2006.01)
H 0 1 L 23/31 (2006.01)

(72)発明者 駒井 誠
東京都日野市日野4 2 1 - 8 エプソントヨコム株式会社内

審査官 橋本 和志

(56)参考文献 特開2 0 0 2 - 1 9 8 7 3 9 (J P , A)
国際公開第2 0 0 7 / 0 9 1 4 1 7 (W O , A 1)
特開2 0 0 4 - 0 1 5 4 4 4 (J P , A)
特開2 0 0 1 - 1 1 9 2 6 4 (J P , A)

(58)調査した分野(Int.Cl. , D B名)
H 0 3 B 5 / 3 0 - 5 / 4 2
H 0 3 H 9 / 0 2
H 0 1 L 2 3 / 2 9
H 0 1 L 2 3 / 3 1
H 0 1 L 2 5 / 0 6 5
H 0 1 L 2 5 / 0 7
H 0 1 L 2 5 / 1 8
H 0 3 H 9 / 1 0