

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第5158337号  
(P5158337)

(45) 発行日 平成25年3月6日(2013.3.6)

(24) 登録日 平成24年12月21日(2012.12.21)

(51) Int.Cl.	F 1		
HO3H 9/02	(2006.01)	HO3H	9/02
HO3H 9/10	(2006.01)	HO3H	9/10
HO3B 5/32	(2006.01)	HO3H	9/02
HO1L 25/065	(2006.01)	HO3B	5/32
HO1L 25/07	(2006.01)	HO1L	25/08

請求項の数 7 (全 12 頁) 最終頁に続く

(21) 出願番号 特願2007-286532 (P2007-286532)  
 (22) 出願日 平成19年11月2日 (2007.11.2)  
 (65) 公開番号 特開2009-118000 (P2009-118000A)  
 (43) 公開日 平成21年5月28日 (2009.5.28)  
 審査請求日 平成22年10月29日 (2010.10.29)

(73) 特許権者 000002369  
 セイコーエプソン株式会社  
 東京都新宿区西新宿2丁目4番1号  
 (74) 代理人 100090387  
 弁理士 布施 行夫  
 (74) 代理人 100090398  
 弁理士 大渕 美千栄  
 (74) 代理人 100113066  
 弁理士 永田 美佐  
 (72) 発明者 高橋 雄一郎  
 東京都日野市日野421-8 エプソント  
 ヨコム株式会社内  
 (72) 発明者 下平 和彦  
 東京都日野市日野421-8 エプソント  
 ヨコム株式会社内

最終頁に続く

(54) 【発明の名称】圧電デバイス

## (57) 【特許請求の範囲】

## 【請求項1】

第1の集積回路を内部に有している第1の半導体チップと、  
 第2の集積回路を内部に有している第2の半導体チップと、  
 振動部及び前記振動部を囲んでいる枠部を有している圧電振動片と、  
 前記振動部に設けられている励振電極と、  
 を有し、

前記励振電極は、前記第1及び第2の半導体チップの少なくともいずれか一方と電気的に接続され、

前記圧電振動片は、前記第1及び第2の半導体チップの間に配置され、

10

前記枠部は、厚み方向における一方に第1の接合面、他方に第2の接合面を有し、

前記枠部の前記第1の接合面が前記第1の半導体チップの一方の面に接合され、

前記枠部の前記第2の接合面が前記第2の半導体チップの一方の面に接合されている圧電デバイス。

## 【請求項2】

請求項1に記載された圧電デバイスにおいて、

前記枠部は、前記厚み方向における一方に第1の面、他方に第2の面を有し、

前記枠部は、前記第1の面上に第1の凸部を備え、前記第1の凸部の前記厚み方向の端面が前記第1の接合面とされ、

前記枠部は、前記第2の面上に第2の凸部を備え、前記第2の凸部の前記厚み方向の端面

20

が前記第2の接合面とされている圧電デバイス。

**【請求項3】**

請求項2に記載された圧電デバイスにおいて、

前記第1の半導体チップは、前記第1の集積回路に電気的に接続されている第1の電極を有し、

前記第2の半導体チップは、前記第2の集積回路に電気的に接続されている第2の電極を有し、

前記励振電極は、第1及び第2の励振電極からなり、

前記枠部の前記第1の面上に設けられ、前記第1の励振電極と電気的に接続され、前記第1及び第2の電極の少なくともいずれか一方の電極に電気的に接続されている第1の接続部を有している第1の配線と、10

前記枠部の前記第2の面上に設けられ、前記第2の励振電極と電気的に接続され、前記第1及び第2の電極の少なくともいずれか一方の電極に電気的に接続されている第2の接続部を有している第2の配線と、

を備えている圧電デバイス。

**【請求項4】**

請求項3に記載された圧電デバイスにおいて、

前記第1の凸部は、第1の切り欠きを有して前記振動部を囲んでいる形状をなし、前記第1の切り欠きの位置を前記第1の配線が通り、

前記第2の凸部は、第2の切り欠きを有して前記振動部を囲んでいる形状をなし、前記第2の切り欠きの位置を前記第2の配線が通っている圧電デバイス。20

**【請求項5】**

請求項2から4のいずれか1項に記載された圧電デバイスにおいて、

前記第1の凸部は、前記第1の接続部と前記振動部の間に設けられ、

前記第2の凸部は、前記第2の接続部と前記振動部の間に設けられている圧電デバイス。。

**【請求項6】**

請求項3または4に記載された圧電デバイスにおいて、

前記圧電振動片は、前記第1の面を、前記第1の半導体チップの前記第1の電極が形成された面に対向させて配置され、30

前記第1の接続部が前記第1の電極に対向して配置されている圧電デバイス。

**【請求項7】**

請求項6に記載された圧電デバイスにおいて、

前記圧電振動片は、前記第2の面を、前記第2の半導体チップの前記第2の電極が形成された面に対向させて配置され、

前記第2の接続部が前記第2の電極に対向して配置されている圧電デバイス。

**【発明の詳細な説明】**

**【技術分野】**

**【0001】**

本発明は、圧電デバイスに関する。

**【背景技術】**

**【0002】**

特許文献1には、パッケージ内に圧電振動片及びICチップを気密に封止する圧電発振器が開示され、特許文献2にも、発振回路を構成するICチップと圧電振動片をパッケージ内に配置した構造が開示されている。これらの構造では、ICチップ及び圧電振動片を重ねて配置するので、横に並べて配列するよりも平面サイズを小さくすることができる。しかし、近年、高機能化の要求から、発振回路以外にも付加的な回路（データ書き込み用回路、温度補償回路など）を備えたICチップが使用されるようになってきている。その結果、ICチップの平面サイズが大型化するので、圧電発振器の平面サイズも大型化するという問題があった。40

【特許文献 1】特許第 3 6 2 0 4 5 1 号公報  
【特許文献 2】特開平 1 1 - 3 0 8 0 5 2 号公報

【発明の開示】

【発明が解決しようとする課題】

【0 0 0 3】

本発明は、平面サイズの小さい圧電デバイスを提供することを目的とする。

【課題を解決するための手段】

【0 0 0 4】

本発明は、上述の課題の少なくとも一部を解決するためになされたものであり、以下の形態又は適用例として実現することが可能である。 10

【適用例 1】本適用例に係る圧電デバイスは、

第 1 の集積回路を内部に有する第 1 の半導体チップと、  
第 2 の集積回路を内部に有する第 2 の半導体チップと、  
振動部及び前記振動部を囲む枠部を有する圧電振動片と、  
前記振動部に形成された励振電極と、  
を有し、

前記励振電極は、前記第 1 及び第 2 の半導体チップの少なくともいずれか一方と電気的に接続され、

前記圧電振動片は、前記第 1 及び第 2 の半導体チップの間に配置され、  
前記圧電振動片の前記枠部は、厚み方向において対向する第 1 および第 2 の接合面を有し、 20

前記枠部の前記第 1 の接合面が前記第 1 の半導体チップの一方の面に接合され、  
前記枠部の前記第 2 の接合面が前記第 2 の半導体チップの一方の面に接合されてなる。

【0 0 0 5】

本適用例によれば、第 1 及び第 2 の半導体チップの間に圧電振動片が配置されるので平面サイズの小さい圧電デバイスを提供することができる。

【適用例 2】本適用例に係る圧電デバイスにおいて、

前記枠部は、前記厚み方向において対向する第 1 および第 2 の面を有し、

前記枠部には前記第 1 の面に第 1 の凸部が形成され、前記第 1 の凸部の前記厚み方向の端面が前記第 1 の接合面とされ、 30

前記枠部には前記第 2 の面に第 2 の凸部が形成され、前記第 1 の凸部の前記厚み方向の端面が前記第 2 の接合面とされてなる。

【適用例 3】本適用例に係る圧電デバイスにおいて、

前記第 1 の半導体チップは、前記第 1 の集積回路に電気的に接続された第 1 の電極を有し、

前記第 2 の半導体チップは、前記第 2 の集積回路に電気的に接続された第 2 の電極を有し、

前記励振電極は、第 1 及び第 2 の励振電極からなり、

前記枠部の前記第 1 の面上に形成され、前記第 1 の励振電極と電気的に接続され、前記第 1 及び第 2 の電極の少なくともいずれか一方の電極に電気的に接続されている第 1 の接続部を有する第 1 の配線と、 40

前記枠部の前記第 2 の面上に形成され、前記第 2 の励振電極と電気的に接続され、前記第 1 及び第 2 の電極の少なくともいずれか一方の電極に電気的に接続されている第 2 の接続部を有する第 2 の配線と、  
を有する。

【適用例 4】本適用例に係る圧電デバイスにおいて、

前記第 1 の凸部は、第 1 の切り欠きを有して前記振動部を囲む形状をなし、前記第 1 の切り欠きの位置を前記第 1 の配線が通り、

前記第 2 の凸部は、第 2 の切り欠きを有して前記振動部を囲む形状をなし、前記第 2 の切り欠きの位置を前記第 2 の配線が通る。 50

[適用例 5] 本適用例に係る圧電デバイスにおいて、

前記第1の凸部は、前記第1の接続部と前記振動部の間に形成され、

前記第2の凸部は、前記第2の接続部と前記振動部の間に形成されている。

[適用例 6] 本適用例に係る圧電デバイスにおいて、

前記圧電振動片は水晶からなり、

前記第1及び第2の半導体チップはそれぞれシリコン酸化膜を表面に有し、

前記第1及び第2の凸部は、直接接合によって、前記シリコン酸化膜に接合されている

。

[適用例 7] 本適用例に係る圧電デバイスにおいて、

前記圧電振動片は、前記第1の面を、前記第1の半導体チップの前記第1の電極が形成された面に対向させて配置されている。 10

[適用例 8] 本適用例に係る圧電デバイスにおいて、

前記圧電振動片は、前記第1の接続部が前記第1の電極に対向するように配置されている。

[適用例 9] 本適用例に係る圧電デバイスにおいて、

前記圧電振動片は、前記第2の面を、前記第2の半導体チップの前記第2の電極が形成された面に対向させて配置されている。

[適用例 10] 本適用例に係る圧電デバイスにおいて、

前記圧電振動片は、前記第2の接続部が前記第2の電極に対向するように配置されている。 20

[適用例 11] 本適用例に係る圧電デバイスにおいて、

前記第1の半導体チップは、前記第1の電極が形成された面とは反対面に前記第1の集積回路と電気的に接続された第1の接続端子をさらに有し、

前記第2の半導体チップは、前記第2の電極が形成された面上に前記第2の集積回路と電気的に接続された第2の接続端子をさらに有し、

前記第1及び第2の接続端子が導電体によって電気的に接続されている。

[適用例 12] 本適用例に係る圧電デバイスにおいて、

前記第1の半導体チップは、前記第1の電極が形成された面上に前記第1の集積回路と電気的に接続された第1の接続端子をさらに有し、

前記第2の半導体チップは、前記第2の電極が形成された面上に前記第2の集積回路と電気的に接続された第2の接続端子をさらに有し、 30

前記第1及び第2の接続端子は、前記枠部を貫通する貫通孔に配置された部分を有する導電体によって電気的に接続されている。

[適用例 13] 本適用例に係る圧電デバイスにおいて、

前記第1の半導体チップは、前記第1の電極が形成された面上に前記第1の集積回路と電気的に接続された第1の接続端子をさらに有し、

前記第2の半導体チップは、前記第2の電極が形成された面上に前記第2の集積回路と電気的に接続された第2の接続端子をさらに有し、

前記第1及び第2の接続端子は、前記圧電振動片の前記周縁部の側面上に配置された部分を有する導電体によって電気的に接続されている。 40

[適用例 14] 本適用例に係る圧電デバイスにおいて、

前記第2の半導体チップは、前記第2の電極が形成された面とは反対面に、前記第2の集積回路と電気的に接続された外部端子を有する。

**【発明を実施するための最良の形態】**

**【0006】**

(第1の実施の形態)

図1は、本発明の第1の実施の形態に係る圧電デバイスの平面図である。図2は、図1に示す圧電デバイスの正面図である。図3は、図1に示す圧電デバイスのIII-III線断面図である。図4は、図1に示す圧電デバイスの左側面図である。図5は、図1に示す圧電デバイスのV-V線断面図である。図6は、図1に示す圧電デバイスの底面図である。 50

## 【0007】

圧電デバイスは第1の半導体チップ10を有する。第1の半導体チップ10は、第1の集積回路12を内部(表層部)に有し、第1の集積回路12に電気的に接続された第1の電極14を有する。第1の電極14は、第1の集積回路12が形成された表層部の表面に形成されている。第1の半導体チップ10は、第1の電極14が形成された面とは反対面に第1の集積回路12と電気的に接続された第1の接続端子16をさらに有する。第1の電極14と第1の接続端子16は、図示しない貫通電極によって電気的に接続されていてもよい。第1の半導体チップ10は、シリコン酸化膜18を表面(少なくとも第1の電極14が形成された面)に有する。

## 【0008】

圧電デバイスは第2の半導体チップ20を有する。第2の半導体チップ20は、第2の集積回路22を内部(表層部)に有し、第2の集積回路22に電気的に接続された第2の電極24を有する。第2の電極24は、第2の集積回路22が形成された表層部の表面に形成されている。第2の半導体チップ20は、第2の電極24が形成された面に第2の集積回路22と電気的に接続された第2の接続端子26をさらに有する。第2の半導体チップ20は、第2の電極24が形成された面とは反対面に、第2の集積回路22と電気的に接続された外部端子28を有する。外部端子28には、図示しないハンダボールを設けてもよい。第2の電極24と外部端子28は、図示しない貫通電極によって電気的に接続されていてもよい。第2の半導体チップ20は、シリコン酸化膜18を表面(少なくとも第2の電極24が形成された面)に有する。本実施の形態では、第2の半導体チップ20の第2の電極24が形成された面は、第1の半導体チップ10の第1の電極14が形成された面よりも大きい。

10

20

## 【0009】

図7(A)は、第1の実施の形態に係る圧電デバイスの圧電振動片の平面図である。図7(B)は、図7(A)に示す圧電振動片のB-B線断面図である。図7(C)は、図7(A)に示す圧電振動片のC-C線断面図である。図7(D)は、図7(A)に示す圧電振動片の底面図である。

## 【0010】

圧電デバイスは、圧電振動片30を有する。圧電振動片30は水晶からなる。圧電振動片30は、相互に反対を向く第1及び第2の面40, 42を有する。圧電振動片30は、第1及び第2の面40, 42の周縁部を除く部分(例えば中央部)を表裏面とする振動部32と、第1及び第2の面40, 42の振動部32を囲む部分(例えば周縁部)を表裏面とする枠部34と、を含む。圧電振動片30は、振動部32と枠部34を接続する少なくとも1つ(図7(A)では2つ)の連結部36を有する。詳しくは、振動部32から相互に反対方向に一対の連結部36が形成されている。振動部32と枠部34は、連結部36にて連結される部分を除いて、スリット38にて分離されている。

30

## 【0011】

振動部32の第1の面40上には第1の励振電極52が形成されている。振動部32の第2の面42上には第2の励振電極54が形成されている。第1及び第2の励振電極52, 54によって振動部32が挟まれており、印加される電圧によって振動部32が振動する。

40

## 【0012】

枠部34の第1の面40上には、第1の配線56が形成されている。第1の配線56は、第1の電極14に電気的に接続するための第1の接続部60を有する。第1の配線56は、第1の励振電極52と電気的に接続されている。電気的接続のため、第1の配線56は、連結部36上に形成される部分を有する。枠部34の第2の面42上には、第2の配線58が形成されている。第2の配線58は、第2の電極24に電気的に接続するための第2の接続部62を有する。第2の配線58は、第2の励振電極54と電気的に接続されている。電気的接続のため、第2の配線58は、連結部36上に形成される部分を有する。相互に反対方向に延びる一対の連結部36の一方に第1の配線56の一部が形成され、

50

他方に第2の配線58の一部が形成されている。したがって、第1及び第2の配線56, 58は、オーバーラップしないようになっている。

#### 【0013】

枠部34には、第1の面40に第1の凸部44が形成されている。第1の凸部44は、第1の配線56が形成された領域を避けて形成されている。第1の凸部44は、第1の接続部60と振動部32の間に形成されている。第1の凸部44は、1箇所のみの第1の切り欠き48を有して振動部32を囲む形状をなしている。第1の凸部44は、スリット38に隣接して形成されている。第1の切り欠き48の位置を第1の配線56が通る。枠部34には、第2の面42に第2の凸部46が形成されている。第2の凸部46は、第2の配線58が形成された領域を避けて形成されている。第2の凸部46は、第2の接続部62と振動部32の間に形成されている。10 第2の凸部46は、1箇所のみの第2の切り欠き50を有して振動部32を囲む形状をなしている。第2の凸部46は、スリット38に隣接して形成されている。第2の切り欠き50の位置を第2の配線58が通る。第1及び第2の凸部44, 46は、それぞれ、第1及び第2の配線56, 58の厚みよりも高くなるように形成されている。

#### 【0014】

圧電振動片30は、第1及び第2の半導体チップ10, 20の間に配置されている。枠部34の第1及び第2の凸部44, 46の厚み方向の端面がそれぞれ第1及び第2の半導体チップ10, 20に接合されている。第1及び第2の凸部44, 46の厚み方向の端面は、枠部34の第1及び第2の接合面である。20 第1及び第2の凸部44, 46は、直接接合によって、第1及び第2の半導体チップ10, 20のシリコン酸化膜18（その平坦な表面）に接合されている。直接接合を適用するために、第1及び第2の凸部44, 46の表面は圧電振動片30を構成している水晶が露出している。直接接合の代わりに陽極接合を適用してもよい。

#### 【0015】

第1及び第2の凸部44, 46と第1及び第2の半導体チップ10, 20は、気密に接合している。また、図2及び図3に示すように、第2の切り欠き50には封止材70が設けられ、同様に、第1の切り欠き48にも封止材（図示せず）が設けられている。30 封止材70は、電気的な導通が問題にならなければハンダ等の導電材料であってもよいし、電気的な絶縁を図る必要があればガラスであってもよい。ハンダ又はガラスは溶融して第1及び第2の切り欠き48, 50に設ける。封止材70によって、第1及び第2の切り欠き48, 50が気密に塞がれている。したがって、第1及び第2の凸部44, 46並びに封止材70によって囲まれたスペースは気密に封止されており、このスペースは真空になっていてもよいし、空気以外のガス（窒素等）が充填されていてもよい。

#### 【0016】

図8は、第1の半導体チップと圧電振動片の取り付けの詳細を説明する分解図である。40 図9は、第2の半導体チップと圧電振動片の取り付けの詳細を説明する分解図である。圧電振動片30は、第1の面40を、第1の半導体チップ10の第1の電極14が形成された面に対向させて配置されている。圧電振動片30は、第1の接続部60が第1の電極14に対向するように配置されている。第1の接続部60と第1の電極14の間には、導電部材66（例えばハンダ）が設けられて両者を電気的に接続している。圧電振動片30は、第2の面42を、第2の半導体チップ20の第2の電極24が形成された面に対向させて配置されている。圧電振動片30は、第2の接続部62が第2の電極24に対向するように配置されている。第2の接続部62と第2の電極24の間には、導電部材66（例えばハンダ）が設けられて両者を電気的に接続している。

#### 【0017】

図1に示すように、第1の半導体チップ10の第1の接続端子16と第2の半導体チップ20の第2の接続端子26が導電体64（例えばワイヤ）によって電気的に接続されている。また、導電体64を封止する樹脂68を設けてもよい。50 樹脂68は、第1及び第2の接続端子16, 26をさらに覆ってもよい。樹脂68は、第1の半導体チップ10をさ

らに覆ってもよいし、圧電振動片30を覆ってもよい。樹脂68は、第2の半導体チップ20の第2の接続端子26が形成された面を覆ってもよい。

#### 【0018】

圧電デバイスの機能は次の通りである。第1の集積回路12は、温度センサを含む。温度センサは温度変化によって出力信号が変化する。第1の集積回路12は、温度補償電圧生成回路を含む。温度補償電圧生成回路は、温度センサからの出力信号に基づいて温度補償電圧を出力する。第2の集積回路22の少なくとも一部と圧電振動片30によって電圧制御型発振回路が構成されており、温度補償電圧に応じた周波数の発振信号を発振回路は出力する。すなわち、温度が変化すると圧電振動片30の振動周波数が変動するが、振動周波数の変動を修正するようになっている。

10

#### 【0019】

本実施の形態によれば、第1及び第2の半導体チップ10, 20の間に圧電振動片30が配置されるので平面サイズの小さい圧電デバイスを提供することができる。また、第1及び第2の配線56, 58を避けた第1及び第2の凸部44, 46が、第1及び第2の半導体チップ10, 20に接合されるので、第1及び第2の配線56, 58と第1及び第2の半導体チップ10, 20の好ましくない電気的接続を避けることができる。本実施の形態に係る電子デバイスの製造方法は、上述した電子デバイスの構成から自明な方法を含む。

#### 【0020】

##### (第2の実施の形態)

20

図10及び図11は、それぞれ、本発明の第2の実施の形態に係る圧電デバイスの断面図である。図12は、第2の実施の形態に係る圧電デバイスの圧電振動片を示す平面図である。なお、図10に示す圧電振動片の断面は、図12に示すX-X線断面に対応し、図11に示す圧電振動片の断面は、図12に示すXI-XI線断面に対応する。

#### 【0021】

本実施の形態では、第1の集積回路112が形成された第1の半導体チップ110は、第1の接続端子116が第1の電極114が形成された面に形成されている点で、第1の実施の形態に係る第1の半導体チップ10とは異なる。すなわち、第1の半導体チップ110の同一面上に、少なくとも1つの第1の電極114と、少なくとも1つの第1の接続端子116が形成されている。第1の電極114及び第1の接続端子116は同じ平面形状であってもよく、複数の第1の接続端子116と少なくとも1つの第1の電極114が一列に並んでいてもよい。その列において、第1の電極114は、一対の第1の接続端子116の間に位置していてもよい。第2の半導体チップ120は、第2の電極124が形成された面に第2の集積回路122と電気的に接続された第2の接続端子126を有する。

30

#### 【0022】

第1及び第2の接続端子116, 126は、対向するように配置されている。第1及び第2の半導体チップ110, 120は、平面形状が同じ(同じ大きさ)になっている。第1及び第2の半導体チップ110, 120のそれ以外の構成については、第1の実施の形態で説明した第1及び第2の半導体チップ10, 20の内容が該当する。

#### 【0023】

40

第1及び第2の半導体チップ110, 120の間には圧電振動片130が配置されている。圧電振動片130は、振動部132及び枠部134を有する。枠部134には、第1及び第2の凸部144, 146を避けて、第1及び第2の面140, 142を貫通するように1つ又は複数の貫通孔172が形成されている。貫通孔172は、対向する第1及び第2の接続端子116, 126の間に位置している。第1及び第2の接続端子116, 126は、貫通孔172に配置された部分を有する導電体164によって電気的に接続されている。詳しくは、導電体164は、貫通孔172内の部分と、貫通孔172とオーバーラップするように第1及び第2の面140, 142に形成された部分と、第1及び第2の接続端子116, 126と接合される部分(例えばハンダ)と、を含む。圧電振動片130のそれ以外の構成については、第1の実施の形態で説明した圧電振動片30の内容が該

50

当する。例えば、第1及び第2の凸部144, 146には、切り欠き150が形成され、切り欠き150の位置を第1及び第2の配線156, 158が通る。また、切り欠き150には封止材170が設けられている。

#### 【0024】

図11に示すように、枠部134には、第1の配線156の第1の接続部160とオーバーラップする位置には貫通孔172が形成されておらず、第2の配線158の第2の接続部162とオーバーラップする位置にも貫通孔172が形成されていない。ただし、第1の半導体チップ110の第1の電極114とオーバーラップする位置には、第2の半導体チップ120に第2の接続端子126を形成し、第2の半導体チップ120の第2の電極124とオーバーラップする位置には、第1の半導体チップ110に第1の接続端子116を形成してもよい。この場合の第1及び第2の接続端子116, 126は、第1及び第2の電極124に電気的に接続されないのでダミー端子であるため、第1及び第2の集積回路112, 122と電気的に接続されていなくてもよいし、電気的に接続されていてもよい。変形例として、この位置にも貫通孔を形成し、貫通孔に配置された部分を有する導電体によって、第1の配線156の第1の接続部160と第2の接続端子126(又は第2の配線158の第2の接続部162と第1の接続端子116)を電気的に接続してもよい。

#### 【0025】

本実施の形態でも、第1の実施の形態で説明した効果を達成することができ、同じ大きさの第1及び第2の半導体チップ110, 120を使用することで圧電デバイスの平面サイズをさらに小型化することができる。なお、第1及び第2の凸部144, 146の外側であって、枠部134と第1及び第2の半導体チップ110, 120の間のスペースは樹脂等によって封止してもよい。

#### 【0026】

##### (第3の実施の形態)

図13及び図14は、それぞれ、本発明の第3の実施の形態に係る圧電デバイスの断面図である。図15は、第3の実施の形態に係る圧電デバイスの圧電振動片を示す平面図である。なお、図13に示す圧電振動片の断面は、図15に示すXIII-XIII線断面に対応し、図14に示す圧電振動片の断面は、図15に示すXIV-XIV線断面に対応する。

#### 【0027】

本実施の形態では、圧電振動片230の枠部234に貫通孔を形成せずに、導電体264が圧電振動片230(枠部234)の周縁部の側面上に配置された部分を有する点で第2の実施の形態と異なる。導電体264は、圧電振動片230(枠部234)の第1及び第2の面240, 242に配置された部分も有する。なお、枠部234の周縁部には切り欠き266が形成され、切り欠き266に導電体264が形成されている。

#### 【0028】

第1の半導体チップ210は、第1の電極214が形成された面に第1の集積回路212と電気的に接続された第1の接続端子216をさらに有する。第2の半導体チップ220は、第2の電極224が形成された面に第2の集積回路222と電気的に接続された第2の接続端子226をさらに有する。第1及び第2の接続端子216, 226は、導電体264によって電気的に接続されている。

#### 【0029】

図14に示すように、第1の半導体チップ210の第1の電極214とオーバーラップする位置には、第2の半導体チップ220に第2の接続端子が形成されておらず、第2の半導体チップ220の第2の電極224とオーバーラップする位置には、第1の半導体チップ210に第1の接続端子が形成されていない。しかし、第1の接続部260が、圧電振動片230(枠部234)の周縁部の側面上に延長し、さらに、第2の面242に至るように形成されている。同様に、第2の接続部262が、圧電振動片230(枠部234)の周縁部の側面上に延長し、さらに、第1の面240に至るように形成されている。変形例として、図14には示されていない第1及び第2の接続端子を、第2及び第1の接続

10

20

30

40

50

部 262, 260 と対向するように形成してもよい。そして、対向する第 1 の接続部 260 と図示しない第 2 の接続端子（又は対向する第 2 の接続部 262 と図示しない第 1 の接続端子）を電気的に接続してもよい。なお、第 1 及び第 2 の集積回路 212, 222 に電気的に接続される第 1 及び第 2 の接続端子 216, 226 の代わりに、第 1 及び第 2 の集積回路 212, 222 に電気的に接続されないダミー端子を設けてもよい。

#### 【0030】

第 1 及び第 2 の半導体チップ 210, 220 並びに圧電振動片 230 のその他の構成については、第 1 及び第 2 の実施の形態で説明した内容を適用することができる。例えば、第 1 及び第 2 の凸部 244, 246 には、切り欠き 250 が形成され、切り欠き 250 の位置を第 1 及び第 2 の配線 256, 258 が通る。また、切り欠き 250 には封止材 270 が設けられている。本実施の形態でも、第 1 及び第 2 の実施の形態で説明した効果を達成することができる。10

#### 【0031】

本発明は、上述した実施の形態に限定されるものではなく、種々の変形が可能である。例えば、本発明は、実施の形態で説明した構成と実質的に同一の構成（例えば、機能、方法及び結果が同一の構成、あるいは目的及び結果が同一の構成）を含む。また、本発明は、実施の形態で説明した構成の本質的でない部分を置き換えた構成を含む。また、本発明は、実施の形態で説明した構成と同一の作用効果を奏する構成又は同一の目的を達成することができる構成を含む。また、本発明は、実施の形態で説明した構成に公知技術を付加した構成を含む。20

#### 【図面の簡単な説明】

#### 【0032】

【図 1】図 1 は、本発明の第 1 の実施の形態に係る圧電デバイスの平面図である。

【図 2】図 2 は、図 1 に示す圧電デバイスの正面図である。

【図 3】図 3 は、図 1 に示す圧電デバイスの III - III 線断面図である。

【図 4】図 4 は、図 1 に示す圧電デバイスの左側面図である。

【図 5】図 5 は、図 1 に示す圧電デバイスの V - V 線断面図である。

【図 6】図 6 は、図 1 に示す圧電デバイスの底面図である。

【図 7】図 7 (A) は、第 1 の実施の形態に係る圧電デバイスの圧電振動片の平面図であり、図 7 (B) は、図 7 (A) に示す圧電振動片の B - B 線断面図であり、図 7 (C) は、図 7 (A) に示す圧電振動片の C - C 線断面図であり、図 7 (D) は、図 7 (A) に示す圧電振動片の底面図である。30

【図 8】図 8 は、第 1 の半導体チップと圧電振動片の取り付けの詳細を説明する分解図である。

【図 9】図 9 は、第 2 の半導体チップと圧電振動片の取り付けの詳細を説明する分解図である。

【図 10】図 10 は、本発明の第 2 の実施の形態に係る圧電デバイスの断面図である。

【図 11】図 11 は、本発明の第 2 の実施の形態に係る圧電デバイスの断面図である。

【図 12】図 12 は、第 2 の実施の形態に係る圧電デバイスの圧電振動片を示す平面図である。40

【図 13】図 13 は、本発明の第 3 の実施の形態に係る圧電デバイスの断面図である。

【図 14】図 14 は、本発明の第 3 の実施の形態に係る圧電デバイスの断面図である。

【図 15】図 15 は、第 3 の実施の形態に係る圧電デバイスの圧電振動片を示す平面図である。

#### 【符号の説明】

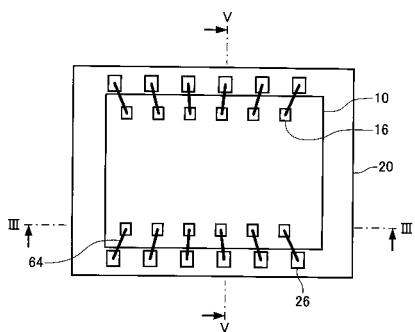
#### 【0033】

10 ... 第 1 の半導体チップ、12 ... 第 1 の集積回路、14 ... 第 1 の電極、16 ... 第 1 の接続端子、18 ... シリコン酸化膜、20 ... 第 2 の半導体チップ、22 ... 第 2 の集積回路、24 ... 第 2 の電極、26 ... 第 2 の接続端子、28 ... 外部端子、30 ... 圧電振動片、32 ... 振動部、34 ... 枠部、36 ... 連結部、38 ... スリット、40 ... 第 1 の面、42 ... 第 2 の面、50

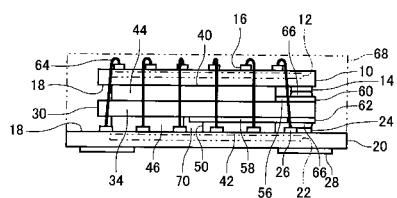
4 4 ... 第 1 の凸部、 4 6 ... 第 2 の凸部、 4 8 ... 第 1 の切り欠き、 5 0 ... 第 2 の切り欠き、  
 5 2 ... 第 1 の励振電極、 5 4 ... 第 2 の励振電極、 5 6 ... 第 1 の配線、 5 8 ... 第 2 の配線、  
 6 0 ... 第 1 の接続部、 6 2 ... 第 2 の接続部、 6 4 ... 導電体、 6 6 ... 導電部材、 6 8 ... 樹脂  
 、 7 0 ... 封止材、 1 1 0 ... 第 1 の半導体チップ、 1 1 2 ... 第 1 の集積回路、 1 1 4 ... 第 1  
 の電極、 1 1 6 ... 第 1 の接続端子、 1 2 0 ... 第 2 の半導体チップ、 1 2 2 ... 第 2 の集積回  
 路、 1 2 4 ... 第 2 の電極、 1 2 6 ... 第 2 の接続端子、 1 3 0 ... 圧電振動片、 1 3 2 ... 振動  
 部、 1 3 4 ... 枠部、 1 4 0 ... 第 1 の面、 1 4 2 ... 第 2 の面、 1 4 4 ... 第 1 の凸部、 1 4 6  
 ... 第 2 の凸部、 1 5 6 ... 第 1 の配線、 1 5 8 ... 第 2 の配線、 1 6 0 ... 第 1 の接続部、 1 6  
 2 ... 第 2 の接続部、 1 6 4 ... 導電体、 1 7 2 ... 貫通孔、 2 1 0 ... 第 1 の半導体チップ、 2  
 1 2 ... 第 1 の集積回路、 2 1 4 ... 第 1 の電極、 2 1 6 ... 第 1 の接続端子、 2 2 0 ... 第 2 の  
 半導体チップ、 2 2 2 ... 第 2 の集積回路、 2 2 4 ... 第 2 の電極、 2 2 6 ... 第 2 の接続端子  
 、 2 3 0 ... 圧電振動片、 2 4 0 ... 第 1 の面、 2 4 2 ... 第 2 の面、 2 3 4 ... 枠部、 2 6 0 ...  
 第 1 の接続部、 2 6 2 ... 第 2 の接続部、 2 6 4 ... 導電体、 2 6 6 ... 切り欠き

10

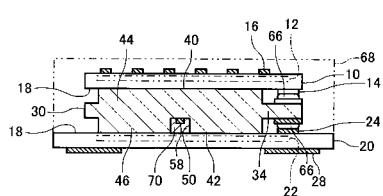
【図 1】



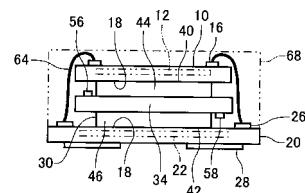
【図 2】



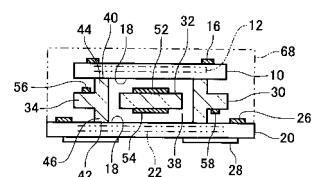
【図 3】



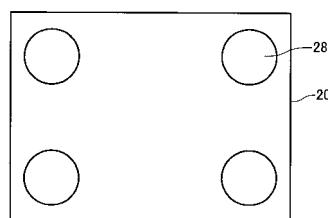
【図 4】



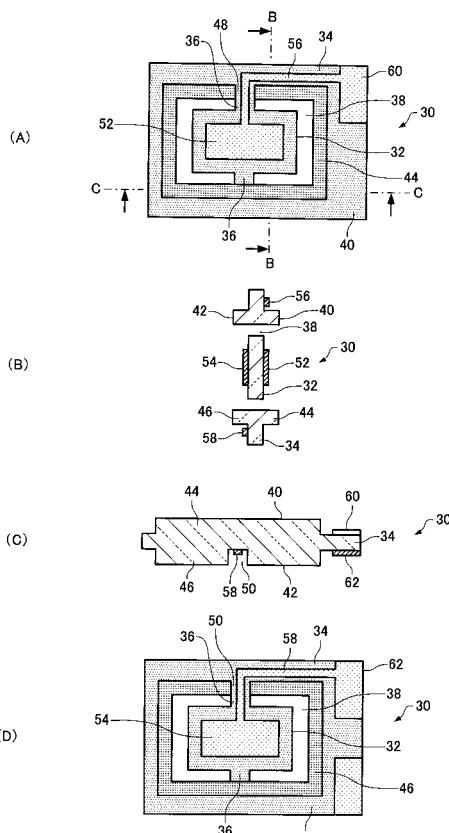
【図 5】



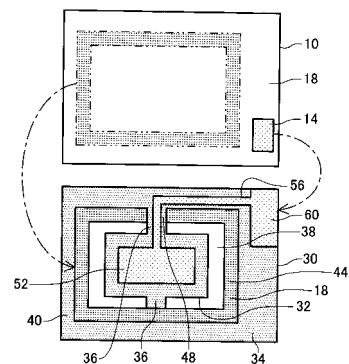
【図 6】



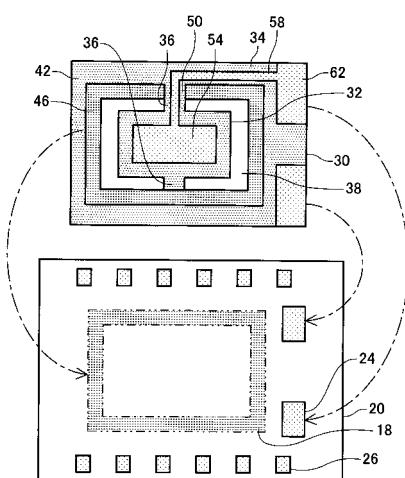
【図7】



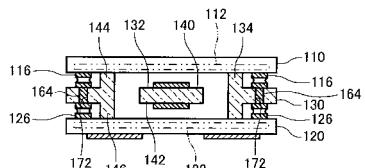
【 図 8 】



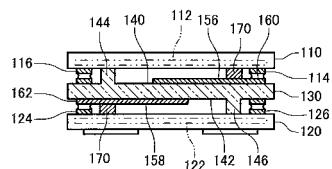
【図9】



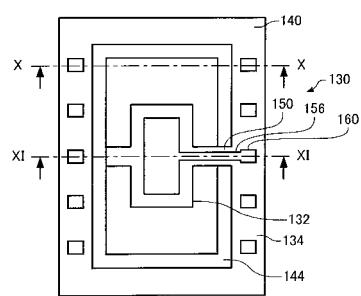
【図10】



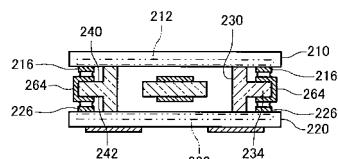
【 図 1 1 】



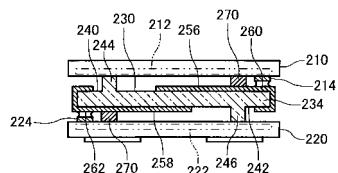
【図 1-2】



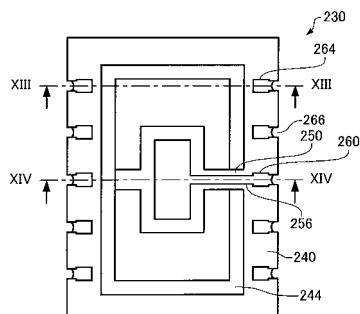
【 図 1 3 】



【図 1-4】



( 15 )



---

フロントページの続き

(51)Int.Cl. F I  
H 01 L 25/18 (2006.01) H 01 L 23/30 R  
H 01 L 23/29 (2006.01)  
H 01 L 23/31 (2006.01)

(72)発明者 駒井 誠  
東京都日野市日野421-8 エプソントヨコム株式会社内

審査官 橋本 和志

(56)参考文献 特開2002-198739 (JP, A)  
国際公開第2007/091417 (WO, A1)  
特開2004-015444 (JP, A)  
特開2001-119264 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H 03 B 5 / 30 - 5 / 42  
H 03 H 9 / 02  
H 01 L 23 / 29  
H 01 L 23 / 31  
H 01 L 25 / 065  
H 01 L 25 / 07  
H 01 L 25 / 18  
H 03 H 9 / 10