



(12) **Veröffentlichung**

der internationalen Anmeldung mit der  
(87) Veröffentlichungs-Nr.: **WO 2023/171454**  
in der deutschen Übersetzung (Art. III § 8 Abs. 2  
IntPatÜbkG)  
(21) Deutsches Aktenzeichen: **11 2023 001 301.2**  
(86) PCT-Aktenzeichen: **PCT/JP2023/007142**  
(86) PCT-Anmeldetag: **27.02.2023**  
(87) PCT-Veröffentlichungstag: **14.09.2023**  
(43) Veröffentlichungstag der PCT Anmeldung  
in deutscher Übersetzung: **02.01.2025**

(51) Int Cl.: **H10D 30/60 (2025.01)**  
**H10D 64/20 (2025.01)**  
**H10D 62/10 (2025.01)**

(30) Unionspriorität:  
**2022-035080 08.03.2022 JP**

(74) Vertreter:  
**WITTE, WELLER & PARTNER Patentanwälte mbB,  
70173 Stuttgart, DE**

(71) Anmelder:  
**ROHM CO., LTD., Kyoto-shi, Kyoto, JP**

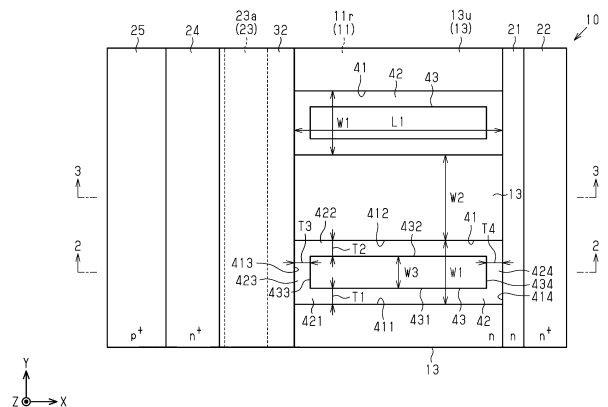
(72) Erfinder:  
**Nagata, Masaki, Kyoto-shi, JP**

Prüfungsantrag gemäß § 44 PatG ist gestellt.

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.**

(54) Bezeichnung: **HALBLEITERBAUTEIL**

(57) Zusammenfassung: Das Halbleiterbauteil weist auf: eine Halbleiterschicht, die eine Oberfläche aufweist; eine Source-Region und eine Drain-Region, die auf der Oberfläche positioniert sind und bei einer Betrachtung in der Dickenrichtung, die senkrecht zu der Oberfläche ist, in einer ersten Richtung voneinander beabstandet bzw. getrennt sind; eine Kanalregion, die auf der Oberfläche zwischen der Source-Region und der Drain-Region ausgebildet ist und benachbart zu der Source-Region ist; und eine Gate-Elektrode, die auf der Kanalregion positioniert ist, mit einem dazwischen angeordneten Gate-Isolierfilm. Das Halbleiterbauteil weist des Weiteren auf: einen Trench, der zwischen der Source-Region und der Drain-Region ausgebildet ist; einen Isolierfilm, der an einer Innenwand des Trenchs vorgesehen ist; und eine eingebettete Elektrode, die innerhalb des Trenchs vorgesehen ist und von dem Isolierfilm umgeben ist.



**Beschreibung**

## TECHNISCHES GEBIET

**[0001]** Die vorliegende Offenbarung betrifft ein Halbleiterbauteil.

## ALLGEMEINER STAND DER TECHNIK

**[0002]** Ein laterales Halbleiterbauteil, das eine Drain-Region („drain region“) und eine Source-Region („source region“) aufweist, die auf einer Hauptoberfläche eines Substrats ausgebildet sind, ist als typisches Leistungshalbleiterbauteil bekannt (siehe z. B. Patentliteratur 1).

## DOKUMENT ZUM STAND DER TECHNIK

## Patentliteratur

**[0003]** Patentliteratur 1: Japanische Offenlegungsschrift Nr. 2000-286417

## KURZDARSTELLUNG DER ERFINDUNG

## Technisches Problem

**[0004]** Es besteht ein Bedarf an der Verbesserung der Durchschlagspannung („breakdown voltage“) eines lateralen Halbleiterbauteils.

## Lösung des Problems

**[0005]** Ein Halbleiterbauteil gemäß einem allgemeinen Aspekt der vorliegenden Offenbarung weist eine Halbleiterschicht, eine Source-Region, eine Drain-Region, eine Kanalregion, eine Gate-Elektrode, eine Drift-Region, einen Trench bzw. Graben („trench“), einen Isolierfilm und eine eingebettete Elektrode auf. Die Halbleiterschicht weist eine Oberfläche auf. Die Source-Region und die Drain-Region sind auf der Oberfläche angeordnet und bei einer Betrachtung in einer Dickenrichtung orthogonal zu der Oberfläche in einer ersten Richtung voneinander beabstandet bzw. getrennt. Die Kanalregion ist auf der Oberfläche zwischen der Source-Region und der Drain-Region ausgebildet. Die Kanalregion ist benachbart zu der Source-Region. Die Gate-Elektrode ist auf der Kanalregion angeordnet, mit einem dazwischen angeordneten Gate-Isolierfilm. Die Drift-Region ist zwischen der Kanalregion und der Drain-Region ausgebildet. Der Trench ist zwischen der Source-Region und der Drain-Region ausgebildet. Der Isolierfilm ist auf bzw. an Innenwänden des Trenchs angeordnet. Die eingebettete Elektrode ist in dem Trench angeordnet und von dem Isolierfilm umgeben.

## Vorteilhafte Wirkungen der Erfindung

**[0006]** Das Halbleiterbauteil gemäß dem einen allgemeinen Aspekt der vorliegenden Offenbarung verbessert die Durchschlagspannung.

## KURZBESCHREIBUNG DER ZEICHNUNGEN

**Fig. 1** ist eine schematische Draufsicht, die ein Beispiel eines Halbleiterbauteils gemäß einer Ausführungsform zeigt.

**Fig. 2** ist eine Querschnittsansicht des in **Fig. 1** gezeigten Halbleiterbauteils entlang der Linie 2-2.

**Fig. 3** ist eine Querschnittsansicht des in **Fig. 1** gezeigten Halbleiterbauteils entlang der Linie 3-3.

**Fig. 4** ist eine schematische Querschnittsansicht, die ein Beispiel eines modifizierten Halbleiterbauteils zeigt.

**Fig. 5** ist eine schematische Draufsicht, die ein Beispiel eines modifizierten Halbleiterbauteils zeigt.

**Fig. 6** ist eine schematische Draufsicht, die ein Beispiel eines modifizierten Halbleiterbauteils zeigt.

**Fig. 7** ist eine schematische Draufsicht, die ein Beispiel eines modifizierten Halbleiterbauteils zeigt.

**Fig. 8** ist eine schematische Draufsicht, die ein Beispiel eines modifizierten Halbleiterbauteils zeigt.

**Fig. 9** ist eine schematische Draufsicht, die ein Beispiel eines modifizierten Halbleiterbauteils zeigt.

**Fig. 10** ist eine schematische Draufsicht, die ein Beispiel eines modifizierten Halbleiterbauteils zeigt.

**Fig. 11** ist eine schematische Draufsicht, die ein Beispiel eines modifizierten Halbleiterbauteils zeigt.

**Fig. 12** ist eine schematische Draufsicht, die ein Beispiel eines modifizierten Halbleiterbauteils zeigt.

**Fig. 13** ist eine schematische Draufsicht, die ein Beispiel eines modifizierten Halbleiterbauteils zeigt.

**Fig. 14** ist eine schematische Querschnittsansicht, die ein Beispiel eines modifizierten Halbleiterbauteils zeigt.

**Fig. 15** ist eine schematische Querschnittsansicht, die ein Beispiel eines modifizierten Halbleiterbauteils zeigt.

## BESCHREIBUNG VON AUSFÜHRUNGSFORMEN

**[0007]** Eine Ausführungsform eines Halbleiterbauteils gemäß der vorliegenden Offenbarung wird nun unter Bezugnahme auf die Zeichnungen beschrieben.

**[0008]** Elemente in den Zeichnungen sind der Einfachheit und Klarheit halber dargestellt und nicht zwingend maßstabsgetreu gezeichnet. Um das Verständnis zu erleichtern, sind in den Querschnittszeichnungen möglicherweise keine Schraffurlinien gezeigt. Die beigefügten Zeichnungen veranschaulichen lediglich beispielhafte Ausführungsformen gemäß der vorliegenden Offenbarung und sind nicht dazu gedacht, die vorliegende Offenbarung einzuschränken. Begriffe wie „erster“, „zweiter“ und „dritter“ werden in dieser Offenbarung zur Unterscheidung von Gegenständen bzw. Subjekten und nicht zu Ordnungszwecken verwendet.

**[0009]** Diese detaillierte Beschreibung weist beispielhafte Ausführungsformen von Verfahren, Vorrichtungen und/oder Systemen gemäß der vorliegenden Offenbarung auf. Diese detaillierte Beschreibung dient der Veranschaulichung und ist nicht dazu gedacht, Ausführungsformen der vorliegenden Offenbarung oder die Anwendung und Verwendung der Ausführungsformen einzuschränken.

## Konfiguration des Halbleiterbauteils

**[0010]** Fig. 1 ist eine schematische Draufsicht, die ein Beispiel eines Halbleiterbauteils gemäß der vorliegenden Ausführungsform zeigt. Fig. 2 ist eine Querschnittsansicht des in Fig. 1 gezeigten Halbleiterbauteils entlang der Linie 2-2. Fig. 3 ist eine Querschnittsansicht des in Fig. 1 gezeigten Halbleiterbauteils entlang der Linie 3-3.

**[0011]** Wie in Fig. 2 und 3 gezeigt, kann ein Halbleiterbauteil 10 ein Halbleitersubstrat 11, eine Isolierschicht 12 und eine Halbleiterschicht 13 aufweisen.

**[0012]** Das Halbleitersubstrat 11 kann ein Silizium (Si)-Substrat sein. Das Halbleitersubstrat 11 weist eine erste Oberfläche 11u und eine zweite Oberfläche 11r, die an einer der ersten Oberfläche 11u gegenüberliegenden Seite angeordnet ist, auf. Das Halbleitersubstrat 11 kann ein p-Substrat (bezeichnet mit „p-sub“) sein, das eine p-Typ-Verunreinigung enthält. Das Halbleitersubstrat 11 kann ein Substrat sein, das beispielsweise aus Siliziumkarbid (SiC) oder dergleichen hergestellt ist.

**[0013]** Die Isolierschicht 12 ist auf der ersten Oberfläche 11u des Halbleitersubstrats 11 angeordnet. Die Isolierschicht 12 weist eine erste Oberfläche 12u und eine zweite Oberfläche 12r, die an einer der ersten Oberfläche 12u gegenüberliegenden

Seite angeordnet ist, auf. In dem in den Fig. 2 und 3 gezeigten Beispiel ist die zweite Oberfläche 12r der Isolierschicht 12 in Kontakt mit der ersten Oberfläche 11u des Halbleitersubstrats 11. Die Isolierschicht 12 ist aus einem Material hergestellt, das beispielsweise SiO<sub>2</sub> aufweist. Die Isolierschicht 12 kann durch Oxidation einer Oberfläche des Halbleitersubstrats 11 ausgebildet sein bzw. werden. Die Isolierschicht 12 kann beispielsweise durch einen vergrabenen Oxid-(BOX, „buried oxide“)-Film ausgebildet sein.

**[0014]** Die Halbleiterschicht 13 ist auf der ersten Oberfläche 12u der Isolierschicht 12 ausgebildet. Die Halbleiterschicht 13 weist eine erste Oberfläche 13u und eine zweite Oberfläche 13r, die an einer der ersten Oberfläche 13u gegenüberliegenden Seite angeordnet ist, auf. Die erste Oberfläche 13u entspricht einer „Oberfläche“ der Halbleiterschicht 13. In dem in den Fig. 2 und 3 gezeigten Beispiel ist die zweite Oberfläche 13r der Halbleiterschicht 13 in Kontakt mit der ersten Oberfläche 12u der Isolierschicht 12. Die zweite Oberfläche 13r der Halbleiterschicht 13 bedeckt beispielsweise die gesamte erste Oberfläche 12u der Isolierschicht 12.

**[0015]** Die Halbleiterschicht 13 kann beispielsweise durch eine Epitaxieschicht ausgebildet sein. Die Halbleiterschicht 13 ist aus einem Material hergestellt, das Si aufweist. Die Halbleiterschicht 13 enthält eine n-Typ-Verunreinigung. Die Halbleiterschicht 13 kann beispielsweise auf das Halbleitersubstrat 11 laminiert sein, mit der dazwischen angeordneten Isolierschicht 12. Ein solches Halbleiterbauteil 10 weist eine Silizium-auf-Isolator-(SOI, „silicon-on-insulator“)-Struktur auf, in der die Halbleiterschicht 13 auf dem Halbleitersubstrat 11 mit der dazwischen angeordneten Isolierschicht 12 ausgebildet ist.

**[0016]** Eine Richtung orthogonal zu der ersten Oberfläche 13u der Halbleiterschicht 13 ist die Dickenrichtung des Halbleiterbauteils 10. Diese Dickenrichtung wird im Folgenden als Z-Richtung bezeichnet. Zwei Richtungen, die zueinander und zu der Z-Richtung orthogonal sind, werden als X-Richtung und Y-Richtung bezeichnet. Die X-Richtung und die Y-Richtung sind parallel zu der ersten Oberfläche 13u der Halbleiterschicht 13. Die X-Richtung entspricht einer „ersten Richtung“. Die Y-Richtung entspricht einer „zweiten Richtung“.

Source-Region, Drain-Region und Gate-Elektrode

**[0017]** Wie in den Fig. 1 bis 3 gezeigt, weist das Halbleiterbauteil 10 eine Pufferregion 21, eine Drain-Region 22, eine Körperregion 23, eine Source-Region 24 und eine Kontaktregion 25 auf.

**[0018]** Die Pufferregion 21 ist auf der ersten Oberfläche 13u der Halbleiterschicht 13 ausgebildet. Die Pufferregion 21 ist eine n-Typ-Region, die eine n-

Typ-Verunreinigung enthält. Wie in **Fig. 1** gezeigt, erstreckt sich die Körperregion 23 bei einer Betrachtung in der Z-Richtung, die orthogonal zur ersten Oberfläche 13u der Halbleiterschicht 13 ist, in der Y-Richtung.

**[0019]** Wie in den **Fig. 2** und **3** gezeigt, ist die Drain-Region 22 in der Pufferregion 21 ausgebildet. Die Drain-Region 22 enthält eine n-Typ-Verunreinigung. Die Drain-Region 22 weist eine höhere Verunreinigungskonzentration auf als die Körperregion 23. Die Drain-Region 22 ist eine n<sup>+</sup>-Typ-Region. Wie in **Fig. 1** gezeigt, erstreckt sich die Drain-Region 22 bei einer Betrachtung in der Z-Richtung in der Y-Richtung.

**[0020]** Wie in den **Fig. 2** und **3** gezeigt, ist die Körperregion 23 auf der ersten Oberfläche 13u der Halbleiterschicht 13 ausgebildet. Die Körperregion 23 ist in der X-Richtung von der Pufferregion 21 beabstandet bzw. getrennt. Die Körperregion 23 ist eine p-Typ-Region, die eine p-Typ-Verunreinigung enthält. Wie in **Fig. 1** gezeigt, erstreckt sich die Körperregion 23 bei einer Betrachtung in der Z-Richtung in der Y-Richtung.

**[0021]** Wie in den **Fig. 2** und **3** gezeigt, ist die Source-Region 24 in der Körperregion 23 ausgebildet. Die Source-Region 24 enthält eine n-Typ-Verunreinigung. Die Source-Region 24 kann beispielsweise die gleiche Verunreinigungskonzentration aufweisen wie die Drain-Region 22. Die Source-Region 24 ist eine n<sup>+</sup>-Typ-Region. Wie in **Fig. 1** gezeigt, erstreckt sich die Source-Region 24 bei einer Betrachtung in der Z-Richtung in der Y-Richtung.

**[0022]** Wie in den **Fig. 2** und **3** gezeigt, ist die Kontaktregion 25 in der Körperregion 23 ausgebildet. Die Kontaktregion 25 und die Drain-Region 22 sind auf gegenüberliegenden Seiten der Source-Region 24 angeordnet. Die Kontaktregion 25 ist so angeordnet, dass sie die Source-Region 24 kontaktiert. Die Kontaktregion 25 enthält eine p-Typ-Verunreinigung. Die Kontaktregion 25 weist beispielsweise eine höhere Verunreinigungskonzentration auf als die Körperregion 23. Die Kontaktregion 25 ist eine p<sup>+</sup>-Typ-Region. Wie in **Fig. 1** gezeigt, erstreckt sich die Kontaktregion 25 bei einer Betrachtung in der Z-Richtung in der Y-Richtung.

**[0023]** Wie in **Fig. 3** gezeigt, fungiert die zwischen der Pufferregion 21 und der Körperregion 23 angeordnete Halbleiterschicht 13 als eine Drift-Region 13a. Wie in den **Fig. 2** und **3** gezeigt, ist eine Gate-Elektrode 32 auf der ersten Oberfläche 13u der Halbleiterschicht 13 angeordnet, mit einer dazwischen angeordneten Gate-Isolierschicht 31. Wie in **Fig. 1** gezeigt, erstreckt sich die Gate-Elektrode 32 in der Y-Richtung. Wie in den **Fig. 2** und **3** gezeigt, bedecken der Gate-Isolierfilm 31 und die Gate-Elektrode

32 die in der X-Richtung zwischen der Source-Region 24 und der Halbleiterschicht 13 angeordnete Körperregion 23. Außerdem bedecken der Gate-Isolierfilm 31 und die Gate-Elektrode 32 einen Teil der Source-Region 24, die benachbart zu der Körperregion 23 ist. Des Weiteren bedecken der Gate-Isolierfilm 31 und die Gate-Elektrode 32 einen Teil der Halbleiterschicht 13, die benachbart zu der Körperregion 23 ist. Der Gate-Isolierfilm 31 ist aus einem Isoliermaterial wie Siliziumoxid (SiO<sub>2</sub>), Siliziumnitrid (SiN) oder dergleichen, ausgebildet bzw. hergestellt. Die Gate-Elektrode 32 ist aus einem Material ausgebildet bzw. hergestellt, das beispielsweise ein leitfähiges Polysilizium oder dergleichen aufweist.

**[0024]** Wie in den **Fig. 2** und **3** gezeigt, fungiert ein Abschnitt der Körperregion 23, der der Gate-Elektrode 32 mit dem dazwischen angeordneten Isolierfilm 31 zugewandt ist, als Kanalregion 23a, in der eine Inversionsschicht (Kanal) ausgebildet ist.

#### Trench und eingebettete Elektrode

**[0025]** Wie in den **Fig. 1** und **2** gezeigt, weist das Halbleiterbauteil 10 einen Trench 41, einen Isolierfilm 42 und eine eingebettete Elektrode 43 auf.

**[0026]** Der Trench 41 ist zwischen der Source-Region 24 und der Drain-Region 22 ausgebildet. Das Halbleiterbauteil 10 der vorliegenden Ausführungsform weist mehr als einen Trench 41 auf. Bei einer Betrachtung in der Z-Richtung ist jeder Trench 41 zwischen der Gate-Elektrode 32 und der Pufferregion 21 ausgebildet. Die Trenches 41 erstrecken sich bei einer Betrachtung in der Z-Richtung in der X-Richtung. Wie in **Fig. 1** gezeigt, sind die Trenches 41 in der Y-Richtung nebeneinander angeordnet. Mit anderen Worten, die Trenches 41 sind in der Y-Richtung, die orthogonal zu der X-Richtung, in welcher sich die Trenches 41 erstrecken, ist, nebeneinander angeordnet. Entsprechend sind bei einer Betrachtung in der Z-Richtung die Trenches 41 und die Halbleiterschichten 13 (Drift-Regionen 13a) alternierend in der Y-Richtung angeordnet, die orthogonal zu der X-Richtung ist, in der sich die Trenches 41 erstrecken.

**[0027]** Jeder Trench 41 weist eine Breite W1 in der Y-Richtung auf, die kleiner ist als eine Länge L1 des Trenchs 41 in der X-Richtung. Die Trenches 41 sind in der Y-Richtung in bzw. mit einem Abstand W2 angeordnet. Der Abstand W2 zwischen zwei Trenches 41 ist beispielsweise größer als die Breite W1 des Trenchs 41 in der Y-Richtung.

**[0028]** Wie in **Fig. 2** gezeigt, erstreckt sich der Trench 41 von der ersten Oberfläche 13u der Halbleiterschicht 13 bis zu der zweiten Oberfläche 13r der Halbleiterschicht 13 durch die Halbleiterschicht 13 hindurch. Die zweite Oberfläche 13r der Halbleiter-

schicht 13 ist in Kontakt mit der ersten Oberfläche 12u der Isolierschicht 12. Somit erstreckt sich der Trench 41 von der ersten Oberfläche 13u der Halbleiterschicht 13 bis zu der Isolierschicht 12 durch die Halbleiterschicht 13 hindurch.

**[0029]** Wie in **Fig. 1** gezeigt, ist bei einer Betrachtung in der Z-Richtung ein zu der Source-Region 24 hin angeordnetes bzw. gelegenes Ende des Trenchs 41 in der gleichen Position angeordnet wie ein zu der Drain-Region 22 hin angeordnetes bzw. gelegenes Ende der Gate-Elektrode 32. Mit anderen Worten, das Ende des zu der Source-Region 24 hin angeordneten Trenchs 41 fällt mit dem Ende der zu der Drain-Region 22 hin angeordneten Gate-Elektrode 32 zusammen. In der vorliegenden Ausführungsform ist bei einer Betrachtung in der Z-Richtung ein zu der Drain-Region 22 hin angeordnetes Ende des Trenchs 41 in Kontakt mit der Pufferregion 21. Mit anderen Worten, das zu der Drain-Region 22 hin angeordnete Ende des Trenchs 41 fällt mit einem zu der Source-Region 24 hin angeordneten Ende der Pufferregion 21 zusammen.

**[0030]** Wie in **Fig. 1** gezeigt, weist der Trench 41 Innenwände 411, 412, 413 und 414 auf. Die erste Innenwand 411 und die zweite Innenwand 412 erstrecken sich in der X-Richtung. Die erste Innenwand 411 ist der zweiten Innenwand 412 in der Y-Richtung zugewandt. Die dritte Innenwand 413 und die vierte Innenwand 414 erstrecken sich in der Y-Richtung. Die dritte Innenwand 413 ist der vierten Innenwand 414 in der X-Richtung zugewandt.

**[0031]** Der Isolierfilm 42 bedeckt die Innenwände 411 bis 414 des Trenchs 41. Der Isolierfilm 42 weist einen ersten Isolierfilm 421, der die erste Innenwand 411 bedeckt, einen zweiten Isolierfilm 422, der die zweite Innenwand 412 bedeckt, einen dritten Isolierfilm 423, der die dritte Innenwand 413 bedeckt, und einen vierten Isolierfilm 424, der die vierte Innenwand 414 bedeckt, auf. Die Isolierfilme 421 bis 424 sind jeweils mit einer entsprechenden der Innenwände 411 bis 414 in Kontakt. Der Isolierfilm 42 ist beispielsweise aus Siliziumoxid oder dergleichen ausgebildet bzw. hergestellt.

**[0032]** Die eingebettete Elektrode 43 ist in dem Trench 41 ausgebildet. Wie in den **Fig. 1** und **2** gezeigt, weist die eingebettete Elektrode 43 eine erste Oberfläche 43u, eine zweite Oberfläche 43r und Seitenoberflächen 431, 432, 433 und 434 auf. Die erste Oberfläche 43u weist in die gleiche Richtung wie die erste Oberfläche 13u der Halbleiterschicht 13. Die zweite Oberfläche 43r weist in eine Richtung entgegengesetzt zu der ersten Oberfläche 43u. In der vorliegenden Ausführungsform ist die zweite Oberfläche 43r der eingebetteten Elektrode 43 in Kontakt mit der ersten Oberfläche 12u der Isolierschicht 12. Die erste Seitenoberfläche 431 und

die zweite Seitenoberfläche 432 sind in der Y-Richtung einander gegenüberliegenden Seiten zugewandt. Die dritte Seitenoberfläche 433 und die vierte Seitenoberfläche 434 sind in der X-Richtung einander gegenüberliegenden Seiten zugewandt. Die Seitenoberflächen 431 bis 434 sind jeweils in Kontakt mit einem entsprechenden der Isolierfilme 421 bis 424. Die eingebettete Elektrode 43 ist aus einem Material ausgebildet bzw. hergestellt, das beispielsweise ein leitfähiges Polysilizium oder dergleichen aufweist. Die eingebettete Elektrode 43 kann aus einem Material ausgebildet bzw. hergestellt sein, das Wolfram (W) oder dergleichen aufweist.

**[0033]** Wie in **Fig. 1** gezeigt, ist in der vorliegenden Ausführungsform eine Filmdicke T1 des ersten Isolierfilms 421 gleich einer Filmdicke T2 des zweiten Isolierfilms 422. Des Weiteren ist eine Filmdicke T3 des dritten Isolierfilms 423 gleich einer Filmdicke T4 des vierten Isolierfilms 424. Die Filmdicken T1 und T2 entsprechen jeweils einer „ersten Filmdicke“. Die Filmdicken T3 und T4 entsprechen jeweils einer „zweiten Filmdicke“. In der vorliegenden Ausführungsform sind die Filmdicken T1 bis T4 der Isolierfilme 421 bis 424 identisch.

**[0034]** Wie vorstehend beschrieben, ist die eingebettete Elektrode 43 in jedem Trench 41 angeordnet. Dementsprechend sind bei einer Betrachtung in der Z-Richtung die Trenches 41, die eingebetteten Elektroden 43 und die Halbleiterschichten 13 (Drift-Regionen 13a) in der Y-Richtung alternierend angeordnet.

#### Verbindung und Terminal

**[0035]** Wie in den **Fig. 2** und **3** gezeigt, weist das Halbleiterbauteil 10 Terminals 51, 52, 53 und 54 auf. Die Drain-Region 22 ist durch bzw. über ein Verbindungselement 61 mit dem Terminal (D)51 verbunden. Die Gate-Elektrode 32 ist durch bzw. über ein Verbindungselement 62 mit dem Terminal (G)52 verbunden. Die eingebettete Elektrode 43 ist durch bzw. über ein Verbindungselement 64 mit der Gate-Elektrode 32 verbunden. Die Source-Region 24 ist durch bzw. über ein Verbindungselement 63 mit dem Terminal (S)53 verbunden. Die Source-Region 24 ist durch bzw. über ein Verbindungselement 65 mit der Kontaktregion 25 verbunden. Die Terminals 51 bis 53 können beispielsweise jeweils ein Pad (Elektrode) sein, das dazu ausgebildet ist, eine Verbindung eines Drahtes oder dergleichen mit dem Halbleiterbauteil 10 zu ermöglichen. In dem Halbleiterbauteil 10 können die Verbindungselemente 61 bis 65 jeweils ein Leiter („conductor“) sein, der in einer oder mehreren Verbindungsschichten ausgebildet ist. Der Leiter ist aus einem Material ausgebildet bzw. hergestellt, das beispielsweise ein leitfähiges Material wie Aluminium (Al), Kupfer (Cu) oder dergleichen aufweist. Das Halbleitersubstrat 11 ist mit dem Terminal (sub) 54 verbunden. Das Terminal 54

kann beispielsweise ein Pad (Elektrode) sein, das dazu ausgebildet ist, eine Verbindung des Halbleiterbauteils 10 mit einem Die-Pad oder dergleichen zu ermöglichen.

#### Betrieb

**[0036]** Im Folgenden wird der Betrieb des Halbleiterbauteils 10 beschrieben.

**[0037]** In dem Halbleiterbauteil 10 wird eine Spannung zwischen der Drain-Region 22 und der Source-Region 24 angelegt. In dem Halbleiterbauteil 10 steuert eine an die Gate-Elektrode 32 angelegte Gate-Spannung die EIN/AUS-Zustände des zwischen der Drain-Region 22 und der Source-Region 24 fließenden Stroms.

**[0038]** Wenn die Gate-Elektrode 32 eine Gate-Spannung erhält, die größer oder gleich einer Schwellenspannung ist, wird in der Körperregion 23 (Kanalregion 23a), die der Gate-Elektrode 32 in der Z-Richtung zugewandt ist, ein Kanal (Inversionsschicht) ausgebildet. Elektronen fließen durch die Inversionsschicht von der Source-Region 24 zu der Halbleiterschicht 13. Das elektrische Feld zwischen der Drain-Region 22 und der Source-Region 24 versetzt das Halbleiterbauteil 10 in einen EIN-Zustand, in dem ein Drift-Strom von der Drain-Region 22 zu der Source-Region 24 fließt.

**[0039]** Die eingebettete Elektrode 43 ist mit der Gate-Elektrode 32 verbunden. Somit wird die vorstehend genannte Gate-Spannung an die eingebettete Elektrode 43 angelegt. Diese Gate-Spannung akkumuliert Elektronen in einem Abschnitt der Halbleiterschicht 13, der der eingebetteten Elektrode 43 mit dem dazwischen angeordneten Isolierfilm 42 zugewandt ist. Eine solche Akkumulation von Elektronen weist im Wesentlichen den gleichen Vorteil auf wie eine Erhöhung der Verunreinigungskonzentration der Halbleiterschicht 13 (Drift-Region 13a) um den Trench 41 herum, in dem die eingebettete Elektrode 43 angeordnet ist. Dadurch verringert sich der EIN-Widerstand des Halbleiterbauteils 10.

**[0040]** Wenn die Gate-Elektrode 32 eine Gate-Spannung erhält, die kleiner oder gleich der Schwellenspannung ist, wie etwa eine Spannung, die äquivalent zu der der Source-Region 24 ist, wird der p-n-Übergang zwischen der p-Typ-Körperregion 23 und der n-Typ-Halbleiterschicht 13 durch die Spannung zwischen der Drain-Region 22 und der Source-Region 24 in Sperrrichtung vorgespannt („reverse-biased“). Dadurch wird eine Verarmungsschicht bzw. Sperrschicht („depletion layer“) aus dem p-n-Übergang ausgedehnt. Des Weiteren dehnt sich, wenn die Gate-Spannung an die mit der Gate-Elektrode 32 verbundene eingebettete Elektrode 43 angelegt wird, die Verarmungsschicht in einem Abschnitt

der Halbleiterschicht 13 aus, der der eingebetteten Elektrode 43 mit dem dazwischen angeordneten Isolierfilm 42 zugewandt ist. Auf diese Weise weist das Halbleiterbauteil 10 relativ hohe Durchschlagspannungscharakteristika auf.

#### Vorteile

**[0041]** Wie vorstehend beschrieben, weist die vorliegende Ausführungsform die folgenden Vorteile auf.

**[0042]** (1) Das Halbleiterbauteil 10 weist die Halbleiterschicht 13, die Source-Region 24 und die Drain-Region 22 auf. Die Halbleiterschicht 13 weist die erste Oberfläche 13u auf. Die Source-Region 24 und die Drain-Region 22 sind auf der ersten Oberfläche 13u angeordnet und bei einer Betrachtung in der Z-Richtung (Dickenrichtung) orthogonal zu der ersten Oberfläche 13u in der X-Richtung (erste Richtung) voneinander beabstandet bzw. getrennt. Das Halbleiterbauteil 10 weist die Kanalregion 23a und die Gate-Elektrode 32 auf. Die Kanalregion 23a ist auf der ersten Oberfläche 13u zwischen der Source-Region 24 und der Drain-Region 22 ausgebildet. Die Kanalregion 23a ist benachbart zu der Source-Region 24. Die Gate-Elektrode 32 ist auf der Kanalregion 23a angeordnet, mit dem dazwischen angeordneten Gate-Isolierfilm 31. Das Halbleiterbauteil 10 weist des Weiteren den Trench 41, den Isolierfilm 42 und die eingebettete Elektrode 43 auf. Der Trench 41 ist zwischen der Source-Region 24 und der Drain-Region 22 ausgebildet. Der Isolierfilm 42 ist auf bzw. an den Innenwänden 411 bis 414 des Trenchs 41 angeordnet. Die eingebettete Elektrode 43 ist in dem Trench 41 angeordnet und von dem Isolierfilm 42 umgeben.

**[0043]** Wenn die Gate-Elektrode 32 eine Gate-Spannung erhält, die größer oder gleich einer Schwellenspannung ist, wird in der Körperregion 23 (Kanalregion 23a), die der Gate-Elektrode 32 in der Z-Richtung zugewandt ist, ein Kanal (Inversionsschicht) ausgebildet. Elektronen fließen durch die Inversionsschicht von der Source-Region 24 zu der Halbleiterschicht 13. Das elektrische Feld zwischen der Drain-Region 22 und der Source-Region 24 versetzt das Halbleiterbauteil 10 in einen EIN-Zustand, in dem ein Drift-Strom von der Drain-Region 22 zu der Source-Region 24 fließt.

**[0044]** Die eingebettete Elektrode 43 ist mit der Gate-Elektrode 32 verbunden. Somit wird die vorstehend genannte Gate-Spannung an die eingebettete Elektrode 43 angelegt. Diese Gate-Spannung akkumuliert Elektronen in einem Abschnitt der Halbleiterschicht 13, der der eingebetteten Elektrode 43 mit dem dazwischen angeordneten Isolierfilm 42 zugewandt ist. Eine solche Akkumulation von Elektronen weist im Wesentlichen den gleichen Vorteil auf wie

eine Erhöhung der Verunreinigungskonzentration der Halbleiterschicht 13 (Drift-Region 13a) um den Trench 41 herum, in dem die eingebettete Elektrode 43 angeordnet ist. Dadurch verringert sich der EIN-Widerstand des Halbleiterbauteils 10.

**[0045]** (2) Wenn die Gate-Elektrode 32 eine Gate-Spannung erhält, die kleiner oder gleich der Schwellenspannung ist, wie etwa eine Spannung, die äquivalent zu der der Source-Region 24 ist, wird der p-n-Übergang zwischen der p-Typ-Körperregion 23 und der n-Typ-Halbleiterschicht 13 durch die Spannung zwischen der Drain-Region 22 und der Source-Region 24 in Sperrichtung vorgespannt. Dadurch wird eine Verarmungsschicht bzw. Sperrschicht aus dem p-n-Übergang ausgedehnt. Des Weiteren dehnt sich, wenn die Gate-Spannung an die mit der Gate-Elektrode 32 verbundene eingebettete Elektrode 43 angelegt wird, die Verarmungsschicht in einem Abschnitt der Halbleiterschicht 13 aus, der der eingebetteten Elektrode 43 mit dem dazwischen angeordneten Isolierfilm 42 zugewandt ist.

**[0046]** Auf diese Weise weist das Halbleiterbauteil 10 relativ hohe Durchschlagspannungscharakteristika auf. Dies verbessert die Durchschlagspannung des Halbleiterbauteils 10.

#### Modifizierte Beispiele

**[0047]** Die vorstehende Ausführungsform kann wie nachstehend beschrieben modifiziert werden. Die vorstehende Ausführungsform und die nachstehend beschriebenen modifizierten Beispiele können kombiniert werden, solange es keinen technischen Widerspruch gibt. In den nachstehend beschriebenen modifizierten Beispielen werden die Komponenten, die gleich sind wie die entsprechenden Komponenten der vorstehenden Ausführungsform, mit den gleichen Bezugszeichen versehen. Solche Komponenten werden nicht im Detail beschrieben.

**[0048]** Im Gegensatz zu der vorstehenden Ausführungsform kann die eingebettete Elektrode 43, wie in **Fig. 4** gezeigt, mit der Source-Region 24 verbunden sein. In diesem Fall wird eine Verarmungsschicht bzw. Sperrschicht auf die gleiche Weise ausgebildet, wie wenn an der Gate-Elektrode 32 eine Gate-Spannung angelegt wird, die kleiner oder gleich einer Schwellenspannung ist. Dies verbessert die Durchschlagspannung.

**[0049]** Wie in **Fig. 5** gezeigt, kann der Trench 41 so ausgebildet sein, dass das zu der Drain-Region 22 hin angeordnete Ende des Trenchs 41 bei einer Betrachtung in der Z-Richtung von der Pufferregion 21 getrennt bzw. beabstandet ist.

**[0050]** Wie in **Fig. 6** gezeigt, kann der Trench 41 so ausgebildet sein, dass das zu der Drain-Region 22

hin angeordnete Ende des Trenchs 41 die Pufferregion 21 bei einer Betrachtung in der Y-Richtung überlappt.

**[0051]** Wie in **Fig. 7** gezeigt, kann der Trench 41 so ausgebildet sein, dass das zu der Source-Region 24 hin angeordnete Ende des Trenchs 41 bei einer Betrachtung in der Z-Richtung von der Gate-Elektrode 32 beabstandet bzw. getrennt ist. In diesem Fall kann der Isolierfilm 42 so ausgebildet sein, dass sich die Filmdicke T3 des dritten Isolierfilms 423 von der Filmdicke T4 des vierten Isolierfilms 424 unterscheidet.

**[0052]** Wie in **Fig. 8** gezeigt, kann der Trench 41 so ausgebildet sein, dass das zu der Source-Region 24 hin angeordnete Ende des Trenchs 41 bei einer Betrachtung in der Z-Richtung die Gate-Elektrode 32 überlappt. In diesem Fall kann der Isolierfilm 42 so ausgebildet sein, dass sich die Filmdicke T3 des dritten Isolierfilms 423 von der Filmdicke T4 des vierten Isolierfilms 424 unterscheidet.

**[0053]** Wie in **Fig. 9** gezeigt, kann der Trench 41 so ausgebildet sein, dass das zu der Source-Region 24 hin angeordnete Ende des Trenchs 41 bei einer Betrachtung in der Z-Richtung in Kontakt mit der Körperregion 23 ist. In diesem Fall kann der Isolierfilm 42 so ausgebildet sein, dass die Filmdicke T3 des dritten Isolierfilms 423 sich von der Filmdicke T4 des vierten Isolierfilms 424 unterscheidet. Vorzugsweise überlappt die eingebettete Elektrode 43 bei einer Betrachtung in der Z-Richtung nicht mit der Gate-Elektrode 32.

**[0054]** Wie in **Fig. 10** gezeigt, kann der Trench 41 so ausgebildet sein, dass das zu der Source-Region 24 hin angeordnete Ende des Trenchs 41 bei einer Betrachtung in der Y-Richtung die Körperregion 23 überlappt. In diesem Fall kann der Isolierfilm 42 so ausgebildet sein, dass die Filmdicke T3 des dritten Isolierfilms 423 sich von der Filmdicke T4 des vierten Isolierfilms 424 unterscheidet. Vorzugsweise überlappt die eingebettete Elektrode 43 bei einer Betrachtung in der Z-Richtung nicht mit der Gate-Elektrode 32.

**[0055]** Wie in **Fig. 11** gezeigt, kann bei einer Betrachtung in der Z-Richtung der Trench 41 so ausgebildet sein, dass die Breite W1 des Trenchs 41 größer ist als der Abstand W2 zwischen zwei in der Y-Richtung benachbarten Trenches 41. Alternativ kann der Trench 41 so ausgebildet sein, dass die Breite W1 des Trenchs 41 gleich dem Abstand W2 zwischen zwei in der Y-Richtung benachbarten Trenches 41 ist.

**[0056]** Wie in **Fig. 12** gezeigt, können bei einer Betrachtung in der Z-Richtung die Filmdicken T1 bis T4 des Isolierfilms 42 (421 bis 424), der die Innen-

wände 411 bis 414 des Trenchs 41 bedeckt, verändert werden. Die Filmdicken T1 bis T4 können beispielsweise jeweils größer sein als eine Breite W3 der eingebetteten Elektrode 43.

**[0057]** Wie in **Fig. 13** gezeigt, kann der Isolierfilm 42 so ausgebildet sein, dass die Filmdicke T1 des ersten Isolierfilms 421 und die Filmdicke T2 des zweiten Isolierfilms 422 jeweils kleiner ist als jede der Filmdicke T3 des dritten Isolierfilms 423 und der Filmdicke T4 des vierten Isolierfilms 424. Alternativ kann der Isolierfilm 42 so ausgebildet sein, dass die Filmdicke T1 des ersten Isolierfilms 421 und die Filmdicke T2 des zweiten Isolierfilms 422 jeweils größer ist als jede der Filmdicke T3 des dritten Isolierfilms 423 und der Filmdicke T4 des vierten Isolierfilms 424.

**[0058]** Wie in **Fig. 14** gezeigt, kann die eingebettete Elektrode 43 von der Isolierschicht 12 beabstandet bzw. getrennt sein. Der Isolierfilm 42 ist zwischen der zweiten Oberfläche 43r der eingebetteten Elektrode 43 und der Isolierschicht 12 angeordnet.

**[0059]** Wie in **Fig. 15** gezeigt, kann der Trench 41 in der Z-Richtung von der Isolierschicht 12 beabstandet bzw. getrennt sein. Mit anderen Worten, der Trench 41 muss sich nicht durch die Halbleiterschicht 13 hindurch erstrecken.

**[0060]** Die Pufferregion 21 kann weggelassen werden bzw. entfallen.

**[0061]** Die eingebettete Elektrode 43 kann mit einem auf dem Halbleiterbauteil angeordneten Terminal verbunden sein. Das Terminal kann ein Pad (Elektrode) sein, das dazu ausgebildet ist, eine Verbindung eines Drahtes oder dergleichen mit dem Halbleiterbauteil zu ermöglichen.

**[0062]** In dieser Beschreibung umfasst der Begriff „auf“ neben der Bedeutung von „auf“ auch die Bedeutung von „oberhalb“, sofern sich aus dem Kontext nichts anderes ergibt. Dementsprechend kann der Ausdruck „erste Schicht auf der zweiten Schicht ausgebildet“ in einer Ausführungsform bedeuten, dass die erste Schicht in direktem Kontakt mit der zweiten Schicht ausgebildet ist, und in einer anderen Ausführungsform bedeuten, dass die erste Schicht über bzw. oberhalb der zweiten Schicht angeordnet ist, ohne die zweite Schicht zu kontaktieren. Somit erlaubt der Begriff „auf“ auch eine Struktur, in der eine weitere Schicht zwischen der ersten Schicht und der zweiten Schicht ausgebildet ist.

**[0063]** Die in dieser Beschreibung angegebene Z-Achsen-Richtung muss nicht zwingend die vertikale Richtung sein und muss nicht zwingend vollständig mit der vertikalen Richtung übereinstimmen. In den vorstehend offenbarten Strukturen (z. B. der in **Fig. 1** gezeigten Struktur) sind aufwärts und abwärts

in Bezug auf die Z-Achsen-Richtung, wie in dieser Beschreibung angegeben, nicht auf aufwärts und abwärts in Bezug auf die vertikale Richtung eingeschränkt. Beispielsweise kann die X-Achsen-Richtung die vertikale Richtung sein. Alternativ kann die Y-Achsen-Richtung die vertikale Richtung sein.

**[0064]** Die vorstehenden Beschreibungen sind beispielhaft. Zusätzlich zu den Elementen und Verfahren (Herstellungsprozessen), die zur Veranschaulichung der Techniken dieser Offenbarung beschrieben werden, würde ein Fachmann das Potenzial für eine Reihe von Kombinationen und Substitutionen erkennen. Die vorliegende Offenbarung umfasst alle Substitutionen, Modifikationen und Variationen innerhalb des Rahmens der Offenbarung, welche die Ansprüche umfasst.

#### BEZUGSZEICHENLISTE

10	Halbleiterbauteil
11	Halbleitersubstrat
11r	zweite Oberfläche
11u	erste Oberfläche
12	Isolierschicht
12r	zweite Oberfläche
12u	erste Oberfläche
13	Halbleiterschicht
13a	Drift-Region („drift region“)
13r	zweite Oberfläche
13u	erste Oberfläche
21	Pufferregion („buffer region“)
22	Drain-Region („drain region“)
23	Körper-Region („body region“)
23a	Kanalregion
24	Source-Region („source region“)
25	Kontaktregion
31	Gate-Isolierfilm
32	Gate-Elektrode
41	Trench bzw. Graben („trench“)
411	erste Innenwand
412	zweite Innenwand
413	dritte Innenwand
414	vierte Innenwand
42	Isolierfilm
421	erster Isolierfilm
422	zweiter Isolierfilm

423	dritter Isolierfilm
424	vierter Isolierfilm
43	eingebettete Elektrode
43r	zweite Oberfläche
43u	erste Oberfläche
431	erste Seitenoberfläche
432	zweite Seitenoberfläche
433	dritte Seitenoberfläche
434	vierte Seitenoberfläche
51, 52, 53, 54	Terminal
61, 62, 63, 54, 65	Verbindungselement
L1	Länge
T1, T2, T3, T4	Filmdicke
W1	Breite
W2	Abstand
W3	Breite

**ZITATE ENTHALTEN IN DER BESCHREIBUNG**

*Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.*

**Zitierte Patentliteratur**

- JP 2000-286417 [0003]

**Patentansprüche**

1. Halbleiterbauteil, aufweisend:

eine Halbleiterschicht, die eine Oberfläche aufweist; eine Source-Region und eine Drain-Region, die auf der Oberfläche angeordnet sind und bei einer Betrachtung in einer Dickenrichtung orthogonal zu der Oberfläche in einer ersten Richtung voneinander beabstandet sind;

eine Kanalregion, die auf der Oberfläche zwischen der Source-Region und der Drain-Region ausgebildet ist, wobei die Kanalregion benachbart zu der Source-Region ist;

eine Gate-Elektrode, die auf der Kanalregion angeordnet ist, mit einem dazwischen angeordneten Gate-Isolierfilm;

einen Trench, der zwischen der Source-Region und der Drain-Region ausgebildet ist;

einen Isolierfilm, der auf Innenwänden des Trenchs angeordnet ist; und

eine eingebettete Elektrode, die in dem Trench angeordnet und von dem Isolierfilm umgeben ist.

2. Halbleiterbauteil nach Anspruch 1, wobei sich der Trench in der ersten Richtung erstreckt, wobei eine Richtung orthogonal zu sowohl der Dickenrichtung als auch der ersten Richtung eine zweite Richtung ist.

3. Halbleiterbauteil nach Anspruch 2, des Weiteren aufweisend:

eine Pufferregion, in der die Drain-Region ausgebildet ist,

wobei ein zu der Drain-Region hin angeordnetes Ende des Trenchs in Kontakt mit der Pufferregion ist.

4. Halbleiterbauteil nach Anspruch 2, des Weiteren aufweisend:

eine Pufferregion, in der die Drain-Region ausgebildet ist,

wobei ein zu der Drain-Region hin angeordnetes Ende des Trenchs von der Pufferregion beabstandet ist.

5. Halbleiterbauteil nach Anspruch 2, des Weiteren aufweisend:

eine Pufferregion, in der die Drain-Region ausgebildet ist,

wobei ein zu der Drain-Region hin angeordnetes Ende des Trenchs die Pufferregion bei einer Betrachtung in der zweiten Richtung überlappt.

6. Halbleiterbauteil nach einem der Ansprüche 2 bis 5, wobei sich ein zu der Source-Region hin angeordnetes Ende des Trenchs bei einer Betrachtung in der Dickenrichtung an einer gleichen Position befindet wie ein zu der Drain-Region hin angeordnetes Ende der Gate-Elektrode.

7. Halbleiterbauteil nach einem der Ansprüche 2 bis 5, wobei ein zu der Source-Region hin angeordnetes Ende des Trenchs bei einer Betrachtung in der Dickenrichtung näher an der Drain-Region ist als die Gate-Elektrode.

8. Halbleiterbauteil nach einem der Ansprüche 2 bis 5, wobei ein zu der Source-Region hin angeordnetes Ende des Trenchs bei einer Betrachtung in Dickenrichtung die Gate-Elektrode überlappt.

9. Halbleiterbauteil nach einem der Ansprüche 2 bis 5, wobei ein zu der Source-Region hin angeordnetes Ende des Trenchs in Kontakt mit der Kanalregion ist.

10. Halbleiterbauteil nach einem der Ansprüche 2 bis 9, wobei die eingebettete Elektrode die Gate-Elektrode bei einer Betrachtung in der Dickenrichtung nicht überlappt.

11. Halbleiterbauteil nach einem der Ansprüche 2 bis 10, wobei bei einer Betrachtung in der Dickenrichtung eine erste Filmdicke des in der ersten Richtung zwischen der eingebetteten Elektrode und einer der Innenwände des Trenchs angeordneten Isolierfilms größer ist als eine zweite Filmdicke des in der zweiten Richtung zwischen der eingebetteten Elektrode und einer der Innenwände des Trenchs angeordneten Isolierfilms.

12. Halbleiterbauteil nach Anspruch 11, wobei die erste Filmdicke größer ist als eine Dicke der eingebetteten Elektrode in der zweiten Richtung.

13. Halbleiterbauteil nach einem der Ansprüche 2 bis 12, wobei der Trench einer von einer Mehrzahl von Trenches ist, und die Trenches in der zweiten Richtung voneinander beabstandet sind.

14. Halbleiterbauteil nach Anspruch 13, wobei ein Abstand zwischen zwei der Trenches, die in der zweiten Richtung zueinander benachbart sind, größer ist als eine Breite eines der zwei Trenches in der zweiten Richtung.

15. Halbleiterbauteil nach Anspruch 13, wobei ein Abstand zwischen zwei der Trenches, die in der zweiten Richtung zueinander benachbart sind, kleiner ist als eine Breite eines der zwei Trenches in der zweiten Richtung.

16. Halbleiterbauteil nach einem der Ansprüche 1 bis 15, des Weiteren aufweisend: ein Halbleitersubstrat; und eine auf dem Halbleitersubstrat angeordnete Isolierschicht, wobei die Halbleiterschicht auf der Isolierschicht angeordnet ist.

17. Halbleiterbauteil nach Anspruch 16, wobei sich der Trench von der Oberfläche der Halbleiterschicht bis zu der Isolierschicht durch die Halbleiterschicht hindurch erstreckt.

18. Halbleiterbauteil nach Anspruch 16 oder 17, wobei die eingebettete Elektrode in Kontakt mit der Isolierschicht ist.

19. Halbleiterbauteil nach einem der Ansprüche 1 bis 18, des Weiteren aufweisend:  
ein Verbindungselement, das die eingebettete Elektrode mit der Source-Region verbindet.

20. Halbleiterbauteil nach einem der Ansprüche 1 bis 18, des Weiteren aufweisend:  
ein Verbindungselement, das die eingebettete Elektrode mit der Gate-Elektrode verbindet.

Es folgen 10 Seiten Zeichnungen



Fig.2

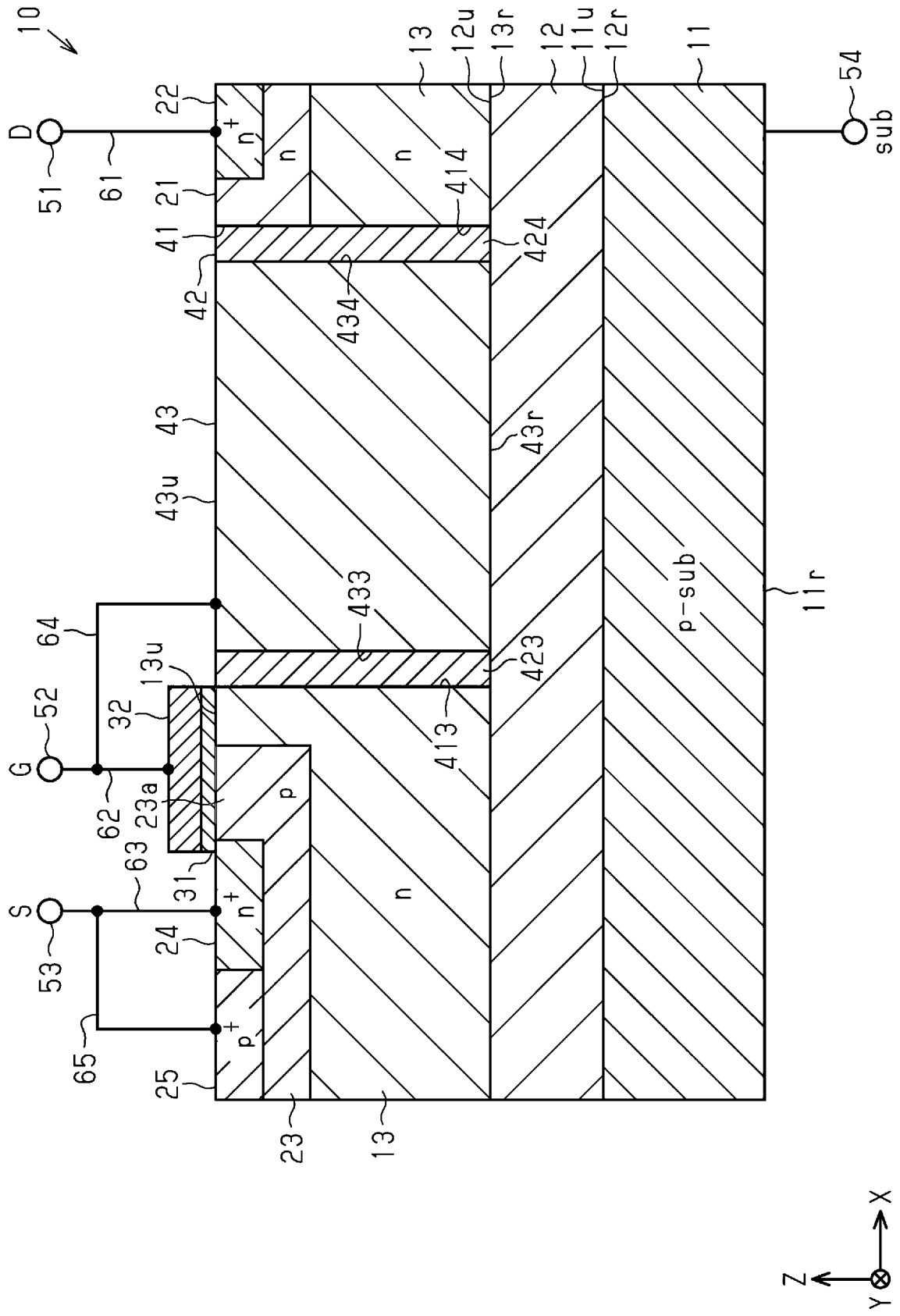






Fig.5

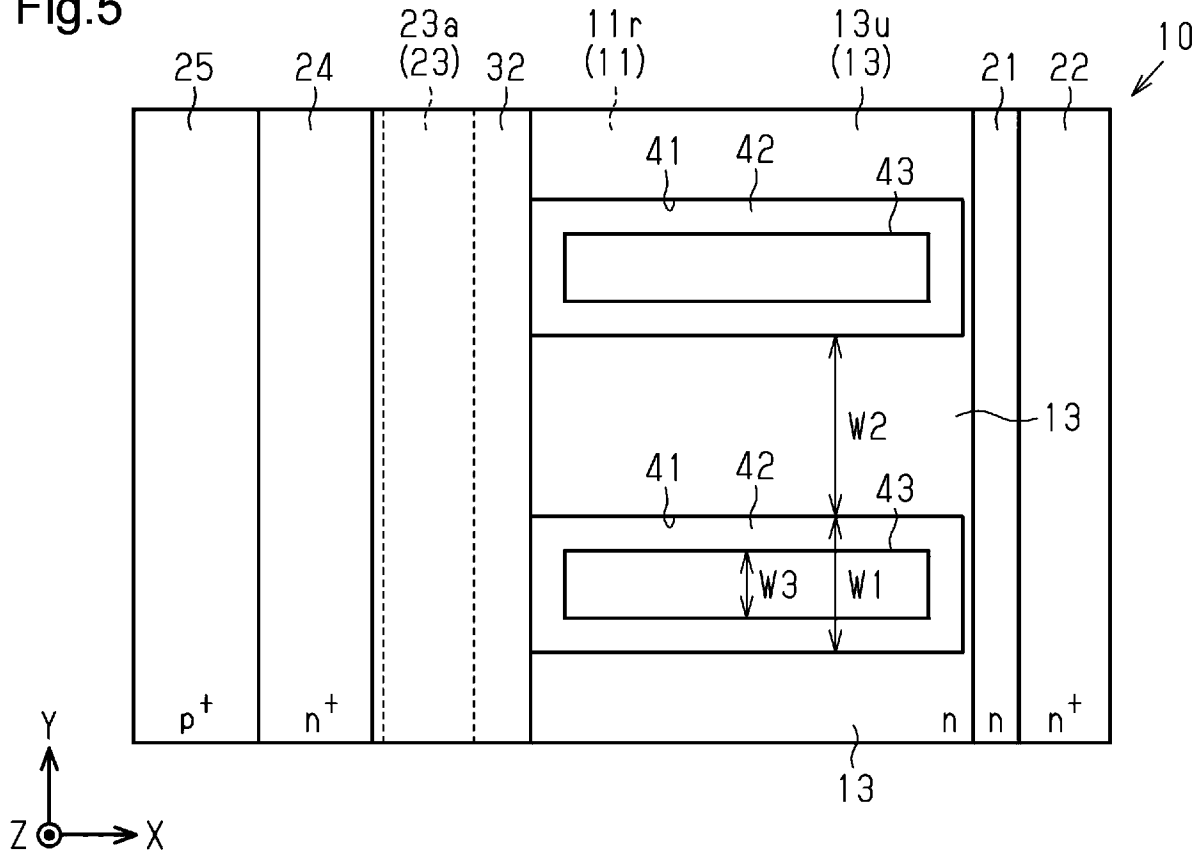


Fig.6

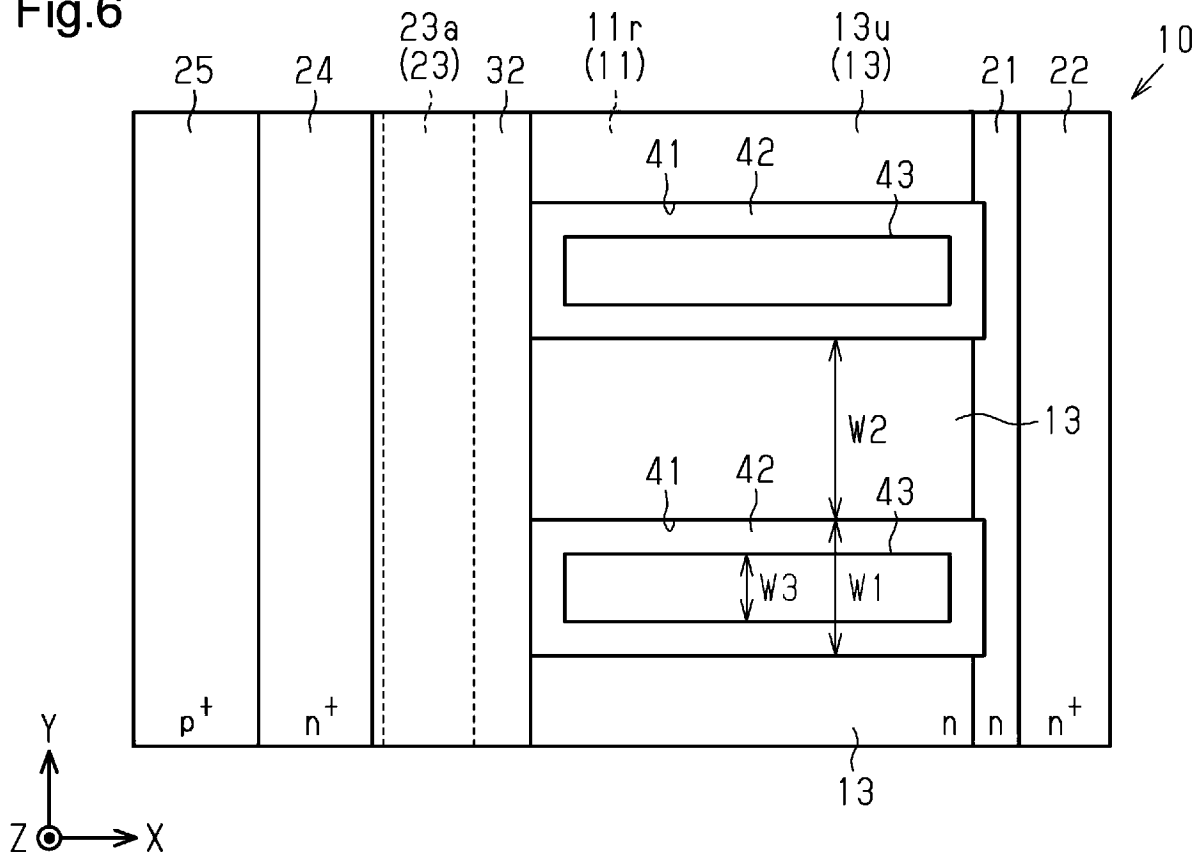


Fig.7

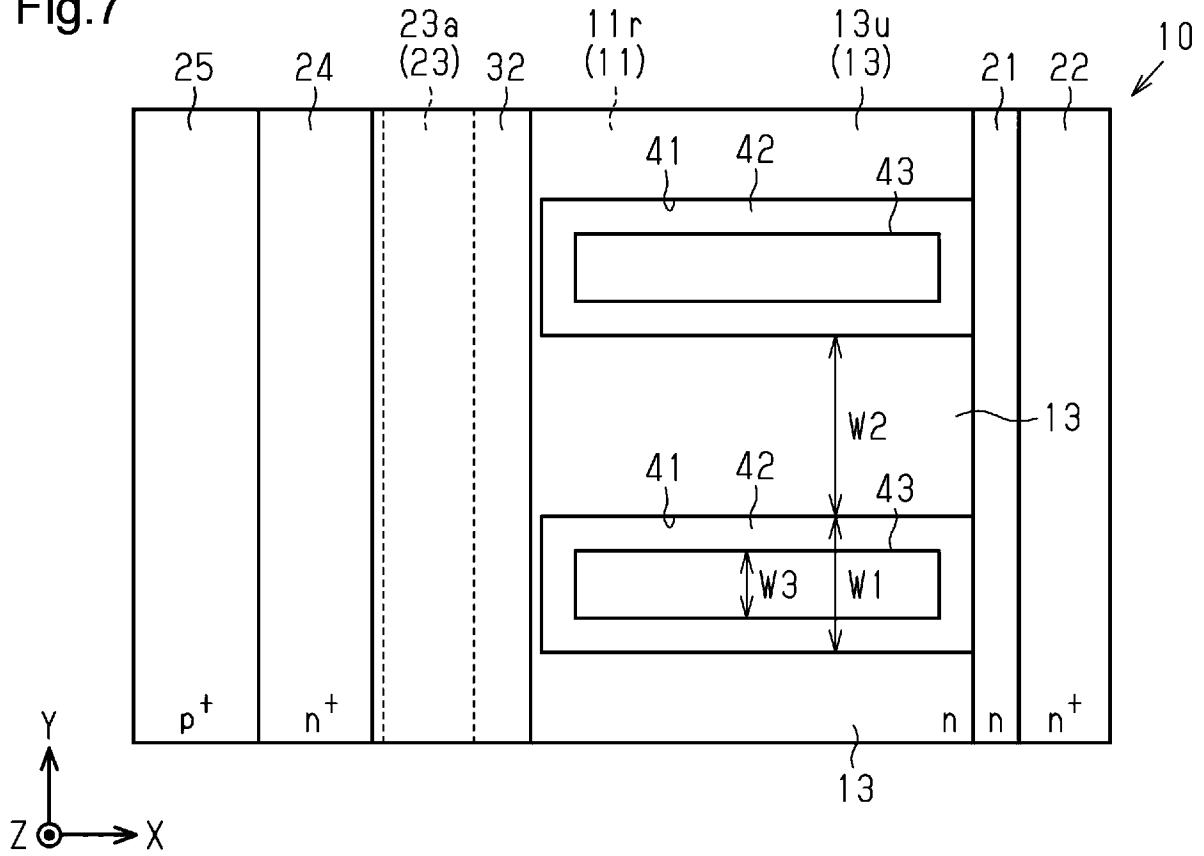


Fig.8

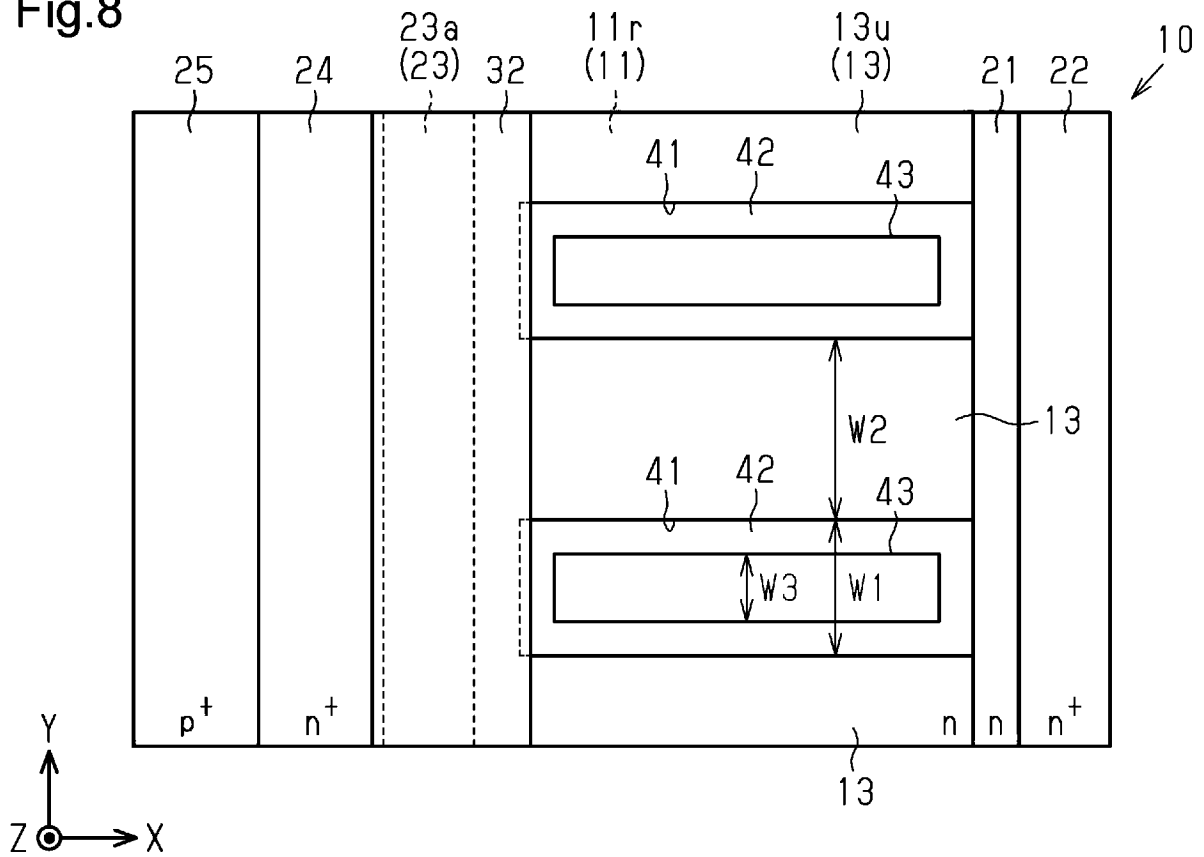


Fig.9

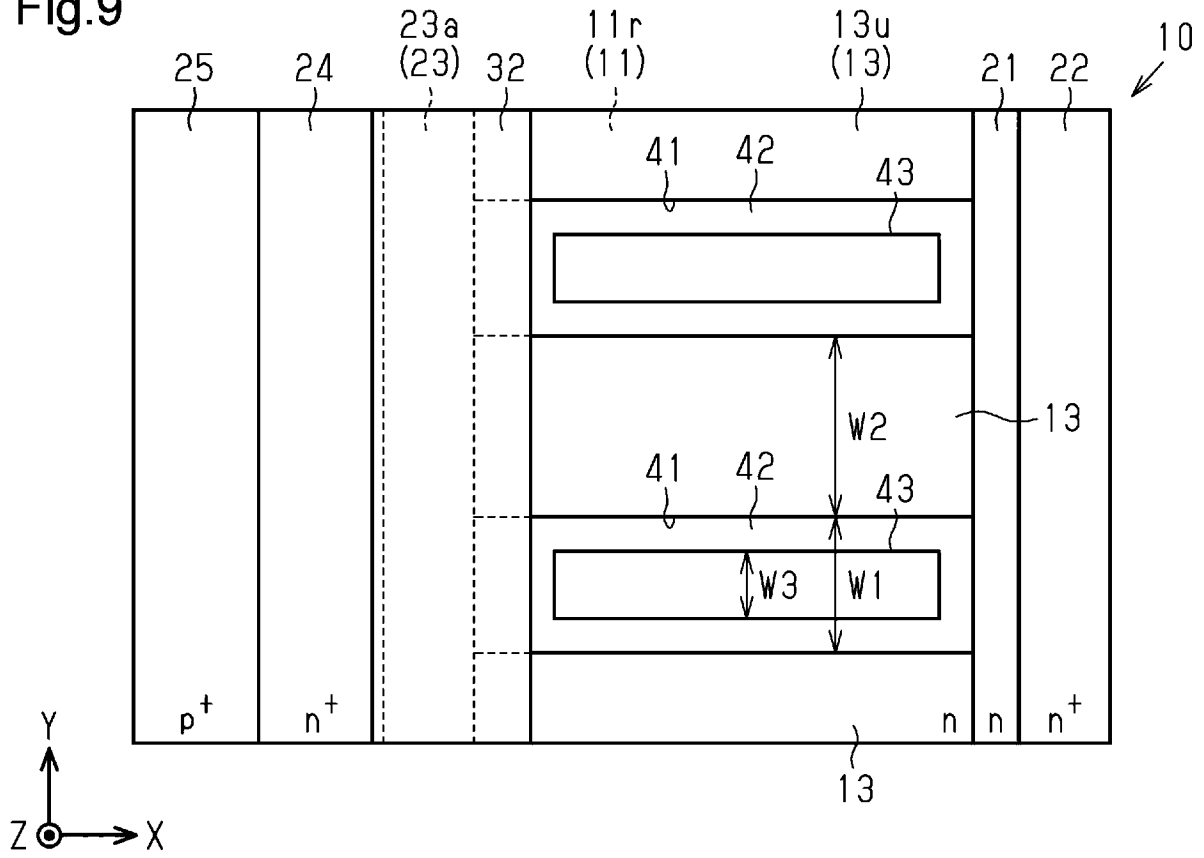


Fig.10

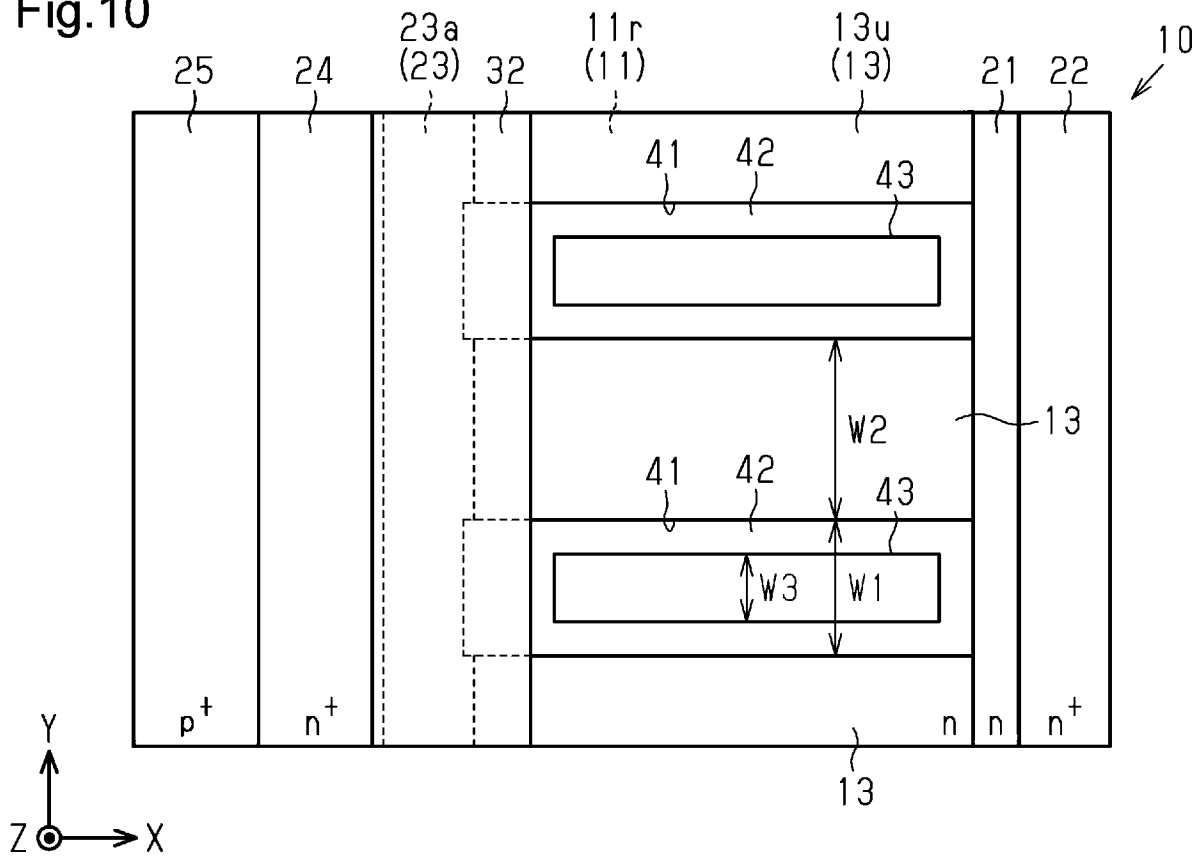


Fig.11

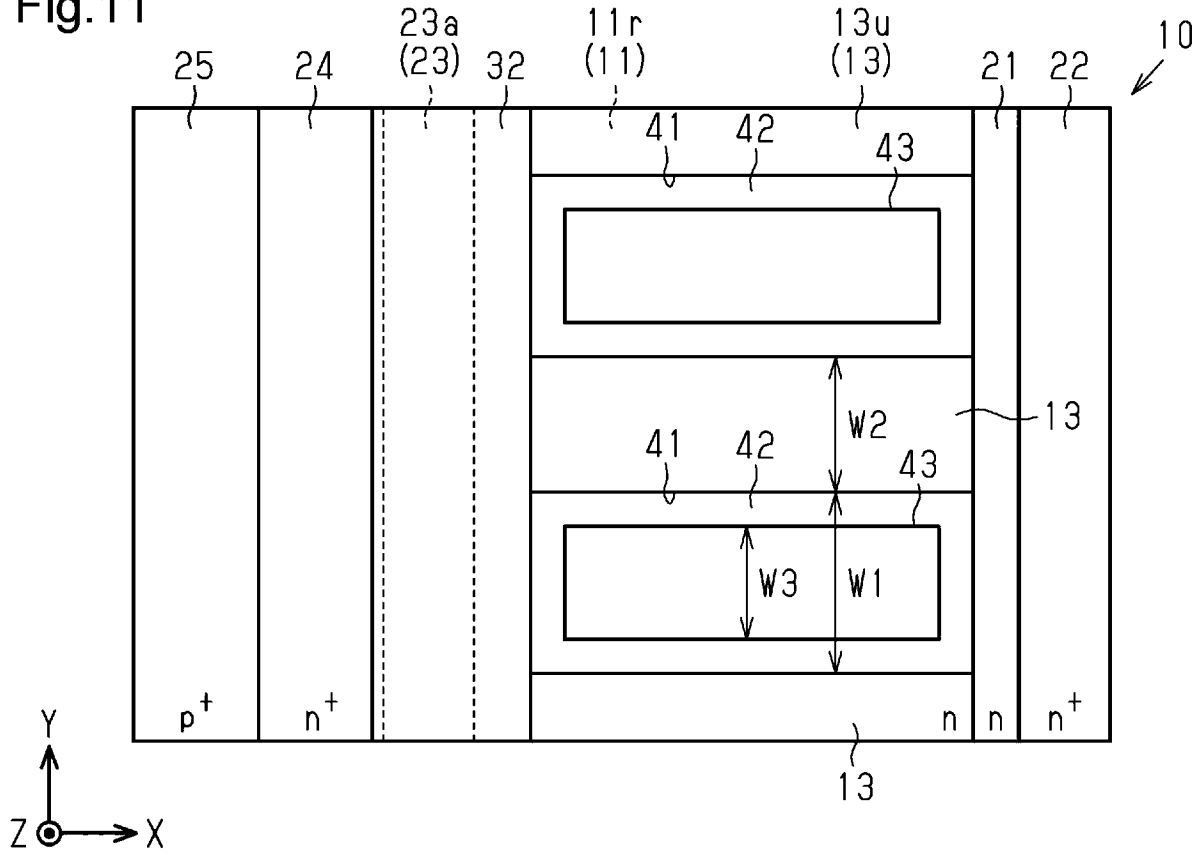


Fig.12

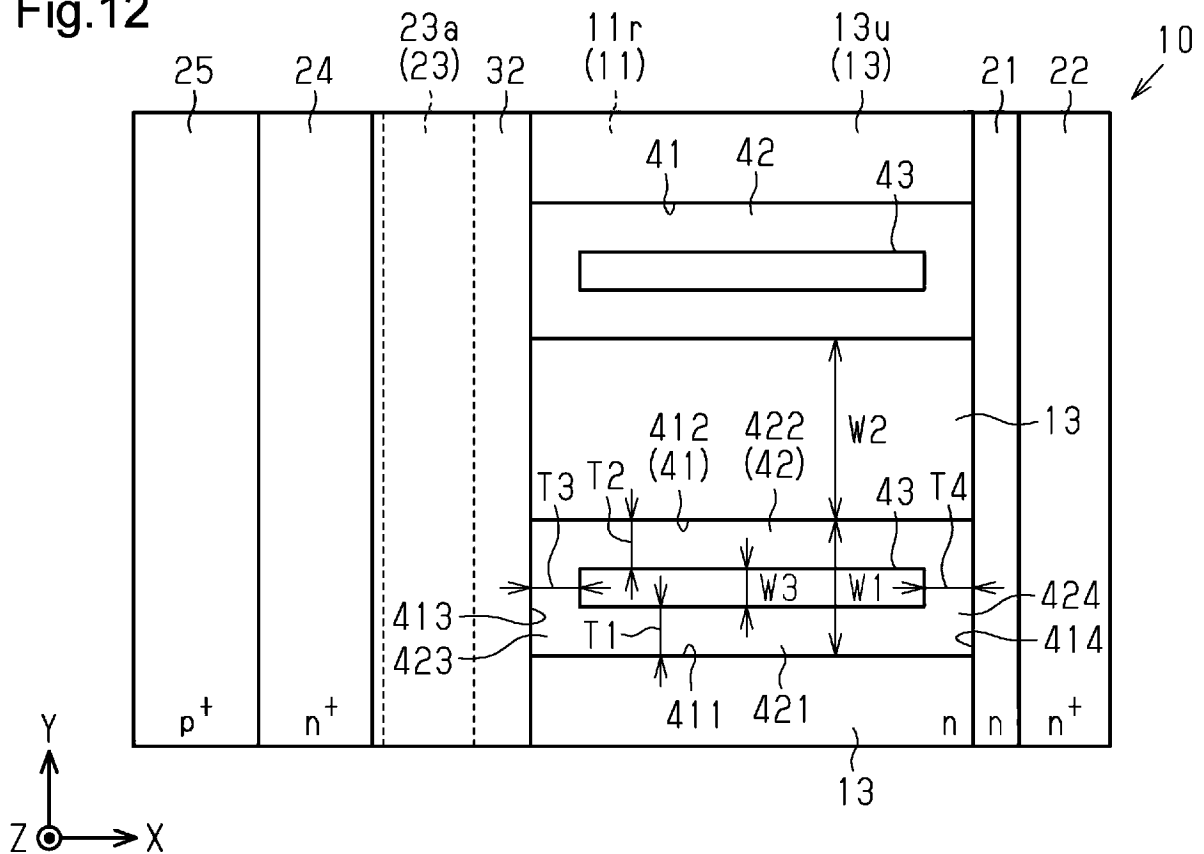


Fig.13

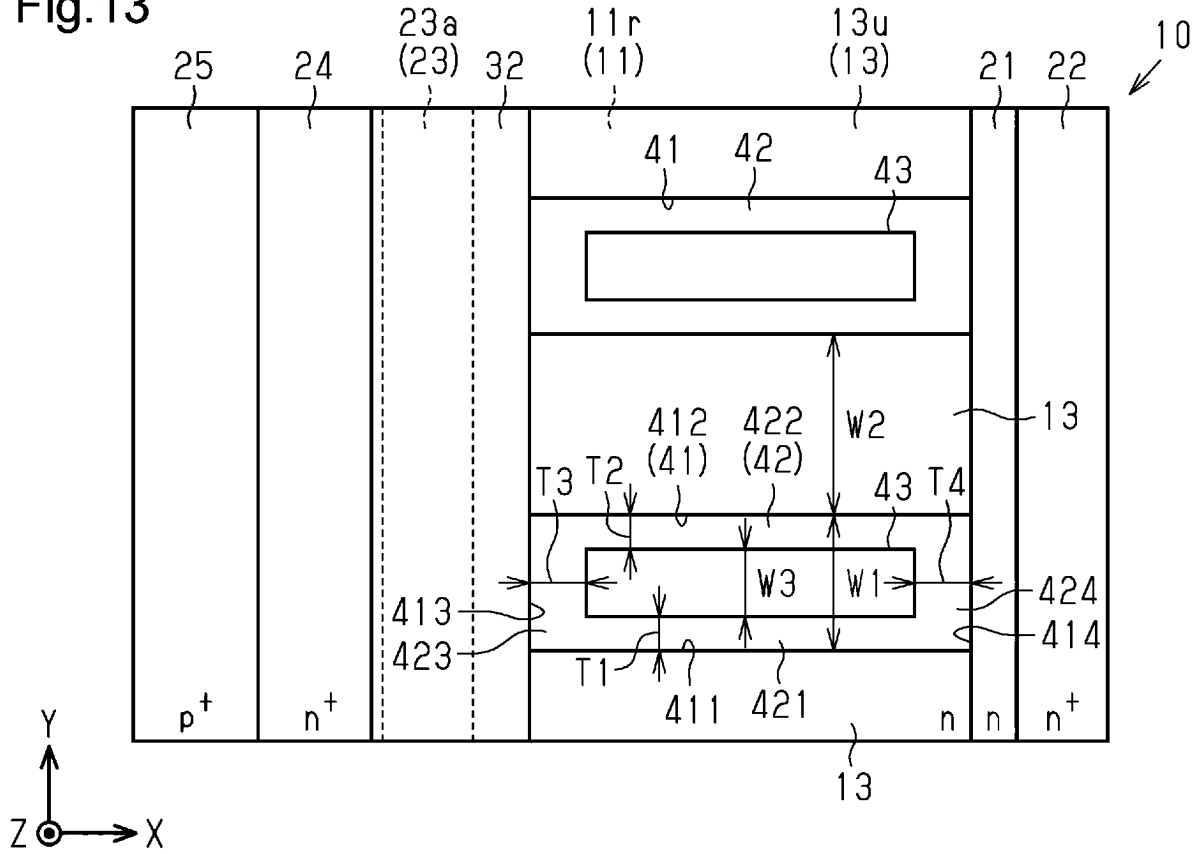


Fig.14

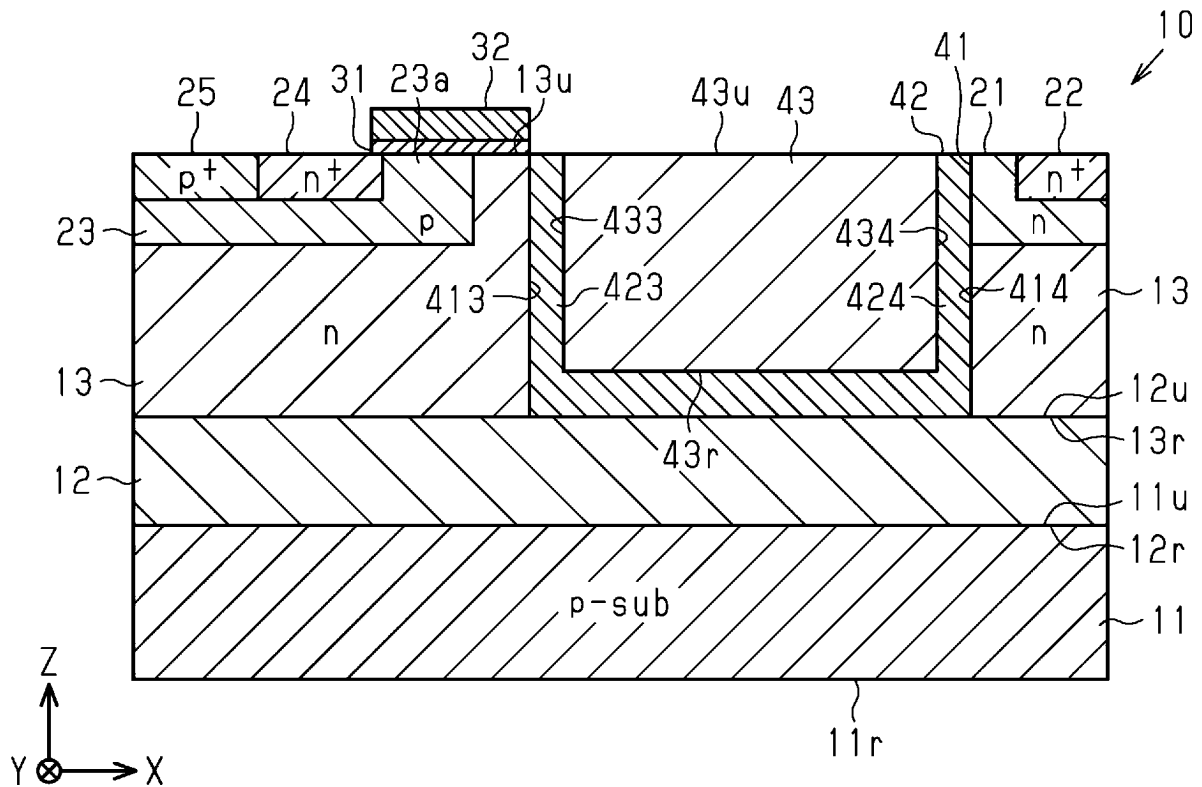


Fig.15

