

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY PATENTU TYMCZASOWEGO

111 151

Patent tymczasowy dodatkowy
do patentu nr _____

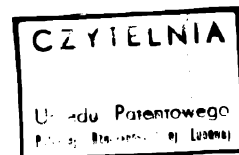
Int. Cl.
H03K 3/78

Zgłoszono: 01.07.78 (P. 208097)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 07.05.79

Opis patentowy opublikowano: 30.09.1981



Twórca wynalazku: Edward Hryniewicz

Uprawniony z patentu tymczasowego: Politechnika Śląska im. Wincentego Pstrowskiego,
Gliwice (Polska)

Układ programowanego cyfrowo zadajnika częstotliwości

Przedmiotem wynalazku jest układ programowanego cyfrowo zadajnika częstotliwości przebiegu prostokątnego.

Znane rozwiązania takich układów zawierają nastawne liczniki zliczające wstecz, do których wpisuje się cyklicznie nastawiony stan początkowy lub jest to po prostu programowany dzielnik częstotliwości, dla którego średnia częstotliwość przebiegu wyjściowego zależy od liczby programującej. Charakteryzują się one tym, że nie umożliwiają nastawiania cyfrowo częstotliwości harmonicznym lub nie zapewniają zadawalającej stałości częstotliwości przebiegu wyjściowego.

Układ według wynalazku programowanego cyfrowo zadajnika częstotliwości ma wyjście programowanego dzielnika częstotliwości dołączone do wejścia nieprogramowanego dzielnika. Wyjście tego dzielnika połączone jest z wejściem uniwibratora, który na swoim wyjściu dołączonym do wejścia zerującego licznik programowanego dzielnika częstotliwości wytwarza impuls zerujący ten licznik na końcu każdego okresu przebiegu wyjściowego z zadajnika.

Układ według wynalazku pozwala na cyfrowe nastawianie częstotliwości harmonicznym i zapewnia uzyskanie dużej stałości częstotliwości wyjściowej.

Wynalazek pokazano w przykładzie wykonania na rysunku, który przedstawia schemat blokowy układu. Programowany dzielnik częstotliwości PDCz połączony jest z licznikiem pracującym jako dzielnik $1/Pd$ i uniwibratorem UW. Do wejścia zegarowego programowanego dzielnika częstotliwości PDCz doprowadzany jest przebieg prostokątny o częstotliwości f_1 a do jego wejść programujących doprowadzona jest liczba programująca N . Impulsy wyjściowe z dzielnika PDCz doprowadzane są do dzielnika $1/Pd$, którego wyjście połączone jest z wejściem uniwibratora UW. Na wyjściu tego uniwibratora wytwarzany jest impuls zerujący licznik programowanego dzielnika częstotliwości PDCz.

Zastrzeżenie patentowe

Układ programowanego cyfrowo zadajnika częstotliwości, z n a m i e n n y t y m, że wyjście programowanego dzielnika częstotliwości (PDCz) dołączone jest do wejścia nieprogramowanego dzielnika ($1/Pd$), a wyjście

tego dzielnika połączone jest z wejściem uniwibratora (UW), który na swoim wyjściu, dołączonym do wejścia zerującego licznik programowanego dzielnika częstotliwości (PDCz) wytwarza impuls zerujący ten licznik na końcu każdego okresu przebiegu wyjściowego z zadajnika.

