

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

| | | |
|---|-------------------------------------|----------------------------|
| (51) Int. Cl. ⁶ H01L 21/334 | (11) 공개번호 특 1997-0053039 | (43) 공개일자 1997년 07월 29일 |
| (21) 출원번호 특 1995-0056313 | | |
| (22) 출원일자 1995년 12월 26일 | | |
| (71) 출원인 LG반도체 주식회사 문정환 | 충청북도 청주시 흥덕구 향정동 1번지 (우 : 360-480) | |
| (72) 발명자 림근 | 충북 청주시 흥덕구 모충동 119-34 | |
| (74) 대리인 심창섭, 김용인 | | |

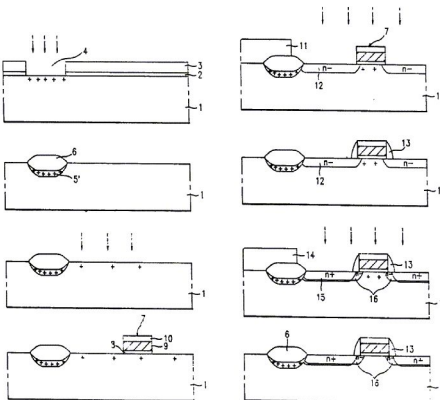
심사청구 : 있음

(54) 반도체 소자와 그의 제조방법

요약

본 발명은 LDD(Lightly Doped Drain) 구조를 갖는 반도체 소자와 그의 제조방법에 관한 것으로, 활성영역(B)에 형성된 N⁻형의 고농도 불순물 확산영역으로 되는 소스/드레인 영역(43)(44)과 필드영역(A)의 P⁺형의 고농도 불순물 확산영역(46) 사이의 활성영역(B)내에 N⁻형의 저농도 불순물 확산영역(47)이 형성되어 있기 때문에 드레인 및 소오스와 기판 사이에 역방향으로 전압이 인가될 때, PN접합의 누설전류가 크게 감소되게 된다.

대표도



명세서

[발명의 명칭]

반도체 소자와 그의 제조방법

[도면의 간단한 설명]

제2a도 내지 제2i도는 본 발명에 의한 반도체 소자의 각 제조공정에서의 단면도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

저농도 제1도전형의 반도체 기판에 활성영역 및 필드영역을 정의하는 공정과, 상기 필드영역의 기판에 제1도전형 고농도 불순물 영역과 상기 제1도전형 고농도 불순물 영역상에 필드 산화막을 형성하는 공정과, 상기 활성영역상에 게이트 절연막과 상기 게이트 절연막상에 게이트 전극, 그리고 게이트 전극상에

제1절연막을 형성하는 공정과, 상기 필드 절연막 및 상기 제1절연막을 포함한 상기 기판상에 제2절연막을 형성하는 공정과, 상기 게이트 전극의 양측면의 상기 제2절연막과 상기 필드 절연막과 상기 필드 절연막으로부터 연장되는 상기 활성 영역상에 제3절연막을 형성하는 공정과, 상기 제3절연막과 게이트 전극을 마스크로 이온 주입하여 상기 게이트 전극과 상기 필드 산화막 사이의 중앙영역의 기판에 제2도전형의 고농도 불순물 영역을 형성하는 공정과, 상기 제3절연막을 제거하여 상기 게이트 전극과 필드 산화막을 마스크로 이온 주입하여 상기 게이트 전극과 상기 제2도전형의 고농도 불순물 영역 사이와 상기 필드 산화막과 상기 제2도전형의 고농도 불순물 영역 사이에 제2도전형 저농도 불순물 영역을 형성하는 공정을 포함함을 특징으로 하는 반도체 소자의 제조방법.

청구항 2

제1항에 있어서, 상기 제1도전형은 p형이고, 제2도전형은 n형임을 특징으로 하는 반도체 소자의 제조방법.

청구항 3

제1항에 있어서, 상기 제2절연막은 질화막이고, 상기 제3절연막은 산화막임을 특징으로 하는 반도체 소자의 제조방법.

청구항 4

제3항에 있어서, 상기 질화막은 상기 산화막의 두께보다 얇게 형성하도록 함을 특징으로 하는 반도체 소자의 제조방법.

청구항 5

필드영역과 활성영역을 가지는 제1도전형 저농도 불순물의 반도체 기판과, 상기 기판의 필드영역에 형성된 제1도전형 고농도 불순물 영역과, 상기 제1도전형 고농도 불순물 영역에 형성된 필드 산화막과, 상기 활성영역의 상기 기판상에 형성된 게이트 전극과, 상기 게이트 전극과 상기 필드 산화막 사이의 중앙영역의 기판에 형성된 제2도전형의 고농도 불순물 영역과, 상기 게이트 전극과 상기 제2도전형의 고농도 불순물 영역 사이와 상기 필드 산화막과 상기 제2도전형의 고농도 불순물 영역 사이에 형성된 제2도전형 저농도 불순물 영역을 포함함을 특징으로 하는 반도체 소자.

청구항 6

제5항에 있어서, 상기 제1도전형은 p형이고, 제2도전형은 n형임을 특징으로 하는 반도체 소자.

청구항 7

제5항에 있어서, 상기 게이트 전극과 상기 제2도전형의 고농도 불순물 영역 사이에 형성된 저농도 불순물 영역은 LDD 층임을 특징으로 하는 반도체 소자.

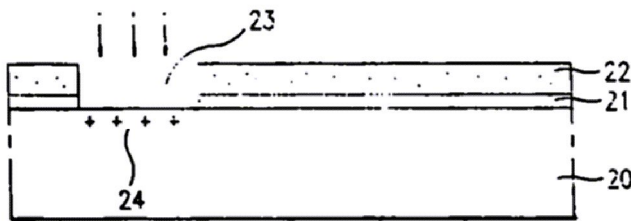
청구항 8

제5항에 있어서, 상기 채널영역은 드레쉬 홀드 전압을 조절하기 위한 이온 주입이 시행되어 있는 채널영역을 특징으로 하는 반도체 소자.

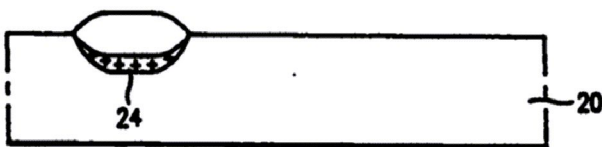
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

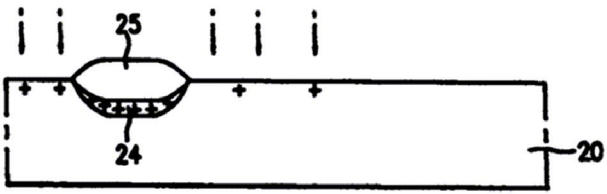
도면2a



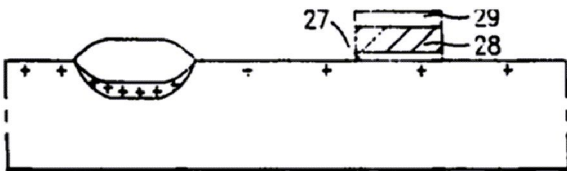
도면2b



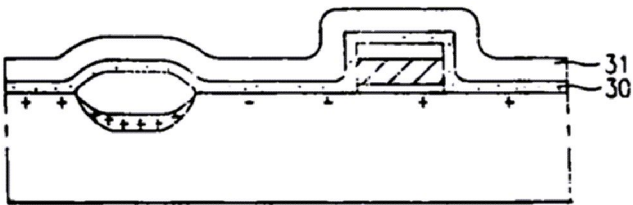
도면2c



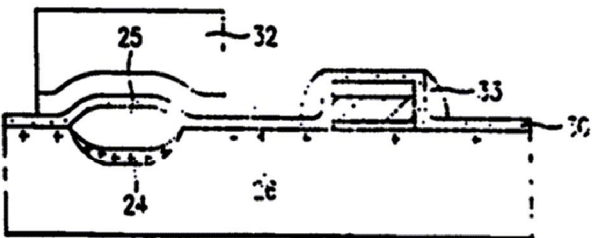
도면2d



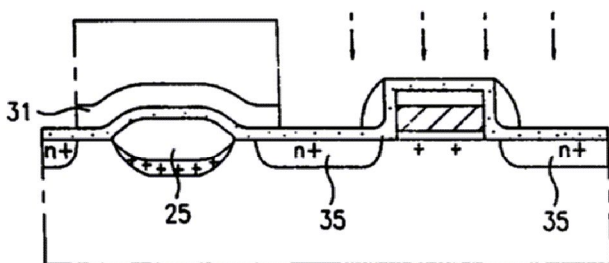
도면2e



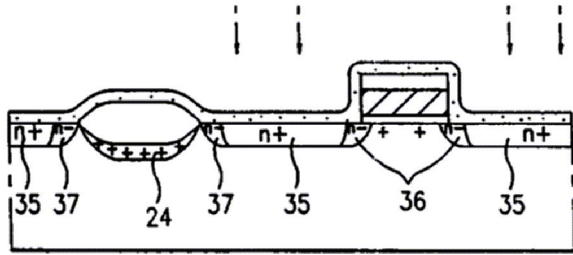
도면2f



도면2g



도면2h



도면2i

