

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3875100号
(P3875100)

(45) 発行日 平成19年1月31日(2007. 1. 31)

(24) 登録日 平成18年11月2日(2006. 11. 2)

(51) Int. Cl.	F I
H03F 3/217 (2006.01)	H03F 3/217
H02M 7/48 (2007.01)	H02M 7/48 E
H02M 7/537 (2006.01)	H02M 7/537 Z

請求項の数 14 (全 13 頁)

(21) 出願番号	特願2001-525828 (P2001-525828)	(73) 特許権者	501422646
(86) (22) 出願日	平成12年9月21日(2000. 9. 21)		シラス ロジック、インコーポレイテッド
(65) 公表番号	特表2003-510872 (P2003-510872A)		アメリカ合衆国、テキサス、オースチン、
(43) 公表日	平成15年3月18日(2003. 3. 18)		ピア フォーチュナ 2901
(86) 国際出願番号	PCT/US2000/025911	(74) 代理人	100078282
(87) 国際公開番号	W02001/022564		弁理士 山本 秀策
(87) 国際公開日	平成13年3月29日(2001. 3. 29)	(72) 発明者	メランソン, ジョン ローレンス
審査請求日	平成14年4月25日(2002. 4. 25)		アメリカ合衆国 テキサス 78746,
(31) 優先権主張番号	09/404, 452		オースティン, サウス モパック ナ
(32) 優先日	平成11年9月22日(1999. 9. 22)		ンバー122 2001
(33) 優先権主張国	米国 (US)		
		審査官	高木 進
		(56) 参考文献	特開平09-046144 (JP, A)
			特開昭63-240377 (JP, A)
			最終頁に続く

(54) 【発明の名称】 浮動電源を用いた出力段

(57) 【特許請求の範囲】

【請求項1】

第1のラインにおいて相対的に正の出力電圧 V_P を提供し、第2のラインにおいて相対的に負の出力電圧 V_M を提供する浮動電源と、

該第1のラインおよび該第2のラインに接続された第1のスイッチと、

該第1のラインおよび該第2のラインに接続された第2のスイッチと、

該第2のスイッチの出力に接続されたローパスフィルタと、

該ローパスフィルタの出力を正の負荷端子に接続する手段と、

負の負荷端子を接地接続する手段と

を備え、

該第1のスイッチは、接地接続される共通端子を有し、かつ、該第1のラインが接地接続される第1の位置と、該第2のラインが接地接続される第2の位置との間で切換えを行い、該第2のスイッチは、該ローパスフィルタに接続される共通端子を有し、かつ、該第1のラインが該ローパスフィルタに接続される第1の位置と、該第2のラインが該ローパスフィルタに接続される第2の位置との間で切換えを行い、これにより、該第1のスイッチが第2の位置にあり、かつ、該第2のスイッチが第1の位置にある場合には、負荷にかかる電圧が正であり、該第1のスイッチが第1の位置にあり、かつ、該第2のスイッチが第2の位置にある場合には、該負荷にかかる電圧が負であり、該第1のスイッチが第1の位置にあり、かつ、該第2のスイッチが第1の位置にある場合には、該負荷にかかる電圧が0にクランプされ、該正の負荷端子および該負の負荷端子が V_P に接続され、該第1の

10

20

スイッチが第2の位置にあり、かつ、該第2のスイッチが第2の位置にある場合には、該負荷にかかる電圧が0にクランプされ、該正の負荷端子および該負の負荷端子がVMに接続され、

切換え遷移の順序は、

該第2のスイッチが第1の位置にある間、該第1のスイッチが第1の位置にあることの次に、(i) 該第2のスイッチが第1の位置にある間、該第1のスイッチが第2の位置にあること、または、(i i) 該第2のスイッチが第2の位置にある間、該第1のスイッチが第1の位置にあることのいずれかが続く、という遷移と、

その次に、該第2のスイッチが第1の位置にある間、該第1のスイッチが第2の位置にあることが続く、という遷移と、

10

その次に、(i) 該第2のスイッチが第1の位置にある間、該第1のスイッチが第2の位置にあること、または、(i i) 該第2のスイッチが第2の位置にある間、該第1のスイッチが第1の位置にあることのいずれかが続く、という遷移と、

その次に、該第2のスイッチが第1の位置にある間、該第1のスイッチが第1の位置にあることが続く、という遷移と

を含む、切換え出力段。

【請求項2】

前記第1のスイッチおよび前記第2のスイッチのそれぞれは、単極双投スイッチである、請求項1に記載の出力段。

【請求項3】

20

前記切り換え遷移の順序は、

前記第2のスイッチが第1の位置にある間、前記第1のスイッチが第1の位置にあることの次に、該第2のスイッチが第2の位置にある間、該第1のスイッチが第2の位置にあることが続く、という遷移と、

該第2のスイッチが第2の位置にある間、該第1のスイッチが第2の位置にあることの次に、該第2のスイッチが第1の位置にある間、該第1のスイッチが第1の位置にあることが続く、という遷移と

をさらに含む、請求項1の出力段。

【請求項4】

(a) 前記第2のスイッチが第1の位置にある間、前記第1のスイッチが第1の位置にあることと、

30

(b) 該第2のスイッチが第2の位置にある間、該第1のスイッチが第2の位置にあることとが、1サイクルごとに交互に選択される、請求項3の出力段。

【請求項5】

前記第1のスイッチおよび前記第2のスイッチを制御する手段を含むPWM段をさらに備え、かつ、電流を感知する手段からの出力制御信号を感知する手段をさらに備え、該スイッチを制御する手段は、前記出力制御信号に応答する、請求項1の出力段。

【請求項6】

2つの音声信号チャンネルを受信する手段と、

各受信された音声チャンネルにตอบสนองして一連のパルスを生成する2つのPWMと、

40

各PWMに接続された出力段と、

各出力段の出力を負荷に接続する手段と

を備え、

各出力段は、

第1のラインにおいて相対的に正の出力電圧VPを提供し、第2のラインにおいて相対的に負の出力電圧VMを提供する浮動電源と、

該第1のラインおよび該第2のラインに接続された第1のスイッチであって、該一連のパルスにตอบสนองする第1のスイッチと、

該第1のラインおよび該第2のラインに接続された第2のスイッチであって、該一連のパルスにตอบสนองする第2のスイッチと、

50

該第 2 のスイッチの出力に接続されたローパスフィルタと
を含み、

該第 1 のスイッチは、接地接続される共通端子を有し、かつ、該第 1 のラインが接地接続される第 1 の位置と、該第 2 のラインが接地接続される第 2 の位置との間で切換えを行い、該第 2 のスイッチは、該ローパスフィルタに接続される共通端子を有し、かつ、該第 1 のラインが該ローパスフィルタに接続される第 1 の位置と、該第 2 のラインが該ローパスフィルタに接続される第 2 の位置との間で切換えを行い、これにより、該第 1 のスイッチが第 2 の位置にあり、かつ、該第 2 のスイッチが第 1 の位置にある場合には、負荷にかかる電圧が正であり、該第 1 のスイッチが第 1 の位置にあり、かつ、該第 2 のスイッチが第 2 の位置にある場合には、該負荷にかかる電圧が負であり、該第 1 のスイッチが第 1 の位置にあり、かつ、該第 2 のスイッチが第 1 の位置にある場合には、該負荷にかかる電圧が 0 にクランプされ、該正の負荷端子および該負の負荷端子が V P に接続され、該第 1 のスイッチが第 2 の位置にあり、かつ、該第 2 のスイッチが第 2 の位置にある場合には、該負荷にかかる電圧が 0 にクランプされ、該正の負荷端子および該負の負荷端子が V M に接続される、増幅器。

10

【請求項 7】

前記第 1 のスイッチおよび前記第 2 のスイッチのそれぞれは、単極双投スイッチである、請求項 6 の増幅器。

【請求項 8】

前記切り換え遷移の順序は、

20

前記第 2 のスイッチが第 1 の位置にある間、前記第 1 のスイッチが第 1 の位置にあることの次に、(i) 該第 2 のスイッチが第 1 の位置にある間、該第 1 のスイッチが第 2 の位置にあること、または、(i i) 該第 2 のスイッチが第 2 の位置にある間、該第 1 のスイッチが第 1 の位置にあることのいずれかが続く、という遷移と、

その次に、該第 2 のスイッチが第 1 の位置にある間、該第 1 のスイッチが第 2 の位置にあることが続く、という遷移と、

その次に、(i) 該第 2 のスイッチが第 1 の位置にある間、該第 1 のスイッチが第 2 の位置にあること、または、(i i) 該第 2 のスイッチが第 2 の位置にある間、該第 1 のスイッチが第 1 の位置にあることのいずれかが続く、という遷移と、

その次に、該第 2 のスイッチが第 1 の位置にある間、該第 1 のスイッチが第 1 の位置にあることが続く、という遷移と

30

を含む、請求項 6 の増幅器。

【請求項 9】

前記切り換え遷移の順序は、

前記第 2 のスイッチが第 1 の位置にある間、前記第 1 のスイッチが第 1 の位置にあることの次に、該第 2 のスイッチが第 2 の位置にある間、該第 1 のスイッチが第 2 の位置にあることが続く、という遷移と、

該第 2 のスイッチが第 2 の位置にある間、該第 1 のスイッチが第 2 の位置にあることの次に、該第 2 のスイッチが第 1 の位置にある間、該第 1 のスイッチが第 1 の位置にあることが続く、という遷移と

40

をさらに含む、請求項 8 の増幅器。

【請求項 10】

(a) 前記第 2 のスイッチが第 1 の位置にある間、前記第 1 のスイッチが第 1 の位置にあることと、

(b) 該第 2 のスイッチが第 2 の位置にある間、該第 1 のスイッチが第 2 の位置にあることとが、1 サイクルごとに交互に選択される、請求項 9 の増幅器。

【請求項 11】

前記第 1 のスイッチの各々に接続された電流を感知する手段をさらに備える、請求項 6 の増幅器。

【請求項 12】

50

前記電流を感知する手段の各々は、前記第1のスイッチのそれぞれと接地との間で接続された抵抗器を備える、請求項11の増幅器。

【請求項13】

前記電流を感知する手段の各々は、前記感知された電流に基づいて出力制御信号を提供する手段をさらに備える、請求項12の増幅器。

【請求項14】

各PWM段は、前記電流を感知する手段それぞれからの出力制御信号を感知する手段をさらに備え、各PWMによって生成される一連のパルスは、該出力制御信号それぞれに応答する、請求項13の増幅器。

【発明の詳細な説明】

10

【0001】

(発明の背景)

(発明の分野)

本発明は、D級増幅器などの出力段に関する。D級増幅器は、接地に対して浮動の電源または他の任意の基準（ただし、電源ピンは除く）を含む。

【0002】

(従来技術の説明)

米国特許第4,424,557号および米国特許第5,023,150号は、本発明に関連する文献であり、スイッチが2重になった方式の電力インバータを記載している。

D級増幅器は、効率が良く、高い電力信号を処理することができるため、音声電力増幅器などに望ましい。D級増幅器は効率が高いため、電源が小さく、またヒートシンクも小さくてすむ。

20

【0003】

D級増幅器では典型的には、図1（従来技術）に示す出力段に類似する出力段を用いる。この出力段は電源ブロック101を含み、電源ブロック101は、正電圧V+および負電圧V-を供給する2つの個々の電源108および109を含む。これらの電圧は典型的には同じ大きさであるが、極性は異なる。電源ブロック101は、接地を基準としている。出力も、接地を基準としている。一般的には、基準を接地にすることは、無線周波数の干渉を制御するのをより容易にし、またいくつかの取り付け状態によって必要とされるため、出力の基準を接地にするのが望ましい。また、バイポーラ（すなわち、プラスおよびマイナス）の出力を結合コンデンサを用いずに達成することも望まれている。これは、非常に大型のコンデンサを必要とする低周波での動作が必要とされている場合に特にあてはまる。

30

【0004】

電源101は、正電圧および負電圧を供給する。スイッチ102は単極双投（SPDT）スイッチであり、高速半導体デバイス（例えば、電界効果トランジスタ）から構築されることが多い。フィルタ103はローパスフィルタであり、音声帯域周波数を負荷105（例えば、スピーカまたは他の電力デバイス）に送ると共に、切換周波数を除去するように設計される。この切換周波数は典型的には、100kHz〜3MHzである。出力のデューティサイクルは、任意の所望の出力電圧に応じて変更される。

40

【0005】

低周波で高振幅の信号を増幅する場合、電源108電源109との2つの電源の間でかなりの量のエネルギーがやり取りされる。図2は、これが発生する理由を示している。電源出力V+およびV-が±64ボルトに設定され、増幅器が4オームの負荷105に接続されていると仮定する。入力信号が+32ボルト出力を要求していると仮定する。簡潔にするため、スイッチは完全であり、オン抵抗が無く、オフ抵抗が無限であり、切換えを即時的に行うと仮定する。32ボルトの出力を生成するために、102の切換え波形は、時間の75%は正方向の位置となり、時間の25%は負方向の位置となる。これをVsとして示す。

【0006】

50

図2bは、ローパスフィルタ103のインダクタに流れる電流（本明細書中、単純なLCセクションとして示す）を示し、この電流を i_l として示す。この電流の平均値は8アンペアである。この電流は、各サイクルにおいて特定のレベルで上昇または下降し、電流の波形の正確な特徴は、ローパスフィルタ103の設計をそのまま反映する。負荷105に送られる電力は、8アンペア×32ボルト（すなわち256ワット）である。電流波形およびその平均値はフィルタ特性によって変動するため、本明細書中において行われる解析値全てには、僅かな近似値化が為されている。しかしながら、実際の回路から得られる結果はこれらの近似値に極めて近く、上記の例は、増幅器の切換システムの構築に伴う技術的困難性を説明するために有用である。この図において、電流を線形の立ち上がりとして図示している。

10

【0007】

図2cの波形は、時間の75%にわたって電流を送達する正の電源によって送達される電流を示す。電流の送達が行われている間の平均送達量はやはり8アンペアであり、全体の平均値は6アンペアである。従って、電源によって送達される電力は、6アンペア×64ボルト（すなわち384ワット）である。負の電源も、電流を正方向に送達する。これを図2dに示す。平均電流は2アンペアであり、送達電力は2アンペア×64ボルト（すなわち128ワット）である。

【0008】

図3は、図1の設計の場合の電力の流れを示す。この設計において発生するのは、正の電源から引き出される384ワットのうち、256ワットが負荷に送達され、残りの128ワットは、負の電源に戻る。電源はこれを考慮して設計されたものでなければならず、電源は、電流を後で用いることができるように電流をコンデンサ中に保管するか、その電流を熱として放散するか、またはその電流を他の電源に移動することのいずれかにより、電力の移動に対応できるものでなければならない。上記のうち、第1の解決法の場合、大型のコンデンサが必要となる（特に、低周波数を増幅する場合はそうである）。第2の解決法は機能的ではあるが、効率の向上というD級増幅器の設計思想に反する。第3の解決法の場合、さらに回路が必要となり、コストおよび複雑性が増す。

20

【0009】

図4（従来技術）は、電界効果トランジスタを用いたSPDTスイッチの実施の一例を示す。トランジスタ401および402はFETであり、ダイオード403および404は、切換期間の間にトランジスタを保護するキャッチダイオードであり、回路405および406は、切換の間に波形を制御するスナブ（snubbing）ネットワークである。変圧器400は、その出力が相補的に結線されており、トランジスタのうち1つをいつでもオンにすることを確実にし、ゲートの駆動を提供する。他の公知の設計において、スイッチは、バイポーラトランジスタ、絶縁ゲートのバイポーラトランジスタまたは他のデバイスであってもよい。この駆動は、他の変圧器の構成、レベルシフタ、または光学カプラから得ることが可能である。当業者であれば、切換ユニットの多くの他の実施を考案することができる。

30

【0010】

自身の電源への要件が小さく、大型の減結合コンデンサを不要とし、かつ、接地基準出力と機能するような、D級増幅器などのための出力段が必要とされている。

40

【0011】

（発明の要旨）

本発明の目的は、D級増幅器などのための出力段を提供することである。上記出力段は、自身の電源への要件が小さく、大型の減結合コンデンサを不要とし、かつ、接地基準出力と機能する。

【0012】

本発明による切換出力段は、第1のラインにおいて相対的に正の出力電圧 V_P を提供し、第2のラインにおいて相対的に負の出力電圧 V_M を提供する浮動電源と、第1の単極と、上記第1のラインおよび上記第2のラインにわたって接続された双投スイッチと、第2の

50

単極と、上記第1のラインおよび上記第2のラインに接続された双投スイッチと、上記第2のスイッチの出力に接続されたローパスフィルタと、上記ローパスフィルタの出力を負荷に接続する手段とを含む。

【0013】

上記第1のスイッチは接地と接続し、上記第1のラインに対する位置Aと、上記第2のラインに対する位置Bとの間の切り換えを行い、上記第2のスイッチは上記ローパスフィルタに接続し、上記第1のラインに対する位置Cと、上記第2のラインに対する位置Dとの間の切り換えを行う。従って、上記ローパスフィルタへの入力、3つの値VP、VMおよび0をとり得る。上記フィルタへの上記入力VPは、上記第1のスイッチをVMに切り換え、上記第2のスイッチをVPに切り換えることにより達成され、上記フィルタへの上記入力VMは、上記第1のスイッチをVPに切り換え、上記第2のスイッチをVMに切り換えることにより、達成される。請求項3の出力段において、上記フィルタへの上記入力0は、2つの方法（すなわち、上記第1のスイッチおよび上記第2のスイッチをVPに切り換えるか、または、上記第1のスイッチおよび上記第2のスイッチをVMに切り換えることのいずれか）により達成される。

10

【0014】

切り換えの遷移の順序は、以下の遷移を含む。

【0015】

AC → (BC または AD) → BD → (BC または AD) → AC。また、切り換え遷移の順序は、以下の遷移も含む：すなわち、AC → BD および BD → AC。0は、AC および BD が各サイクルごとに交互に選択されることを示す。

20

【0016】

上記出力段は、上記第1のスイッチに接続された電流を感知する回路も含む。この回路は、上記第1のスイッチと接地との間で接続された抵抗器を含み、上記感知された電流に基づいて、出力制御信号を提供する。

【0017】

パルス波変調器（PWM）段は、上記出力制御信号に応答して、上記第1のスイッチおよび上記第2のスイッチを制御する。

【0018】

本発明による増幅器は、2つ（またはそれ以上の）音声信号チャンネルを受信する手段と、各受信された音声チャンネルに応答して一連のパルスを生成する2つのPWMと、各PWMに接続された上述したような出力段と、各出力段の出力を負荷に接続する手段とを含む。

30

【0019】

（好適な実施形態の詳細な説明）

図5は、本発明による出力段508の好適な実施形態を示すブロック図である。浮動電源500は、正の端子Vpおよび負の端子Vmにより、1つの出力を提供する。スイッチ501は、電流感知抵抗器510を通じて、電源の一方の端子または他方の端子を接地する。第2のスイッチ502の共通端子は、ローパスフィルタ503への入力である。スイッチ501および502は、制御信号514を介してPWMブロック512によって制御される。電流感知ブロック506および電流感知抵抗器510はオプションであるが、負荷電流のモニタリングのために用いるのが望ましい。

40

【0020】

出力段508は、単一の浮動出力電源500を含む（出力あたりに1つの電源が用いられる）。この電源の端子のいずれも、接地を基準とせず、また、他の電源ピン以外の任意の信号も基準としない。これらの2つのSPDTスイッチ501および502は、従来技術の場合と同様に設計される。501がAの位置にある場合、電源は、Vmから負の電圧を供給し得る。501がBの位置にある場合、電源は、正の電圧のみを供給し得る。スイッチ502は、VmまたはVpをローパスフィルタ503に接続する。以下の一覧に示すスイッチの組み合わせを用いると、以下のような結果が得られる。

50

<u>5 0 1</u>	<u>5 0 3</u>	<u>V o u t</u>
A	C	0
B	C	正の電圧
A	D	負の電圧
B	D	0

負および正のどちらの場合においても、出力の大きさは、電源の電圧に等しい。

【0021】

全てのエネルギーは電源500によって供給されるため、電流を再循環、格納または放散させる必要は無い。加えて、3種類の出力状態が可能となるため効率が向上し、忠実度も向上させることが可能である。これは、フィルタによる除去が必要な高周波エネルギーが少なく、切り換えによるスイッチへの放散が小さく、また、従来技術と比較して、全電圧の半分にしか切り換えが行われないためである。−100ボルト〜+100ボルトの出力が所望される場合、単一の100ボルトの電源のみが必要となり、切り換え対象となるのは100ボルトのみである。従来技術の場合、+100ボルトの電源および−100ボルトの電源両方が必要であり、スイッチは200ボルトで動作することとなる。

10

【0022】

本発明によるこの回路を用いれば、複雑な切り換えシステムを用いなくても、出力のいずれの極性も、単一の電源から得ることが可能である。

【0023】

図5のシステムのさらなる利点は、負荷電流 i_L をモニタリングする方法が簡単である点である。負荷に流れる電流の種類が分かることが所望されている。増幅器の出力が短絡すると、電流の感知によって、増幅器が自身を自己破壊の可能性または安全性の問題から（信号513を介して）保護することが可能になる。感知電流を用いて、負荷の状態のモニタリングおよび負荷への過駆動の保護を行うことも可能である。従来技術の設計の場合、電流感知回路を挿入するのは困難であるため、任意の抵抗器を浮動させるか、または、複数の抵抗器を用いる必要が出てくる。浮動電源の場合、抵抗器510は、接地を基準とする。接地を基準とする信号の性質によって電圧を容易に増幅することができるため、極めて少量の抵抗を用いることが可能である。抵抗が小さいと、増幅器の効率への影響が最小になるため、抵抗は小さい方が望ましい。電流感知抵抗器を接地に戻すと、通常の回路結線の抵抗を抵抗器として用いることでさえも可能となる。電流感知回路506（例えば、抵抗器およびオペアンプ、インダクタ、ならびにコンデンサを並列に含む回路）は、感知抵抗器510にわたる少量の電圧を増幅し、制御回路は、増幅器または負荷を保護するような様式で制御信号を改変することができる。

20

30

【0024】

この電流感知機能によって可能になる機能の一例としては、電流が長期間にわたって高すぎる場合は負荷そのものが損傷を受け得る。この場合、ブロック512中の制御回路は、信号513に応じて当該負荷を保護するような様式で増幅対象の信号のレベルを低下させることができる。

【0025】

同様に、この電流感知機能は、増幅器そのものを保護することもできる。電流が超過するたびに、パルス幅が低減される。出力が短絡すると、例えば、電流は、制御フィードバックによって設定された最大レベルまで成長し、その後、パルス幅が低減されるため、電流は安全な値に制限される。

40

【0026】

図6は、図5の電源500の1つの可能な実施600を示すブロック図である。350ボルトの主要電源602は、電力入力（例えば、120VACからの倍電圧器、または240VAC主要部からのブリッジ整流器およびコンデンサ）に接続される。この技術は、切り換え電源の設計の分野の当業者にとって周知である。1つの浮動電源600は、概して各出力に必要となる。図7は、2つの出力電源の構成の実施のブロック図である。この回路の大部分は、チャンネル間で共有され得る。変圧器を共有すること（図示せず）も可能で

50

あり、複数の二次巻線が、複数の出力に用いられる。

【0027】

スイッチ604、変圧器606、整流器608および出力コンデンサ610は、浮動電源を含み、これらの構成要素は、各チャンネルについて同一でなければならない。

【0028】

図8は、図5のスイッチの好適な状態遷移を示す状態図である。2つの異なるスイッチ設定が、0出力状態、ACおよびBDを生成する。好適な実施形態において、これらの2つの状態の両方を用いる。システムが状態ACから開始した場合、次の状態は、正の出力の場合はBC、負の出力の場合はAD、出力が0にとどまる場合はBDである。正または負のパルスが生成された場合、状態は、0出力の場合はBDに戻る。次のサイクルにおいて、経路は、正の出力の場合はBDからBCとなり、負の出力の場合はADとなり、0出力の場合はACとなり、最後は、ACに戻る。このようにして、各スイッチは、各対のサイクルにおいて1回フリップされる。このようにしてスイッチを一貫して用いると、切り換え遷移速度が一定になるため、切換えに起因するひずみが最小化される。

10

【0029】

図9は、所望の出力のために図8の状態図を適用した場合の図5のスイッチの位置をプロットしたものである。図9は、その結果得られた、PWM出力の5サイクルの波形であり、サイクルは、大きく正、小さく正、0、小さく負、そして大きく負となっている。理解されるように、スイッチは一定の速度で動作し、速度の変動は、当該速度内の位相（タイミング）によって制御される。

20

【0030】

図10および図11は、図5の出力段からの一定の32Vの出力の様々な波形を示す一連のプロットである。図10は、出力電圧 V_{out} 、出力電流 i_L 、およびスイッチ501および502の状態を示す。図11は、スイッチおよび i_v における電流、電源500から得られる電流を示す。完全なスイッチについて、256ワットが浮動電源によって提供され、256ワットが負荷に送達される。

【0031】

図12は、本発明を用いて構築されたステレオ増幅器を示し、2つの出力段508が主要電源1202によって電力供給され、2つのパルス幅変調制御器512が、2つの一連のスイッチ501、502およびフィルタ503を介する負荷105への2つの出力部を制御する。ここでも、2つの出力部は別個であり、電源を含む。出力チャンネルがもっと多数である場合、各出力についてこれらの構成要素が必要になる。

30

【0032】

当該分野の当業者であれば、この設計には多くの改変を為すことが可能であるが、そのような改変物は、上述した浮動電源およびスイッチの組み合わせの類似物を用いた出力段の模倣に他ならないことを理解する。

【図面の簡単な説明】

【図1】 図1（従来技術）は、電源ブロックおよびフィルタブロックを含む従来のD級出力段を示すブロック図である。

【図2a】 図2a（従来技術）は、図1の出力段のフィルタに提供される電圧を示すプロットである。

40

【図2b】 図2b（従来技術）は、図1の出力段のフィルタに流れる電流を示すプロットである。

【図2c】 図2c（従来技術）は、図1の電源ブロックの正の電源によって送達される電流を示すプロットである。

【図2d】 図2d（従来技術）は、図1の電源ブロックの負の電源によって送達される電流を示すプロットである。

【図3】 図3は、図1の設計の電力流れを示す。

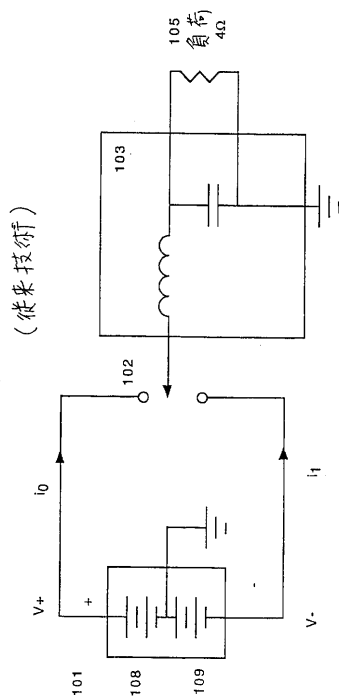
【図4】 図4（従来技術）は、図1のSPDTスイッチの実施の一例を示すブロック図である。

50

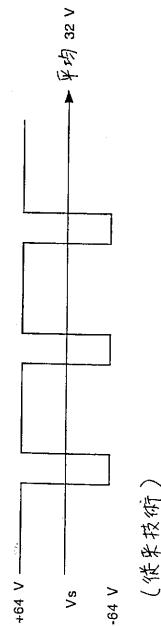
- 【図 5】 図 5 は、本発明による出力段の好適な実施形態を示すブロック図である。
- 【図 6】 図 6 は、図 5 の電源の実施の一例を示すブロック図である。
- 【図 7】 図 7 は、2 つの出力電源の構成の実施のブロック図である。
- 【図 8】 図 8 は、図 5 のスイッチの好適な状態遷移を示す状態図である。
- 【図 9】 図 9 は、所望の出力のために図 8 の状態図を適用した場合の図 5 のスイッチの位置をプロットしたものである。
- 【図 10】 図 10 は、図 5 の出力段からの一定の 32 V 出力の様々な波形を示す一連のプロットである。
- 【図 11】 図 11 は、図 5 の出力段からの一定の 32 V 出力の様々な波形を示す一連のプロットである。
- 【図 12】 図 12 は、本発明による 2 つの出力段を用いたステレオ増幅器を示すブロック図である。

10

【図 1】



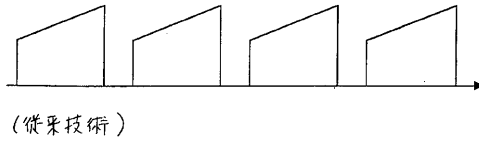
【図 2 a】



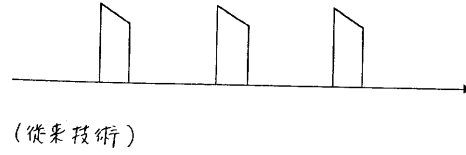
【図 2 b】



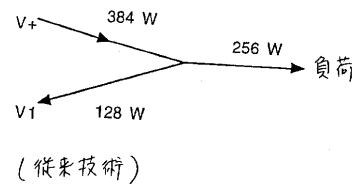
【図 2 c】



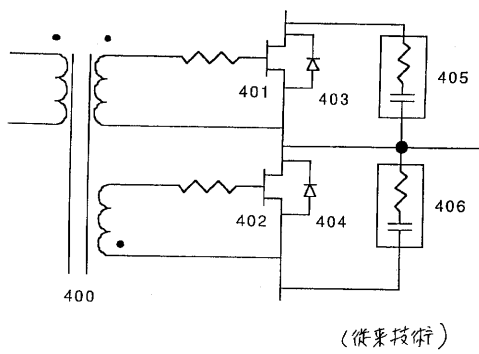
【図 2 d】



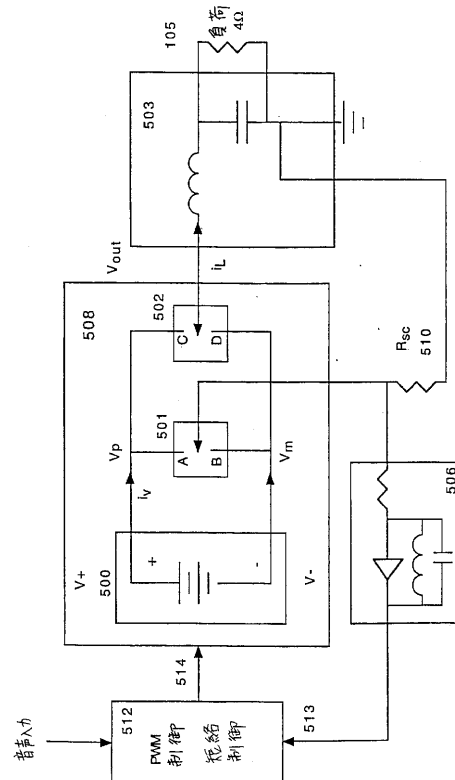
【図 3】



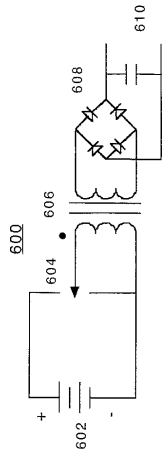
【図 4】



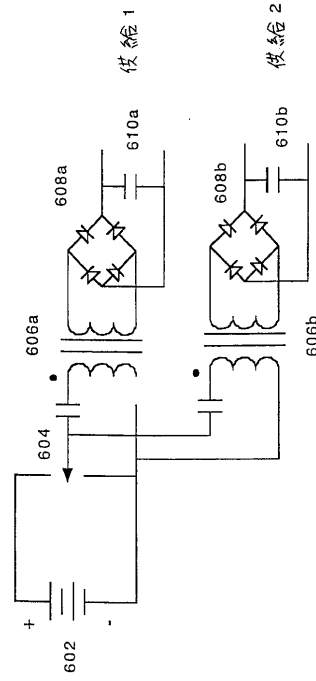
【図 5】



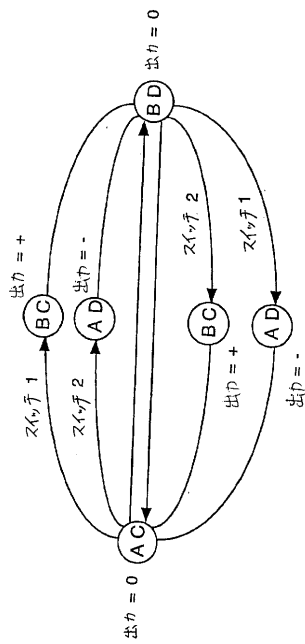
【図 6】
Figure 6



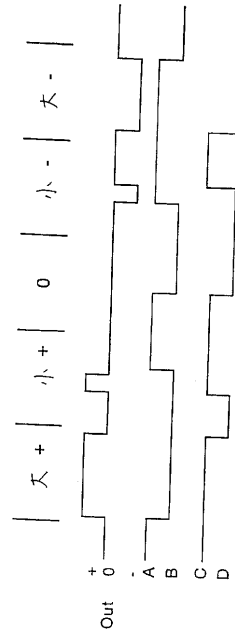
【図 7】



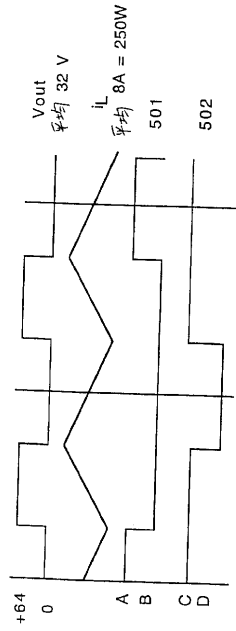
【図 8】



【図 9】



【図 10】



【図 11】

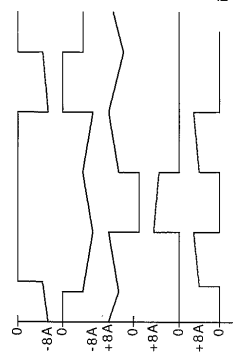
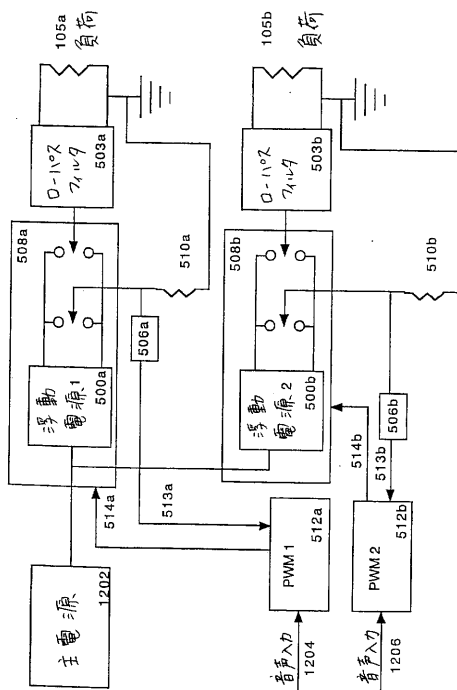


Figure 11

【図 12】



フロントページの続き

(58)調査した分野(Int.Cl., DB名)

H03F 3/00-3/45

H02M 7/48

H02M 7/537