



(21) 申请号 202110389299.4

(22) 申请日 2021.04.12

(65) 同一申请的已公布的文献号

申请公布号 CN 113746076 A

(43) 申请公布日 2021.12.03

(30) 优先权数据

10-2020-0064398 2020.05.28 KR

(73) 专利权人 三星SDI株式会社

地址 韩国京畿道

(72) 发明人 金滢容 金贤 朴在淳 崔鲜浩

(74) 专利代理机构 北京市柳沈律师事务所

11105

专利代理师 邵亚丽

(51) Int.Cl.

H02H 9/02 (2006.01)

(56) 对比文件

CN 109510448 A, 2019.03.22

CN 205960636 U, 2017.02.15

JP 2020065420 A, 2020.04.23

KR 20110033485 A, 2011.03.31

KR 20140053768 A, 2014.05.08

KR 20140070752 A, 2014.06.11

US 2004085698 A1, 2004.05.06

审查员 赵兴帮

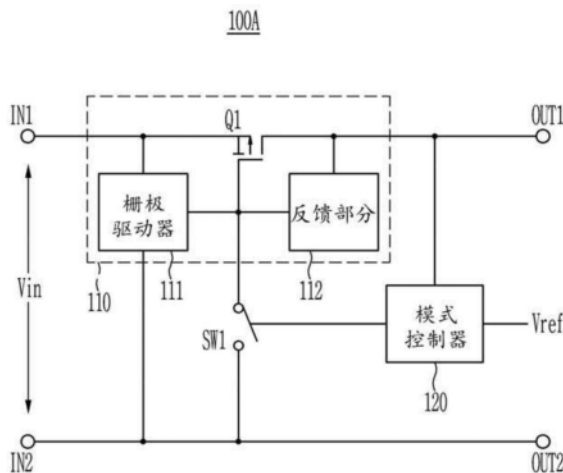
权利要求书2页 说明书8页 附图5页

(54) 发明名称

浪涌电流限制器和包括该浪涌电流限制器的系统

(57) 摘要

本发明的示例性实施例涉及浪涌电流限制器和包括该浪涌电流限制器的系统。浪涌电流限制器包括：第一输入节点和第二输入节点，从电源接收输入电压；第一输出节点和第二输出节点，与负载连接；浪涌电流限制部分，包括连接在第一输入节点和第一输出节点之间的晶体管，并且当输入电压的电压电平高于第一电平时导通晶体管，并且通过控制在施加输入电压之后直到晶体管完全导通的时间来限制浪涌电流；开关，连接在晶体管的控制端和第二输入节点之间；以及模式控制器，当输入电压的电压电平低于比第一电平低的第二电平时，该模式控制器接通开关。



1. 一种浪涌电流限制器,包括:
第一输入节点和第二输入节点,其从电源接收输入电压;
第一输出节点和第二输出节点,其与负载连接;
浪涌电流限制部分,其包括连接在所述第一输入节点和所述第一输出节点之间的晶体管;
开关,其连接在所述晶体的控制端和所述第二输入节点之间;和
模式控制器,被配置为:
当所述输入电压的电压电平高于第一电平时,断开所述开关;以及
当所述输入电压的电压电平低于比所述第一电平低的第二电平时,接通所述开关,
其中,当所述开关断开时,所述浪涌电流限制部分被配置为控制所述晶体管逐渐导通以限制浪涌电流,并且
其中,当所述开关接通并且所述输入电压的电压电平等于或高于所述第二电平时,所述输入电压被施加在所述第二输入节点和所述晶体的控制端之间,以导通所述晶体管。
2. 根据权利要求1所述的浪涌电流限制器,其中,所述浪涌电流限制部分被配置为通过控制在施加所述输入电压之后直到所述晶体管完全导通的时间,来控制所述晶体管逐渐导通。
3. 根据权利要求1或2所述的浪涌电流限制器,其中,所述晶体管包括连接到所述第一输入节点的第一端和连接到所述第一输出节点的第二端,并且所述晶体的导通由所述第一端和所述控制端之间的电压来控制。
4. 根据权利要求3所述的浪涌电流限制器,其中,
所述晶体管是金属氧化物半导体场效应晶体管MOSFET,
所述第一端和所述第二端分别是所述晶体的源极和漏极,并且所述控制端是所述晶体的栅极。
5. 根据权利要求4所述的浪涌电流限制器,其中,所述第二输入节点接地。
6. 根据权利要求3所述的浪涌电流限制器,其中,
所述浪涌电流限制器包括栅极驱动器,当输入所述输入电压时,所述栅极驱动器逐渐增加所述第一端和所述控制端之间的电压。
7. 根据权利要求6所述的浪涌电流限制器,其中,所述栅极驱动器包括:
并联在所述第一端和所述控制端之间的第一电阻器和第一电容器;以及
连接在所述控制端和所述第二输入节点之间的第三电阻器。
8. 根据权利要求7所述的浪涌电流限制器,其中,所述栅极驱动器还包括齐纳二极管,所述齐纳二极管连接在所述第一端和所述控制端之间,并且限制所述第一端和所述控制端之间的电压。
9. 根据权利要求6所述的浪涌电流限制器,其中,所述浪涌电流限制器还包括反馈部分,所述反馈部分连接在所述第二端和所述控制端之间并且稳定所述第一端和所述控制端之间的电压。
10. 根据权利要求9所述的浪涌电流限制器,其中,所述反馈部分包括第二电容器和第二电阻器,所述第二电容器和第二电阻器串联在所述第二端和所述控制端之间。
11. 根据权利要求1或2所述的浪涌电流限制器,其中,所述模式控制器包括比较器,

其中,所述比较器包括:

第一输入端,其中对应于所述输入电压的比较电压被输入到所述第一输入端,

第二输入端,其中参考电压被输入到所述第二输入端,和

输出端,所述输出端将对应于通过所述第一输入端和所述第二输入端输入的电压的比较结果的输出信号输出到所述开关的控制端。

12. 根据权利要求11所述的浪涌电流限制器,其中,

所述模式控制器包括分压器电路,所述分压器电路包括串联的第四电阻器和第五电阻器,其中,所述分压器电路将从所述输入电压分压的比较电压输出到所述第一输入端。

13. 根据权利要求12所述的浪涌电流限制器,其中,

所述模式控制器还包括第六电阻器,所述第六电阻器连接在所述比较器的第二输入端和输出端之间,并且

所述比较器基于具有低于所述参考电压的下限和高于所述参考电压的上限的迟滞带作为迟滞比较器操作,并且在所述比较电压低于所述下限时向所述输出端输出接通所述开关的输出信号,以及在所述比较电压高于所述上限时输出断开所述开关的输出信号。

14. 根据权利要求12所述的浪涌电流限制器,其中,

所述第四电阻器和所述第五电阻器连接在所述第一输出节点和地之间,并且

所述比较器在施加所述输入电压之后经过预定时间之后被激活。

15. 根据权利要求12所述的浪涌电流限制器,其中,

所述第四电阻器和所述第五电阻器连接在所述第一输入节点和地之间。

16. 一种电路系统,包括权利要求1至权利要求15中任一项所述的浪涌电流限制器。

浪涌电流限制器和包括该浪涌电流限制器的系统

[0001] 相关申请的交叉引用

[0002] 本申请要求于2020年5月28日在韩国知识产权局提交的第10-2020-0064398号韩国专利申请的优先权和权益,其全部内容通过引用并入本文。

技术领域

[0003] 本发明的示例性实施例涉及浪涌电流限制器和包括该浪涌电流限制器的系统。

背景技术

[0004] 浪涌电流是当在电气和电子系统中施加输入电压时取决于负载的大小而额外出现的瞬时现象。浪涌电流需要被限制,因为它可能导致系统的永久性损坏、故障或异常操作。一般地,应用于电池组的电池管理系统(battery management system,BMS)也应用有用于限制浪涌电流的技术。

[0005] 同时,在作为其中安装电池组的代表性系统之一的车辆的情况下,大多数车辆使用铅酸电池作为低压(low voltage,LV)电源。因此,由于连接到铅酸电池的电感和电容负载的影响,在电磁兼容性(electromagnetic compatibility,EMC)测试中,系统通常应在非常宽的供电电压范围(例如,在最大58.5V)内操作。

[0006] 然而,在针对高压(highvoltage,HV)系统设计的传统浪涌电流限制器的情况下,当供电电压降低到特定电平以下时,存在导致错误操作的问题,因此需要改进。

[0007] 在本背景技术部分中公开的上述信息仅用于增强对本发明的背景的理解,因此它可能包含不构成对本领域普通技术人员来说在本国已知的现有技术的信息。

发明内容

[0008] 通过本发明的示例性实施例要解决的问题涉及一种浪涌电流限制器和包括该浪涌电流限制器的系统,该浪涌电流限制器通过改善浪涌电流限制电路的操作电压范围,使得系统即使在EMC测试环境中也能够正常操作。

[0009] 根据本发明的示例性实施例的浪涌电流限制器包括:第一输入节点和第二输入节点,从电源接收输入电压;第一输出节点和第二输出节点,与负载连接;浪涌电流限制部分,包括连接在第一输入节点和第一输出节点之间的晶体管,并且当输入电压的电压电平高于第一电平时导通晶体管,并且通过控制在施加输入电压之后直到晶体管完全导通的时间来限制浪涌电流;开关,连接在晶体管的控制端和第二输入节点之间;以及模式控制器,当输入电压的电压电平低于比第一电平低的第二电平时,该模式控制器接通开关。

[0010] 晶体管可以包括连接到第一输入节点的第一端和连接到第一输出节点的第二端,并且晶体管的导通可以由第一端和控制端之间的电压来控制。

[0011] 晶体管可以是金属氧化物半导体场效应晶体管(metal-oxide semiconductor field-effect transistor,MOSFET),第一端和第二端可以分别是晶体管的源极和漏极,并且控制端可以是晶体管的栅极。

- [0012] 第二输入节点可以接地。
- [0013] 浪涌电流限制器可以包括栅极驱动器,当输入电压时,该栅极驱动器逐渐增加第一端和控制端之间的电压。
- [0014] 栅极驱动器可以包括:并联在第一端和控制端之间的第一电阻器和第一电容器;以及连接在控制端和第二输入节点之间的第三电阻器。
- [0015] 栅极驱动器还可以包括连接在第一端和控制端之间并且限制第一端和控制端之间的电压的齐纳(Zener)二极管。
- [0016] 浪涌电流限制器还可以包括连接在第二端和控制端之间并且可以稳定第一端和控制端之间的电压的反馈部分。
- [0017] 反馈部分可以包括串联在第二端和控制端之间的第二电容器和第二电阻器。
- [0018] 模式控制器可以包括比较器,其中该比较器可以包括:第一输入端,其中对应于输入电压的比较电压被输入到该第一输入端;第二输入端,其中参考电压被输入到该第二输入端;以及输出端,将对应于通过第一输入端和第二输入端输入的电压的比较结果的输出信号输出到开关的控制端。
- [0019] 模式控制器可以包括串联的第四电阻器和第五电阻器,并且还可以包括分压器电路,该分压器电路将从输入电压分压的比较电压输出到第一输入端。
- [0020] 模式控制器还可以包括连接在比较器的第二输入端和输出端之间的第六电阻器,并且比较器可以基于具有低于参考电压的下限和高于参考电压的上限的迟滞带作为迟滞比较器操作,并且可以在比较电压低于下限时向输出端输出接通开关的输出信号,以及在比较电压高于上限时输出断开开关的输出信号。
- [0021] 第四电阻器和第五电阻器可以连接在第一输出节点和地之间,并且比较器可以在施加输入电压之后经过预定时间之后被激活。
- [0022] 第四电阻器和第五电阻器可以连接在第一输入节点和地之间。
- [0023] 根据本发明的示例性实施例的系统可以包括浪涌电流限制器。
- [0024] 根据本发明的示例性实施例,浪涌电流限制电路的操作电压范围被改善,以使得系统即使在EMC测试环境中也能够正常操作。

附图说明

- [0025] 图1示意性地示出了根据本发明的示例性实施例的浪涌电流限制器。
- [0026] 图2示出了其中应用了根据本发明的示例性实施例的浪涌电流限制器的系统。
- [0027] 图3示意性地示出了根据本发明的另一个示例性实施例的浪涌电流限制器100B。
- [0028] 图4示意性地示出了向其应用了图3的浪涌电流限制器的系统10B。
- [0029] 图5示意性地示出了根据本发明的示例性实施例的浪涌电流限制器的操作时序图。

具体实施方式

- [0030] 在下文中,将参考附图详细描述本发明的示例性实施例。在下文中,参考附图,将详细描述示例性实施例的效果和特征以及实施其的方法。在附图中,相同的附图标记表示相同的组成元件,并且省略了其冗余描述。然而,本发明可以以各种形式实施,并且不应被

解释为限于本文描述的示例性实施例。相反,提供这些示例性实施例作为示例,使得本公开能够透彻和完整,并且将向本领域技术人员充分传达本发明的方面和特征。

[0031] 因此,对于本领域普通技术人员完全理解本发明的方面和特征来说不被认为是必要的过程、元件和技术可以不被描述。在附图中,为了清楚起见,元件、层和区域的相对尺寸可能被放大。

[0032] 如本文所使用的,术语“和/或”包括一个或多个相关列出项目的任何和所有组合。此外,当描述本发明的实施例时,使用“可以”或“能够”是指“本发明的一个或多个实施例”。在本发明的实施例的以下描述中,单数形式的术语可以包括复数形式,除非上下文清楚地另有指示。

[0033] 术语“第一”和“第二”用于描述各种配置的元件,但是这些组成元件不受这些术语的限制。这些术语仅用于区分一个组成元件与另一个组成元件。例如,在不脱离本发明的正确范围的情况下,第二组成元件可以被命名为第一组成元件,并且类似地,第一组成元件可以被命名为第二组成元件。

[0034] 在下文中,将参考必要的附图详细描述根据本发明的示例性实施例的浪涌电流限制器。

[0035] 图1示意性地示出了根据本发明的示例性实施例的浪涌电流限制器。

[0036] 参考图1,根据示例性实施例的浪涌电流限制器100A可以包括与电源(未示出)连接的输入节点IN1和IN2、与负载(未示出)连接的输出节点OUT1和OUT2、浪涌电流限制器110、模式控制开关SW1和模式控制器120。

[0037] 浪涌电流限制器110是连接在输入节点IN1和IN2与输出节点OUT1和OUT2之间的电路,并且当接电时执行浪涌电流限制功能。浪涌电流限制器110可以包括连接在输入节点IN1和输出节点OUT1之间的晶体管Q1、连接在输入端和控制端之间的栅极驱动器111、以及连接在晶体管Q1的输出端和控制端之间的反馈部分112。

[0038] 当输入第一电压电平或更高的输入电压 V_{in} 时,栅极驱动器111导通晶体管Q1,并且可以逐渐增加晶体管Q1的控制端和输入端之间的电压,使得晶体管Q1在施加输入电压 V_{in} 之后经过预定时间之后完全导通。在施加输入电压 V_{in} 之后,栅极驱动器111在预定时间段期间逐渐降低晶体管Q1的导通电阻,因此,不会出现由于晶体管Q1的导通而导致的突然电流波动,从而限制浪涌电流。

[0039] 反馈部分112是连接在晶体管Q1的输出端和控制端之间的负反馈部分,并且可以通过稳定(或平坦化)晶体管Q1的控制端和输入端之间的电压来执行抑制浪涌电流的功能。也就是说,可以通过抑制晶体管Q1的控制端和输入端之间的电压的突然波动来抑制浪涌电流。

[0040] 模式控制开关SW1连接在浪涌电流限制器110中的晶体管Q1的控制端和输入节点IN2之间,并且可以执行切换输入节点IN2和晶体管Q1的控制端之间的电连接的功能。当模式控制开关SW1断开时,晶体管Q1可以操作在其期间导通由浪涌电流限制器110中的栅极驱动器111来控制的浪涌电流限制模式。相反,当模式控制开关SW1接通时,晶体管Q1的控制端与输入节点IN2电连接,并且晶体管Q1可以操作在其期间导通根据输入电压 V_{in} 来控制而不管栅极驱动器111的操作如何的模式(例如,EMC测试模式)。

[0041] 当模式控制开关SW1接通时,晶体管Q1的控制端直接连接到输入节点IN2,并且输

入电压 V_{in} 对应于晶体管Q1的输入端和控制端之间的电压。因此,当输入电压 V_{in} 的电压电平等于或高于晶体管Q1的阈值电压电平(在下文中称为第二电压电平)时,晶体管Q1可以导通。

[0042] 当模式控制开关SW1断开时,也就是说,当晶体管Q1操作在浪涌电流限制模式时,当输入电压 V_{in} 的电压电平等于或高于第一电压电平时,晶体管Q1可以由栅极驱动器111导通。栅极驱动器111将通过分压器电路(未示出)从输入电压 V_{in} 分压的电压传输到晶体管Q1的控制端,并且这将在后面描述。因此,在浪涌电流限制模式中确定晶体管Q1的导通的第一电压电平可以高于上述第二电压电平。

[0043] 模式控制器120接收从电源提供的输入电压 V_{in} ,并根据接收到的输入电压 V_{in} 的电平来控制模式控制开关SW1的接通/断开。也就是说,模式控制器120将输入电压 V_{in} 或从输入电压 V_{in} 分压的电压的电压电平与预定参考电压 V_{ref} 或参考电压范围进行比较,并根据比较结果控制模式控制开关SW1的切换。

[0044] 例如,在模式控制开关SW1的断开状态下,当输入电压 V_{in} 或从输入电压 V_{in} 分压的电压的电压电平低于预定参考电压 V_{ref} 或低于预定参考电压范围的下限时,模式控制器120可以接通模式控制开关SW1。

[0045] 此外,例如,在模式控制开关SW1的接通状态下,当输入电压 V_{in} 或从输入电压 V_{in} 分压的电压的电压电平高于预定参考电压 V_{ref} 或高于预定参考电压范围的上限时,模式控制器120可以断开模式控制开关SW1。这里,可以基于输入到模式控制器120的参考电压 V_{ref} 来设置参考电压范围的上限和下限。

[0046] 图2示出了其中应用了根据本发明的示例性实施例的浪涌电流限制器的系统。

[0047] 参考图2,系统10A可以包括连接在电源300和负载200之间的浪涌电流限制器100A。这种系统10A可以是例如车辆系统。

[0048] 电源300电连接到浪涌电流限制器100A的输入节点IN1和IN2,并向浪涌电流限制器100A提供输入电压 V_{in} 。例如,当系统10A包括高压电池组时,电源300可以是高压电池组。此外,例如,电源300可以是用于EMC测试的外部电源。当电源300是外部电源时,电源300可以向浪涌电流限制器100A提供从大约5V到58.5V的输入电压 V_{in} 。

[0049] 系统10A还包括主开关SW2,并且与浪涌电流限制器100A的连接可以由电源300控制。

[0050] 如上所述,浪涌电流限制器100A可以包括浪涌电流限制器110、模式控制开关SW1和模式控制器120。此外,浪涌电流限制器110可以包括晶体管Q1、栅极驱动器111和反馈部分112。

[0051] 晶体管Q1可以作为连接在输入节点IN1和输出节点OUT1之间的开关来操作,以阻止或允许两个节点之间的电流。如图2所示,当输入节点IN1连接到电源300的正输出端并且输入节点IN2连接到电源300的负输出端时,晶体管Q1可以是例如P沟道金属氧化物半导体场效应晶体管(P沟道MOSFET)。然而,本发明的示例性实施例不限于此,并且晶体管Q1可以是N沟道MOSFET。在这种情况下,浪涌电流限制器100A的输入节点IN2可以连接到电源300的正输出端,并且输入节点IN1可以连接到电源300的负输出端。

[0052] 在下文中,为了更好地理解和便于描述,将描述其中晶体管Q1是P沟道MOSFET的情况作为示例。

[0053] 栅极驱动器111可以包括并联在晶体管Q1的源极和栅极之间的第一电容器C1和第一电阻器R1,以及连接在晶体管Q1的栅极和第二输入节点IN2之间的第三电阻器R3。

[0054] 当主开关SW2接通并且高于第一电压电平的输入电压从电源300输入时,从电源300提供的电流经由第一电阻器R1和第三电阻器R3流动,并且第一电容器C1被电源300的供电电压改变。因此,通过对第一电容器C1充电,晶体管Q1的栅极电压 V_g 逐渐减小,并且晶体管Q1的栅极-源极电压 V_{gs} 逐渐增大。此后,当逐渐增加的晶体管Q1的栅极-源极电压 V_{gs} 达到晶体管Q1的阈值电压 V_{th} 时,晶体管Q1导通。在这种情况下,确定晶体管Q1的栅极-源极电压 V_{gs} 达到晶体管Q1的阈值电压 V_{th} 的时间的时间常数可以由第一电容器C1的电容和第一电阻器R1和第三电阻器R3的电阻值来确定。此外,导通晶体管Q1的输入电压 V_{in} 的电压电平可以由第一电阻器R1和第三电阻器R3的电阻值来确定。

[0055] 同时,栅极驱动器111还可以包括齐纳二极管ZD1,齐纳二极管ZD1包括连接到晶体管Q1的源极的阴极和连接到晶体管Q1的栅极的阳极。齐纳二极管ZD1可以用于将晶体管Q1的栅极-源极电压 V_{gs} 限制在其额定电压内。因此,与齐纳二极管ZD1并联的第一电容器C1的横向端之间的电压可以由齐纳二极管ZD1限制。

[0056] 反馈部分112可以包括串联在晶体管Q1的漏极和栅极之间的第二电容器C2和第二电阻器R2。这种反馈部分112在晶体管Q1的漏极和栅极之间提供反馈路径,以通过稳定晶体管Q1的栅极-源极电压 V_{gs} 来提供抑制传输到负载侧电容器C_L的浪涌电流的功能。

[0057] 模式控制器120可以包括比较器U1和分压器电路R4和R5。

[0058] 分压器电路R4和R5包括串联在输出节点OUT1和输入节点IN2(即,地)之间的第四电阻器R4和第五电阻器R5,并对通过晶体管Q1传输到输出节点OUT1的电压进行分压,并将其作为比较器U1的输入电压传输。为此,第四电阻器R4连接在输出节点OUT1和比较器U1的第一输入端之间,并且第五电阻器R5可以连接在比较器U1的第一输入端和第二输入节点IN2(即,地)之间。

[0059] 比较器U1可以包括接收从分压器电路R4和R5分压的电压的第一输入端(例如,负输入端)、参考电压 V_{ref} 被输入到其的第二输入端(例如,正输入端)、以及向模式控制开关SW1输出控制信号的输出端。

[0060] 当通过第一输入端接收到的电压低于参考电压 V_{ref} 时,比较器U1可以向输出端输出信号(例如,高电平信号)以接通模式控制开关SW1。另一方面,当通过第一输入端输入的电压高于参考电压 V_{ref} 时,比较器U1可以向输出端输出信号(例如,低电平信号)以断开模式控制开关SW1。

[0061] 比较器U1可以是迟滞比较器。迟滞比较器U1可以通过由上限和下限定义的迟滞带(在本说明书中称为参考电压范围)来操作。当比较器U1作为迟滞比较器操作时,模式控制器120还可以包括连接在比较器U1的第二输入端和输出端之间并确定比较器U1的迟滞带的第六电阻器R6。基于输入到比较器U1的第二输入端的参考电压 V_{ref} ,迟滞比较器U1的迟滞带(即,参考电压范围)由在较低电平确定的下限和在较高电平确定的上限确定,并且上限和下限可以由第六电阻器R6确定。

[0062] 当输入到第一输入端的电压低于参考电压范围的下限时,这种迟滞比较器U1可以向输出端输出信号(例如,高电平信号)以接通模式控制开关SW1,并且当输入到第一输入端的电压高于参考电压范围的上限时,向输出端输出信号(例如,低电平信号)以断开模式控

制开关SW1。

[0063] 可以设置上述参考电压 V_{ref} 或参考电压范围,使得当输入电压 V_{in} 具有比第一电压电平更低的电压电平时,模式控制开关SW1可以接通。

[0064] 同时,模式控制器120(也就是说,模式控制器120的比较器U1),被防止由于在电源300的早期连接阶段将输入电压 V_{in} 的部分传输到输出节点OUT1而发生故障,也就是说,当浪涌电流限制器110执行浪涌电流限制操作时,并且为了防止在执行浪涌电流限制操作时由于比较器U1的不必要操作而导致的电力浪费,可以控制比较器U1在施加来自电源300的电力之后的预定时间之后被激活。也就是说,在连接电源300之后的预定延迟之后,施加用于操作比较器U1的操作电压,使得比较器U1在其中通过输出节点OUT1传输到负载200的电压稳定的状态下操作。在这种状态下,晶体管Q1完全导通(充分导通)以在饱和状态下操作,并且输入电压 V_{in} 可以被施加到输出节点OUT1。

[0065] 同时,在上述示例性实施例中,描述了模式控制器120连接到浪涌电流限制器100A的输出节点OUT1以监控从电源300输入的输入电压 V_{in} 的情况,但是本发明的示例性实施例不限于此。

[0066] 图3示意性地示出了根据本发明的另一个示例性实施例的浪涌电流限制器100B,并且图4示意性地示出了向其应用了图3的浪涌电流限制器的系统10B。

[0067] 参考图3和图4,根据本发明的另一个示例性实施例的浪涌电流限制器100B和系统10B与根据本发明的上述示例性实施例的浪涌电流限制器100A和系统10A不同在于,分压器电路R4和R5没有连接到第一输出节点OUT1,而是连接到第一输入节点IN1。因此,在下文中,为了避免不必要的冗余描述,将省略对类似于上述浪涌电流限制器100A和系统10A操作的保留的组成元件的描述。

[0068] 如在上述示例性实施例中,当分压器电路R4和R5连接到第一输出节点OUT1时,由于浪涌电流限制器110的操作,发生预定延迟,直到由电源300提供的电压 V_{in} 正常传输到输出节点OUT1,因此,发生预定延迟,直到分压器电路R4和R5将对应于正常输入电压 V_{in} 的电压传输到比较器U1。

[0069] 相反,如图3和图4所示,当比较器U1的第一输入端通过分压器电路R4和R5连接到第一输入节点IN1时,当电源300连接时,输入电压 V_{in} 直接传输到分压器电路R4和R5,因此,比较器U1也直接接收对应于正常输入电压 V_{in} 的电压。

[0070] 同时,如在上述示例性实施例中,在浪涌电流限制器100B中,比较器U1可以在连接电源300之后经过预定时间之后被激活,以防止在浪涌电流限制器100B执行浪涌电流限制操作时由于比较器U1的不必要操作而发生电力浪费。

[0071] 在下文中,参考图5,将更详细地描述用于操作根据本发明的示例性实施例的浪涌电流限制器100A和100B的方法。

[0072] 图5示意性地示出了根据本发明的示例性实施例的浪涌电流限制器100A和100B的操作时序图,并且示意性地示出了在电源300连接到系统10A和10B之后施加低压测试电压用于EMC测试的情况。

[0073] 虽然在图5中未示出,但是当主开关SW2接通并且因此输入电压 V_{in} 开始从电源300提供时,由于负载电容器 C_L 的充电电压(该充电电压在早期接近零电位(0V)),浪涌电流可能出现在输入端。因此,在电源300的连接开始时,浪涌电流限制器100A以浪涌电流限制模

式操作,以抑制传输到负载200的浪涌电流。

[0074] 此后,当晶体管Q1导通并且经过预定时间且输入电流稳定时,比较器U1被激活用于监控输入电压Vin,并且浪涌电流限制器100A和100B通过比较器U1连续监控输入电压Vin的电压电平(模式1)。在这种情况下,晶体管Q1完全导通,并且比较器U1在饱和状态下操作。

[0075] 模式控制器120在通过比较器U1监控输入电压Vin的同时,当其检测到输入电压Vin下降到系统10A的额定电压以下用于EMC测试时,接通模式控制开关SW1(模式2)。也就是说,当对应于输入电压Vin的电压输入低于第一阈值VHL时,用于控制模式控制开关SW1接通的输出信号V_out_comp被传输到模式控制开关SW1的控制端。这里,第一阈值VHL对应于迟滞比较器U1的迟滞带的下限。

[0076] 在其中模式控制开关SW1接通的部分(模式3),当输入电压Vin的电压电平高于晶体管Q1的阈值电压电平时,晶体管Q1可以完全导通。因此,即使如在EMC测试的情况下输入比系统10A和10B的额定电压更低的电压,也可以操作晶体管Q1。

[0077] 同时,即使在模式2部分中,模式控制器120也通过比较器U1连续监控输入电压Vin的电压电平,并且当其检测到输入电压Vin在系统10A的额定电压范围内由于监控期间EMC情况的终止而增加时,断开模式控制开关SW1(模式4)。也就是说,当对应于输入电压Vin的电压输入高于第二阈值VHU时,比较器U1控制输出信号V_out_comp以控制模式控制开关SW1到断开状态。这里,第二阈值VHU对应于迟滞比较器U1的迟滞带的上限。

[0078] 当模式控制开关SW1断开时,浪涌电流限制器100A和100B返回到浪涌电流限制模式,并且晶体管Q1的导通由栅极驱动器111控制(模式5)。

[0079] 根据上述示例性实施例,在系统10A和10B的浪涌电流限制器100A和100B中,即使如在EMC测试过程中输入低于系统10A和10B的额定电压的输入电压Vin时,晶体管Q1也导通,从而可以防止其中由于晶体管Q1的故障而不向负载200供电的情况。

[0080] 根据本文描述的本发明的示例性实施例的电子或电气设备和/或任何其他相关设备或组成元件可以使用任何合适的硬件、固件(例如,专用集成电路)、软件或软件、固件和硬件的组合来实施。例如,设备的各种配置的元件可以形成在单个集成电路(integrated circuit, IC)芯片上或单独的IC芯片上。此外,设备的各种配置的元件可以实施为柔性印刷电路膜、带载体封装(tape carrier package, TCP)或印刷电路板(printed circuit board, PCB),或者可以实施在单个衬底上。本说明书中描述的电连接或互连可以通过例如PCB或其他类型的电路载体上的导线或导电元件来实施。导电元件可以包括金属化(诸如表面金属化)和/或引脚,并且可以包括导电聚合物或陶瓷。此外,电能可以通过使用例如电子辐射或光的无线连接来传输。

[0081] 此外,设备的各种配置元件可以是运行在至少一个处理器和至少一个计算设备上以执行本文描述的各种功能、执行计算机程序指令并与其他系统组成元件交互的进程或线程。计算机程序指令存储在存储器中,该存储器可以在使用标准存储器设备(诸如随机存取存储器(random access memory, RAM))的计算设备中实施。计算机程序指令也可以存储在其他非暂时性计算机可读介质上,诸如CD-ROM、闪存驱动器等。

[0082] 此外,本领域普通技术人员应该认识到,各种计算设备的功能可以组合或集成到单个计算设备中,或者特定计算设备的功能可以跨不同的计算设备分布,而不脱离本发明的示例性实施例的范围。

- [0083] <符号说明>
- [0084] 10:系统
- [0085] 100:浪涌电流限制器
- [0086] 110:浪涌电流限制器
- [0087] 111:栅极驱动器
- [0088] 112:反馈部分
- [0089] 120:模式控制器
- [0090] 200:负载
- [0091] 300:电源
- [0092] IN1、IN2:输入节点
- [0093] OUT1、OUT2:输出节点
- [0094] SW1:模式控制开关
- [0095] SW2:主开关
- [0096] U1:比较器

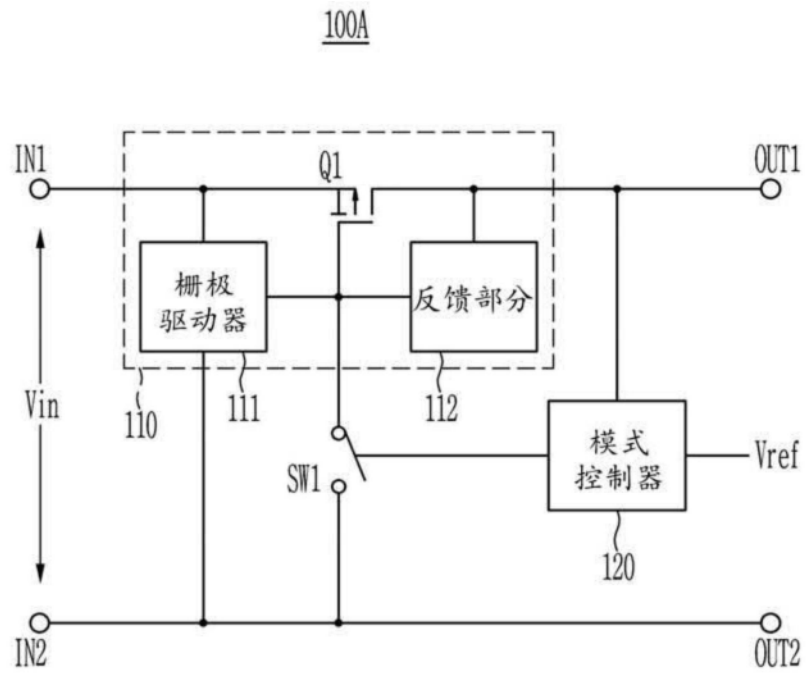


图1

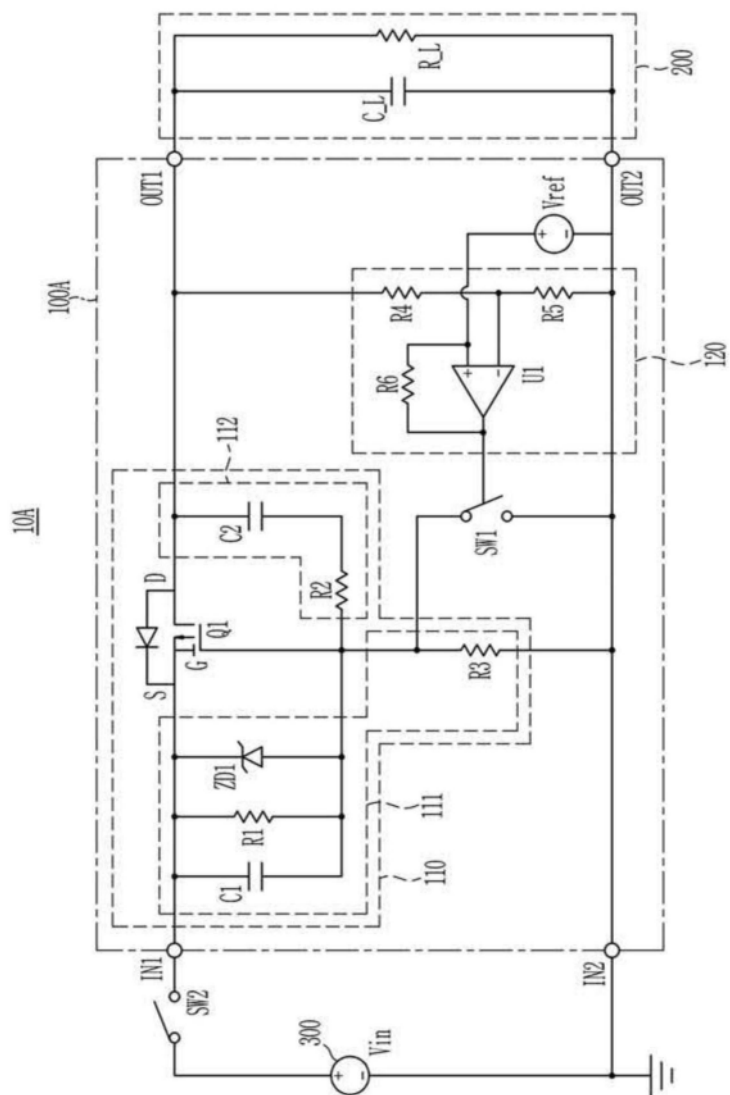


图2

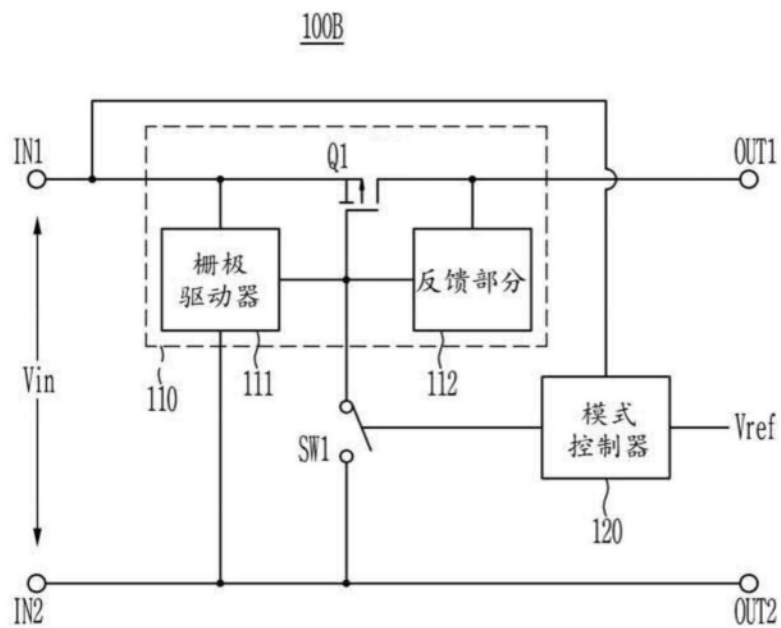


图3

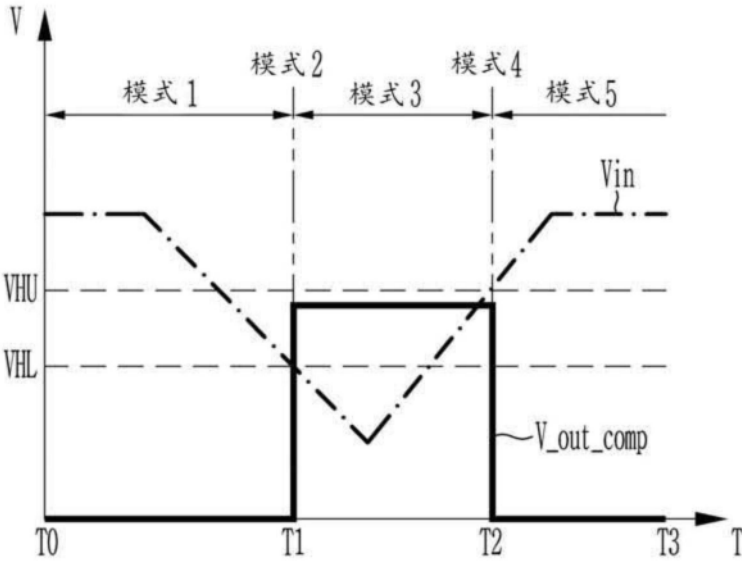


图5