

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 4 区分
 【発行日】平成 29 年 9 月 7 日 (2017.9.7)

【公開番号】特開 2015-43686 (P2015-43686A)
 【公開日】平成 27 年 3 月 5 日 (2015.3.5)
 【年通号数】公開・登録公報 2015-015
 【出願番号】特願 2014-150301 (P2014-150301)
 【国際特許分類】

H 0 2 M 3/155 (2006.01)

H 0 2 M 3/28 (2006.01)

【 F I 】

H 0 2 M 3/155 P

H 0 2 M 3/28 P

【手続補正書】
 【提出日】平成 29 年 7 月 24 日 (2017.7.24)
 【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

トランジスタを有する電圧変換回路と、前記トランジスタを制御する制御回路と、を有し、

前記制御回路は、クロック生成回路、誤差増幅器と、比較器と、タイマーと、を有し、

前記クロック生成回路、前記誤差増幅器及び前記比較器は、それぞれバイアス回路、及び前記バイアス回路で生成される定電位を保持するための電位保持部を有し、

前記電位保持部は、容量素子とスイッチとを有し、前記スイッチは、前記タイマーによってオン又はオフが間欠的に制御されることを特徴とする D C D C コンバータ。

【請求項 2】

トランジスタを有する電圧変換回路と、前記トランジスタを制御する制御回路と、を有し、

前記制御回路は、クロック生成回路、誤差増幅器と、比較器と、タイマーと、を有し、

前記クロック生成回路、前記誤差増幅器及び前記比較器は、それぞれバイアス回路、及び前記バイアス回路で生成される定電位を保持するための電位保持部を有し、

前記電位保持部は、容量素子とスイッチとを有し、前記スイッチは、前記タイマーによってオン又はオフが間欠的に制御され、

前記制御回路は、バンドギャップリファレンス回路、基準バイアス生成回路及び参照電圧生成回路を有し、

前記タイマーは、前記スイッチをオフにする期間において、前記バンドギャップリファレンス回路、前記基準バイアス生成回路及び前記参照電圧生成回路が出力する信号を停止するよう制御する機能を有し、

前記スイッチは、酸化物半導体をチャネル形成領域となる半導体層に用いたトランジスタであることを特徴とする D C D C コンバータ。