

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4351632号
(P4351632)

(45) 発行日 平成21年10月28日(2009.10.28)

(24) 登録日 平成21年7月31日(2009.7.31)

(51) Int.Cl.	F I		
GO 1 N 27/414 (2006.01)	GO 1 N 27/30	3 O 1 X	
HO 3 K 17/94 (2006.01)	GO 1 N 27/30	3 O 1 R	
	GO 1 N 27/30	3 O 1 U	
	HO 3 K 17/94	Z	

請求項の数 12 (全 20 頁)

(21) 出願番号	特願2004-544228 (P2004-544228)	(73) 特許権者	501209070
(86) (22) 出願日	平成15年10月14日(2003.10.14)		インフィネオン テクノロジーズ アクチ エンゲゼルシャフト
(65) 公表番号	特表2006-503279 (P2006-503279A)		ドイツ連邦共和国 8 5 5 7 9 ノイビー ベルク アム カンペオン 1-12
(43) 公表日	平成18年1月26日(2006.1.26)	(74) 代理人	100078282
(86) 国際出願番号	PCT/EP2003/011381		弁理士 山本 秀策
(87) 国際公開番号	W02004/036203	(74) 代理人	100062409
(87) 国際公開日	平成16年4月29日(2004.4.29)		弁理士 安村 高明
審査請求日	平成17年6月10日(2005.6.10)	(74) 代理人	100113413
(31) 優先権主張番号	10247889.9		弁理士 森下 夏樹
(32) 優先日	平成14年10月14日(2002.10.14)	(72) 発明者	エーヴァスマン、 ブイェルン-オリヴァ ー
(33) 優先権主張国	ドイツ(DE)		ドイツ国 8 0 3 3 6 ミュンヘン、 カ イザー-ルードヴィヒープラッツ 8 最終頁に続く

(54) 【発明の名称】 センサ配置およびセンサ配置の駆動方法

(57) 【特許請求の範囲】

【請求項1】

基板上および/または基板内に形成された複数のセンサ装置を有する、センサを配置した装置であって、

該複数のセンサ装置の各々が、

信号変換器と、

該信号変換器に結合されたセンサ要素であって、該センサ要素におけるセンサイベントによって該信号変換器の導電性に特徴的に影響を及ぼすように使用可能であるセンサ要素と、

該信号変換器の電圧を一定に維持する装置と、

該信号変換器を流れる電流の値をセンサ信号として検出する装置と

を有し、

該信号変換器は、電界効果トランジスタであり、該電界効果トランジスタのゲート端子が該センサ要素に結合されており、該電圧を一定に維持する装置は、該電界効果トランジスタのソース端子と該電界効果トランジスタのドレイン端子との間の電圧を一定に維持するように設定されており、

該複数のセンサ装置の各々が、

それぞれのセンサ装置を較正する較正装置であって、該較正装置は、第1のソース/ドレイン端子と第2のソース/ドレイン端子とを含む較正トランジスタを備え、該較正トランジスタの該第1のソース/ドレイン端子は、該電界効果トランジスタの該ゲート端子と

該センサ要素とに結合されており、該較正トランジスタの該第 2 のソース/ドレイン端子は、定電圧源または定電流源に結合されており、該較正装置が、該電界効果トランジスタのゲート領域を、該信号変換器を流れる電流が該電界効果トランジスタのパラメータ変動に依存しないような較正電位にするように使用可能である、較正装置をさらに有する、装置。

【請求項 2】

前記電流の値がセンサ信号として提供される評価ユニットを有する、請求項 1 に記載の装置。

【請求項 3】

前記評価ユニットは、前記電流の値から該値に特有な電圧を形成するか、該電流の値を該電流の特性を示すデジタルコード値にマップするように設定される、請求項 2 に記載の装置。

10

【請求項 4】

前記評価ユニットは、演算増幅器を有し、
該演算増幅器は、
前記センサ信号が印加され得る第 1 の入力部と、
基準電位が印加され得る第 2 の入力部と、
前記特有な電圧が提供される出力部と
を有し、

該第 1 の入力部と該出力部とが非リアクタンス性の抵抗によって互いに接続される、請求項 3 に記載の装置。

20

【請求項 5】

バイオセンサ配置として構成される、請求項 1 ~ 4 のいずれか一項に記載の装置。

【請求項 6】

前記較正装置は、較正のために、前記電界効果トランジスタのゲート端子および該電界効果トランジスタのソース端子/ドレイン端子に較正電流が印加可能なように設定されている、請求項 1 ~ 5 のいずれか一項に記載の装置。

【請求項 7】

前記評価ユニットは、センサイベントの際に前記電界効果トランジスタのパラメータ変動に依存しない前記電流の値を形成するように設定されている相関二重サンプリング装置を有する、請求項 2 ~ 6 のいずれか一項に記載の装置。

30

【請求項 8】

前記相関二重サンプリング装置は、
該相関二重サンプリング装置によって、
較正フェーズにおいて、前記電界効果トランジスタのゲート領域を較正電位にし、前記電流の関連する値が、較正信号として検出され、格納され、
検出フェーズにおいて、該電流の値がセンサイベントによってセンサ信号として検出され、

評価フェーズにおいて、センサ信号および較正信号が共に評価されるように、設定されている、請求項 7 に記載の装置。

40

【請求項 9】

前記センサ装置は、実質的に、前記基板上および/または基板内にマトリクス状に配置され、行ラインおよび列ラインによって、該センサ装置が個々に、行ごとまたは列ごとに駆動可能であるように互いに接続される、請求項 1 ~ 8 のいずれか一項に記載の装置。

【請求項 10】

1 つの行ラインあるいは 1 つの列ラインの前記センサ装置の少なくとも一部分に、少なくとも 1 つの評価ユニット、少なくとも 1 つの較正装置、および/または少なくとも 1 つの相関二重サンプリング装置が共通に提供される、請求項 9 に記載の装置。

【請求項 11】

基板上および/または基板内に形成された複数のセンサ装置を有するセンサ配置を作動

50

させる方法であって、

該複数のセンサ装置の各々が、

信号変換器と、

該信号変換器に結合されたセンサ要素であって、該センサ要素におけるセンサイベントによって該信号変換器の導電性に特徴的に影響を及ぼすように使用可能であるセンサ要素と、

該信号変換器の電圧を一定に維持する装置と、

該信号変換器を流れる電流の値をセンサ信号として検出する装置と

を有し、

該信号変換器は、電界効果トランジスタであり、該電界効果トランジスタのゲート端子が該センサ要素に結合されており、該電圧を一定に維持する装置は、該電界効果トランジスタのソース端子と該電界効果トランジスタのドレイン端子との間の電圧を一定に維持するように設定されており、

該方法によって、

該信号変換器の導電性が、該センサ要素におけるセンサイベントによって特徴的に影響され、

該信号変換器の電圧が、一定に維持され、

該信号変換器を流れる電流が、センサ信号として検出され、

センサイベントによる該電流の値が該電界効果トランジスタのパラメータ変動に依存しないように、それぞれの電界効果トランジスタのゲート領域を較正電位にすることによって、該センサ装置の少なくとも一部が較正される、方法。

【請求項 1 2】

相関二重サンプリング方法を使用することによって、センサイベントの際に前記電界効果トランジスタのパラメータ変動に依存しない前記電流の値が形成される、請求項 1 1 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、センサ配置およびセンサ配置の駆動方法に関する。

【背景技術】

【0002】

生物学と半導体技術との間のインタフェースは、学術的および経済的観点から興味あることである。この関係において、例えば、生物的細胞群（例えばニューロン）とシリコンマイクロエレクトロニクスとの間の結合があげられる。生物的システムは、半導体技術によるセンサの表面上において、マトリックス状に配置されたセンサ素子によって、場所的あるいは時間的に解決されて検査され得る。特に、細胞成分の変化パラメータは、例えば、センサ素子としてイオン感応電界効果トランジスタ（ISFET）を用いて局所的な pH 値を検出することによって、評価され得る。ISFET は、検出される帯電粒子と有効に接触するイオン感応層を有し、その際、帯電粒子は ISFET の導電性に特定のに影響し、それはセンス量として検出される。

【0003】

大きな興味から、生物的システムの反応の研究は、電氣的シミュレーション上にある。ニューロン（神経細胞）は、イオン経路を介して、表面の所定の領域内の細胞膜内において、わずかな電流を生成し、その電流は、その下の配置されたセンサによって検知される。センサの場所的および時間的解決に対する必要な高い要求は、シリコンマイクロエレクトロニクスによって達成される。

【0004】

また、医薬分析あるいは DNA 鑑定のような他の重要な分野においても、センサ素子のマトリックス状に配置は使用されている。

【0005】

10

20

30

40

50

集積回路内の半導体センサのこのようなあるいは他の可能な使用のために、非常に多数のセンサが共通のセンサレイ内に集積されることが有利である。小さい(大きい場合はなおさら)センサレイにおいて、各センサは独自の読み取り回路に接続されていない。そのために要求される配線数およびアレイの外部に配置された読み取り回路の冗長性は、そのような処理に対抗する。

【0006】

図1には、従来技術による、4個のセンサ装置101~104、スイッチ105として示されたマルチプレクサ、および読み取り回路106を有するセンサ配置100が概略的に示される。

【0007】

センサ装置の個々の出力は、マルチプレクサ105の使用によって、すなわち逐次に、読み取られる。各々、マルチプレクサ105を介して読み取り回路106に接続されるセンサ装置101~104は、検知される結果(例えば、フォトセンサによる照明強度、あるいは各センサ装置に配置された神経細胞の電気信号)によって較正された出力電圧を出力する。この状況を概略的に示すために、センサ装置101~104は、電圧源 V_1 、 V_2 、 V_3 、 V_4 として示される。

【0008】

図1に示されたシナリオによれば、第1のセンサ装置101はマルチプレクサ105を介して読み取り回路106に接続される。読み取り回路106によって、各センサ装置101~104の出力電圧は、さらなる処理のための増幅される。

【0009】

多数のセンサ装置の測定値の評価には、高い検査レートが要求されるため、個々のセンサ装置はかなり短時間において読み取られねばならない。そこから、システムの時間的解決策に対する高い要求が生じる。

【0010】

図2に示めされる従来技術によるセンサ配置200は、図1に示された部品の他に、各センサ装置の内部抵抗 R_i 201、およびセンサ装置101~104に共通の容量 C 202を示す。センサ配置200の時定数は、センサ装置101~104の内部抵抗 R_i および充電される容量 C 202からなる RC 接続によって決定される。この2つのパラメータは、所定の製造技術によって決定される制限によって影響される。そのため、得られる時定数 $\tau = RC$ も、制限される。

【0011】

時定数 τ は、具体的には、出力信号が $(1 - 1/e) = 63\%$ から最終値まで上昇する時間を定める。センサ配置200の過渡応答によって引き起こされる測定誤差が所定の許容限界内にある必要があるため、必要に応じて、何倍かの時定数(例えば、2あるいは3)が待たれねばならない。そのため、時定数 τ は、連続する測定間の最小達成時間に対して、特定のな量である。その結果、所定の検査レートにおいて所定の時間内に読み取られ得るセンサ装置の最大数の制限が、時定数 τ の値から生じる。

【0012】

図3は、センサ装置201~204のそれぞれがマルチプレクサ105を介して読み取り回路106を接続された($t = 0$)後の、各センサ装置201~204における信号経過の時間に対する依存性を概略的にグラフ300に示す。

【0013】

グラフ300の横座標301に沿って、マルチプレクサ105の切替え($t = 0$)から経過した時間が示さる。時刻 t_0 において初めて信号経過は許容値 $V_{t_0,1}$ を下回る。グラフ300の縦座標302に沿って、図1、図2において概略的に示された電圧源 $V_1 \sim V_4$ における時間的な信号経過が示される。信号経過曲線303は、容量202あるいは抵抗 R_i の過渡応答を反映し、下降する指数関数とよく近似する。明らかに、時刻 t_0 において初めて動的な誤差が許容誤差を下回り、そのため、少なくとも要求される測定時間は、 t_0 である。

10

20

30

40

50

【 0 0 1 4 】

従来技術により知られたセンサ配置においては、センサレイのセンサ装置は電圧領域において読み取られ、すなわち、測定量は電圧に置き換えられる。RC定数を小さく維持するため、およびその結果、十分多くのセンサ装置から十分早い読み出しを可能にするために、内部抵抗 R_i を低減し、その結果、時定数を低減することが試みられる。

【 0 0 1 5 】

一つの手段は、センサ装置の内部抵抗 R_i を回路構成に依存せずに低減させるために、回路の出力トランジスタの駆動能力を増加することである。この処置の不利な点は、増加する面積、および先行する増幅段あるいは接続されたセンサの増加する容量性負荷であり、それは信号を弱める。非常な面積制限および効果的な面積要求に基づいて、この解決策は多くの使用分野において適正ではない。

10

【 0 0 1 6 】

通常、電圧領域において駆動される集積回路に対して、一連の基本回路が出力駆動回路のために使用される。追加的な、センサ装置内に集積された出力駆動回路における、センサ装置の場所要求の増大、およびその結果、達成され得る空間的解決策の減少は、不都合なことである。以下の考察に対する範囲制限は、センサ電極に接続される出力トランジスタは、同時に信号増幅に使用されることである。しかしながら、これは、決して必須条件ではない。

【 0 0 1 7 】

図4において、出力駆動回路400が示され、ここで、MOSトランジスタ401はコモンソース回路において駆動される。

20

【 0 0 1 8 】

センサ装置は電圧源 V_G 402として示される。さらに、出力駆動回路400において、定電流源 I_0 403、センサ装置の内部抵抗を表す抵抗 R 404、およびセンサ配置の容量を表す容量 C 405が示される。容量 C 405に出力電圧 V_{out} が存在する。電圧源402は、MOSトランジスタ401のゲート端子に接続される。MOSトランジスタ401のソース/ドレイン端子の1つはグラウンド407に接続され、他方、MOSトランジスタ401のもう一方のソース/ドレイン端子は、定電流源403、抵抗404、および容量405に接続される。MOSトランジスタ401の動作点は、定電流源403、抵抗404、および電圧源 V_G 402によって決定される。

30

【 0 0 1 9 】

図4Bにおいて、図4Aに示された出力駆動回路400の小信号等価回路410が示される。等価回路410において、制御電流源 $g_m V_G$ (411)、実効内部抵抗 $(g_{ds} + R^{-1})^{-1}$ (412)、および充電される容量405が示される。 g_{ds} によって、MOSトランジスタ401の出力コンダクタンスが示され、 g_m によってMOSトランジスタ401の相互コンダクタンスが示される。

【 0 0 2 0 】

図4A、図4Bに示されたMOSトランジスタ401のコモンソース接続において、MOSトランジスタ401のソース/ドレイン端子の1つは、グラウンド407に接続される。出力駆動回路400の動作点は、電圧源 V_G 402のMOSトランジスタ401のゲート端子と同一部分、およびMOSトランジスタ401のもう一方のソース/ドレイン端子と接続される、定電流源 I_0 を介して、内部抵抗 R によって設定される。あるいは、定電流源 I_0 403を使用しない解決策においては、内部抵抗 R 404のみによっても可能である。図4Bに示された出力駆動回路400においては、定電流源403および内部抵抗404の端子に、各々、供給電圧406が印加され、他方、電圧源 V_G 402の端子、MOSトランジスタ401のソース/ドレイン端子の1つ、および容量405の端子は、グラウンド電位407にある。

40

【 0 0 2 1 】

ゲート電圧 V_G が変更される(例えば、センサイベントによって)と、MOSトランジスタ401のドレイン電流 I_D は、 $g_m V_G$ だけ変化する。これは、出力駆動回路40

50

0の等価回路を示す図4Bからの制御された電流源411によって象徴される。出力電圧 V_{out} の変化は、MOSトランジスタ401および実効抵抗412の変更された電圧降下によって生じる。低周波数に対して容量Cがよい近似において無視されるため、そこからオープンループゲイン $A(\omega=0)$ が生じ、それは以下のように記載され得る。

$$A(\omega=0) = V_{out} / V_G = g_m / (g_{ds} + R^{-1}) \quad (1)$$

等式(1)にCMOS技術に典型的なトランジスタパラメータを設定すると、そこから、ほぼ10~ほぼ50の因子(Factor)が生じる。それによって、小振幅信号は第1の増幅段によって増幅され、小振幅信号はノイズ効果によって妨害されない。増幅器の時定数 τ_c は、以下に示される。

$$\tau_c = C / (g_{ds} + R^{-1}) \quad (2)$$

容量は使用される技術によって設定され、その限りにおいては、例えば最適化されたレイアウトによって、かなり制限された量において影響され得る。パラメータRおよび g_{ds} は、所定の増幅のためおよび面積制限のために、任意に変化させ得ない。そのため、この限界条件から、最大伝送帯域幅に対する限界値が生じる。

【0022】

さらに、図5Aに関連して、従来技術によるさらなる出力駆動回路500が説明される。図5Bに関連して、図5Aに示された出力駆動回路500の等価回路510が説明される。出力駆動回路500の、出力駆動回路400に含まれる同一部品は、同一の参照符号を有する。

【0023】

図5Aに示された出力駆動回路500においては、MOSトランジスタ401はソースホロワ回路で形成されている。図4Aに示された出力駆動回路400とは異なり、定電流源403、電圧源402および容量405に接続されないMOSトランジスタ401のソース/ドレイン端子は、供給電圧406の電位にある。さらに、出力駆動回路500においては、定電流源403および容量405の端子は、グランド電位407にある。定電流源 I_{D0} 403および電圧源 V_G 402は、MOSトランジスタ401の動作点を決定する。

【0024】

定電流源 I_{D0} 403に接続されたMOSトランジスタ401のソース/ドレイン端子の電流は、定電流源 I_{D0} 403によって決定される。MOSトランジスタ401のゲート電圧は、電圧源 V_G 402によって設定される。さらに、充電される容量C 405が示される。

【0025】

図5Bの小信号等価回路510内において、制御された電流源 $g_m(V_G - V_{out})$ 511および内部抵抗 g_{ds} が示される。図5Bに示された小信号等価回路510によれば、図5AによるMOSトランジスタ401の下方のソース/ドレイン端子における、電流の電界効果による変動は、制御された電流源 $g_m(V_G - V_{out})$ 511によって示される。

【0026】

図5AによるMOSトランジスタ401の下方のソース/ドレイン端子の電圧に対するこの電流の依存性は、コンダクタンス g_{ds} によって決定される。増幅器の時定数 τ_c はRC接続によって決定され、以下で表される。

$$\tau_c = C / (g_{ds} + g_m) \quad (3)$$

等式(3)の時定数 τ_c は、抵抗Rの値がMOSトランジスタ401の相互コンダクタンスの逆数 g_m^{-1} に等しい場合(等式(2)参照)、図4AのMOSトランジスタ401のコモンソース接続のシナリオに則する。2つの回路構成によれば、増幅は、近似的に一つである、つまり：

$$A(\omega=0) = V_{out} / V_G = g_m / (g_m + g_{ds}) \quad (4)$$

【0027】

この低い増幅は、センサ装置から生じる小さい振幅に基づき、不都合である。なぜなら

10

20

30

40

50

、ノイズ効果が測定信号の品質を低下し得るからである。

【 0 0 2 8 】

記載された原理の実現例が、CMOSカメラに基づいて、[1] に示される。

【 0 0 2 9 】

要約すると、センサレイのセンサ信号を読み取るための従来技術によって知られた回路構成は不十分である。なぜなら、充電される容量から、個別のセンサ装置の読み取りのための大きな時定数が生じるからである。これは、好適でない時間解決策を導く。さらに、従来技術によって知られた回路構成における頻繁な小さいセンサ信号の増幅は、十分ではない。

【 発明の開示 】

10

【 発明が解決しようとする課題 】

【 0 0 3 0 】

本発明の課題は、十分高い信号増幅によって、センサ信号の早い読み取り、すなわち広い帯域幅を可能にする、高い空間的解決策を有するセンサ配置を製造することにある。

【 課題を解決するための手段 】

【 0 0 3 1 】

本課題は、独立請求項による特徴を有する、センサ配置およびセンサ配置の駆動方法によって解決される。

【 0 0 3 2 】

本発明によるセンサ配置は、基板上および/または基板内に形成された複数のセンサ装置を含む。各複数のセンサ装置は、電気信号変換器と、信号変換器と接続されたセンサ要素であって、センサ要素におけるセンサイベントによって信号変換器の導電性に特定の (*charakteristisch*) 影響する、センサ要素とを有する。さらに、本発明によるセンサ装置は、信号変換器の電圧を一定に維持する装置を有する。各センサ装置は、さらに、信号変換器を流れる電流の値をセンサ信号として検出する装置を有する。

20

【 0 0 3 3 】

さらに、本発明によれば、上記特徴を有するセンサ配置を駆動する方法が提供され、その際、該方法によって、信号変換器の導電性が、センサ要素におけるセンサイベントによって特定のに影響される。さらに、信号変換器の電圧が一定に維持される。信号変換器を流れる電流が、センサ信号として検出される。

30

【 0 0 3 4 】

本発明の基本理念は、電圧の代わりに、センサ素子に接続された信号変換器における電流を検出することにある。従来技術のように電圧ではなく、本発明により電流が検出されることにより、容量の再充電 (*Umladen*) が避けられる。それによって、より広い帯域幅、すなわちセンサ配置のセンサ要素のより速い読み出しが可能になる。システムの時定数はセンサ配置の内部の相互接続 (*Verschaltung*) によって確定されず、外部回路によって確定される。本発明によれば、明らかに、センサ信号としての電圧は、外部的に固定される。本発明によるセンサ配置のための回路構成によって、所定の技術のもとに、特に多数のセンサ要素と特に高い走査レートが可能になり、それによって、センサ要素を読み出すための小さい時定数が得られる。本発明によるセンサ装置の配線によって、センサ電圧に代えてセンサ電流が検出され、それは、高い増幅と短い遅延を導く。

40

【 0 0 3 5 】

電圧 V_{out} に代えて電流 I_{out} が、センサ装置あるいは信号変換器の出力段での出力の大きさとして使用されるため、容量の電圧は出力の大きさに依存せず、例えば、出力電圧の値に一定に維持され得る。集積されたリード線の誘導特性は、容量的特性に対して一般になおざりにされるため、かなり減少された時定数がそこから生じる。実際、測定回路の不可避な内部抵抗は、はずかな電圧降下を導く。しかしながら、測定回路はセンサ装置の外部に位置するため、その内部抵抗は小さく維持される。そのため、時定数 $\tau = RC$ は、従来技術と比べて大幅に小さい。その結果、より速く読み出し可能なセンサ配置あるいはセンサ装置の数を増加させることが可能である。

50

【 0 0 3 6 】

明らかに、センサ装置の出力駆動回路は、「電流モード技術」において実施される。

【 0 0 3 7 】

本発明のさらなる重要な局面は、多数のセンサ装置が、基板上および/または基板内に形成されることにある。換言すれば、本発明によるセンサ配置は、集積回路として、例えばシリコン基板（例えば、ウェーハ、チップ等）上および/またはシリコン基板内に実現される。それによって小型化が達成され、その結果、多数のセンサ装置を有するアレイが製造される。さらに、最新のおよび成熟したシリコンマイクロ技術を使用によって、適正なコストを有するセンサ配置が製造され得る。

【 0 0 3 8 】

本発明の好ましいさらなる形態は、従属請求項によって提供される。

【 0 0 3 9 】

センサ配置において、電気信号変換器は、好ましくはトランジスタ（例えば、バイポーラトランジスタ）である。

【 0 0 4 0 】

本発明による複数のセンサ装置の内の少なくとも一部においては、電気信号変換器は、ゲート端子がセンサ要素に接続された電界効果トランジスタであり、電圧を一定に維持する装置は、電界効果トランジスタのソース端子とドレイン端子との間の電圧を一定に維持するように設定されている。電界効果トランジスタは、電気信号変換器として、ゲート電圧の変更が、電界効果トランジスタのチャンネル領域の導電性の変更置き換えられ、その結果、電界効果トランジスタのチャンネル領域の変更されたオーミック抵抗によって、ソース/ドレインを介して流れる電流の値が、特定的に (c h a r a k t e r i s t i s c h) 影響される。

【 0 0 4 1 】

電界効果トランジスタに代えて、電気信号変換器は、任意に構成された制御可能なオーミックな抵抗、例えばポテンショメータとして実施され得る。ポテンショメータの抵抗値は、センサイベントに起因して、例えば電気信号によって制御される。

【 0 0 4 2 】

さらに、本発明によるセンサ装置は、電流の値がセンサ信号として提供される評価ユニットを有する。

【 0 0 4 3 】

評価ユニットは、好ましくは、電流の値からその値に特定の電圧を形成し、あるいは電流の値をこれに特定のデジタルコード値にマップする。

【 0 0 4 4 】

換言すれば、検出された電流は電圧に変換され、それは、信号のさらなる処理に有利となり得る。さらに、アナログ電流信号はデジタル信号に変換され得、それにより、エラーに耐性な信号に変換され得る。

【 0 0 4 5 】

特に、評価ユニットは、特に相互接続内において電圧フォロアとしての演算増幅器を有し、演算増幅器は、センサ信号が印加され得る第1の入力部を有する。演算増幅器は、さらに、基準電圧が印加され得る第2の入力部を有する。演算増幅器の出力部には、特定の電圧が提供され、第1の入力部と出力部とが抵抗によって互いに接続される。

【 0 0 4 6 】

センサ配置はバイオセンサ配置として形成され得る。各センサ装置のセンサ要素は、例えば、センサ要素上に成長した神経細胞の電気信号を検出し得る。あるいは、センサ要素は、I S F E Tを用いて、センサ要素上の帯電粒子を検出し得る。

【 0 0 4 7 】

センサ配置は、各センサ装置の較正のための較正装置を有し、較正装置は、電界効果トランジスタのゲート領域が電流が電界効果トランジスタのパラメータ変動に依存しないような較正電位にもたらされ得るように、設定されている。例えば、製造方法に制限されて

10

20

30

40

50

、異なるセンサ装置の電界効果トランジスタは、異なるパラメータ（例えば、閾値電圧）を有し得る。較正によって、パラメータ変動がセンサイベントの検出の際の変更を導かないことが保証される。

【0048】

特に、自動ゼロ技術（Auto-Zeroing-Technik）に基づいた較正装置の実装によって、センサ装置は較正され得、その結果、強固なセンサ配置が製造される。それによって、各センサ装置の部品の、例えば電界効果トランジスタとして実施された信号変換器のパラメータ変動に起因する信号影響は、回避される。

【0049】

較正装置は、較正のために、電界効果トランジスタのゲート端子および1つのソース端子/ドレイン端子に較正電流が提供可能なように設定され得る。

【0050】

代替的に、評価ユニットは、センサイベントの際に各電界効果トランジスタのパラメータ変動に依存しない電流の値を形成するように設定されている、相関二重サンプリング装置を有し得る。

【0051】

相関二重サンプリング原理によれば、明らかに、第1のステップにおいて、センサ装置内のセンサイベントが検出され、センサ信号が格納される。このセンサ信号は、センサ装置の物理的パラメータ（例えば、電界効果トランジスタの幾何学的なパラメータ）の値の変動に依存し、さらに、さらなる部品の、例えばセンサ信号を増幅するための増幅器の物理的パラメータに依存する。第2のステップにおいて、センサイベントの存在なしに、センサ装置の物理的パラメータにのみ依存する補助信号が検出される。センサ信号から補助信号を差し引くことによって、実質的に物理的パラメータの値に依存しないセンサ信号が得られる。

【0052】

特に、本発明による相関二重サンプリング装置は、較正フェーズにおいて、電界効果トランジスタのゲート領域が較正電位にもたらされ、電流の関連する値が較正信号として検出され、格納されるように設定され得る。検出フェーズにおいて、電流の値がセンサイベントによってセンサ信号として検出され得る。評価フェーズにおいて、センサ信号および較正信号が共に評価され得る。

【0053】

好ましくは、センサ装置は、実質的に、基板上および/または基板内にマトリクス状に配置され、行ラインおよび列ラインを用いて、センサ装置が個々に、行によって、あるいは列によって制御可能であるように互いに接続される。

【0054】

本発明のセンサ配置によれば、1つに行ラインあるいは1つの列ラインにおける複数のセンサ装置の少なくとも一部分のために、少なくとも1つの評価ユニット、少なくとも1つの較正装置、および/または少なくとも1つの相関二重サンプリング装置が共通に提供される。

【0055】

以下において、本発明によるセンサ配置を駆動するための、本発明による方法が詳述される。センサ配置の形態は、センサ配置を駆動する方法にも有効であり、その逆も有効である。

【0056】

本発明の方法によれば、信号変換器として、ゲート端子がセンサ要素に接続された電界効果トランジスタが使用され得、電圧を一定に維持する装置によって、電界効果トランジスタのソース端子とドレイン端子との間の電圧が一定に維持される。

【0057】

さらに、センサイベントの際に電流の値が電界効果トランジスタの特性（例えば、製造制限されたゲート絶縁膜の厚さの、所定値あるいは平均値からの偏り）に依存しないよう

10

20

30

40

50

に、各電界効果トランジスタのゲート領域が、較正電位にもたらされることによって、各センサ装置が較正され得る。

【0058】

相関二重サンプリング方法を使用することによって、センサイベントの際に電界効果トランジスタの特性に依存しない電流の値が形成され得る。

【発明を実施するための最良の形態】

【0059】

本発明の実施例を図に示し、以下により詳しく説明する。

【0060】

図6を参照しながら、本発明の好適な実施例によるセンサ装置600について以下に記載する。 10

【0061】

図6に示されるセンサ600は、電気信号変換器として電界効果トランジスタ601を有する。その上、センサ装置600は、電界効果トランジスタ601に接続されたバイオセンサ要素を有し、図6において、このバイオセンサ要素は電圧源602として模式的に表される。バイオセンサ要素においてセンサイベントが起こると、このセンサイベントのために電界効果トランジスタ601のチャンネル領域の導電性が特定のに影響を受ける。

【0062】

電界効果トランジスタ601の第1のソース/ドレイン端子601aは、センサ電流 I_{out} を検出する電流計603の1つの端子に接続され、この電流計のもう一方の端子に供給電圧604が印加される。電界効果トランジスタ601の第2のソース/ドレイン端子601bは、グラウンド電位605にある。この相互接続のために、ソース/ドレイン端子601aとソース/ドレイン端子601bとの間には一定の電位差が印加される。さらに、定電圧 V_{out} は、供給電圧604とグラウンド電位との差により生じるが、センサ装置600の実効容量を表すコンデンサ606にも存在する。電流計603は、電界効果トランジスタ601の第1のソース/ドレイン端子601aを介して流れる電流の値をセンサ信号として検出する装置である。 20

【0063】

電界効果トランジスタ601のゲート端子601cは電圧源602に接続される。電界効果トランジスタ601のソース/ドレイン端子601aとソース/ドレイン端子601bとの電位差は一定である。電界効果トランジスタ601の第1のソース/ドレイン端子601aはコンデンサ606の1つの端子に接続され、さらに電流計603にも接続される。 30

【0064】

バイオセンサ要素の上でセンサイベントが起こると、それによって電圧源602の電圧 V_G は変化する。電圧 V_G は、電界効果トランジスタ601のゲート端子601cに供給され、それによって電界効果トランジスタ601のチャンネル領域の導電性は特定のに影響を受ける。その結果、電界効果トランジスタ601のソース/ドレイン端子601aを介する電流フローの値は電流計603に検出されるが、センサイベントの特定のな尺度である。 40

【0065】

電界効果トランジスタ601は「電流モード」で動作される。電圧源602 V_G はゲート領域601cにおける電位を決定する。その一方で、第1のソース/ドレイン端子601aの電位は供給電圧604に固定される。出力電流 I_{out} は電流計603により検出される。この電位差が一定であるために、容量 C 606は再充電する必要はないということに留意されたい。

【0066】

図7を参照しながら、本発明の好適な実施例による評価ユニット700について以下に記載する。

【0067】

この評価ユニットは、センサラインにおける電位を一定に保つ機能および検出したセンサ電流を検出と同時に（好ましくは線形に）センサ電圧に変換する機能を有する。これにより、電圧領域においてさらなる処理が可能になる。

【0068】

多くの応用例においては、検出されたセンサ電流が電圧信号に変換されると有利であり得る。図7に示される評価ユニット700は、電流信号 I_{meas} の電圧信号 V_{out} への変換を可能にする例示的な実施形態を示す。図7に示される回路は、このラインにおける電圧を一定に保つためにおよび変更された電流 I_{meas} を変更された出力電圧 $V_{out} = I_{meas} Z$ に変換するために用いられる。ここにおいて、 Z は抵抗701の値を意味する。

10

【0069】

図7に示されるように、評価ユニット700の入力702に電流 I_{meas} の変更された値がセンサ信号として供給される。評価ユニット700はオペアンプ703を有する。オペアンプ703は反転入力部703aを有し、反転入力部703aにはセンサ信号 I_{meas} が供給される。その上、オペアンプ703は非反転入力部703bを有し、非反転入力部703bには一定の基準電位 V_{kal} が印加される。オペアンプ703の出力部703cに特定の電圧 V_{out} が提供される。オペアンプ703の出力703cは、抵抗 Z 701を介してオペアンプ703の反転入力部703aにフィードバックされる。図7にさらに示されるように、オペアンプ703の非反転入力部703bにおける電位 V_{kal} は定電圧源704により供給される。グラウンド電位605とオペアンプ703の非反転入力703bと間に定電圧源704が接続される。

20

【0070】

図8を参照しながら、本発明の第1の好適な例示的な実施形態によるセンサ配置800について以下に記載する。

【0071】

センサ配置800は、マトリックス状に配置され、センサ装置801を個々にまたは列ごとに駆動し得るように行ラインおよび列ラインにより接続される複数のセンサ装置801を有する。

【0072】

センサ配置800のセンサ装置801はシリコン基板（図示していない）の上および中に形成される。すなわち、センサ配置800は集積回路として実現される。

30

【0073】

センサ配置800は複数のセンサ装置801を有するが、図を簡略化するために、センサ装置801の n 番目および $(n+1)$ 番目の列、並びにセンサ装置801の m 番目および $(m+1)$ 番目の行のみが図8に示される。

【0074】

例として、図8における n 番目の列および m 番目の行に配置されるセンサ装置801の構成について以下により詳しく記載する。

【0075】

図8において、センサ配置800のセンサ要素801は、電圧源802として模式的に示され、このセンサ要素はグラウンド電位605とコンデンサ803の1つの端子との間に配置される。コンデンサ803は、このセンサ要素に加えられ、検出トランジスタ804のゲート領域804cからその上に位置する検出される帯電粒子を空間的に分離する誘電体を記号で表したものである。コンデンサ803のもう1つの端子は、較正トランジスタ805の第1のソース/ドレイン端子805aにさらに接続される。較正トランジスタ805の第2のソース/ドレイン端子805bは、検出トランジスタ804の第1のソース/ドレイン端子804aに接続される。その上、検出トランジスタ804の第1のソース/ドレイン端子804aは選択トランジスタ806の第1のソース/ドレイン端子806aに接続される。選択トランジスタ806の第2のソース/ドレイン端子806bは切替え素子807に接続されるが、切替え素子807は、センサ装置801の各行に共通に

40

50

提供される。選択トランジスタ 806 のゲート端子 806c は第 1 の列ライン 808 に接続され、列ライン 808 はセンサ装置 801 の各列に共通に提供される。検出トランジスタ 804 の第 2 のソース/ドレイン端子 804b は行ライン 809 に接続されるが、行ライン 809 はセンサ装置 801 の各行と一緒に供給される。切替え素子 807 は 2 つのスイッチ位置「a」およびスイッチ位置「b」のうちの 1 つにスイッチされ得るが、どちらにスイッチされるかは較正モードと測定モードのどちらにセットされるかということに依存する。図 8 に示されるシナリオに従うと切替え素子 807 は「b」の位置にあり、選択トランジスタ 806 の第 2 のソース/ドレイン端子 806b は較正定電流源 810 に接続される。これとは対照的に切替え素子 807 が「a」のスイッチ位置（図示していない）にある場合には、選択トランジスタ 806 の第 2 のソース/ドレイン端子 806b は検出定電圧源 811 に接続される。電流検出ユニット 812、例えば電流計によって行ライン 809 に流れる電流の値は検出され得る。

10

【0076】

さらに、選択端子 813 は第 1 の列ライン 808 に接続される。論理値「1」を有する電気信号が選択端子 813 に加えられる場合には、センサ装置 801 の関連する列の選択トランジスタ 806 は全て導電性があり、センサ装置 801c の関連する列が選択される。さらに、較正端子 814 はいずれの場合にも、それぞれの第 2 の列ライン 815 に接続され、その際、センサ装置 801 の各列のために、共通の第 2 の列ライン 815 および共通の較正端子 814 が提供される。較正端子 814 において論理値「1」を有する信号が存在する場合には、センサ装置 801 の関連する列の較正トランジスタ 805 は全て導電性があり、これにより較正が可能になる。

20

【0077】

センサ配置 800 の機能について以下により詳しく記載する。

【0078】

第 1 に、別々のセンサ装置の変動特性（例えば、検出トランジスタ 804 の閾電圧の値の変動）を補償するために、センサ装置 801 が列ごとに較正される方法について記載する。n 番目の列を較正するために、センサ装置 801 の n 番目の列の選択端子 813 に加えられる論理値「1」を有する制御信号により n 番目の列が唯一の列として有効化される。センサ装置 801 のその他の全ての列の選択端子 813 において、論理値「0」を有する信号が存在する。その結果、センサ装置 801 の n 番目の列の選択トランジスタ 806 のチャンネル領域は、導電性がある。その一方で、センサ装置 801 のその他の全ての列の選択トランジスタ 806 には導電性がない。切替え素子 807 を有する読出または較正回路は、いずれの場合にもセンサ装置 801 の各行の外側に位置する。この較正を実行するために、このスイッチは位置「b」に移される。このシナリオは図 8 に示される。較正するために、センサ装置 801 の n 番目の列の較正端子 814 に論理値「1」を有する信号が絶えず加えられており、導電性のある選択トランジスタ 806 および導電性のある較正トランジスタ 805 を介して、較正定電流源 810 は検出トランジスタ 804 のゲート端子 804c に接続される。その結果、定電流 $I_{k_{a_1}}$ がセンサ装置 801 に印加される。較正トランジスタ 805 がオン状態である場合には、検出トランジスタ 804 を介して電流 $I_{k_{a_1}}$ を引き出すために必要な電圧は、検出トランジスタ 804 のゲート端子 804c において正確に達成される。検出トランジスタ 804 の電氣的パラメータが統計効果のために変わり得るために、この電圧は、センサ装置 801 の n 番目の列の各センサ装置 801 で異なる。ゲート端子 804c と検出トランジスタ 804 の第 1 のソース/ドレイン端子 804a との較正トランジスタ 805 を介する接続が、較正端子 814 において論理値「0」に移される信号により再び遮られる場合には、電流値 $I_{k_{a_1}}$ に関連するゲート電圧が、検出トランジスタ 804 のゲート端子 804c に明らかに蓄えられる。この較正方法は、全ての列に対して順次繰り返される。

30

40

【0079】

センサ配置 800 の測定フェーズについて以下に記載する。

【0080】

50

この目的のために、切替え素子807はスイッチ位置「a」（図8には示していない）にスイッチされる。その結果、定電圧 V_{drain} は、検出定電圧源811を用いて、回路デバイス801の関連する行の全ての回路装置801に印加される。センサ配置800は順次列ごとに読出される。読出されるべき列は、論理値「1」を有する電位に移される関連した選択端子813により選択され、センサ配置801に関連する列の選択トランジスタ806は全て導電性のある状態になる。センサ装置801の選択された列におけるセンサ装置801のセンサ要素においてセンサイベントが起こらない場合には、較正フェーズにおいて検出トランジスタ804のゲート端子804cに蓄えられたDC成分は、有効化されたセンサ装置801を介して流れる。パラメータ変動、特に検出トランジスタ804のパラメータ変動はその結果補償される。すなわち、同じセンサイベントに対する出力信号は同じであり、トランジスタの変動するパラメータに依存しない。センサイベントによりセンサ要素における電位に変更が生じる場合には、関連する検出トランジスタ804のゲート端子804cにおける電位に変更が起こり、従って検出トランジスタ804の第1のソース/ドレイン端子804aにおける電流に変更が起こる。この変更は電流検出ユニット812により検出され、外部増幅要素により増幅され得る。センサ電流信号は随意に電圧に変換され得る（図7の評価ユニット700を参照）。

10

【0081】

要約すると、センサ配置800を用いることによりセンサ装置801は列ごとに有効化および非有効化され得るということに重点を置かれ得る。センサ信号は増幅されるかまたは電流に変換される。センサ装置801の較正により、センサ装置801のパラメータの統計変動は補償される。

20

【0082】

図9を参照しながら、本発明の第2の好適な実施例によるセンサ配置900について以下に記載する。図9に示されるセンサ配置900は図8に示されるセンサ配置800を変更したものである。従って、同一の要素または類似の要素は、同一の参照番号を有する。

【0083】

センサ配置900とセンサ配置800との本質的な違いは、センサ配置900のセンサ装置901では、較正トランジスタ805が変更された態様で接続されるということである。

【0084】

センサ配置900の場合には、較正トランジスタ805の第2のソース/ドレイン端子805bは選択トランジスタ806の第2のソース/ドレイン端子806bに接続され、行ライン809に直接接続される。センサ配置900の較正トランジスタ805は行ライン809（明らかに読出しライン）に直接接続されているために、選択トランジスタ806を介して生じうるわずかな変動を補償し得る。しかし、この場合では2つのトランジスタはそのソース/ドレイン端子により行のセンサ配置901の共通出力ノードに永続的に接続されているために、センサ配置900によるセンサ配置901の出力ノードにおける寄生容量は少し高くなり得る。

30

【0085】

図10を参照しながら、本発明の第3の好適な実施例によるセンサ配置1000について以下に記載する。センサ配置800またはセンサ配置900においても存在するセンサ配置1000の要素は、同一の参照番号を有する。

40

【0086】

センサ配置1000は複数のセンサ装置1005のマトリックス状の構成である。

【0087】

センサ装置1005のセンサ要素は電圧源802として示されるが、電圧源802は、図10に従ってグラウンド電位にある端子とコンデンサ803との間に接続される。コンデンサ803は検出トランジスタ804の上にある誘電体層を示し、この誘電体層によりセンサ要素802は検出トランジスタ804から分離される。コンデンサ803はスイッチトランジスタ1001の第1のソース/ドレイン端子1001aに接続される。スイッ

50

チトランジスタ1001の第2のソース/ドレイン端子1001bは、較正トランジスタ805の第1のソース/ドレイン端子805aおよび検出トランジスタ804のゲート端子804cに接続される。さらに、スイッチトランジスタ1001のゲート端子1001cは、第3の列ライン1003を介してスイッチ端子1002に接続される。離れた第3の列ライン1003はセンサ装置1005の各列に提供される。検出トランジスタ804の第1のソース/ドレイン端子804aは選択トランジスタ806の第1のソース/ドレイン端子806aに接続され、選択トランジスタ806のゲート端子806bは第1の列ライン808を介して選択端子813に接続される。較正トランジスタ805のゲート端子805cは第2の列ライン815を介して較正端子814に接続される。較正トランジスタ805の第2のソース/ドレイン端子805bは第1の行ライン1006に接続され、第1の行ライン1006はセンサ装置1005の各行に共通に提供される。第1の行ライン1006は較正定電圧源1004に接続される。選択トランジスタ806の第2のソース/ドレイン端子806bは第2の行ライン1007を介して検出定電圧源811に接続され、検出定電圧源811もまた電流検出ユニット812に接続される。電流検出ユニット812は較正定電圧源1004に接続される。

10

【0088】

センサ配置1000の機能について以下により詳しく記載する。

【0089】

センサ配置1000の場合には、センサ装置1005は行ごとに有効化および非有効化され得る。センサ信号または基準信号は増幅され得る、または電流に変換され得る。その上、センサ装置1000は、パラメータ変動をなくすための相関二重サンプリング法に適する。

20

【0090】

列ライン1003、列ライン815および列ライン808のうちの1つにそれぞれ接続されるn-MOSトランジスタ1001、n-MOSトランジスタ805およびn-MOSトランジスタ806は、それぞれ関連する端子1002、端子814および端子813に論理値「1」を有する電気信号を加えることにより、導電性のある状態にされ得、従って無視できるほど小さな反応しない抵抗を示すということに留意されたい。これとは対照的に、関連する端子1002、端子814および端子813における電気信号がそれぞれ論理値「0」である場合には、駆動されるトランジスタはオフ状態であり、この場合には、この電界効果トランジスタの漏れ電流は無視され得る。

30

【0091】

センサ配置1000は相関二重サンプリング原理(CDS法)に基づき、この原理によりパラメータ変動および低周波ノイズは抑えられる。CDS法に従って、通常、まず第1にアンプの入力に基準信号を加える。次いで、増幅された基準信号とアンプのオフセット信号とを加えた信号はアンプの出力に蓄えられる。次のフェーズにおいて、センサ信号はアンプに加えられる。次いで、オフセット信号を含む増幅された測定信号はアンプの出力に存在する。この2つの値に差を形成することにより、アンプのオフセット信号を取り除くことができる。

【0092】

センサ配置1000のセンサ装置1005は順次列ごとに読出される。センサ装置1005の列(例えばn番目の列)はいずれの場合にも選択端子813、第1の列ライン808、および必然的に論理値「1」に移される関連する列の選択トランジスタ806のゲート端子806cにより有効化される。列のピクセルはこの例示的な実施形態による2つのフェーズにおいて読出される。

40

【0093】

第1のフェーズにおいては、関連するセンサ配置1005において較正定電圧源1004の基準電圧 V_{ka1} は電流に変換され、この電流の値は検出される。この目的のために、論理値「1」を有する電気信号が較正端子814に加えられ、第2の列ライン815を介して較正端子814に接続される較正トランジスタ805は導電性のある状態にされる

50

。これとは対照的に、スイッチ端子1002はこのフェーズにおいて論理値「0」であり、スイッチトランジスタ1001は導電性がない。検出トランジスタ804のゲート端子804cに基準電圧 V_{ka1} は存在し、これにより検出トランジスタ804の第1のソース/ドレイン端子804aを介する関連した電流が生じる。トランジスタパラメータが統計変動するために、センサ配置1000のセンサ装置1005におけるこの電流の値はそれぞれ異なり得る。この電流の値は、基準電流 $I_{meas}(m)$ として各行の読出し回路によって検出され、蓄えられる。

【0094】

現実のセンサ信号は第2のフェーズにおいて検出される。第1のフェーズに対する可能最短時間間隔において、較正トランジスタ805をオフにする結果、較正端子814における電気信号は論理値「0」に移される。これとは対照的に、論理値「1」を有する電気信号はスイッチ端子1002に加えられ、スイッチトランジスタ1001は導電性のある状態にされる。この結果、センサ要素802における電位の変化は検出トランジスタ804のゲート端子804cにマッピングされ、これにより検出トランジスタ804の第1のソース/ドレイン端子804aを介する電流の変更が引き起こされる。この電流の値は検出され、第1のフェーズにおいて検出された電流の値と第2のフェーズにおいて検出された電流の値とに差が形成される。その結果、異なるセンサ装置間のパラメータ変動は抑えられ、得られた出力信号は全くセンサイベントのみに依存する。

【0095】

本明細書において、以下の刊行物が引用される。

[1] Stevanovic, N., Hillebrand, M., Hosticka, B. J., Teuner, A. による、(2000)「A CMOS Image Sensor for High-Speed Imaging」、IEEE International Solid-State Circuits Conference 2000年: 104ページ~105ページ

【図面の簡単な説明】

【0096】

【図1】従来技術によるセンサ配置を示す。

【図2】従来技術による別のセンサ配置を示す。

【図3】読み出し時間に依存した信号経過を示す。

【図4】図4A、図4Bは、従来技術による出力駆動回路およびそれに属する小信号等価回路を示す。

【図5】図5A、図5Bは、従来技術による別の出力駆動回路およびそれに属する小信号等価回路を示す。

【図6】本発明の好適な実施例によるセンサ装置を示す。

【図7】本発明による評価ユニットを示す。

【図8】本発明の第一の実施例によるセンサ配置を示す。

【図9】本発明の第二の実施例によるセンサ配置を示す。

【図10】本発明の第三の実施例によるセンサ配置を示す。

【符号の説明】

【0097】

100 センサ配置

101 第1のセンサ装置

102 第2のセンサ装置

103 第3のセンサ装置

104 第4のセンサ装置

105 マルチプレクサ

106 読み出し回路

200 センサ配置

201 オーミック抵抗 (ohmscher Widerstand)

10

20

30

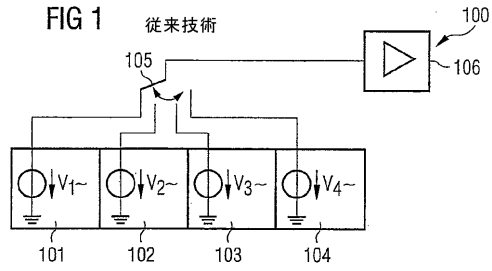
40

50

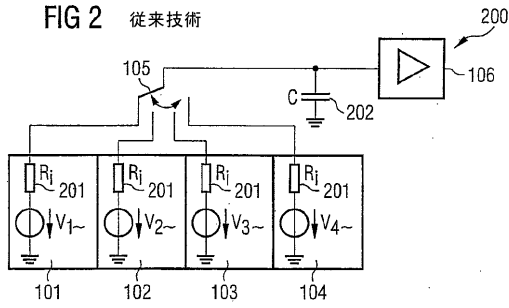
2 0 2	容量	
3 0 0	グラフ	
3 0 1	横軸	
3 0 2	縦軸	
3 0 3	信号経過曲線	
4 0 0	出力駆動回路	
4 0 1	M O S トランジスタ	
4 0 2	電圧源	
4 0 3	定電流源	
4 0 4	抵抗	10
4 0 5	容量	
4 0 6	供給電圧	
4 0 7	グランド電位	
4 1 0	等価回路	
4 1 1	制御された電流源	
4 1 2	内部抵抗	
5 0 0	出力駆動回路	
5 1 0	等価回路	
5 1 1	制御された電流源	
5 1 2	内部抵抗	20
6 0 0	センサ配置	
6 0 1	電界効果トランジスタ	
6 0 1 a	第 1 のソース / ドレイン端子	
6 0 1 b	第 2 のソース / ドレイン端子	
6 0 1 c	ゲート端子	
6 0 2	電圧源	
6 0 3	電流計	
6 0 4	供給電圧	
6 0 5	グランド電位	
6 0 6	コンデンサ	30
7 0 0	評価ユニット	
7 0 1	抵抗	
7 0 2	入力	
7 0 3	オペアンプ (演算増幅器)	
7 0 3 a	反転入力部	
7 0 3 b	非反転入力部	
7 0 3 c	出力部	
7 0 4	定電圧源	
8 0 0	センサ配置	
8 0 1	センサ装置	40
8 0 2	電圧源	
8 0 3	コンデンサ	
8 0 4	検出トランジスタ	
8 0 4 a	第 1 のソース / ドレイン端子	
8 0 4 b	第 2 のソース / ドレイン端子	
8 0 4 c	ゲート端子	
8 0 5	較正トランジスタ	
8 0 5 a	第 1 のソース / ドレイン端子	
8 0 5 b	第 2 のソース / ドレイン端子	
8 0 5 c	ゲート端子	50

8 0 6	選択トランジスタ	
8 0 6 a	第1のソース/ドレイン端子	
8 0 6 b	第2のソース/ドレイン端子	
8 0 6 c	ゲート端子	
8 0 7	切替え素子	
8 0 8	第1の列ライン	
8 0 9	行ライン	
8 1 0	較正定電流源	
8 1 1	検出定電圧源	
8 1 2	電流検出ユニット	10
8 1 3	選択端子	
8 1 4	較正端子	
8 1 5	第2の列ライン	
9 0 0	センサ配置	
9 0 1	センサ装置	
1 0 0 0	センサ配置	
1 0 0 1	スイッチトランジスタ	
1 0 0 1 a	第1のソース/ドレイン端子	
1 0 0 1 b	第2のソース/ドレイン端子	
1 0 0 1 c	ゲート端子	20
1 0 0 2	スイッチ端子	
1 0 0 3	第3の列ライン	
1 0 0 4	較正定電圧源	
1 0 0 5	センサ装置	
1 0 0 6	第1の行ライン	
1 0 0 7	第2の行ライン	

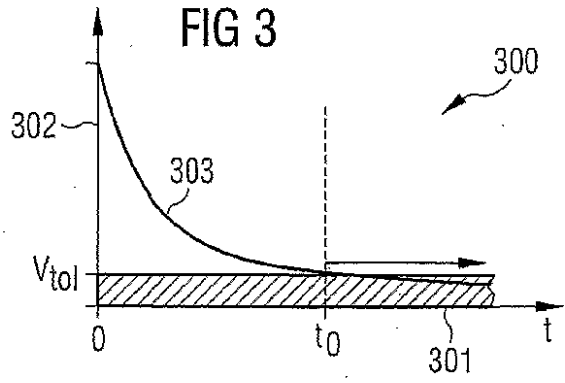
【 図 1 】



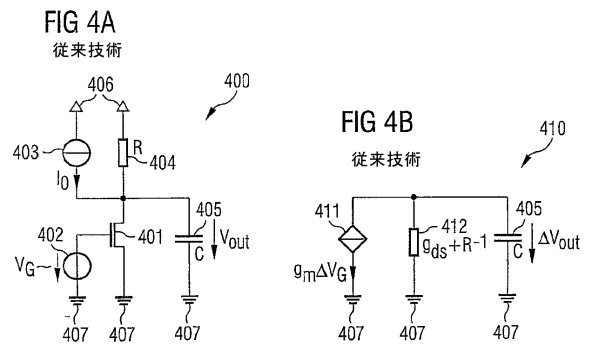
【 図 2 】



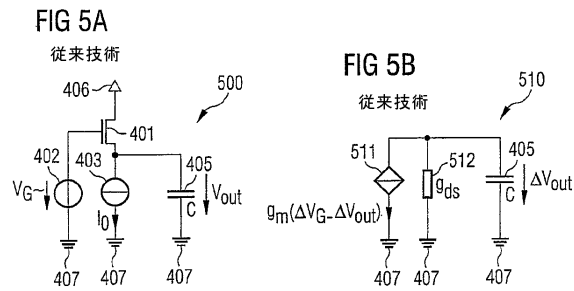
【 図 3 】



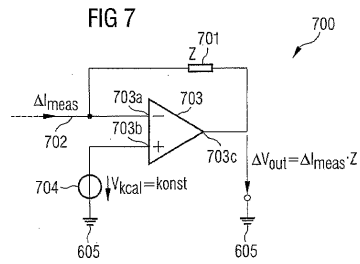
【 図 4 】



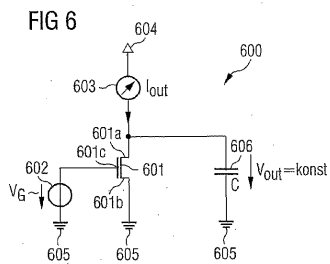
【 図 5 】



【 図 7 】



【 図 6 】



【 8 】

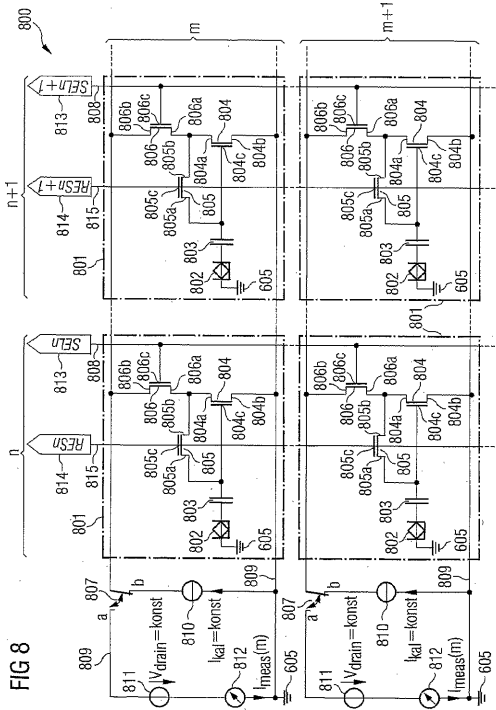


FIG 8

【 9 】

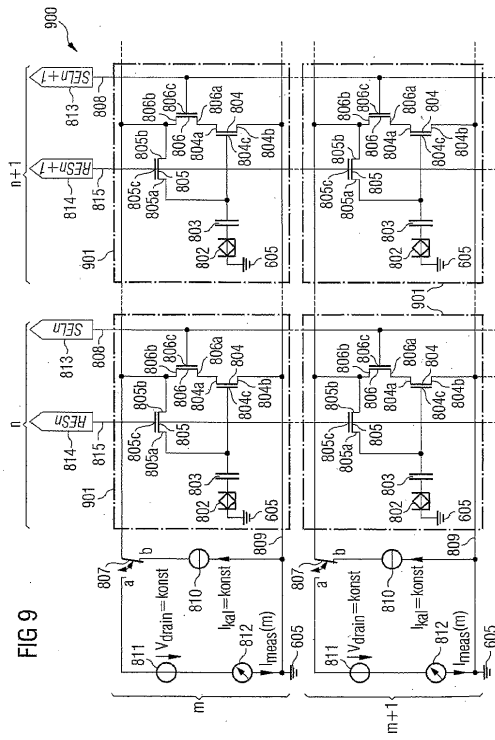


FIG 9

【 10 】

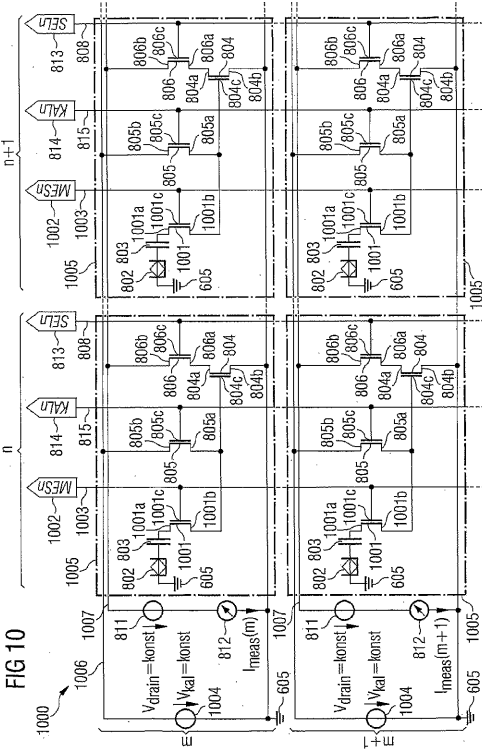


FIG 10

フロントページの続き

- (72)発明者 パウルス, クリスチャン
ドイツ国 82362 ヴァイルハイム, タンケンライナー シュトラーセ 12イー
- (72)発明者 テーヴェス, ローラント
ドイツ国 82194 グレーベンツェル, イェーガーハイムシュトラーセ 7

審査官 柏木 一浩

- (56)参考文献 特開昭58-129239(JP,A)
特開昭62-245150(JP,A)
国際公開第88/008972(WO,A1)
特開2000-055874(JP,A)
特開2000-152088(JP,A)
国際公開第02/033397(WO,A1)
国際公開第03/038420(WO,A1)
特開平11-186909(JP,A)
特開2002-195997(JP,A)

(58)調査した分野(Int.Cl., DB名)

G01N 27/414

H03K 17/94