

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成28年7月21日(2016.7.21)

【公表番号】特表2016-514882(P2016-514882A)

【公表日】平成28年5月23日(2016.5.23)

【年通号数】公開・登録公報2016-031

【出願番号】特願2016-507630(P2016-507630)

【国際特許分類】

G 06 F 12/08 (2016.01)

G 06 F 9/52 (2006.01)

【F I】

G 06 F 12/08 5 3 1 B

G 06 F 12/08 5 1 5 Z

G 06 F 9/46 4 7 2 Z

【手続補正書】

【提出日】平成28年6月1日(2016.6.1)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

マルチプロセッサにおけるコヒーレントバスを介したセマフォ管理のための方法であつて、

第1のプロセッサから発行されたロード排他命令に応答して、前記第1のプロセッサに対してローカルな第1のキャッシュがターゲットアドレスにおいてミスしたと判断するステップと、

前記コヒーレントバス上で前記第1のキャッシュから第2のプロセッサに対してローカルな第2のキャッシュに読み取り優先排他コマンドを発行するステップと、

前記読み取り優先排他コマンドに応答して、前記第2のキャッシュ内の予約グラニュールが前記ターゲットアドレスに関してタグ付けされた状態ないと判断するステップと、

前記第2のキャッシュ内の前記予約グラニュールは前記ターゲットアドレスに関してタグ付けされた状態ないと判断したことに応答して、前記第2のキャッシュ内の前記ターゲットアドレスでキャッシュラインを無効化するステップと

を含む方法。

【請求項2】

前記コヒーレントバスから前記第2のキャッシュによってスヌープされた前記読み取り優先排他コマンドに応答して、前記ターゲットアドレスにおいて要求されたデータを前記第1のキャッシュに提供するステップをさらに含む、請求項1に記載の方法。

【請求項3】

前記コヒーレントバスをスヌープすることによって検出された前記読み取り優先排他コマンドに応答して、メモリ階層内の前記第1のキャッシュの上の次のレベルのメモリから前記ターゲットアドレスにおいて要求されたデータを前記第1のキャッシュに提供するステップをさらに含む、請求項1に記載の方法。

【請求項4】

前記読み取り優先排他コマンドが実行を完了した後に、前記第1のキャッシュ内の予約グラニュールが前記ターゲットアドレスにタグ付けされる、請求項1に記載の方法。

【請求項 5】

前記読み取り優先排他コマンドが、前記キャッシュラインが共有データを含むものとしてタグ付けされている場合に前記キャッシュラインを放棄するために、前記マルチプロセッサ内の他のキャッシュに対するヒントとして動作する、請求項1に記載の方法。

【請求項 6】

前記第2のプロセッサ内の前記キャッシュラインの状態を判断するステップと、前記第2のプロセッサ内の前記キャッシュラインの状態が共有または排他状態であることに応答して、前記第1のプロセッサにおいて受信された前記キャッシュラインの前記状態を排他状態に変更するステップとをさらに含む、請求項1に記載の方法。

【請求項 7】

前記第2のプロセッサ内の前記キャッシュラインの状態を判断するステップと、前記第2のプロセッサ内の前記キャッシュラインの状態が所有または変更状態であることに応答して、前記第1のプロセッサにおいて受信された前記キャッシュラインの前記状態を変更状態に変更するステップとをさらに含む、請求項1に記載の方法。

【請求項 8】

マルチプロセッシングシステムにおけるセマフォ管理のための装置であって、第1のキャッシュがロード排他命令によって提供されたターゲットアドレスにおいてデータをミスしたことに応答して、コヒーレントバス上で前記第1のキャッシュから第2のキャッシュに読み取り優先排他コマンドを発行するように構成された第1のキャッシュコントローラであって、前記第1のキャッシュはロード排他命令を発行した第1の処理エージェントに結合され、前記第2のキャッシュは第2の処理エージェントに結合される、第1のキャッシュコントローラと、

前記コヒーレントバスをスヌープし、前記第2のキャッシュ内のスヌープされた読み取り優先排他コマンドおよび予約グラニュールが前記ターゲットアドレスに対してタグ付けされたことに応答して、前記第2のキャッシュ内のキャッシュラインの状態を前記ターゲットアドレスで有効状態および共有状態において終了させるように構成された第2のキャッシュコントローラと、
を備える、装置。

【請求項 9】

前記ターゲットアドレスにおける前記データが、前記コヒーレントバスから前記第2のキャッシュコントローラによってスヌープされた前記読み取り優先排他コマンドに応答して、前記第1のキャッシュに提供される、請求項8に記載の装置。

【請求項 10】

前記ターゲットアドレスにおける前記データが、前記コヒーレントバスをスヌープすることによって検出された前記読み取り優先排他コマンドに応答して、メモリ階層内の前記第1のキャッシュの上の次のレベルのメモリから前記第1のキャッシュに提供される、請求項8に記載の装置。

【請求項 11】

前記第1のキャッシュコントローラはさらに、前記スヌープされた読み取り優先排他コマンドが実行を完了した後に、前記第1のキャッシュ内の予約グラニュールを前記ターゲットアドレスにタグ付けするように構成された、請求項8に記載の装置。

【請求項 12】

前記読み取り優先排他コマンドが、前記キャッシュラインが共有データを含むものとしてタグ付けされている場合に前記キャッシュラインを放棄するために、前記マルチプロセッシングシステム内の他のキャッシュに対するヒントとして動作する、請求項8に記載の装置。

【請求項 13】

前記第1の処理エージェントが、前記第2のキャッシュコントローラによって提供される

前記データを受信し、前記第1の処理エージェントのキャッシュラインの状態を共有状態に変更する、請求項8に記載の装置。

【請求項 14】

マルチプロセッサにおけるコヒーレントバスを介したセマフォ管理のための方法であつて、

第1のプロセッサから発行されたロード排他命令に応答して、前記第1のプロセッサに対してローカルな第1のキャッシュがターゲットアドレスにおいてヒットしたと判断するステップであつて、アクセスされた第1のキャッシュラインが共有または所有状態である、ステップと、

前記コヒーレントバス上で前記第1のキャッシュから第2のプロセッサに対してローカルな第2のキャッシュにアップグレード優先排他コマンドを発行するステップと、

前記アップグレード優先排他コマンドに応答して、前記第2のキャッシュが前記ターゲットアドレスにおいてヒットしたと判断するステップであつて、アクセスされた第2のキャッシュラインの予約グラニュールがタグ付けされない、ステップと、

前記第1のプロセッサによって要求された前記第1のキャッシュラインを、前記第2のキャッシュラインが共有状態であることに応答して、排他状態にアップグレードするステップと

を含む方法。

【請求項 15】

前記第2のキャッシュラインが最初に前記共有状態であることに応答して、前記第2のキャッシュ内の前記第2のキャッシュラインを無効化するステップをさらに含む、請求項14に記載の方法。

【請求項 16】

前記第2のキャッシュラインが所有状態であることに応答して、前記第1のプロセッサによって要求された前記第1のキャッシュラインを変更状態にアップグレードするステップをさらに含む、請求項14に記載の方法。

【請求項 17】

前記アップグレード優先排他コマンドに応答して、前記第2のキャッシュが前記ターゲットアドレスにおいてヒットし、前記ヒットした第2のキャッシュラインの前記予約グラニュールが前記第1のプロセッサによって要求された前記第1のキャッシュラインと同じターゲットアドレスにタグ付けされていると判断するステップと、

前記第1のキャッシュおよび前記第2のキャッシュのキャッシュラインの状態を変更することなく、さらなるコヒーレントバスコマンドの監視に戻るステップとをさらに含む、請求項14に記載の方法。

【請求項 18】

前記アップグレード優先排他コマンドが、前記第2のキャッシュ用のキャッシュコントローラ内のスヌープユニットによって識別される、請求項14に記載の方法。

【請求項 19】

コンピュータ可読プログラムデータおよびコードで符号化されたコンピュータ可読記録媒体であつて、実行されると、前記プログラムデータおよびコードが、

第1のプロセッサから発行されたロード排他命令に応答して、前記第1のプロセッサに対してローカルな第1のキャッシュがターゲットアドレスにおいてミスしたと判断し、

コヒーレントバス上で前記第1のキャッシュから第2のプロセッサに対してローカルな第2のキャッシュに読み取り優先排他コマンドを発行し、

前記ターゲットアドレスに関して前記第2のキャッシュ内の予約グラニュールがタグ付けされた状態にないことに応答して、前記第2のキャッシュ内の前記ターゲットアドレスでキャッシュラインを無効化する

ように動作可能である、コンピュータ可読記録媒体。

【請求項 20】

マルチプロセッシングシステムにおけるセマフォ管理のための装置であつて、

第1のキャッシュがロード排他命令によって提供されたターゲットアドレスにおいてデータをミスしたことに応答して、コヒーレントバス上で前記第1のキャッシュから第2のキャッシュに読み取り優先排他コマンドを発行するための手段であって、前記第1のキャッシュが前記ロード排他命令を発行した第1の処理エージェントに結合され、前記第2のキャッシュが第2の処理エージェントに結合される、手段と、

前記コヒーレントバスをスヌープし、前記第2のキャッシュ内のスヌープされた読み取り優先排他コマンドおよび予約グラニュールが前記ターゲットアドレスに対してタグ付けされたことに応答して、前記第2のキャッシュ内のキャッシュラインの状態を前記ターゲットアドレスで有効状態および共有状態において終了させるための手段とを備える装置。