

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3754080号
(P3754080)

(45) 発行日 平成18年3月8日(2006.3.8)

(24) 登録日 平成17年12月22日(2005.12.22)

(51) Int. Cl.

F I

H03M 7/14 (2006.01)

H03M 7/14 B

G11B 20/14 (2006.01)

G11B 20/14 341A

請求項の数 10 (全 20 頁)

(21) 出願番号	特願平9-511019	(73) 特許権者	コーニンクレッカ フィリップス エレクトロニクス エヌ ヴイ
(86) (22) 出願日	平成8年8月26日(1996.8.26)		オランダ国 5621 ペーアー アイン
(65) 公表番号	特表平10-508456		ドーフエン フルーネヴァウツウェッハ
(43) 公表日	平成10年8月18日(1998.8.18)		1
(86) 国際出願番号	PCT/IB1996/000858	(74) 代理人	弁理士 津軽 進
(87) 国際公開番号	W01997/009718		(72) 発明者
(87) 国際公開日	平成9年3月13日(1997.3.13)		スカウハーマ イミンク コルネリウス
審査請求日	平成15年8月25日(2003.8.25)		アントーニ
(31) 優先権主張番号	95202367.9		オランダ国 5621 ペーアー アイン
(32) 優先日	平成7年9月1日(1995.9.1)		ドーフエン フルーネヴァウツウェッハ
(33) 優先権主張国	オーストリア(AT)		1
		審査官 北村 智彦	最終頁に続く

(54) 【発明の名称】 mビットの情報語の系列を変調信号に変換する方法、コード装置及び記録装置

(57) 【特許請求の範囲】

【請求項1】

mが整数であるmビット情報語の系列を変調信号に変換する方法であって、対応する前記変調信号が所定の基準を満たすように前記情報語の系列が変換規則に従ってnがmを越える整数であるnビットのコード語の系列に変換されて出力される工程と、出力された前記コード語が前記変調信号に変調される工程とを有し、前記変換工程において、前記コード語は少なくとも第1型の群と少なくとも第2型の群とに分散する一方、前記第1型の群に属する前記コード語の各々の出力は、対応する群により決定される第1型のコード状態を生成し、前記第2型の群に属する前記コード語の各々の出力は、対応する群と出力された前記コード語に対応する前記情報語とにより決定される第2型のコード状態を生成し、前記コード語の一つが入力された前記情報語に割り当てられる場合、このコード語は先行するコード語が出力された際に生成された前記コード状態に依存するコード語の組から選択される一方、前記第2型の前記コード状態に属するコード語の組は如何なるコード語も共通に有さず、前記第2型の前記群は複数の情報語と関連するコード語を少なくとも一つ有し、それぞれの情報語は後続するコード語を検出することにより区別されるような方法において、第1型のコード状態を生成した後、前記所定の基準に従う一方で前記変調信号の低周波数の内容に依存して、コード語が前記生成されたコード状態に属する前記組から又は前記第1型の異なるコード状態に属する組から選択される工程を有することを特徴とする方法。

【請求項2】

請求項 1 に記載の方法において、ランニングデジタル合計値が前記低周波数の内容の目安として生成され、当該値は前記変調信号の一部にわたって決定されると共に当該部分に関して第 1 の値を持つビットセルの数と第 2 の値を持つビットセルの数との間の差の現在の値を示す一方、選択可能なコード語が前記デジタル合計値に対して相反する効果を有し、当該デジタル合計値が継続して制限されるように、前記コード語は選択されることを特徴とする方法。

【請求項 3】

請求項 1 に記載の方法において、前記変調信号は同じ信号値を有する連続ビットの数の各々が少なくとも $d + 1$ であると共に多くとも $k + 1$ である所定の基準を満たすことを特徴とする方法。

10

【請求項 4】

請求項 3 に記載の方法において、前記 d は 2 に等しく、前記 k は 10 に等しいことを特徴とする方法。

【請求項 5】

請求項 1, 2 又は 3 に記載の方法において、前記 m は 8 に等しく、前記 n は 16 に等しいことを特徴とする方法。

【請求項 6】

請求項 1, 2 又は 3 に記載の方法において、前記第 1 型のコード状態に属し及び一つの情報語に割り当てられる組におけるコード語は同じコード状態を生成することを特徴とする方法。

20

【請求項 7】

請求項 1 乃至 6 の何れか一項に記載の方法において生成される変調信号を示す情報パターンを記録キャリアに供給する方法。

【請求項 8】

m ビット情報語を n ビットコード語に変換する m / n ビットコンバータ、前記 n ビットコード語を変調信号に変換する手段及び前記 m / n ビットコンバータによってコード語の出力にコード状態を生成する状態生成手段を有するコード装置であって、前記状態生成手段は状態が関連する群により決定される第 1 型の群に属する前記出力されたコード語の各々に対して前記第 1 型のコード状態を生成し、状態が前記対応する群と当該出力されたコード語に対応する前記情報語とにより決まる前記第 2 型の群に属する当該出力されたコード語の各々に対して前記第 2 型のコード状態を生成するように構成され、前記 m / n ビットコンバータは前記情報語に対応するコード語を前記コード状態に依存するコード語の各組から選択する手段を有し、前記コード語の各組はコード語を共通に含まない前記第 2 型のコード状態に属し、前記第 2 型の群の少なくとも一つのコード語は、複数の情報語と関連し、それぞれの前記情報語が後続するコード語を検出することによって区別されるコード装置において、当該装置は、前記第 1 型のコード状態を生成した後、所定の基準に従う一方で、前記変調信号の低周波数の内容に依存する、前記生成されたコード状態に属する前記組から又は前記第 1 型の異なるコード状態に属する組からコード語を選択するための手段を有することを特徴とするコード装置。

30

【請求項 9】

請求項 8 に記載のコード装置において、当該装置は、前記低周波数の内容の目安としてランニングデジタル合計値を生成する手段を有し、当該値は前記変調信号の一部にわたって決定されると共に当該部分に関して第 1 の値を持つビットセルの数と第 2 の値を持つビットセルの数との間の差の現在の値を示す一方、選択可能なコード語が前記デジタル合計値に対して相反する効果を有し、当該デジタル合計値が継続して制限されるように、前記コード語は選択されることを特徴とするコード装置。

40

【請求項 10】

情報を記録する装置であって、前記情報を示す情報語の系列を変調信号に変換する請求項 8 又は 9 に記載のコード装置、及び前記信号に対応する情報パターンを記録キャリアに記録する手段を有することを特徴とする装置。

50

【発明の詳細な説明】

技術分野

本発明は、 m が整数である m ビット情報語の系列を変調信号に変換する方法であって、対応する前記変調信号が所定の基準を満たすように前記情報語の系列が変換規則に従って n が m を越える整数である n ビットのコード語の系列に変換されて出力される工程と、出力された前記コード語が前記変調信号に変調される工程とを有し、前記変換工程において、前記コード語は少なくとも第1型の群と少なくとも第2型の群とに分散する一方、前記第1型の群に属する前記コード語の各々の出力は、対応する群により決定される第1型のコード状態を生成し、前記第2型の群に属する前記コード語の各々の出力は、対応する群と出力された前記コード語に対応する前記情報語とにより決定される第2型のコード状態を生成し、前記コード語の一つが入力された前記情報語に割り当てられる場合、このコード語は先行するコード語が出力された際に生成された前記コード状態に依存するコード語の組から選択される一方、前記第2型の前記コード状態に属するコード語の組は如何なるコード語も共通に有さず、前記第2型の前記群は複数の情報語と関連するコード語を少なくとも一つ有し、それぞれの情報語は後続するコード語を検出することにより区別されるような方法に関する。

10

本発明は、上記方法により得られる信号を記録キャリアに供給する方法にも関する。

本発明は、更に、請求項に記載の方法を実施するコード装置にも関し、当該装置は m ビット情報語を n ビットコード語に変換する m/n ビット変換器と、これら n ビットコード語を変調信号に変換する手段とを有している。

20

本発明は、更に、このような形式のコード装置が使用されるような記録装置にも関する。

本発明は、更に、信号にも関する。

本発明は、更に、前記信号が記録される記録キャリアにも関する。

背景技術

上記のような方法、装置、記録キャリア及び信号は、（ヨーロッパ特許公報第EP-A-94200387.2号，PHN14746に対応する）WO 95/22802から既知である。前記公報は m ビット情報語の系列を変調信号に変換する方法に関し、前記方法はE F M + と呼ばれる。前記系列からの情報語の各々に対して n ビットコード語は出力される。前記出力されたコード語は、変調信号に変換される。前記コード語は少なくとも第1型の一つの群と少なくとも第2型の一つの群とに分布される。前記第1型の群に属する各コード語の出力に対し、対応する群は第1型のコード状態を生成する。前記第2型の群に属するコード語が出力される場合、前記第2型のコード状態が生成される。コード語は生成されたコード状態に依存するコード語の組から選択される入力された情報語に割り当てられる。第2型のコード状態に属するコード語の組は分離している。可能な第2型のコードの組の選択される一つは、出力されたコード語に対応する前記情報語により決定される。これは同様のコード語と対応する情報語のいくつかを異なる前記生成されたコード状態にするのを許容する。このコード方法において、前記系列におけるコード語で使用される特定なビットの組合せ数は増加し、それによりコード効率が増加する。よって得られた変調信号は、最初に当該変調信号をコード語の系列に変換し、次に変換されるべきコード語に依存及び前記コード語に係する所定の位置にあるビット列のビットの論理値にも依存する系列からのコード語の各々に情報語を割り当てることにより当該情報語を再変換してもよい。当該論理値は先行して生成されるコード状態に対する表示である。更に、記録装置及び読取装置が開示される。

30

40

前記変調信号の低周波数成分は、記録システムにおけるサーボ信号のような他のシステムパラメータで防止してもよい。たとえ上記変換方法が制限された低周波数の内容を持つ変調信号であっても、低周波数成分を減少するのにまだ必要である。

発明の開示

よって本発明は、前記変調信号の低周波数の内容を低減するのに適した変換を行う手段を提供することを目的とする。

本発明の第1の見方によれば、本目的は、第1型のコード状態を生成した後、所定の基準に従う一方で、前記変調信号の低周波数の内容への依存して、コード語は前記生成したコ

50

ード状態に属する組から又は異なる第1型のコード状態に依存する組から選択されることを特徴とする冒頭で述べた方法により達成される。

本発明の第2の見方によれば、本目的は、記録キャリア、コード装置、記録装置及び記録キャリアを製造する方法を用いて達成される。本発明による対策は、前記変調信号の(時々DCと呼ばれる)低周波数の内容が減少される一方、同様の情報コード効果を保つという利点を有する。

【図面の簡単な説明】

以下、本発明を第1図～第9図を参照して説明するが、これら図面において、

第1図は、情報語の系列、対応するコード語の系列及び変調信号を示し、

第2図は、記録キャリアを示し、

第3図は、第2図の記録キャリアの拡大部を示し、

第4図は、記録装置を示し、

第5図は、デコード及び再生装置を示し、

第6図は、コード装置を示し、

第7図及び第8図は、情報語とコード語との間の関係を表すテーブルを示し、及び

第9図は、変調信号の周波数スペクトルを示す。

発明を実施するための最良の形態

第1図は、3個の連続した m ビット情報語、この場合は1で示す8ビット情報語を示している。コード方法についての情報は、K.A. Schouhamer Imminkによる"Coding Techniques for Digital Recorders"(ISBN 0-13-140047-9)という題名の文献中で見られる。この文献には、例えば、いわゆるEFM変調システムが記載され、該システムは情報をいわゆるコンパクトディスクに記録するために使用される。EFM変調信号は8ビット情報語の系列を14ビットコード語の系列に変換することにより得られ、この場合3個の余裕ビットが各コード語の間に挿入される。これらコード語は、「1」ビット間の「0」ビットの最小数が $d(2)$ となり、最大数が $k(10)$ となるように選択される。この制約条件は、 dk 制約条件とも呼ばれる。上記コード語の系列はモジュロ2積分演算によりハイ又はロー信号値を持つビットセルにより形成される対応する信号に変換され、この変調された信号(変調信号)においては「1」ビットはハイからロー信号値への変化又はその逆の変化により表される。一方、「0」ビットは2つのビットセルの間の遷移部において信号値の変化が無いことにより表される。前記余裕ビットは、2つのコード語の間の遷移領域においてさえも dk 制約条件が満たされ、且つ、対応する信号中において、いわゆるランニングデジタル合計値がほぼ一定となるように、選択される。特定の瞬時に於ける上記ランニングデジタル合計値は、変調信号の当該瞬時以前に位置する部分にわたって計算される、ハイ信号値を持つビットセルの数とロー信号値を持つビットセルの数との間の差を意味するものと理解される。ほぼ一定のランニングデジタル合計値は、当該信号の周波数スペクトルが低周波数領域での周波数成分を持たない、ということの意味する。このような信号はDCフリー信号とも呼ばれる。信号中に低周波数成分が無いことは、トラック中に信号が記録された記録キャリアから当該信号が読み出される場合に非常に有利である。何故なら、この場合に上記の記録された信号により影響を受けない連続したトラッキング制御が可能となるからである。一方、情報の記録は、記録キャリア上の情報密度の向上を常に必要としている。第1図において、これら3個の情報語1は、語値「24」、「121」、及び「34」を各々有している。この3個の情報語1の系列は3個の連続した n ビットコード語、この場合は4で示す16ビットコード語、に変換される。コード語4は論理値「0」を持つビットと、論理値「1」を持つビットとのビット列を形成する。情報信号の上記変換は、当該ビット列において、論理値「1」を持つ2つのビットの間に位置する論理値「0」を持つビットの最小数が d であり、最大数が k であり、ここで d が2に等しく k が10に等くなるようなものである。このようなビット列は、しばしば、 dk 制約条件を伴うRL(L Run Length Limited)列と呼ばれる。更に、各コード語の個々のビットは x_1 は $x_1, \dots, x_{16}$ で示され、ここで x_1 は当該コード語の(左から)最初のビットを示し、 x_{16} は当該コード語の最終ビットを示す。

10

20

30

40

50

コード語 4 により形成された上記ビット列はモジュロ 2 積分演算により変調信号 7 に変換される。この変調信号は前記各コード語 4 を表す 3 個の情報信号部 8 を有している。各情報信号部は、ハイ信号値 H 又はロー信号値 L を持つことのできるビットセル 11 を有している。情報信号部当たりのビットセルの数は、対応するコード語のビット数に等しい。論理値「1」を持つ各コード語ビットは、変調信号 7 においては、ハイ信号値を持つビットセルからロー信号値を持つビットセルへの又はその逆の遷移により示される。論理値「0」を持つ各コード語ビットは、変調信号 7 においては、ビットセルの遷移部において信号値の変化が無いものとして示される。

更に、上記変調信号 7 の周波数スペクトルはほぼ何の低周波数成分も含まないことが要求される。言い換えると、変調信号 7 は DC フリーであるべきである。

以下においては、変調信号が得られる本発明による方法の一実施例を詳細に説明する。

まず始めに、コード語に対しては、 dk 制約条件が満たされる、という要求が存在する。 dk 制約条件を満たす可能な全てのコード語の群は、少なくとも第 1 型の群と少なくとも第 2 型の群とに分割される。コード語が第 1 型の群の一つから供給される場合、供給されたコード語が属する第 1 型の群に排他的に依存するコード状態が設定される。第 1 型の群のコード語の一つが供給される場合、第 1 型の群と供給されたコード語で示された情報語の両者に依存してコード状態が設定される。この実施例においては、第 1 型の 2 つの群、例えば、論理値「0」を持つ a ビット (a は、0 もしくは 1) で終了するコード語を有する第 1 群 $G11$ 、そして論理値「0」を持つ b ビット (b は、9 以下 6 以上の整数) で終了するコード語第 2 群 $G12$ を区別できる。

第 1 型の第 1 群 $G11$ により設定されたコード状態は、以後、参照符号 $S1$ で参照される。第 1 型の第 2 群 $G12$ により設定されたコード状態は、以後、参照符号 $S4$ で参照される。ここで述べた実施例は、1 個の第 2 型の群のみしか知らない。この群は、論理値「0」を持つ c ビット (c は、2 以上 5 以下の整数) で終了するコード語を有する。この群は、以後、群 $G2$ として参照されるであろう。ここに記述された実施例において、例えば $S2$ 、 $S3$ である 2 つのコード状態を、コード語と対応する情報語との組み合わせにより設定できる。

情報語がコード語に変換される場合、コード状態に依存するコード語の群に属するコード語が、変換されるべき情報語に割当てられる。コード状態 $S1$ 、 $S2$ 、 $S3$ 、 $S4$ に属するコード語の群は、以後、それぞれ参照符号 $V1$ 、 $V2$ 、 $V3$ 、 $V4$ で参照される。前記群のコード語は、コード状態が設定された群からのコード語と、このコード状態により設定された群からの任意のコード語とにより形成可能な各ビット列が dk 制約条件を満たすように選択される。コード状態 $S4$ が先に供給したコード語の供給によって設定され、そしてこのコード状態が 6 以上 9 以下の論理値「0」を持つ a ビット列で先行するコード語が終了することを示す場合、コード状態 $S4$ により設定されたコード語群 $V4$ は、論理値「0」を持つ最大 1 ビットで始まるコード語を有することのみが許容される。この事柄のため、論理値「0」を持つ多数のビットで始まるコード語は、先行して供給したコード語と供給されるべきコード語との間の推移領域を持つであろう。この領域において、論理値「0」を持つ連続ビットの数は、常に 10 以下ではなく、従って、 dk 制約条件を満たすことはない。同様な理由から、組 $V1$ は、2 以上 9 以下の論理値「0」を持つ多数のビットで始まるコード語のみを有する。

コード状態 $S2$ 及び $S3$ に属するコード語の組 $V2$ 及び $V3$ は、0 以上 5 以下の論理値「0」を持つ多数のビットで始まるコード語のみを含む。この状態を満たすコード語は、2 つの組 $V2$ 、 $V3$ に分散され、この結果、組 $V2$ 、 $V3$ は、如何なる共通コード語も全く含まない。組 $V2$ 、 $V3$ は、以下においては、分離された組として参照されるであろう。組 $V2$ 、 $V3$ におけるコード語の分散は、望ましくは、 p ビットなる限定された数の論理値に基づいて、コード語が何処の組に属するかを規定できるようなものにする。上述の例において、ビット結合 $x1 \cdot x13$ が、この目的のために使用される。組 $V2$ からのコード語はビット結合 $x1 \cdot x13 = 0 \cdot 0$ から認識可能である。組 $V3$ からのコード語は、 $0 \cdot 0$ に等しくない結合 $x1 \cdot x13$ から認識可能である。供給時にコード状態 $S1$ (群

10

20

30

40

50

G 1 1)を設定するコード語の間、供給時にコード状態S 2及びS 3(群G 2)を設定するコード語の間、供給時にコード状態S 4(群G 1 2)を設定するコード語の間の区別がなされる。組V 1は群G 1 1からの1 3 8個のコード語と、群G 2からの9 6個のコード語と、そして群G 1 2からの2 2個のコード語とを有する。組V 1における異なるコード語の数が、異なる8ビット情報語の数よりも少なくなることが証明されるであろう。

群G 2からのコード語には、常に組V 2からのコード語若しくは組V 3からのコード語が後続し、更に、群G 2からのコード語に後続するコード語に基づいて当該コード語が何処の組に属するのかは確立されるであろうから、組V 2からのコード語が後続する群G 2からのコード語は、群G 2からの同一コード語であるが組V 3のコード語が後続するものとは明瞭に区別することができる。換言すると、コード語が情報語に割当てられた場合、群G 2からの各コード語を2回使用できる。群G 2からの各コード語は、組V 2からのランダムなコード語と共に、同一の組V 3からのランダムなコード語とにより形成されたビット結合からは分離できない固有なビット結合を形成する。これは、群G 1 1からの1 3 8個の固有のビット結合(コード語)と、群G 1 2からの2 2個の固有のビット結合(コード語)と、群G 2からの2 × 9 6個の固有のビット結合(後続するコード語と結合した群G 2からのコード語)とを組V 1に使用することができることを意味する。この結合は、総数3 5 2の使用可能な固有ビット結合数を提供する。組V 2, V 3, V 4からのコード語で形成した固有ビット結合の数は、それぞれ3 5 2, 3 5 1及び4 1 5である。

第2図は、本発明による記録キャリア1 2 0の例を示す。示された記録キャリアは、光学的検出タイプの一つである。前記記録キャリアは異なるタイプ、例えば磁気的な読み出しタイプであってもよい。前記記録キャリアは、トラック1 2 1として配される情報パターンを有する。第3図は、前記トラック1 2 1の一つの拡大された部分1 2 2を示す。第3図に示される前記トラック部1 2 1の情報パターンは、例えば光学的検出可能なマークの形式の第1区分1 2 3と、例えば当該マーク間にある中間領域の第2区分1 2 4とを有する。第1及び第2区分は、前記トラック1 2 5の方向に変換する。第1区分1 2 3は第1検出可能な特性を与え、第2区分1 2 4は第1検出可能な特性から区別可能な第2の特性を与える。第1区分1 2 3は、例えばロー信号値Lなる一方の信号レベルを持つ変調されたバイナリ信号7のビットセル1 2を表す。第2区分1 2 4は他方の信号レベル、例えばハイ信号値Hを持つビットセル1 1を表す。前記記録キャリア1 2 0は、前記変調信号を先ず発生させ、それから当該記録キャリアに前記情報パターンを供給することにより得られる。前記記録キャリアが光学的に検出可能なタイプならば、当該記録キャリアは、前記変調信号7に基づいてそれ自体既知のマスタリング及びレプリカ技術を用いて得ることができる。

第4図は情報を記録するための記録装置を示し、例えば第6図に示されるコード装置1 4 0のような本発明に従うコード装置が用いられる。前記記録装置において、変調信号を送るための信号ラインは、記録ヘッド1 4 2のための制御回路1 4 1へ接続され、当該記録ヘッドに沿って書き込み可能なタイプの記録キャリア1 4 3に移動される。前記記録ヘッド1 4 2は、前記記録キャリア1 4 3上に検出可能な変化を持つマークを導入する従来形式のものである。前記制御回路1 4 1は、当該制御回路1 4 1に与えられる前記変調信号に応答して前記記録ヘッドに対する制御信号を発生する従来形式のものでよいので、前記記録ヘッド1 4 2は前記変調信号に対応するマークのパターンを与える。

第5図は読取装置を示し、例えば下記に述べられるデコード装置1 5 3のような本発明に従うデコード装置が用いられる。前記読取装置は、本発明に従う記録キャリアを読むための従来形式の読取ヘッドを有し、当該記録キャリアは前記変調信号に対応する情報パターンを有する。読取ヘッド1 5 0は、当該読取ヘッドにより読み出された情報パターンに従って変調されたアナログ読出信号を作る。検出回路1 5 2は、従来形式で、この読取信号を前記デコーディング回路1 5 3に印加されるバイナリ信号へ変換する。

デコード装置1 5 3の実施例は、コード関数の逆関数を実施する論理アレイから成る。第7図で示されるコードテーブルを使用して、語は1 5 ビットのコード語、到来するコード語の第1及び第3ビットによって形成される2組のx 1 × 3及び先行するコード語が終了

10

20

30

40

50

する 0 の数を観測することにより特定にデコードされる。公式（後述するエンコード公式参照）において、逆関数は以下のように説明される。

$$B_t = H^{-1}(X_t - 1, X_t, X_t + 1, \dots, X_t + 1, \dots, X_t + 3)$$

先行するコード語 X_{t-1} のテールビット 9 個の観測が十分であることに注意されたい。

上記からエラー伝播は多くとも 1 バイトに制限される。(9 + 15 + 2) チャンネルビットを 8 個のユーザビットに変換する論理アレイは、前記コードのわずかの特性を利用することにより簡単に低減することができる。前方の 2 ビットは、本質的には（状態 2 又は 3 を表す）1 個のビットであり、後方の 9 ビットは、（状態 1, 2, 3 又は 4 を表す）2 ビットに低減することができる。よって、ルックアップは、(2 + 15 + 1) ビットを 8 ビットにする必要がある。

第 6 図は、上述の方法を実行可能な本発明によるコード装置 140 の実施例を示す。前記コード装置は、m ビット情報語 1 を n ビットコード語 4 に変換するように構成され、そして多数の異なるコード状態を s ビットで示すことができる。当該コード装置は、(m + s + 1) バイナリ入力信号を (n + s + t) のバイナリ出力信号に変換するコンバータ 60 を有する。コンバータの入力のうち、m 個の入力が m ビット情報語を受信するバス 61 に結合される。前記コンバータの出力のうち、n 個の出力が n ビットコード語を供給するためにバス 62 に結合される。更に s 個の入力が、現在のコード状態を示す状態語を受信するために s ビットバス 63 に結合される。状態語は、例えば、s 個のフリップフロップの形態のバッファメモリ 64 に供給される。バッファメモリ 64 は、当該バッファメモリに格納されるべき状態語を入力するためのバス 58 に結合された s 個の入力端子を有する。前記バッファメモリに記憶すべき状態語を出力するために、コンバータ 60 のバス 58 に結合された s 個の出力が使用される。

バス 62 は、バス 62 を介して受信したコード語 4 を、信号ライン 67 を介して変調回路 68 に供給する直列ビット列に変換するパラレル - シリアルコンバータ 66 のパラレル入力に結合される。前記変調回路 68 は、上記ビット列を、信号ライン 70 を介して供給される変調信号に変換する。この変調回路 68 は、例えば、モジュロ 2 積分器と呼ばれるような一般的な形式の回路であろう。

前記コード語及び状態語に加えて、前記コンバータは、

- 関連する状態語に関して、前記コード語又はコード語の組が対応する情報語に割り当てられるかどうかを示し、
- これらの割り当てられたコード語の各々に対して、このコード語に対応する情報信号部の始めにおいて該変化がハイの信号値であったとした場合の、コード語により生じるデジタル合計値の変化 $dDSV$ を示し、
- 前記コード語内の「1」ビットの数が偶数か奇数かを示す、

情報を、入力された情報語と状態語との各組み合わせに対してバス 75 に与える。

選択回路 76 への情報転送のために、前記バス 75 は前記選択回路 76 の入力部に結合される。前記選択回路は、変調信号部に対するランニング DSV を計算する。当該部は以前の任意の点又は合成語で始めてもよい。他の実施例において、前記 DSV はこれからの部分に対し計算されてもよいが、この場合においてメモリは、コード語の可能なシーケンスを一時的に記憶するのに必要とされる。

この情報に基づいて、前記選択回路 76 は、与えられた情報語と共にバス 62 に供給すべき前記コード語が DSV 値を増加しなければならないのか又は減少しなければならないのかを示す選択信号を送る。この選択信号は、信号ライン 77 を通って前記コンバータ 60 へ印加される。よって前記情報語は、第 8 a 図のテーブルで定められた関係又は第 8 b 図のテーブルで定められた関係に従って変換されるべきである。さらに本発明に従って、前記コンバータは第 1 型の異なるコード状態から選択可能であるかどうかを設定する。第 8 図のテーブルに対し、これは 87 から 255 個の情報語及び状態 1 又は 4 に応用されてもよい。実際のコード語は第 1 型の他の組を形成するので、前記コンバータ 60 は dk 制約条件に従うかどうかを確認する。 dk 制約条件に従う場合、他の組からの語が選択可能になる。本場合において、使用する組の選択は選択信号に基づく。

前記コンバータ60は、第8a図又は8b図に示されるコード語テーブルが当該コンバータの入力部に印加される状態語と情報語との組み合わせで決められるアドレスに記憶されるROMメモリを有してもよい。前記検出信号に応答して、メモリ位置のアドレスは第8a図のテーブルに対応するコード語で以て選択されるか、又は第8b図のテーブルに対応するコード語で以て選択される。同様のROMメモリは、第7図からのコードテーブルに対し使用されてもよい。当該メモリはxで示される'don't care'ビットに対する位置も有する。

第6図に示される実施例において、前記状態語はメモリ60に記憶される。代わりとして、前記バス62へ出力される前記コード語から前記状態語のみをゲート回路によって取り出すことが可能である。

10

第7図は、本発明に従うコードテーブルを示す。この実施例のパラメータは、 $d = 2$, $k = 14$, $rate = 8 / 15$ であり、1f (low-frequency)の内容が抑制され、エラー伝播が多くとも1バイトに制限される。更にそれは特定の20ビットのシンクパターンを持ち、エンコード及びデコードするためにテーブルを4つのみ使用する。

この実施例のためのエンコーダは、8ビット入力部、15ビット出力部及び(離散)時間関数である内部状態を有する装置である。動作原理は、従来の有限状態機械、計算分野のよく知られた理論及び自動理論により表すことができる。前記エンコーダは4つの状態でモデル化される。前記状態は端部で接続され、当該端部は順番にコード語と呼ばれるタグで分類される。この実施例における語は、前述されたdk制約条件に従う15ビットシーケンスである。4つの状態の各々は以下に示すような与えられた状態を挿入する語の型を特徴とする。

20

状態1に入る語は'one'で終了し、

状態2及び3に入る語は{2, . . . , 8}個続く'zero'で終了し、

状態4に入る語は{1, 9, . . . , 11}個続く'zero'で終了し、

前記状態を離れる語は、状態に入る語と状態を離れる語との連続はdk制約条件に従うやり方で選択される。例えば、状態1を離れる語は少なくとも2個の0のランレングスで始まる。状態2及び3から現れる語は上記ランレングス制約条件に従うが、当該語は他の制約条件にも従う。状態3を離れる語は、例えば、第1ビット(msb)x1及び第3ビットx3が両方とも0に等しいように選択される。同様の方法において、状態2を離れる語は、x1x3の2組が00ではないという事実を特徴とする。明らかに、状態2又は3を離れる語の組は共通の語を有さない、つまり、前記2組は分離されている。前記4個の状態の属性は、状態から状態へステップするグラフを通るどの道も前記状態を接続する前記端部にタグを付けられた語を読み取ることによりdk制約条件のシーケンスを生成することを意味する。

30

前記エンコーダグラフは、入力、出力及び状態という3個の組並びに出力関数 $H()$ 及び次の状態関数 $G()$ という2個の論理関数の点から定義される。前記エンコーダによって瞬時tで送信されて、 X_t で表される特定のコード語は、当該エンコーダに入る情報後 B_t の関数であるが、更に当該エンコーダの特別な状態 S_t にも依存する。同様に、瞬時t+1での次の状態は B_t と S_t との関数である。前記出力関数 $H()$ 及び次の状態関数 $G()$ は、以下のように書くことができる。

40

$$X_t = H(B_t, S_t)$$

$$S_{t+1} = G(B_t, S_t)$$

両方の関数は、第7図に示すように256個のエントリを持つ4つのリストで説明される。1番目の列は、0から225個の情報語を示す。2番目の列は、状態1に対するコード語を与え、3番目の列は、(1, 2, 3又は4で示す)次のコード状態を与える。他の列は、状態S2, S3及びS4のそれぞれを表す。前記コード状態S1及びS4は、前記EFM+の文献で記載された第1型に関する。前記コード状態S2及びS3は、第2型に関する。前記語はNRZI記号で書かれる。第7図の最初の16行において、いくつかのビットは、(don't careという意味の)'x'として与えられる。これはこのビット位置に対し0又は1を使用してもよいことを表す。2個の対の語が情報語各々に対し有効であ

50

り、当該語は一つの位置でのみ異なる。この自由度は、変調信号のLFの内容を最小にするように使用されなければならない、DC制御(DCC)としても表される。

第7図のコードテーブルにおいて、語はS1で対応する語を持つ状態S4での132から255までの情報語で対となる。前記DS制御で説明されるように、コード状態S4においてS1からの語をS4の語の代わりに選択してもよい。簡単にデコードするために、S1で対になった語は、S4の組の一部にすべきではない。もし共通の語がV1及びV4で使用される場合、同じ情報語に割り当てらるべきである。これは、設定された状態を知ることなくコード語が特定のデコードされるという利点がある。

前記DC制御は異なる2つの方法で可能となる。1番目は、前記テーブルが出力テーブルにおいて「don't care」を示す場合、ランニングデジタル合計を最適にするためにこの程度の自由度を使用してもよい。2番目は、現在の状態が $s = 4$ であり且つ前のコード語 X_{t-1} とのランレングス制約条件がそれを許容するかである(すなわち、 X_{t-1} と $H(B_t, 1)$ との並列が、 d, k 制約条件に従うか)。第7図に示される実施例において、付加的特徴は、 $G(B_t, 1) = G(B_t, 4)$ という制約条件によって達成される。これは、現在のコード語へ連続的に生じる同じコード語になる。DCCのために選択するコード語の決定を延期するシステムにおいて、起こり得るシーケンスのストリームは(現在のコード語で)一つの位置でのみ異なる。前記DCCユニットに対する計算及びメモリの必要性をやわらげる。エンコードシーケンスのランニングデジタル合計を最小にするもう一つのストリームが選択される。本実施例のスペクトル密度は第9図に示される。

シンクパターンは、規則的に変調信号へ加えられる。特定の及び信頼性のあるパターンの定義は、20ビットシーケンス「x0010 00000 00000 00001」である。前記シンクパターンが始まる直前、前記エンコーダは s と呼ばれるある状態になる。 x で示される、シンクパターンの msb の絶対値は s によって次のように制御される。 $s = 2$ の場合、前記 x は1に、さもなければ $x = 0$ に設定される。前記シンクパターンの送信後、前記エンコーダは状態1にプリセットされる。

同様の制約条件下で構成された他のコードテーブルに対し、コード状態S1において、対の語をS4から使用することも可能にするであろう。しかしながら、第7図のテーブルについては、 d, k 制約条件に従わないので、語は使用されない。第1型のコード状態の異なる数若しくはコード語又は異なる語長 m 及び n の異なる割り当てに関し、異なるコードテーブルは、対の語を割り当てることによって第1型のコード状態の一つを自由に選択する自由度が前記変調信号の低周波特性を改善するのに使用されるように構成される。

第8図は、レート8/16を持つコードテーブルを示す。 $m = 8$ 及び $n = 16$ で d, k 制約条件は、 $d = 2, k = 10$ である。列は、第7図で組織されるが、記号 x は2重の語を表すのに使用されるが、代わりとしてメイン及び代用テーブルが与えられる。第8a図はメインコードテーブルを示し、第8b図は情報語0から87に対する別れた代用テーブルを示す。前記代用テーブルのコード語は、先行技術のEFM+の文献で記載されるDC制御に対し選択されてもよい。この実施例において、状態1又は4の場合、本発明に従うコード語は第1型の他の状態、状態4又は1それぞれから選択されてもよい。更に、シンクパターンが加えられてもよい。前記シンクパターンは、例えば、 $k + 1$ 個の0の系列を含むことによって k 制約条件に従わないことで、当該パターンを簡単に区別するために特定のパターンを持つ。シンクパターンの後、前記状態は、状態1のような所定の値にリセットされる。

第9図は、第7図のコードのコンピュータシミュレーションの結果を示す。スペクトル密度は周波数に対して計算され、当該密度は、前記ビット周波数に関するレートとして与えられる。レートコード8/15に対する良好なLFの実施は、曲線で示される。

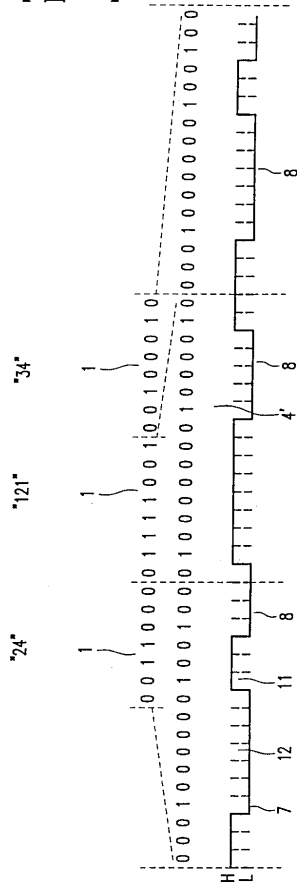
10

20

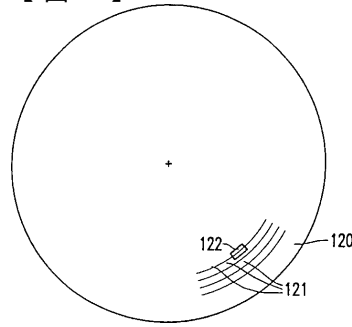
30

40

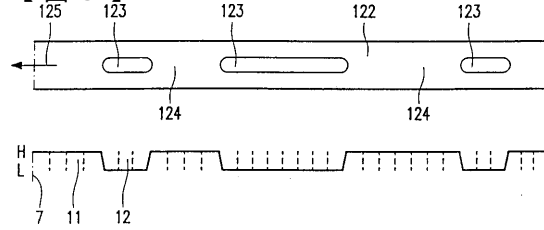
【図 1】



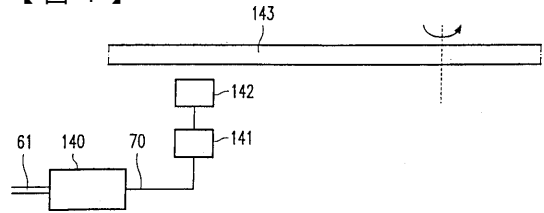
【図 2】



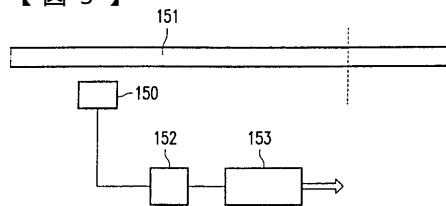
【図 3】



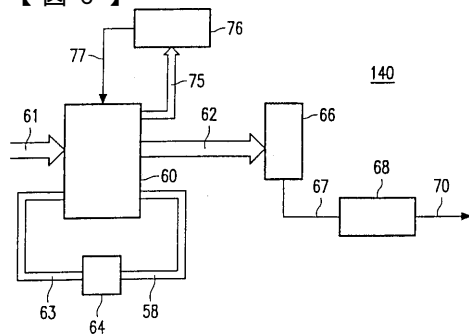
【図 4】



【図 5】



【図 6】



【図 7 - 1】

	V ₁	V ₂	V ₃	V ₄
0	000100000000x001	1 100000000000x001	1 000000100000x001	1 000100000000x001
1	0001000x0010001	1 000000x0010001	1 000x00100010001	1 0001000x0010001
2	000100x0010001	1 100000x0010001	1 000x00100100001	1 000100x0010001
3	00010000100x001	1 1000000100x001	1 000001000000x001	1 00010000100x001
4	000100001000x001	1 100000010000x001	1 0x0001000010001	1 000100010000x001
5	00010010000x001	1 100000100000x001	1 0x0001000100001	1 000100010000x001
6	000100100000x001	1 100001000010001	1 000001000100001	1 000100100000x001
7	001000000000x001	1 100001000000x001	1 000001000000x001	1 000100100000x001
8	00100000x0010001	1 100001000010001	1 000001000000x001	1 001000000000x001
9	001000001000x001	1 100001000100001	1 0x0001000010001	1 00100000x0010001
10	001000001000x001	1 100001000100x001	1 000001000100x001	1 00100000100x001
11	001000001000x001	1 100010000000x001	1 000001000100x001	1 001000001000x001
12	001000010000x001	1 100010000000x001	1 000001000100x001	1 001000010000x001
13	001000010000x001	1 100010000000x001	1 000001000100x001	1 001000010000x001
14	001000100000x001	1 100010000000x001	1 000001000100x001	1 001000100000x001
15	001001000000x001	1 100010000000x001	1 000001000100x001	1 001000100000x001
16	001001000000x001	1 100100000000x001	1 000001000100x001	1 001000100000x001
17	001001000100001	1 100100000000x001	1 000001000100x001	1 001000100000x001
18	001001000100001	1 100100000000x001	1 000001000100x001	1 001000100000x001
19	0001000000000100	2 1001000000000100	1 0001001000000100	1 0001001000000100
20	0001000000000100	2 1001000000000100	1 0001001000000100	1 0001000000000100

	V_1	V_2	V_3	V_4	
42	001000001000000	2	0010010000001001	1	001000001000000
43	001000001000100	2	0010010000010001	1	001000001000100
44	001000001001000	2	0010010001000001	1	001000001000100
45	001000001000000	2	0010010001000001	1	001000001001000
46	0010000010000100	2	0010010001001001	1	001000010000000
47	0010000010001000	2	1000000000000100	2	001000010000100
48	0010000010010000	2	1000000000000000	2	0010000100001000
49	00100001000000100	2	1000000000010000	2	001000010000000
50	00100001000000100	2	1000000000010000	2	001000010000000
51	0010000100001000	2	1000000000010000	2	001000010000000
52	00100001000010000	2	1000000000000000	2	001000010000000
53	00100001000100000	2	1000000000000000	2	001000010000000
54	00100001000100100	2	1000000000000000	2	001000010000000
55	001000010000000100	2	1000000000000000	2	001000010000000
56	001000010000000100	2	1000000000000000	2	001000000000000
57	001000010000010000	2	1000000000000000	2	001000000000000
58	001000010000100000	2	1000000000000000	2	001000000000000
59	001000010000100000	2	1000000000000000	2	001000000000000
60	00100001000010000	2	1000000100000000	2	001000000000000
61	00100001000010000	2	1000000100000000	2	001000000000000
62	0010000100010000	2	1000000100000000	2	001000000000000

	V_1	V_2	V_3	V_4	
44	001000000100000	3 100010010010000	2 000100100000000	2 001000000100000	3 7
45	001000000100100	3 100100000000100	2 000100100000100	2 001000000100100	3 7
46	001000000100000	3 100100000000100	2 000100100001000	2 001000000100000	3 7
47	001000000100000	3 100100000000000	2 000100100000000	2 001000000100000	3 7
48	001000000100100	3 100100000100000	2 000100100100000	2 001000000100100	3 7
49	001000010000000	3 100100000100100	2 000100100100100	2 001000010000000	3 7
50	001000010000010	3 100100001000000	2 010000000000100	2 001000010000100	3 7
51	001000010000100	3 100100001000100	2 010000000000100	2 001000010000100	3 7
52	001000010010000	3 100100001001000	2 010000000000000	2 001000010000000	3 7
53	001000010000000	3 100100010000000	2 010000000000000	2 001000010000000	3 7
54	001000010000010	3 100100010000000	2 010000000100000	2 001000010000000	3 7
55	001000010000000	3 100100010000000	2 010000000100000	2 001000010000000	3 7
56	001000010000000	3 100100010010000	2 010000000100000	2 001000010000000	3 7
57	001000100000000	3 100100100000000	2 010000000100000	2 001000010000000	3 7
58	001000000000000	3 100100000000000	2 010000000100000	2 001000010000000	3 7
59	001000000000000	3 100100000000000	2 010000000100000	2 001000010000000	3 7
60	001000000000000	3 100100000000000	2 010000000100000	2 001000010000000	3 7
61	001000000000000	3 100100000000000	2 010000000100000	2 001000010000000	3 7
62	001000000000000	3 100100000000000	2 010000000100000	2 001000010000000	3 7
63	001000000000000	3 001000000000000	2 010000000000000	2 001000010000000	3 7
64	001001001000000	3 001000000000000	2 010000010000000	2 001000100000000	3 7

	v_1	v_2	v_3	v_4	【 $\otimes$, 7, -1, 1】
212	000000000010010	4 100000000010010	4 000000100100010	4 010000000010010	4
213	000000000100010	4 100000000100010	4 000001000000000	4 010000000100010	4
214	0000000001000010	4 100000000100010	4 000001000000010	4 010000000100010	4
215	00000000010000010	4 1000000001000010	4 0000010000010010	4 010000010000010	4
216	00000000010010010	4 1000000001001010	4 000001000100010	4 010000010000010	4
217	0000000100000010	4 1000000100000010	4 000001001000010	4 010000010000010	4
218	00000001000000010	4 10000001000000010	4 000001000000000	4 010000010000010	4
219	0000000100010010	4 1000000100010010	4 000010000000000	4 010000010000010	4
220	0000010000000000	4 100001000000000	4 000100000000010	4 010000100100010	4
221	0000010000000010	4 1000010000000010	4 00010000010010	4 010001000000000	4
222	0000010000010010	4 1000010000010010	4 000100000100010	4 010001000000000	4
223	00000100000100010	4 10000100000100010	4 0000100001000010	4 010001000000010	4
224	0000010010000010	4 1000010010000010	4 000010010000010	4 010001001000010	4
225	0000100000000000	4 100010000000000	4 000100000000000	4 010010000000000	4
226	0000100000000010	4 1000100000000010	4 0001000000000010	4 0100100000000010	4
227	00001000000001010	4 10001000000001010	4 00010000000001010	4 01001000000001010	4
228	00001000000100010	4 10001000000100010	4 00010000000100010	4 01001000000100010	4
229	00001000010000010	4 10001000010000010	4 00010000000100010	4 01001000000100010	4
230	0000100100000010	4 1000100100000010	4 00010000000100010	4 01001000000100010	4
231	0000100100010010	4 1000100100010010	4 0001000010000010	4 0100100100000010	4
232	0000100100010001	1 1001000000000000	4 000100010000010	4 010000000001001	1
233	0000100100100001	1 1001000000000010	4 00010001000010010	4 01001001000100001	1

	V_1	V_2	V_3	V_4					
0	0010000000001001	1	0100000100100000	2	0010000000001001	1	0100000100100000	2	0010000000001001
1	0010000000001001	1	0010000000010010	1	1000000100100000	3	1000000100100000	3	1000000100100000
2	0010000100100000	2	0010000100100000	2	1000000000010010	2	1000000000010010	1	1000000000010010
3	0010000000010000	2	0100000100100000	4	0010000000010000	2	0010000000010000	2	0100010010000000
4	0010000000010000	2	0010000000010000	2	0010000000010000	2	1000000100100000	4	1000000100100000
5	0010000000010000	2	0010000000010000	2	0010000000010000	2	1001001000000000	4	1000000100100000
6	0010000000010000	3	0010000000010010	3	0010000000010010	3	1000100100000000	4	1000100100000000
7	0010000000010000	3	0100000000010010	1	0010000000010010	3	1000000000010010	4	1000000000010010
8	0010000010000000	3	0010000001001000	3	1000000100100000	4	1000000000000000	1	1000000000000000
9	0010000100100000	3	0010000100100000	3	1001001001000000	3	1001001000000000	1	1001001000000000
10	0010010010000000	4	0010010010000000	4	1001001000000000	4	1000100100000000	1	1001001000000000
11	0010000000000000	4	0010000000000000	4	0010000000000000	1	1000000100000000	1	1000000100000000
12	0010010010000000	1	0010010010000000	1	1000000100000000	2	1000000001000000	3	1000000001000000
13	0010000000000000	1	0010000000000000	1	1000000001000000	2	1000000001000000	2	1000000001000000
14	0010000000000000	1	0100000000000000	1	1000000000000000	1	1000010010000000	1	1000010010000000
15	0010000000000000	1	0010000000000000	3	0010000000000000	3	0010000000000000	1	0010000000000000
16	0010000000000000	1	0010000000000000	1	1000000100100000	1	1000000100100000	1	1000000100100000

v_1	v_2	v_3	v_4	v_1	v_2	v_3	v_4
00100100010000001	1	00100100010000001	2	10000000100010000	16	0010000010010001	1
00100010010000010	1	00100000100000010	2	10000000000000000	17	00100000000100010	1
00100010010000010	1	10000000100010000	2	10000000000000000	18	00100000000100010	1
00100010010000010	1	00000000100000000	3	10000000100010000	19	0010000000010001	2
00010000010010001	1	0100000010010001	1	01000000000000000	20	0010000000010001	1
00100000100100010	1	10000000100100010	1	10000000000000000	21	0010000000010001	1
00100000100100010	1	00000000100000000	1	10000000000000000	22	00001000000000000	1
00100000100100010	1	10000000100100010	1	10000000000000000	23	00001000000000000	1
00100000100100010	1	00000000100000000	1	10000000000000000	24	00100000100000000	2
00100000000000000	1	10000000100100010	1	10000000000000000	25	00100000100000000	2
00100000000000000	1	00000000000000000	1	10000000000000000	26	00100000000000000	2
00001000000000000	1	00000000000000000	1	0100000010010001	27	00010000100100000	2
00001000000000000	1	10000000000000000	1	10000000000000000	28	00100000000000000	2
00010000100100001	1	01000000000000000	1	10000000000000000	29	00010000000000000	2
00010000100100001	1	10010010000010010	1	10010010000010010	30	00001000000000000	2
00010000000000000	1	10010010000010010	1	10010010000000000	31	00010000000000000	2
00010000000000000	1	10000000000000000	2	10000000000000000			

	V ₁	V ₂	V ₃	V ₄	(⊗)
64	000001000000000010	1	000001000000000010	2	0100000001001000
65	00100100001000000	2	00100100001000000	2	10000100001000000
66	00100010000100000	2	00100010000100000	2	10000010000100000
67	00100001000010000	2	01000000010000100	2	01000000010000100
68	00100000100000100	2	00100000100000100	2	01000000010000100
69	00100000010000010	2	00100000010000010	2	01000000010000010
70	00010000010000010	2	01000001000000000	2	01000001000000000
71	00010001000000000	2	00010001000000000	2	01000001000000000
72	00010000000000010	2	00010000000000010	2	01000000010000010
73	00010000010000000	2	01000001000000000	2	01000001000000000
74	00010000010000100	2	00010000010000100	3	1000000001000100
75	00001001001000000	2	00001001001000000	3	0100000001000100
76	00001000010000000	2	00001000010000000	3	10000100001000000
77	00001000010010000	2	00001000010010000	3	10000010000100000
78	00001000000100100	2	01000000010001000	2	01000000010001000
79	000010000000000100	2	000010000000000100	3	100000000100000100

	V_1	V_2	V_3	V_4	V_1	V_2	V_3	V_4	
128	0010000100100100	2	0010000100100100	2	10000010000001000	2	10000010000001000	2	10000010000001000
129	0000100010001000	2	0100000100010001	2	0100000100010001	2	0100000100010001	2	0100000100010001
130	0010000100000100	2	0010000100000100	2	1000000100100100	2	1000000100100100	2	1000000100100100
131	0010000001000000	2	0000000010000000	2	10010010000000100	3	10010010000000100	3	10010010000000100
132	00001001000010000	2	00000001000010000	2	10001001000100100	3	10001001000100100	3	10001001000100100
133	00001000000001000	2	0100000001000100	3	0100000001000100	3	0100000001000100	3	0100000001000100
134	00001000010000100	2	00010000100000100	2	10001000001000000	3	10001000001000000	3	10001000001000000
135	00000000000001000	2	00010000000001000	2	100001000100000100	3	100001000100000100	3	100001000100000100
136	00001001000010000	2	00001001000010000	2	10000100000010000	3	10000100000010000	3	10000100000010000
137	00001000001000100	2	00001000001000100	2	10000010010000100	3	10000010010000100	3	10000010010000100
138	00000010001001000	2	01000000010000100	2	10000001000100100	2	10000001000100100	2	10000001000100100
139	00000100100100000	2	00000100100100000	2	10000001000001000	2	10000001000001000	2	10000001000001000
140	00000010000010100	2	00000010000010100	2	100100000100000010	1	100100000100000010	1	10000001000001001
141	00000010000000100	2	00000010000000100	2	10000001000001000	2	10000001000001000	2	10000001000001000
142	000000100000000100	3	000000100000000100	3	100000010010010010	1	100000010010010010	1	10000001000001001
143	000000100000100100	3	000000100000100100	3	100000001000001000	3	100000001000001000	3	100000001000001000

	V_1	V_2	V_3	V_4	
176	000100000100000010	1	000100000100000010	1	10000010000001001
177	0001001001001001	1	01001000100000010	1	01001000100000010
178	0001000001000001	1	0001000001000001	1	01001000100000010
179	00001001001000010	1	0000000100000001	1	1000000100000001
180	0000100100100001	1	0000100100000001	1	1000000100000001
181	0000000100001001	1	0100100100000001	1	0100100100000001
182	0000100010010010	1	0000100010000001	2	0001000100000001
183	0000100001000010	1	0000100001000001	2	0100100100000001
184	0000100010001001	1	0100010010000001	1	0100010010000001
185	0000100000100001	1	0000100000100001	1	0100010010000001
186	0000010010010001	1	0000010010010001	2	1001000000100000
187	0000010000100010	1	0000010000100010	2	1000100100000000
188	000001000010001	1	0000010000100001	2	1000100100000000
189	0000010000010001	1	0000010000010001	1	0000010000010001
190	0000001001001000	2	0100010010000100	2	1000010010000000
191	0000001000100100	2	0100010000010000	2	0100010000010000

	V_1	V_2	V_3	V_4	
144	0000010001001000	3	01000000100000100	2	0000010001001000
145	0000010010010000	3	0000010010010000	3	1001000001000000
146	00001000000001000	3	0100000000010000	2	0000100000000000
147	000010000010000100	3	000010000010000100	3	1000000000100000
148	0000100010001000	3	01000000100000100	3	0000100001000000
149	00001001000010000	3	00001001000010000	3	1000000000100000
150	0001000000010000	3	0001000000010000	3	0100000100001000
151	000100000100000100	3	000100000100000100	3	1000000001000000
152	0001001000010000	3	0100010000010000	3	0001000001000001
153	00010010000010000	3	00010010000010000	3	0100000100000000
154	00100000001000000	3	00100000001000000	3	0100000100000000
155	00100001000000100	3	00100001000000100	3	1001000100100100
156	0010000100100100	3	0010000100100100	3	1000100100100100
157	0010001000001000	3	0100000001000001	1	0010001001001001
158	00100010010000100	3	00100010010000100	3	1000100100000000
159	00100100000010000	3	00100100000010000	3	1001001001000100

	V_1	V_2	V_3	V_4	
160	00100100100000100	3	00100100100000100	3	10010010000001000
161	00000010000010010	1	0100000000010000	3	1000100100000001
162	00000010000001001	1	0100100100100100	2	10001000010010010
163	00000001000000010	1	0100100100100100	3	1000100001000001
164	00000000100000001	1	0100100100010010	1	10001000001000010
165	00100100100100001	1	00100100100100001	1	10010001000000010
166	00100100000100010	1	00100100000100010	1	10010001000000010
167	00100100001001001	1	01001001000000000	2	10010001000000000
168	00100100000010001	1	00100100000010001	1	10010010000000000
169	00100010000001000	1	00100001000000010	1	10001000001000001
170	00100001000000010	1	00100001000000010	1	10000100010000001
171	00100010000001001	1	01001000001000000	3	00100001000000000
172	00100000100000001	1	00100000100000001	1	00100000100000000
173	00010010001000010	1	00010010001000010	1	10000100001001001
174	00010010000010001	1	00010010000010001	1	10000100000000010
175	00010001000010010	1	00010001000010010	1	10000010000010010

	V_1	V_2	V_3	V_4	
240	00100100000001001	1	01001000100000100	1	01001000100000100
241	00100001000000001	1	00100001000000001	1	10010000100000100
242	0001001000010010	1	0001001000010010	1	00000001000000000
243	00010001000000010	1	00010001000000010	1	10000000100000000
244	00010010000001001	1	01001000000100001	1	1000100001001001
245	00010000100000001	1	00010000100000001	1	01001000001000001
246	00001000100000010	1	00001000100000010	1	1000100000100010
247	00001000100000010	1	00001000100000010	1	1000010000001001
248	00001000010000001	1	00001000010000001	1	0100010010010001
249	00001000010000001	1	00001000010000001	1	10000100000000010
250	0000010010010010	1	0000010010010010	1	10000010000000010
251	00000100010000010	1	00000100010000010	1	10000010000000010
252	0000010010001001	1	0000010010001001	1	10000010000000010
253	00000100001000001	1	00000100001000001	1	0100100010001001
254	0000001001000100	2	01000100000010001	1	01000100000010001
255	00000010000001000	2	01000010000010010	1	01000010000010010

【 $\square$ ∞ a $\cdot$ 1 4 】

	V_1	V_2	V_3	V_4	
224	00100010000000100	3	00100010000000100	3	10001000000010000
225	0010001000100100	3	0010001000100100	3	10010010010000010
226	0010001001001000	3	0100001001000100	3	01000010010000010
227	00100100000001000	3	01001001000000100	3	01001001000000100
228	0010010001000100	3	0010010001000100	3	10010001000001000
229	00100100100001000	3	0100000001000000	3	0100000001000000
230	0010000001000000	4	0010000001000000	4	10010010001000001
231	00000001001001001	1	0100100100100010	1	0100100100100010
232	0000000100000000	1	0100100010000000	2	0100100010000000
233	00000001000010001	1	0100100000010000	2	0100100000010000
234	00000001000010010	1	0100000001000000	4	0100000001000000
235	00000001000010001	1	0100100100010001	1	0100100100010001
236	0000000010000000	1	0100100010010010	1	0100100010000000
237	00000000010000001	1	0100100000010000	1	0100100000010000
238	00100100000010010	1	00100100000010010	1	1000100001000001
239	00100010000000010	1	00100010000000010	1	10010000100000100

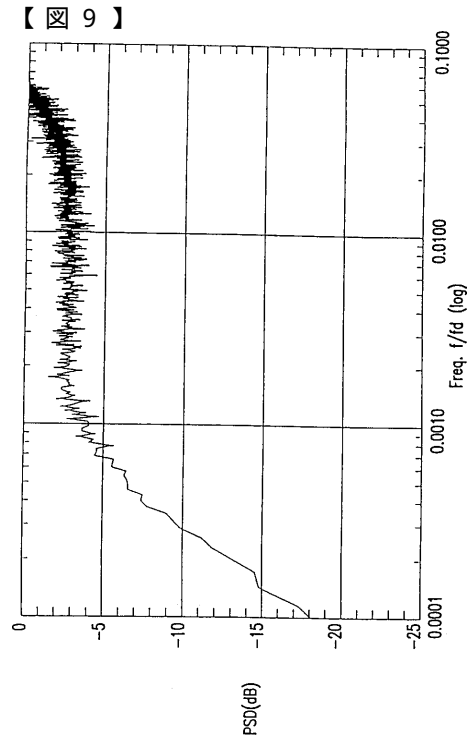
【 $\square$ ∞ a $\cdot$ 1 5 】

	v_1	v_2	v_3	v_4	v_1	v_2	v_3	v_4
47	00100010000000001	1	00100010000000001	1	1000100000010010	1	1000100000010010	16
48	00100100000000010	1	00100100000000010	3	01000100000001000	3	01000100000001000	17
49	0000000010000010	1	01001000000100001	1	01001000000000010	1	00000000000100010	18
50	0000000010001001	1	01001000000100010	1	01001000000000010	3	00000000000100010	19
51	0000000010010010	1	0100010010010000	1	0100010010010000	1	00000000000100000	20
52	0000000010000001	1	0100010010010000	1	0100010010010000	2	00000000000100000	21
53	0000000010010010	1	01001000010010001	1	01001000010010001	1	00000000000100000	22
54	0000001000100001	1	01001001001000001	1	01001001001000001	1	00000000000100000	23
55	0000001001000000	1	01001000000000000	3	01001000000000000	1	00000000000100000	24
56	0001000001000000	4	00010000010000000	3	01001001000100000	1	00010000000000000	25
57	0010000010000000	4	00100000100000000	2	10010000100010000	2	00000000000100100	26
58	0010010010010000	3	00100100000100000	2	10010000100010000	2	00000000000100100	27
59	0010010001001000	3	00100100000100000	2	10010010000100000	2	00000000000100100	28
60	00100100000100100	3	00100100000100000	2	10010010000100000	2	00000000000100100	29
								30
								31

	V_1	V_2	V_3	V_4		V_1	V_2	V_3	V_4	
61	00100100000000100	3	0100001001001000	2	0100001001001000	32	0010000100000000	4	0010000100000000	4
62	0001001001001000	3	010001001001001000	3	0100000010000000	33	0000010000100000	3	0000010000100000	3
63	0001001000100100	3	0100001001001000	3	0100000010000000	34	0000001000010000	3	0100010010010000	1
64	0001001000000100	3	0100001001001000	3	0100001001001000	35	0000000100001000	3	0100100000010001	1
65	0000100100001001	3	0100100100001000	3	0100010010001000	36	0000000010000100	3	0100000010000000	4
66	0000100100000100	3	0100100100001000	3	0100100100001000	37	0000010000100000	2	0000010000100000	2
67	0000100000100000	3	00001000000000100	3	10000100000000100	38	0000000010000100	2	0100010000100100	2
68	0000010010000100	3	1000010000100100	3	1000010000100100	39	0000000100001000	2	0100010010010000	2
69	0000010000001000	3	1000010001001000	3	1000010001001000	40	0000001000010000	2	0100100000010001	1
70	0000001001001001	3	1000010000001000	3	1000010001001000	41	0000001000100000	1	0000000000000010	1
71	0000001000001000	3	1000100000001000	3	0100001000000100	42	0000010010000010	1	0000001000000000	4
72	0000000100100100	3	1000100000100000	3	0100100000010000	43	0000100001000000	1	0000100001000000	1
73	00000000100000100	3	1001000000001000	3	0100001000100100	44	0000100100000010	1	0000100100000010	1
						45	0001000100000001	1	0001000100000001	1
						46	0001001000000010	1	0001000100000010	1

74 0000010000010000 2 00000100000010000 2 1000100001000100 3 1000100001000100
 75 0001001001001000 2 0100001000000100 3 0001001001001000 2 0100001000000100
 76 0000010010000100 2 0000010010000100 2 0100010000001000 2 0100010000001000
 77 00001000000100000 2 00001000000100000 2 0100010010001000 2 0100010010001000
 78 0010010001001000 2 0100000100000010 1 0010010001001000 2 0100000100000010
 79 0000100100000100 2 0000100100000100 2 0000100100010000 2 0100100100010000
 80 0000100100100100 2 0000100100100100 2 1000010000000100 2 1000010000000100
 81 0001001000000100 2 0001001000000100 2 10000100000100100 2 10000100000100100
 82 0001001000010010 2 0001001000010010 2 1000010001001000 2 1000010001001000
 83 0010010000000100 2 0010010000000100 2 1000010010010000 2 1000010010010000
 84 0010010000010010 2 0010010000010010 2 1000100000001000 2 1000100000001000
 85 0010010010010000 2 0010010010010000 2 0100010001001001 1 0100010001001001
 86 0000000100000100 2 0100000100000100 2 1000100001000100 2 0100001000100100
 87 0000000100100100 2 01000010001000100 2 10001000010001000 2 0100010001000100

【 図 9 】
 3 8 b
 3 3
 2 2
 2 1
 2 6
 2 2



フロントページの続き

(56)参考文献 国際公開第95/022802(WO,A1)

特開平02-270422(JP,A)

特開平04-302865(JP,A)

特開平04-302224(JP,A)

特開昭57-176866(JP,A)

特開昭61-196469(JP,A)

特開平8-31100(JP,A)

Kees A. Schouhamer Immink, EFMPPlus:THE CODING FORMAT OF MULTIMEDIA COMPACT DISC, IEEE Transactions on Consumer Electronics, 1995年 8月, Vol.41,No.3, p.491-497

(58)調査した分野(Int.Cl., DB名)

H03M 7/14

G11B 20/14 341