

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2014-509074

(P2014-509074A)

(43) 公表日 平成26年4月10日(2014.4.10)

(51) Int.Cl.		F I	テーマコード (参考)
H O 1 L 35/32	(2006.01)	H O 1 L 35/32	A
H O 1 L 35/16	(2006.01)	H O 1 L 35/16	
H O 1 L 35/34	(2006.01)	H O 1 L 35/34	

審査請求 未請求 予備審査請求 未請求 (全 16 頁)

(21) 出願番号	特願2013-551894 (P2013-551894)	(71) 出願人	510039426 エルジー イノテック カンパニー リミ テッド 大韓民国, 100-714, ソウル, チュ ンーク, ハンガンーデロ, 416, ソウル スクエア
(86) (22) 出願日	平成24年1月20日 (2012.1.20)	(74) 代理人	100105924 弁理士 森下 賢樹
(85) 翻訳文提出日	平成25年9月18日 (2013.9.18)	(72) 発明者	キム、セ ジュン 大韓民国 100-714 ソウル、ジュ ンーク、ナムデムンノ 5ーガ、541、 ソウル スクエア20階、エルジー イノ テック カンパニー リミテッド内
(86) 国際出願番号	PCT/KR2012/000527		
(87) 国際公開番号	W02012/102523		
(87) 国際公開日	平成24年8月2日 (2012.8.2)		
(31) 優先権主張番号	10-2011-0007495		
(32) 優先日	平成23年1月25日 (2011.1.25)		
(33) 優先権主張国	韓国 (KR)		

最終頁に続く

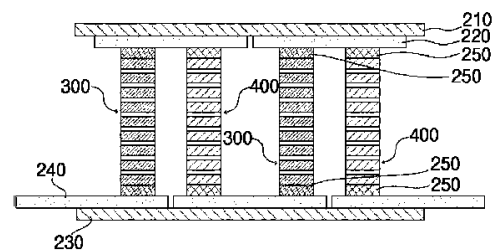
(54) 【発明の名称】 ナノ構造のバルク材料を用いた熱電素子とこれを含む熱電モジュール

(57) 【要約】

【課題】本発明は、ナノ構造のバルク材料を用いた熱電素子とこれを含む熱電モジュール及びその製造方法に関する。

【解決手段】本発明は、複数のナノ構造からなるバルクタイプの基材上にナノ厚さの薄膜を形成して再結合することにより、フォノンの進路を阻んで既存のバルクタイプよりも高い熱電性能指数値を有し、薄膜タイプの熱電素子の製造コストを低減することができ、製造工程数を減らすことができる。

【選択図】図8



【特許請求の範囲】

【請求項 1】

バルクタイプで形成され、内部はナノ構造からなる熱電半導体基材と、
前記熱電半導体基材の一面に形成されるフォノン散乱膜とを含み、
前記フォノン散乱膜の形成された熱電半導体基材が一方向に複数積層された構造を有する熱電素子。

【請求項 2】

前記熱電半導体基材は、
単相のナノ結晶粒からなる多結晶材料を用いて 10 nm ~ 2 mm の厚さに形成された請求項 1 に記載の熱電素子。

10

【請求項 3】

前記熱電半導体基材は、
アンチモン(Sb)、セレン(Se)、ホウ素(B)、ガリウム(Ga)、テルル(Te)、ビスマス(Bi)、インジウム(In)、銀(Ag)、アルミナ(Al_2O_3)を含むテルル化ビスマス系(BiTe系)材料のうちいずれかを用いて形成された請求項 2 に記載の熱電素子。

【請求項 4】

前記フォノン散乱膜は、
10 nm ~ 100 nm 以下の厚さに形成された請求項 1 に記載の熱電素子。

【請求項 5】

前記フォノン散乱膜は、
アンチモン(Sb)、セレン(Se)、ホウ素(B)、ガリウム(Ga)、テルル(Te)、ビスマス(Bi)、インジウム(In)、銀(Ag)、アルミナ(Al_2O_3)を含むテルル化ビスマス系(BiTe系)材料のうちいずれかを用いて形成された請求項 4 に記載の熱電素子。

20

【請求項 6】

前記熱電半導体基材は n 型半導体又は p 型半導体である請求項 1 に記載の熱電素子。

【請求項 7】

前記熱電素子は、
前記熱電半導体基材が 2 ~ 200 個積層された構造である請求項 6 に記載の熱電素子。

【請求項 8】

金属電極を含み、互いに対向して配置される第 1 及び第 2 の基板と、
前記第 1 及び第 2 の基板の間に配置される複数の熱電素子とを含み、
前記熱電素子は、ナノ構造で形成されるバルクタイプの熱電半導体基材の一面にフォノン散乱膜が形成される熱電半導体基材が一方向に複数積層された構造であり、
前記熱電素子は、p 型及び n 型熱電半導体からなる熱電素子が交互に配置される構造を有する熱電モジュール。

30

【請求項 9】

前記熱電モジュールは、
前記第 1 の基板及び第 2 の基板の内側表面にそれぞれパターン化されて形成された第 1 の電極及び第 2 の電極と前記 p 型及び n 型熱電半導体との間に形成される金属の拡散を防止する拡散防止膜をさらに含む請求項 8 に記載の熱電モジュール。

40

【請求項 10】

前記第 1 及び第 2 の基板は、アルミナ基板であり、
前記第 1 の電極及び第 2 の電極は、Cu、Ag、Ni、Al、Au、Cr、Ru、Re、Pb、Cr、Sn、In、及び Zn を含む群から選ばれる少なくとも 1 種の金属又はこれらの金属を含む合金で形成される請求項 8 に記載の熱電モジュール。

【請求項 11】

前記拡散防止膜は、Cu、Ag、Ni、Al、Au、Cr、Ru、Re、Pb、Cr、Sn、In、及び Zn を含む群から選ばれる少なくとも 1 種の金属又はこれらの金属を含む合金で形成される請求項 8 に記載の熱電モジュール。

【請求項 12】

50

ナノ構造のバルクタイプで熱電半導体基材を形成し、
前記熱電半導体基材の一方の表面にフォノン散乱膜を形成することを含む熱電素子の製造方法。

【請求項 13】

前記熱電素子の製造方法は、

p 型又は n 型熱電半導体である前記熱電半導体基材のフォノン散乱膜上に同じ構造の熱電半導体基材を一方向に複数積層する工程をさらに含む請求項 12 に記載の熱電素子の製造方法。

【請求項 14】

ナノ構造のバルクタイプで熱電半導体基材を形成することは、

単相のナノ結晶粒からなる多結晶材料を用いて 10 nm ~ 2 mm の厚さに形成する請求項 12 に記載の熱電素子の製造方法。

10

【請求項 15】

ナノ構造のバルクタイプで熱電半導体基材を形成することは、

ナノバルク素材を用いて常圧焼結法、常圧焼結法、加圧焼結法、熱間等方加圧焼結法 (Hot Isostatic Pressing: HIP)、通電活性焼結法 (Spark Plasma Sintering: SPS)、マイクロ波焼結法 (Microwave Sintering)、電動式焼結法 (Electrically Assisted Sintering) などを含む焼結工程のうちいずれかを用いて形成された請求項 12 に記載の熱電素子の製造方法。

20

【請求項 16】

前記熱電半導体基材は、

アンチモン (Sb)、セレン (Se)、ホウ素 (B)、ガリウム (Ga)、テルル (Te)、ビスマス (Bi)、インジウム (In)、銀 (Ag)、アルミナ (Al_2O_3) を含むテルル化ビスマス系 (BiTe 系) 材料のうちいずれかを用いて形成する請求項 12 に記載の熱電素子の製造方法。

【請求項 17】

前記フォノン散乱膜を形成することは、

前記フォノン散乱膜を 10 nm ~ 100 nm 以下の厚さに形成する請求項 12 に記載の熱電素子の製造方法。

30

【請求項 18】

前記フォノン散乱膜を形成することは、

コーティング又は蒸着工程を用いて前記フォノン散乱膜を形成する請求項 12 に記載の熱電素子の製造方法。

【請求項 19】

前記フォノン散乱膜は、

アンチモン (Sb)、セレン (Se)、ホウ素 (B)、ガリウム (Ga)、テルル (Te)、ビスマス (Bi)、インジウム (In)、銀 (Ag)、アルミナ (Al_2O_3) を含むテルル化ビスマス系 (BiTe 系) 材料のうちいずれかを用いて形成する請求項 12 に記載の熱電素子の製造方法。

40

【請求項 20】

ナノ構造のバルクタイプで熱電半導体基材を形成し、

前記熱電半導体基材の一方の表面にフォノン散乱膜を形成し、

p 型又は n 型熱電半導体である前記熱電半導体基材のフォノン散乱膜上に同じ構造の熱電半導体基材を一方向に複数積層して熱電素子を形成し、前記 p 型及び n 型熱電半導体を第 1 及び第 2 基板の内側表面にパターン化された第 1 の電極及び第 2 の電極との間に交互に配列することを含む熱電モジュールの製造方法。

【請求項 21】

前記第 1 及び第 2 の電極と前記 p 型及び n 型熱電半導体との間に金属の拡散を防止する拡散防止膜を形成することをさらに含む請求項 20 に記載の熱電モジュールの製造方法。

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ナノ構造のバルク材料を用いた熱電素子とこれを含む熱電モジュール及びその製造方法に関し、より詳しくは、ナノ構造のバルク基材にナノ厚さの薄膜を形成して高い熱電性能指数を有する熱電素子とこれを含む熱電モジュール及びその製造方法に関する。

【背景技術】

【0002】

一般に、熱電変換素子を含む熱電素子は、P型熱電材料とN型熱電材料を金属電極同士の間接合させることにより、PN接合対を形成する構造である。このようなPN接合対の間に温度差を設けると、ゼーベック効果(Seebeck effect)により電力が発生し、熱電素子は発電装置として機能することができる。又、PN接合対のいずれか一方は冷却され、他方は発熱するペルチェ効果(Peltier effect)により、熱電素子は温度制御装置として用いることもできる。

【0003】

ここで、前記ペルチェ効果(Peltier effect)は、図1に示すように、外部でDC電圧を加えたときp型(p-type)材料の正孔とn型(n-type)材料の電子が移動することにより、材料の両端に発熱と吸熱を起こす現象である。前記ゼーベック効果(Seebeck effect)は、図2に示すように、外部熱源から熱が供給されると、電子と正孔が移動しながら材料に電流の流れが生じ、発電を起こす現象をいう。

【0004】

このような熱電材料を用いた能動冷却は、素子の熱的安定性を向上させ、振動と騒音がなく、別の凝縮器と冷媒を使用しないため、体積が小さく、環境に優しい方法として認識されている。このような熱電材料を用いた能動冷却の応用分野には、無冷媒冷蔵庫、エアコン、様々なマイクロ冷却システムなどがあり、特に、種々のメモリ素子に熱電素子を装着すると、従来の冷却方式に比べて体積は減らしながら、素子を均一で且つ安定した温度に維持させることが可能であるので、素子の性能を改善させることができる。

【0005】

一方、前記ゼーベック効果(Seebeck effect)を利用して熱電材料を熱電発電に活用すれば、廃熱(waste heat)をエネルギー源として活用することができるので、車のエンジン及び排気装置、ごみ焼却場、製鉄所の廃熱、人体の熱を利用した人体内医療機器の電源などのエネルギーの効率を高めたり、廃熱を回収して使用する様々な分野に応用することができる。

【0006】

このような熱電材料の性能を測定する因子としては、下記数(1)のように定義される無次元性能指数(以下、「熱電性能指数」とする。)のZT値を使用する。

【数1】

$$ZT = \frac{S^2 \sigma T}{k}$$

ここで、Sはゼーベック(Seebeck)係数、σは電気伝導度、Tは絶対温度、kは熱伝導度である。

【0007】

以下、従来技術に係る熱電モジュールの構成を添付の図面を参照して説明する。

【0008】

図3は、従来技術に係る熱電モジュールの構成を示す縦断面図である。

【 0 0 0 9 】

図に示すように、前記熱電モジュール 1 0 の上下面には上部基板 1 1 及び下部基板 1 2 が備えられる。前記上部基板 1 1 及び下部基板 1 2 は、熱を放出又は吸熱する役割をするものであって、一定の距離だけ上下に離隔した状態に維持される。

【 0 0 1 0 】

前記上部基板 1 1 と下部基板 1 2 との間には、N 型半導体 1 5 及び P 型半導体 1 6 が備えられる。前記 N 型半導体 1 5 及び P 型半導体 1 6 は、熱電材料が一定の形状及び一定の大きさを有するように形成した要素であって、前記上部基板 1 5 と下部基板 1 6 との間に交互に配置される。

【 0 0 1 1 】

前記 N 型半導体 1 5 及び P 型半導体 1 6 と上部基板 1 1 との間には、金属電極 1 7 が備えられる。前記金属電極 1 7 は N 型半導体 1 5 及び P 型半導体 1 6 を接続させる構成である。

【 0 0 1 2 】

前記金属電極 1 7 の下方には金属層 2 5 が備えられる。前記金属層 2 5 は、前記金属電極 1 7 から移動する原子が N 型半導体 1 5 及び P 型半導体 1 6 に移動することを防止するためのものであり、前記金属層 2 5 はニッケルで形成され、燐又はホウ素を少量含有する。即ち、前記金属層 2 5 は、熱電特性の低下を防止して安定化させるものであって、前記金属電極 1 7 にコーティング処理される。

【 0 0 1 3 】

前記 N 型半導体 1 5 及び P 型半導体 1 6 との間にバリア層 2 7 が備えられる。前記バリア層 2 7 は、N 型半導体 1 5 及び P 型半導体 1 6 が以下で説明する半田層 2 6 により汚染されることを防止するためのものである。

【 0 0 1 4 】

前記金属層 2 5 とバリア層 2 7 との間には半田層 2 6 が備えられる。前記半田層 2 6 は、金属層 2 5 とバリア層 2 7 との接着状態を維持させるための構成である。前記半田層 2 6 の下面には N 接点 2 0 及び P 接点 2 1 がそれぞれ備えられる。

【 0 0 1 5 】

前記 N 接点 2 0 と P 接点 2 1 は、互いに離隔した状態で前記 N 型半導体 1 5 及び P 型半導体 1 6 の下面に設けられたものであり、前記 N 型半導体 1 5 及び P 型半導体 1 6 に電源を供給する役割をする。

【 0 0 1 6 】

従来の冷却用熱電素子は、主にバルク (b u l k) タイプで製作されており、最近ではナノ (n a n o) タイプについての研究が活発に行われている。このように、バルクタイプからナノタイプに研究が活発に行われている理由は、図 4 に示すようにバルクタイプの場合、熱電性能指数 (Z T) が低くて主に効率性の低い素子が製作されるからである。一方、ナノタイプの場合、熱電性能指数は上昇するが、コスト及び活用分野に制限がある。

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 7 】

本発明は、上述した問題点を解決するためになされたものであり、本発明の目的は、複数のナノ構造からなるバルクタイプの基材上にナノ厚さの薄膜を形成して再結合することにより、フォノンの進路を阻んで既存のバルクタイプよりも高い熱電性能指数値を有するナノ構造のバルク材料を用いた熱電素子とこれを含む熱電モジュール及びその製造方法を提供することにある。

【 0 0 1 8 】

なお、本発明の他の目的は、バルクタイプにナノ粒子を形成する方法を統合して一度にナノ構造のバルクタイプで製作することにより、薄膜タイプの熱電素子の製造コストを低減し、バルクタイプよりも高い熱電性能指数値を有するナノ構造のバルク材料を用いた熱電素子とこれを含む熱電モジュール及びその製造方法を提供することにある。

10

20

30

40

50

【 0 0 1 9 】

なお、本発明の又他の目的は、既存にバルクタイプを製作した後ナノ粒子をドーブ(析出)していたことを、最初にナノ構造のバルクタイプで製作することにより、工程数を減らすナノ構造のバルク材料を用いた熱電素子とこれを含む熱電モジュール及びその製造方法を提供することにある。

【課題を解決するための手段】

【 0 0 2 0 】

上述した課題を解決するための手段として、本発明は、ナノ構造のバルクタイプに形成される熱電半導体基材と、前記熱電半導体基材の一面に形成されるフォノン散乱膜とを含み、前記フォノン散乱膜が形成された熱電半導体基材が一方向に複数積層された構造を有する熱電素子を提供する。

10

【 0 0 2 1 】

なお、本発明は、上述した熱電素子を含む熱電モジュールとして、金属電極を含み、互いに対向して配置される第1及び第2の基板と、前記第1及び第2の基板の間に配置される上述した本発明に係る熱電素子とを含み、前記熱電素子は、p型及びn型熱電半導体からなる熱電素子が交互に配置される構造の熱電モジュールを提供する。

【発明の効果】

【 0 0 2 2 】

本発明によると、複数のナノ構造からなるバルクタイプの基材上にナノ厚さの薄膜を形成して再結合することにより、フォノンの進路を阻んで既存のバルクタイプよりも高い熱電性能指数値を有することができる。

20

【 0 0 2 3 】

又、薄膜タイプの熱電素子の製作コストが高くなることを防ぐことができ、バルクタイプよりも高い熱電性能指数値を有するナノ構造のバルク材料を用いた熱電素子を製作することができる。

【 0 0 2 4 】

又、既存にバルクタイプを製作した後ナノ粒子をドーブ(析出)していたことを、最初にナノ構造のバルクタイプで製作することにより、工程数を減らすことができる。

【 0 0 2 5 】

又、熱電効率は高いが、製作コストが高い蒸着方法を活用して薄膜を連続的に積層した超格子(superlattice)を使用せずに、フォノンの移動を妨げる効果を高めることができる利点がある。

30

【図面の簡単な説明】

【 0 0 2 6 】

【図1】ペルチェ効果(Peltier effect)による熱電冷却を示す概略図である。

【図2】ゼーベック効果(Seebeck effect)による熱電発電を示す概略図である。

【図3】従来技術に係る熱電モジュールの内部構成を示す縦断面図である。

【図4】従来のバルクタイプとナノタイプの熱電素子の熱電性能指数(ZT)と性能係数(COP)の関係を示すグラフである。

40

【図5】本発明の好ましい実施例によるナノ構造のバルク材料を用いた熱電素子の製造工程を示す断面図である。

【図6】本発明の好ましい実施例によるナノ構造のバルク材料を用いた熱電素子の製造工程を示す断面図である。

【図7】本発明の好ましい実施例によるナノ構造のバルク材料を用いた熱電素子の製造工程を示す断面図である。

【図8】本発明の好ましい実施例によるナノ構造のバルク材料を用いた熱電素子を含む熱電モジュールの断面図である。

【図9】本発明に係る熱電モジュールを用いて熱を放出できるユニットを実現した一例を

50

示す図である。

【図 10】本発明に係る熱電モジュールを用いて熱を放出できるユニットを実現した一例を示す図である。

【発明を実施するための形態】

【0027】

以下、添付した図面を参照して本発明の好ましい実施例について詳しく説明する。但し、本発明はこれらにより限定されるものではない。本明細書に亘って同じ構成要素に対しては同じ符号を付し、これについての重複説明は省略する。

【0028】

図 5 ~ 図 7 は、本発明の好ましい実施例によるナノ構造のバルク材料を用いた熱電素子の製造工程を示す断面図である。

10

【0029】

先ず、図 5 に示すように、ナノバルク材料(单相の 100 nm 以下のナノ結晶粒からなる多結晶材料)を用いて 10 nm ~ 2 mm に熱電半導体基材 101 を製作する。特に、好ましくは 1 mm ~ 2 mm の厚さに積層して形成する。積層の数が多いほど、フォノン散乱が多くなり、これにより、熱伝導率が低くなって性能を大幅に向上させることができる。

【0030】

即ち、熱電半導体基材の形態は、バルクタイプの形状であるが、内部はナノ構造で形成するようになる。

20

【0031】

このように製造される熱電半導体基材は n 型半導体又は p 型半導体である。

【0032】

この時、ナノ構造のバルクタイプの製作方法としては、常圧焼結法、加圧焼結法、熱間等方加圧焼結法(Hot Isostatic Pressing: HIP)、通電活性焼結法(Spark Plasma Sintering: SPS)、マイクロ波焼結法(Microwave Sintering)、電動式焼結法(Electrically Assisted Sintering)などを用いることができ、これらの焼結工程については後で詳しく説明する。このような方法によりナノ構造のバルクタイプの製作が可能であり、これは機械的強度を向上させることができる利点を有している。

30

【0033】

本発明の好ましい一実施例では、容易に適用できる加圧焼結法を用いて熱電半導体のテルル化ビスマス系(BiTe系)材料で製作し、ナノ構造の特性上、熱の移動を支配する担うフォノンの移動を妨げることができる。前記熱電半導体基材の材料としては、アンチモン(Sb)、セレン(Se)、ホウ素(B)、ガリウム(Ga)、テルル(Te)、ビスマス(Bi)、インジウム(In)、銀(Ag)、アルミナ(Al₂O₃)を含むテルル化ビスマス系(BiTe系)材料から選ばれるいずれかを用いることができる。

【0034】

その後、図 6 に示すように、ナノ構造で形成された前記熱電半導体基材(P、N)101 の一方向の表面にフォノン散乱のための薄い膜 102 (フォノン散乱膜)をコーティングや蒸着により形成する(厚膜又は薄膜)。

40

【0035】

この時、前記フォノン散乱膜の厚さは 10 nm ~ 100 nm 以下の厚さに形成することが好ましい。これは、熱電半導体基材の内部で起こる拡散作用が、フォノン散乱膜の厚さが 100 nm を超える場合には、フォノン散乱膜自体でも活発となり、性能指数が低下し、これにより効率が急激に低下してしまうためである。又、10 nm 以下に形成すると製造効率が低下し、フォノン散乱の機能も低下する。

【0036】

このようなフォノン散乱膜の形成方法としては、スパッタリング(sputtering)、蒸発(evaporation)などを用いて蒸着する方法がある。又、フォノン散乱膜は、アンチモン(Sb)、セレン(Se)、ホウ素(B)、ガリウム(Ga)、テルル(Te)

50

、ビスマス(Bi)、インジウム(In)、銀(Ag)、アルミナ(Al_2O_3)を含むテルル化ビスマス系(BiTe系)材料のうちいずれかを使用して形成することができる。

【0037】

その後、図7に示すように、前記フォノン散乱膜102の形成された熱電半導体基材101が一方向に複数積層された構造で一列に接着することで、一つの熱電素子110を形成する。この場合、前記熱電半導体基材が2～200個積層された構造で形成することができる。特に、好ましくは、熱電半導体基材が50～100個積層されることが良く、これにより、最適の工程の効率性及び性能の向上を実現することができる。

【0038】

図8は、本発明の好ましい実施例によるナノ構造のバルク材料を用いた熱電素子を含む熱電モジュールの断面図である。

10

【0039】

本発明の熱電モジュールは、図8に示すように、第2の基板230上にパターン化された第2の電極240を形成させ、前記第2の電極240上に拡散防止膜250を形成させる。

【0040】

この時、前記拡散防止膜250は、前記第2の電極240と後で形成される熱電半導体との間での金属の拡散を防止する役割をし、金属物質中ニッケル(Ni)を使用して形成することが好ましい。そして、前記第2の基板230は絶縁基板であって、特にアルミナ基板を使用し、前記第2の電極240は銅(Cu)のような金属電極を使用する。

20

【0041】

次に、前記第2の電極240上に熱電素子300、400をp型とn型を交互に配列させ、前記熱電素子300、400上に拡散防止膜250を形成した後、前記拡散防止膜250上に第1の電極220を形成させる。この時、前記拡散防止膜250と前記第1の電極220は、前記第2の基板230上に形成された前記第2の電極240と同じ材質で形成する。

【0042】

次いで、前記第1の電極220上に第1の基板210を貼り付けると熱電モジュールが完成する。前記熱電素子300、400を配列するときはp型とn型を交互に配列し、接続面に前記拡散防止膜250と第1及び第2の電極220、240を形成させる。

30

【0043】

上述した熱電モジュールの製造工程は、第2の基板上に第2の電極、熱電素子、拡散防止膜が順次積層される構造を例として説明したが、これに限定されるのではなく、第1の基板上に順次積層される構造で形成したり、第1及び第2の基板上にそれぞれ第1及び第2の電極、拡散防止膜をそれぞれ形成した後、上述した熱電素子を積層する順に製造できることは勿論である。

【0044】

本発明では、前記第1及び第2の電極220、240は、Cu、Ag、Ni、Al、Au、Cr、Ru、Re、Pb、Cr、Sn、In、及びZnを含む群から選ばれる少なくとも1種の金属又はこれらの金属を含む合金で形成することができ、前記拡散防止膜250は、前記第1及び第2の電極220、240の材質に応じてCu、Ag、Ni、Al、Au、Cr、Ru、Re、Pb、Cr、Sn、In、及びZnを含む群から選ばれる少なくとも1種の金属又はこれらの金属を含む合金で形成することができる。

40

【0045】

本発明に係る熱電素子、そして熱電素子を含む熱電モジュールの場合、既存のバルク材のみを用いてナノ構造を形成した場合は、約50%以上性能が向上し、前記フォノン散乱膜102を形成した場合には、既存のバルク材より約25%以上性能の向上をもたらすことができる。既存のバルク材の性能指数(ZT)が約1程度であれば、ナノ構造のバルクタイプに薄膜を形成した場合は、1.8までに性能を向上させて高い効率を達成できる。

【0046】

50

さらに、本発明は、既存のバルクタイプに比べて高い効率を達成することが可能である。又、バルクタイプにナノ粒子を形成する方法を統合して一度にナノ構造のバルクタイプで製作することにより、製作方法を減らすことができる利点がある。

又、熱電効率は高いが、製作コストが高い蒸着方法を活用して薄膜を連続的に積層する超格子(superlattice)を使用せずに、フォノンの移動を妨げる効果を高めることができる利点がある。

【表 1】

	バルクTEM	ナノドットTEM	超格子TEM	ナノ構造+薄膜TEM
ZT	1.0	1.5	2.5	1.8

10

【0047】

次に、上記で言及したナノ構造のバルクタイプの製作方法について説明する。

【0048】

1) 常圧焼結法(Two Step Sintering)

本発明において熱電半導体基材の形成方法として常圧焼結法を用いることができ、これは具体的には、高温で短い保持時間を有する1次焼結過程を経た後(75%以上の緻密化)、より低い温度で完全緻密化によって完全緻密化を達成する。その反面、一般的な焼結は90%の緻密化後に急激な粒成長が起こる。

20

【0049】

2) 加圧焼結法(Hot Pressing)

本発明において熱電半導体基材の他の形成方法として加圧焼結法を用いることができ、これは、具体的に難焼結性材料及び常圧焼結時に存在する残留気孔の問題などを解決するために高い圧力を印加して焼結が行われるようにする。これは、高い圧力を加えて緻密化に役立つと共に、粉末内形成された内部圧力によって結晶粒の成長を抑制することができる。又、印加された高圧のエネルギーにより常圧焼結とは異なる熱力学的状態下で、常圧焼結に比べて低い温度で焼結が行われる利点がある。

【0050】

3) 熱間等方加圧焼結法(Hot Isostatic Pressing: HIP)

本発明において熱電半導体基材の又他の形成方法として熱間等方加圧焼結法を用いることができ、これは、容器内にアルゴン(Ar)などの不活性ガスを入れ込んでガス圧により成形体の緻密化を促進するようになる。一般に、20MPa以下のガス圧を使用する場合をガス加圧焼結、それ以上を使用する場合を熱間等方加圧焼結という。

30

【0051】

4) 通電活性焼結法(Spark Plasma Sintering: SPS)

本発明において熱電半導体基材の又他の形成方法として通電活性焼結法を用いることができ、これは、具体的にパルス(Pulse)型の直流電流で粉末間の隙間に発生する高温プラズマを利用して加圧焼結する方法である。焼結初期には、過量の電流によって粒子間にプラズマが生成され、これにより自発的に熱が発生する。この熱により粒子間の接触部位にNeckが生成されると電流によるジュール加熱(joule heating)につながる。焼結がある程度進行するとプラズマはこれ以上発生しないが、パルス形態で加えられる電流によってより緻密になる。通電活性焼結法は、焼結に必要なエネルギーが外部から供給されなく、充填された粉体内で発生するため、他の焼結法に比べて低い温度で焼結が可能であるという利点がある。

40

5) マイクロ波焼結法(Microwave Sintering)

本発明において熱電半導体基材の又他の形成方法としてマイクロ波を熱源にすることにより、超急速加熱が可能であり、焼結時間を大幅に短縮して結晶粒の成長を抑制できるマイクロ波焼結法を用いることができる。特に、この方法でマイクロ波による自体体積の発熱を誘導することにより、成形体のすべての部分を急速に加熱して試料内部の熱勾配を減

50

らすことができる利点がある。又、レーザー(L a s e r)工程と組み合わせてマイクロ波レーザーハイブリッド(M i c r o w a v e - L a s e r h y b r i d)法により焼結温度を約100 も低めることができる利点を有している。

【0052】

このように構成された本発明によるナノ構造のバルク材料を用いた熱電素子とこれを含む熱電モジュール及びその製造方法は、ナノ構造のバルク基材にナノ厚さの薄膜を形成して高い熱電性能指数を有することにより、本発明の技術的課題を解決することができる。

【0053】

図9及び図10は、本発明に係る熱電モジュールを用いて熱を放出できるユニットを実現した一例を示す図である。

10

【0054】

図9は、コンピュータなどの電子機器の基板に実装される様々なチップ(g r a p h i c c h i p)やCPUなどの一面に本発明に係る熱電モジュール(T E M)を実装し、本発明に係る熱電モジュール(T E M)の一面にヒートパイプ(H e a t P i p e)が取り付けられた構造を適用した一例を示す図である。

【0055】

図10は、冷却装置のアイスメーカー(I c e M a k e r)の一面に本発明に係る熱電モジュール(T E M)が装着され、前記熱電モジュールの反対面には熱を放出するためのファン(F a n)が密着した構造を適用した一例を示す図である。

【0056】

20

即ち、上述した構造の本発明に係る熱電モジュールは、冷蔵庫のアイスメーカー(I c e M a k e r)、自動車のシート(C a r S e a t)、エアコン、CPUクーラー(C P U C o o l e r)などに利用可能となる。つまり、熱を発散する家電製品や電子回路から発生する熱を放出するためのファン(F a n)及びヒートパイプ(H e a t P i p e)などが取り付けられた形態の熱電モジュールとして適用が可能となる。

【0057】

本発明によると、複数のナノ構造からなるバルクタイプの基材上にナノ厚さの薄膜を形成して再結合することにより、フォノンの進路を阻んで既存のバルクタイプよりも高い熱電性能指数値を有することができる。

【0058】

30

又、薄膜タイプの熱電素子の製作コストが高くなることを防ぐことができ、バルクタイプよりも高い熱電性能指数値を有するナノ構造のバルク材料を用いた熱電素子を製作することができる。

【0059】

又、既存にバルクタイプを製作した後ナノ粒子をドーブ(析出)していたことを、最初にナノ構造のバルクタイプで製作することにより、工程数を減らすことができる。又、熱電効率は高いが、製作コストが高い蒸着方法を活用して薄膜を連続的に積層した超格子(s u p e r l a t t i c e)を使用せずに、フォノンの移動を妨げる効果を高めることができる利点がある。

【0060】

40

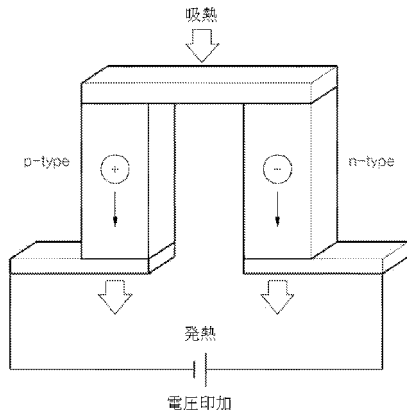
前述のような本発明の詳細な説明では、具体的な実施例について説明した。しかし、本発明の範疇から外れない限度内では、いろいろな変形が可能である。本発明の技術的思想は本発明の記述した実施例に限定されて定まってはならず、本特許請求の範囲だけではなく本特許請求の範囲と均等なものにより定まらなければならない。

【符号の説明】

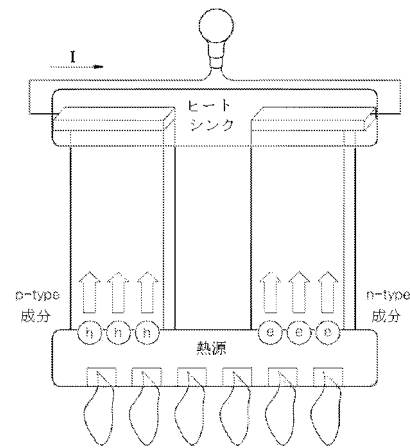
【0061】

101 熱電半導体基材、102 フォノン散乱膜、110 熱電半導体、210 上部絶縁基板、220 上部電極、230 下部絶縁基板、240 下部電極、250 拡散防止膜、300 (p型)熱電素子、400 (n型)熱電素子

【図 1】

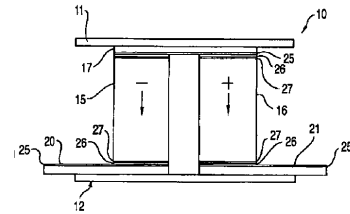


【図 2】

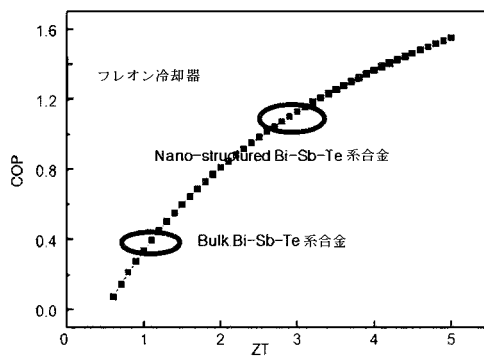


【図 3】

[Fig. 3]



【図 4】



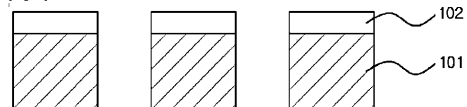
【図 5】

[Fig. 5]



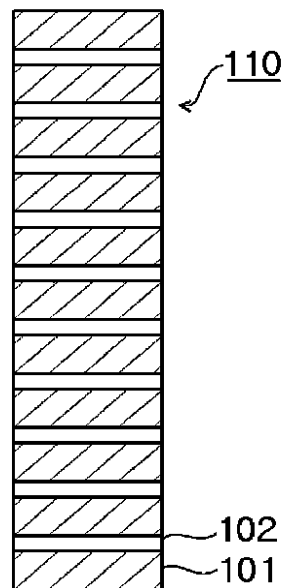
【図 6】

[Fig. 6]



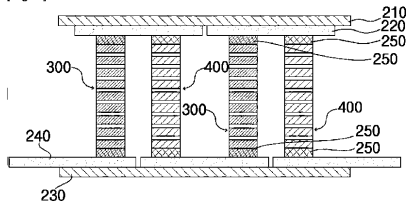
【図 7】

[Fig. 7]

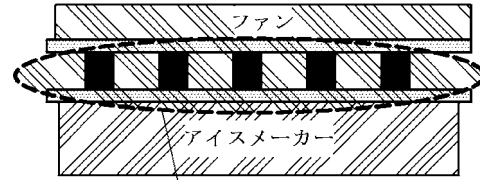


【図 8】

[Fig. 8]

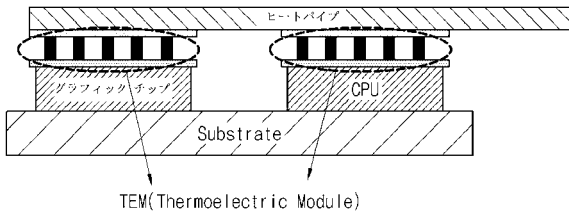


【図 10】



TEM(Thermoelectric Module)

【図 9】



【手続補正書】

【提出日】平成25年10月7日(2013.10.7)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

バルクタイプで形成され、内部はナノ構造からなる熱電半導体基材と、
前記熱電半導体基材の一面に形成されるフォノン散乱膜とを含み、
前記フォノン散乱膜の形成された熱電半導体基材が一方方向に複数積層された構造を有する熱電素子。

【請求項 2】

前記熱電半導体基材は、
単相のナノ結晶粒からなる多結晶材料を用いて 10 nm ~ 2 mm の厚さに形成された請求項 1 に記載の熱電素子。

【請求項 3】

前記熱電半導体基材は、アンチモン(Sb)、セレン(Se)、ホウ素(B)、ガリウム(Ga)、テルル(Te)、ビスマス(Bi)、インジウム(In)、銀(Ag)、アルミナ(Al_2O_3)を含むテルル化ビスマス系(BiTe系)材料のうちいずれかを用いて形成された請求項 1 又は 2 に記載の熱電素子。

【請求項 4】

前記フォノン散乱膜は、
10 nm ~ 100 nm 以下の厚さに形成された請求項 1 乃至 3 のいずれか 1 項に記載の熱

電素子。

【請求項 5】

前記フォノン散乱膜は、アンチモン(Sb)、セレン(Se)、ホウ素(B)、ガリウム(Ga)、テルル(Te)、ビスマス(Bi)、インジウム(In)、銀(Ag)、アルミナ(Al_2O_3)を含むテルル化ビスマス系(BiTe系)材料のうちいずれかを用いて形成された請求項 4 に記載の熱電素子。

【請求項 6】

前記熱電素子は、前記熱電半導体基材が 2 ~ 200 個積層された構造である請求項 5 に記載の熱電素子。

【請求項 7】

金属電極を含み、互いに対向して配置される第 1 及び第 2 の基板と、
前記第 1 及び第 2 の基板の間に配置される複数の熱電素子とを含み、
前記熱電素子は、ナノ構造で形成されるバルクタイプの熱電半導体基材の一面にフォノン散乱膜が形成される熱電半導体基材が一方向に複数積層された構造であり、
前記熱電素子は、p 型及び n 型熱電半導体からなる熱電素子が交互に配置される構造を有する熱電モジュール。

【請求項 8】

前記熱電モジュールは、
前記第 1 の基板及び第 2 の基板の内側表面にそれぞれパターン化されて形成された第 1 の電極及び第 2 の電極と前記 p 型及び n 型熱電半導体との間に形成される金属の拡散を防止する拡散防止膜をさらに含む請求項 7 に記載の熱電モジュール。

【請求項 9】

前記拡散防止膜は、Cu、Ag、Ni、Al、Au、Cr、Ru、Re、Pb、Cr、Sn、In、及び Zn を含む群から選ばれる少なくとも 1 種の金属又はこれらの金属を含む合金で形成される請求項 8 に記載の熱電モジュール。

【請求項 10】

前記第 1 及び第 2 の基板は、アルミナ基板であり、
前記第 1 の電極及び第 2 の電極は、Cu、Ag、Ni、Al、Au、Cr、Ru、Re、Pb、Cr、Sn、In、及び Zn を含む群から選ばれる少なくとも 1 種の金属又はこれらの金属を含む合金で形成される請求項 7 乃至 9 のいずれか 1 項に記載の熱電モジュール。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/KR2012/000527
A. CLASSIFICATION OF SUBJECT MATTER		
<i>H01L 35/02(2006.01)i, H01L 35/14(2006.01)i, H01L 35/34(2006.01)i</i>		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L 35/02; H01L 35/32; H01L 35/12		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models Japanese utility models and applications for utility models		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eCOMPASS(KIPO internal) & Keywords: thermoelectric, phonon, nano		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2010-0056478 A (THE REGENTS OF THE UNIVERSITY OF CALIFORNIA) 27 May 2010 See abstract and figure 7.	1-21
A	KR 10-2010-0045190 A (SAMSUNG ELECTRONICS CO., LTD.) 03 May 2010 See abstract and paragraphs [0032]-[0039].	1-21
A	KR 10-2002-0008210 A (ASAHI KASEI KABUSHIKI KAISHA) 29 January 2002 See abstract and claim 1.	1-21
E	KR 10-2012-0019536 A (LG INNOTEK CO., LTD.) 07 March 2012 See abstract and claims 1-17.	1-21
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 24 SEPTEMBER 2012 (24.09.2012)		Date of mailing of the international search report 25 SEPTEMBER 2012 (25.09.2012)
Name and mailing address of the ISA/KR  Korean Intellectual Property Office 189 Cheongsa-ro, Seo-gu, Daejeon Metropolitan City, 302-701, Republic of Korea Facsimile No. 82-42-472-7140		Authorized officer Han Jae Gyun Telephone No. 82-42-481-5716 

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/KR2012/000527

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
KR 10-2010-0056478 A	27.05.2010	CN 101836285 A EP 2181460 A1 EP 2221893 A2 JP 2010-537430 A US 2011-0114145 A1 WO 2009-026466 A1	15.09.2010 05.05.2010 25.08.2010 02.12.2010 19.05.2011 26.02.2009
KR 10-2010-0045190 A	03.05.2010	US 2010-0108115 A1	06.05.2010
KR 10-2002-0008210 A	29.01.2002	AU 2000-51047 A1 EP 1193774 A1 EP 1193774 A4 JP 4814464 B2 US 06710238 B1 WO 2000-076006 A1	28.12.2000 03.04.2002 06.12.2006 16.11.2011 23.03.2004 14.12.2000
KR 10-2012-0019536 A	07.03.2012	WO 2012-026678 A2	01.03.2012

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA

(72)発明者 シン、ジョン ベ

大韓民国 100-714 ソウル、ジュン - グ、ナムデムンノ 5 - ガ、541、ソウル スク
エア20階、エルジー イノテック カンパニー リミテッド内